

# 전원의 고밀도화를 위한 Smart Power ASIC의 설계 기술

송근호\*, 김태진\*\*, 김은동\*

(한국전기연구원 전력반도체그룹\*, 전력전자그룹\*\*)

## 1. 전력반도체 기술 및 경향

오늘날 패키징 기술, 재료 기술과 함께 전력반도체 소자와 전력용 ASIC 기술로 전원장치의 고밀도화가 더욱 가속화되고 있으며, 에너지 효율제고, 쾌적한 환경요구, 다기능화 요구 등으로 지능형 소자(Intelligent Device)의 수요가 증가하고 있다. 또한 고밀도 전원장치의 신뢰도 향상, 조립 및 유지보수의 간편성, 시스템의 소형화 및 경량화 추구, 무소음화, 고효율화 등의 필요성에 따라, 전력전자분야에서의 지능형 소자에 대한 수요증가와 소용량의 가전, 자동차, 정보통신(전원장치, 충전기, DC/DC 컨버터, 컴퓨터 및 주변기기) 등을 중심으로 스마트 파워 ASIC(Smart Power ASIC)의 수요가 증가하고 있다. 따라서 전력용 반도체의 연구개발 추세는 소자의 대용량화(고내압, 대전류), 고주파화 및 저손실화 추구하고 함께 제어 및 보호회로를 내장하는 지능형 파워 모듈(Intelligent Power Module)화 및 스마트 파워 ASIC화 되고 있다.

이러한 지능형 소자에는 소비전력 25W급 이상의 중용량 및 대용량 소자는 하이브리드 방식인 Intelligent Power Module(IPM)로, 소용량에서는 모노리틱 방식인 스마트 파워 ASIC으로 연구개발이 진행되고 있다. 따라서 세계시장도 이러한 추세에 맞추어서 진행될 것으로 예상된다. 표 1은 시스템에서의 요구와 전력용 반도체의 기술발전 방향을 보여준다.

## 2. BCD 공정 기술

최근 정보통신 및 멀티미디어 산업 분야의 급속한 발전과

표 1 전력용 반도체 기술발전방향

시스템 시장의 요구	전력용 반도체에서의 기술발전방향		
	'80년대	'90년대	2000년대
· 시스템조립 생산성 향상 · 고 신뢰성화 · 사용의 편리성 · 소형, 경량화	모듈화	지능모듈 및 ASIC화	시스템 모듈 및 시스템 ASIC화
용량증대	대용량화		
저소음, 고효율화	고속 스위칭화		
에너지절약	저손실화		

병행하여 반도체 집적회로 기술개발은 미세 패턴형성 기술을 이용한 초 고집적화 기술과 고속 동작특성 향상에 집중되어 왔다. 따라서, 전자 시스템내의 신호 처리부는 고집적, 소형, 경량화가 가능하게 되었으나, 상대적으로 반도체 전력소자의 구현기술은 발전속도가 늦어 시스템내의 전력 제어부 및 대전력 회로부가 전체 시스템 중량의 대부분을 차지하고 시스템의 소형화에 장애 요인으로 작용하여 전원장치 등의 고밀도화가 어려웠다.

이러한 문제를 효과적으로 해결하기 위한 방법으로 1980년 중반 Bipolar, CMOS, DMOS를 동일 칩에 구현하는 스마트 파워 IC의 핵심기술을 이루는 BCD(Bipolar-CMOS-

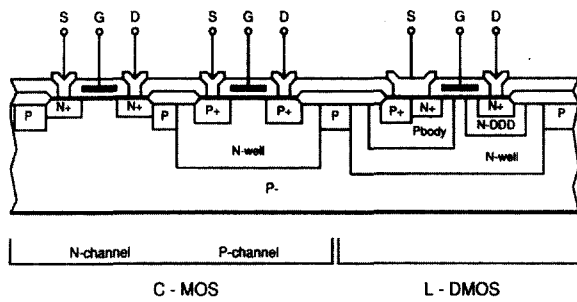


그림 1 BCD 공정에서의 소자구조

DMOS) 기술이 개발되었다. BCD 기술이전의 전력 반도체 기술은 바이폴라 기술을 기반으로 한 개별소자 및 IC 구현기술 개발에 집중되어 고 집적 회로 구현에 근본적인 한계가 있었다. 그러나, BCD 기술은 그림 1에서와 같이 저전압/고집적 신호처리 회로는 CMOS로 구현하고, 고전압/대전류 구동부는 동일 칩 상에 구현된 DMOS(Double-diffused MOS)로 구현함으로써 다양한 기능의 IC에 대한 요구와 시스템의 저전력화, 경량화, 고 신뢰성, 고밀도 특성을 동시에 만족시킬 수 있다. 이와 같은 기술적 장점으로 인하여 BCD 기술은 응용 분야가 급격히 확대되고 있다.

BCD 기술개발의 방향은 초기 BCD 기술이 바이폴라 구현 기술을 바탕으로 개발되어 집적도의 한계를 나타내게 되고 1900년을 기점으로 CMOS 집적회로 기술이 비약적으로 발전함에 따라 BCD 기술도 CMOS 기술을 기반기술로 바이폴라 트랜지스터 및 고 전압 DMOS 트랜지스터를 module process로 결합하는 형태로 발전하였다. BCD 기술이 CMOS 기술을 바탕으로 개발됨에 따라 전력 소자 뿐만 아니라 신호 처리부의 집적도를 크게 향상시키는 방향으로 발전하였다.

### 3. Smart Power ASIC 기술

정보, 통신, 휴대용 전자기기의 보급, OA기기 등의 소형화 및 저소비전력화의 필요성 때문에, 이들 기기에 내장되는 전원의 소형, 경량화, 저소비전력화, 신뢰성 향상 및 저노이즈화가 요구되고 있다. 이러한 요구에 부응할 수 있도록 VLSI 기술과 고내압, 대전류 소자기술을 결합하여, 전력 MOSFET와 제어 및 보호회로를 모노리틱 칩에 함께 내장하는 BCD 공정을 이용한 전원용 파워 ASIC이 개발되고 있다. 이러한 전원용 파워 ASIC은 모노리틱 칩에 전력 MOSFET, 과전류 및 과열 보호회로, 구동회로 등을 내장하고 있기 때문에 전원을 구성할 때 부품의 수를 줄일 수 있고, 전원의 소형화, 고밀도화 및 진원설계를 간편하게 할 수 있다.

비교적 최근까지, 실리콘 IC는 대체로 저전류 및 저전압 특성을 갖는 신호레벨분야-아날로그 및 디지털 회로에 국한되었다. 1980년도 초까지, 전력전자기술은 개별부품을 사용한 회로의 실현에 의존하여왔다. 이것은 시스템의 부피를 증가시키는 동시에 연결선들 간의 용량성 및 유도성 잡음을 유발하여 시스템의 신뢰도를 저하시킨다. 그러나 전력소자기술 및 공정기술의 발달에 힘입어, 전력전자기술은 전력소자와 제어회로-아날로그 및 논리회로 단일 실리콘 칩에 실현시키는 전력집적 회로(power integrated circuit, PIC) 기술시대를 1980년도 중반에 맞이하였다. 전력집적회로 기술은 시스템의 비용, 부피, 무게의 감소와 신뢰도 향상 및 마이크로처리 장치와의 직접접속을 위한 기회를 제공하였다.

전력 집적회로 기술은 집적도면에서 현재 LSI 수준이며, 기능상 두 가지의 범주로 분류될 수 있다. 첫째로 감지 및 보호 기능을 갖는 수직구조의 전력소자와 아날로그/논리회로를 단일 칩에 실현시키는 스마트 파워 ASIC 기술이며, 둘째로 수평구조의 고전압소자와 아날로그 및 논리회로를 단일 실리콘 칩에 실현시키는 고전압 ASIC (high voltage IC, HVIC) 기술이다.

특히 스마트 파워 ASIC은 개별 전력소자 기술의 진보에 영향을 받아 이들 개별 전력소자를 구동하는 구동회로, 보호회로 및 인터페이스 회로 등의 주변 회로부를 모노리틱 형태로 동일 칩(one chip)에 제작한 것이다. 이것은 하나의 칩으로써 제어 기능이나 출력단뿐만 아니라, 과열, 과전압, 과전류 등의 보호 기능과 부하의 단락, 개방 등을 검출하는 기능도 포함한 자기 진단 기능을 가지며, CPU 등으로 외부신호를 배출도 하는 파워 IC로써, 디스플레이, 자동차, TV수상기 및 오디오, 가전제품, 로봇, 항공기, 모터, 전력스위칭 장치, 통신기기 등에서 전력변환과 고전압 및 고전류의 제어부품으로 그 수요가 기대되고 있다. 또한 단순히 기능뿐만 아니라, 절연분리 방식의 개선에 의한 고내압화와 프로세스의 복합화에 따른 출력 소자의 선택이 확대되면서 대전류, 저손실화 등 종래의 파워 IC에서는 불가능했던 파워영역까지 발전하고 있다. 이러한 스마트 파워 ASIC은 전자기기를 구성하는 부품 및 집적수를 감소시킴으로써 시스템의 무소음화, 고효율화, 소형경량화, 고신뢰성화 및 비용의 저렴화 등에 절대적인 영향을 미치고 있다.

### 4. IGBT 구동 Smart Power ASIC

IGBT는 MOS-gated 구조를 가지기 때문에 스위칭 특성은 소자의 MOSFET 구조에 지배적이다. IGBT의 turn-on 동작은 MOSFET과 유사하며, 게이트 구동 조건에 크게 영향을 받는다. 한편 IGBT의 turn-off 동작은 bipolar 특성에 더 의존하며, 소자에 저장된 소수 캐리어에 영향을 받게됨으로 조심스럽게 설계해야 한다.

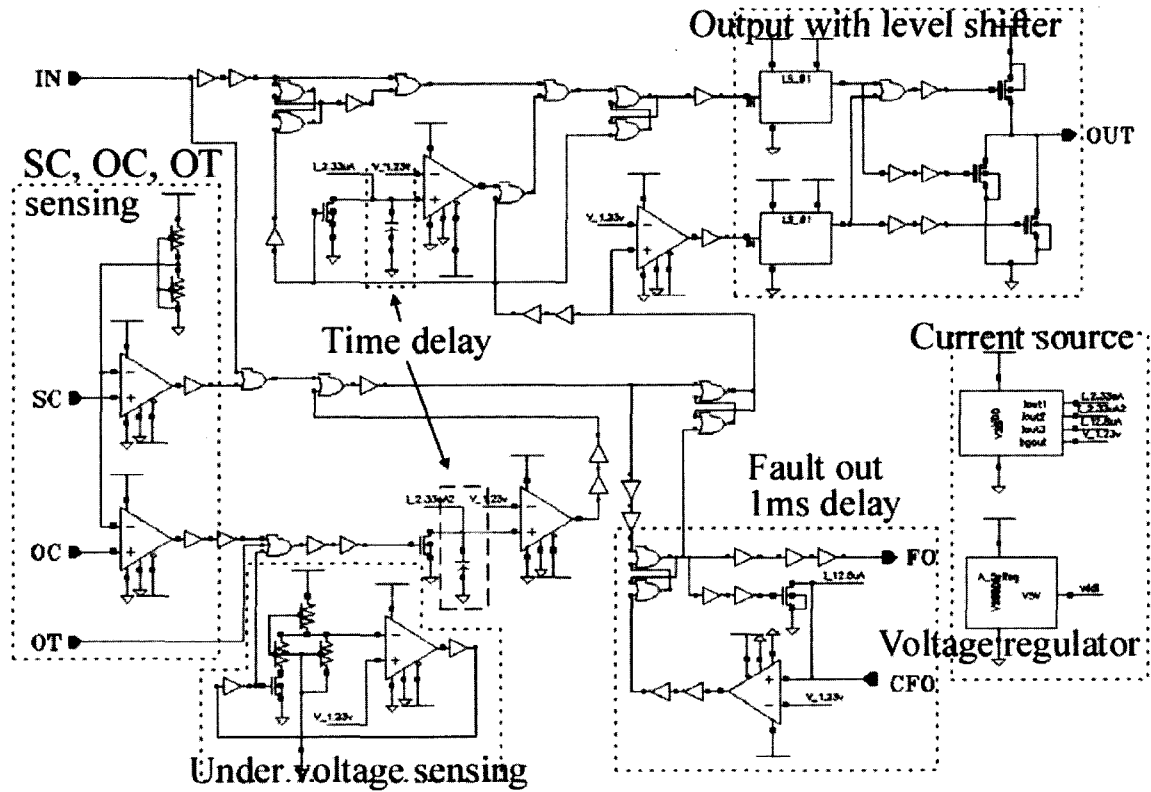


그림 2 IGBT 게이트 구동 IC의 회로도

IGBT 구동 ASIC은 turn-on, off 동작 이외에 다음과 같은 조건들을 만족해야 한다.

- 일반적으로 15V 공급 전압에서 구동 가능
- 제어 회로들을 위한 5V 전압 레귤레이터
- 노이즈 대책
- 기준 전압과 전류원 회로
- 시스템 보호 기능
- IGBT 게이트 구동 전류를 위한 출력단

IGBT 구동 IC는 15V 공급 전압으로 동작하고, 내부 제어 회로는 5V로 동작한다. 그림 2는 IGBT 게이트 구동 IC의 회로도, 바이어스 회로, 제어 회로, 지연 회로, 보호 회로, 전압 레귤레이터로 구성되어 있다.

IGBT 동작 기능 이외에 과 전류(OC : over current), 단락 회로(SC : short circuit), 저전압(LV : low voltage), 과열(OV : over temp.) 등에 의한 고장 동작을 보호하는 기능을 포함한다. OC, SC, OT 상태의 고장 신호는 회로의 입력부에서 비교기를 통하여 회로로 입력된다. OC, SC, OT의 발

생은 IGBT에 흐르는 전류가 구동 IC의 외부에서 정의된 시간동안 정해진 전류량보다 많이 흐를 경우에 감지하게 되는데, 지연은 잘못된 트리거링을 피하기 위하여 사용된다. 만약 회로에 OC와 OT, UV 상태가 발생하면 제어회로는 약 10 $\mu$ s의 내부 지연 후에, IGBT를 turn-off 시키기 위한 신호를 출력한다. 한편 만약 SC 상태가 감지되면 보호 회로는 아무런 지연 없이 IGBT를 중지시킨다. 이러한 상황에서 큰 di/dt가 발생하는데, 이것은 큰 양전압을 유발한다. 이러한 조건을 피하기 위하여 게이트 구동 IC의 출력단에 sink nMOS를 도입하여 게이트의 전하를 단계별로 줄인다.

구동 IC의 적은 전류로는 IGBT를 직접 구동하기는 어려워 고전압(15V 동작), 고전류 출력단이 필요하다. 또한 turn-off 동작시에 IGBT의 게이트 전하를 단계별로 줄이기 위하여 구동 IC의 출력단에 sink nMOS를 추가하였다. 출력단은 DMOSFET 구조를 가지며 하나의 pMOS와 두 개의 nMOS로 구성되어 IGBT의 게이트를 구동하기 위한 고전압, 고전류를 만든다. IGBT의 게이트 커패시턴스는 turn-on 동안 pMOS를 통해 충전되고 turn-off 동안 sink nMOS를 통하여 방전된다.

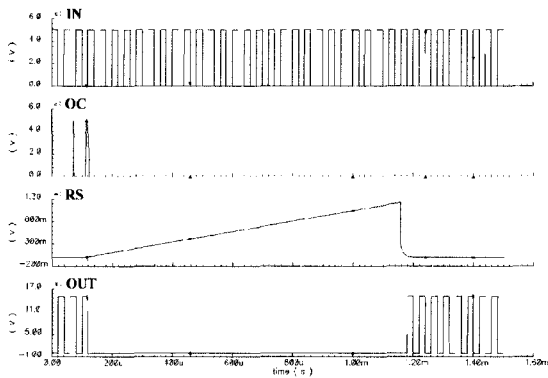


그림 3 OC 보호동작에 대한 신호 파형

그림 3은 OC 고장이 발생했을 때의 보호 회로 동작을 보여 준다. OC 신호가 회로에서 감지되면 약 10 $\mu$ s의 지연 후에 IGBT 게이트 구동 IC의 출력을 중단하게 된다. 노이즈 등에 의해 OC 신호가 잘못 감지되는 것을 방지하기 위하여 그림 3의 OC 신호 파형에서와 같이 OC 신호가 10 $\mu$ s 보다 짧을 경우 보호 회로는 동작하지 않고 신호가 10 $\mu$ s를 넘어갈 경우 보호 회로가 동작한다. OT와 UV 보호 동작도 OC와 같은 형태로 동작한다.

그림 4와 5는 각각 lateral DMOS 고전압 출력단과 IGBT 게이트 구동 IC의 전체 레이아웃을 보여준다. 큰 전류 구동 능력을 가지기 위하여 출력단의 pMOS와 nMOS는 고전압 DMOS 구조를 병렬로 구현한 것이다.

### 5. 결론

VLSI 설계기술의 발달로 BCD 공정을 이용한 스마트 파워 ASIC 설계는 지능형 파워 모듈과 더불어 고밀도 전원장치에 필수적인 기술로 자리잡고 있다. 또한 스마트 파워 ASIC은 단순히 전원의 고밀도화 기능을 넘어, 시스템의 제어 및 보호 기능, 역률 개선(Power Factor Correction), SMPS 제어 등 전력전자 분야의 필수 기술이다.

또한 최근 위에서 언급한 기능 이외에 에너지 절약과 관련하여 대기상태에서 전원 시스템의 전력소비를 줄이기 위한 대기전력 제어(Standby Power Control) 기능을 가진 Green Chip 등이 개발되어 상용화되어지고 있다.

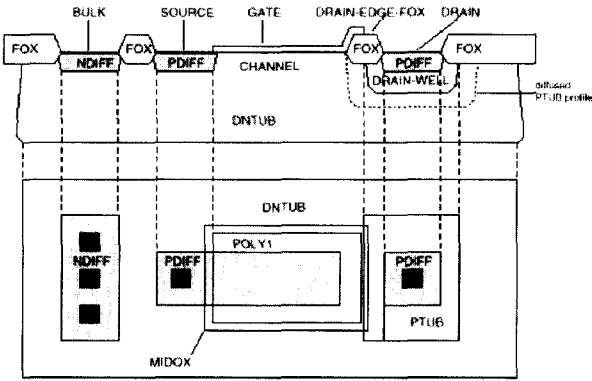


그림 4 고전압, 고전류 CMOS 출력단 구조

### 참고 문헌

- [1] K. Ishii, H. Matsumoto, M. Takeda, A. Kawakami, and T. Yamada, "A High Voltage Intelligent Power Module with a High Performance Gate Driver", Proc. ISPSD'98, pp. 289-292, 1998.
- [2] Mehrdad Ramezani, C. Andre, and T. Salama, "A Monolithic IGBT Gate Driver Implemented in a Conventional 0.8 $\mu$ m BiCMOS process", Proc. ISPSD'98, pp. 109-112, 1998.
- [3] A. R. Hefner, "An investigation of the drive circuit requirements for the power insulated gate bipolar transistor(IGBT)", IEEE Trans. Power Electron., Vol. 6, No. 2, pp. 208-219, 1991.
- [4] Carmelo Licitra, Salvatore Musumeci, Angelo Raciti, Agostino U. Galluzzo, Romeo Letor, and Maurizio Melitoli, "A New Driving Circuit for IGBT Devices", IEEE Trans. Power Electron., Vol. 10, No. 3, pp. 373-378, 1995.

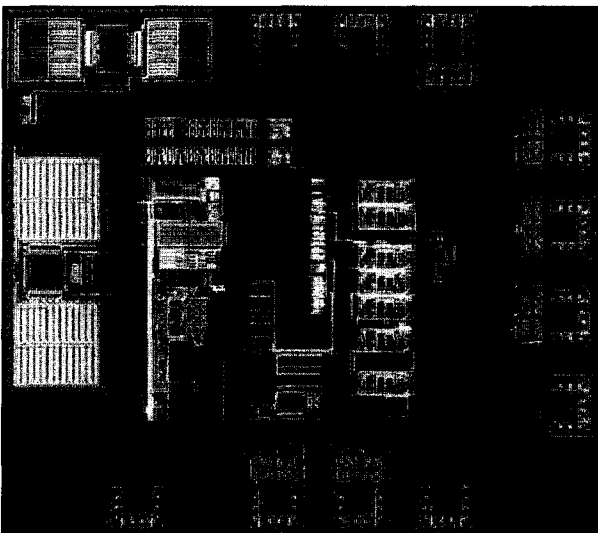


그림 5. IGBT 구동 IC의 전체 레이아웃

〈 저 자 소 개 〉



**송근호(宋根浩)**

1970년 2월 15일생. 1995년 동아대 전자공학과 졸업(학사). 1997년 경상대 대학원 전자공학과 졸업(석사). 2001년 동 대학원 전자공학과 졸업(공학). 2000-현재 한국전기연구원 전략기술 연구단 전력반도체그룹 선임연구원.



**김태진(金泰鎭)**

1968년 8월 29일생. 1994년 부산대학교 전기공학과 졸업(학사). 1997년 부산대학원 전기공학과 졸업(석사). 1995년 일본 오사카대학 교환 학생. 1997-현재 한국전기연구원 산업전기연구단 전력전자연구그룹 선임연구원.



**김은동(金垠東)**

1958년 12월 5일생. 1980년 부산대 재료공학과 졸업. 1982년 동 대학원 졸업(석사). 1985년 한국과학기술원 전자재료공학과 졸업(공학). 1986-현재 한국전기연구원 전략기술연구단 단장, 책임연구원.