

## 순시적인 전압 sag 보상기에 대한 제어 알고리즘의 해석

李尙勳, 金載植, 崔載昊

### Analysis of Control Algorithm for Instantaneous Voltage Sag Corrector

Sang-hoon Lee, Jae-sig Kim, Jae-ho Choi

#### 요 약

본 논문은 배전계통의 전력품질 개선을 위한 순시 전압강하 보상기의 제어 알고리즘에 대한 연구를 수행하였다. 특별히 순시적인 전압강하의 원인중 가장 대표적인 1선 지락사고 시에 발생하는 불평형과 비대칭 문제를 해석하기 위하여 새로운 대칭성분 검출 기법을 제안하였다. 제안된 방법은 간단한 연산만을 사용하며, 전압보상을 위한 대칭성분의 제어 기준값이 별도의 위상검출 과정을 거치지 않고도 직류 값으로 표현되도록 하였다. 그리고 기준전압의 발생 시에 IEC에서 규정하고 있는 UF와 MF를 사용하도록 하였다. 제안된 제어기법을 사용하면 보상장치는 매우 빠른 응답특성을 가지고 보상된 전압 파형의 총고조파왜형률(THD)도 매우 낮게 된다. 마지막으로 EMTDC 시뮬레이션과 실험을 통하여 제안된 방법의 타당성을 입증하였다.

#### ABSTRACT

This paper represents the control algorithm of the instantaneous voltage sag corrector for the power quality enhancement in distribution line. Especially, a novel detection technique of the symmetrical components is proposed for the analysis of the three-phase unbalanced and asymmetrical problems caused by the single line ground fault which is the most frequent event. This proposed method is based on the simple calculation and the control references of the symmetrical components for voltage compensation can be described as dc value without any other phase detection procedure. And also, for the generation of the reference voltages, the UF and MF defined by IEC is considered. Using this proposed control algorithm, the compensator has the fast dynamic characteristics and the THD of the compensated voltage waveform is very low. Finally, the validity of the proposed algorithm is proved by the PSCAD/EMTDC simulation and experimental results.

**Key Words** : Power Quality, VSC(Voltage Sag Corrector), SLGF(Single Line Ground-to-Fault)  
Symmetrical components, UF(Unbalance Factor), MF(Magnitude Factor)

#### 1. 서 론

산업현장이나 수용가에서 사용하고 있는 전력은 순간적인 정전이나 전압의 sag와 swell 그리고 고조파 등의 많은 왜란을 포함하고 있으며, 특히 이중에서 전압의 sag가 가장 빈번하게 나타나고 있다. 불과 몇 년 전만 하더라도 이러한 sag는 대부분의 시스템에 큰 영향을 주지 못하였다.

그러나 컴퓨터 시스템을 이용한 자동화 제조과정과 민감한 통신장비와 최첨단 의료시설의 사용증가와 고도의 정밀도를 요구하는 전자장비들에 있어서는 매우 짧은 시간의 sag도 치명적인 결과를 초래할 수 있다. 따라서 현재 전력 소비자들에게 있어서는 전압의 sag가 매우 중요한 문제로 대두되고 있다.<sup>1)~2)</sup>

과거에는 전압조절을 수행하기 위하여 수동필터나

TCRs(Thyristor-Controlled Reactors)등을 사용하였으나 이러한 방법들을 사용하는 경우는 낮은 스위칭으로 인해 저차수의 고조파가 발생하고 큰 무효전력 장치를 필요로 하기 때문에 시스템 용량이 커지게 되고 가격이 증가한다는 문제점을 가지고 있다. 또한 응답 특성이 매우 늦기 때문에 순시적인 전압 sag의 보상에 적합하지 않다.<sup>[3]</sup>

1993년 Mark F. McGranaghan은 전압의 sag를 보상하는 방법으로 정전압 변압기(Constant Voltage Transformers; CVTs)를 제안하였다.<sup>[11]</sup> 이 방법은 설치가 용이하고 경제적인 장점을 가지고 있지만, 출력전압이 고정되어 있기 때문에 부하가 가변하거나 큰 유입전류가 흐를 경우 효과적이지 못하다.<sup>[14]</sup>

최근에 기존의 전압 보상이 가지고 있는 단점을 보완하기 위해 PWM 인버터에 기반을 둔 직렬 보상을 통한 전압강하 보상기(Voltage Sag Corrector; VSC)가 제안되었다. 이러한 방법은 별도의 에너지 저장장치를 가지고 있어서 필요에 따라 부하에서 요구하는 유효전력을 공급하여 전압을 항상 일정하게 유지하도록 하는데 그 성능이 매우 우수하기 때문에 현재 연구가 활발히 진행되고 있다.<sup>[5-7]</sup>

전압보상에 관한 기존의 연구들은 대부분의 전압 sag 발생시 만들어지는 3상 불평형 및 비대칭 조건(이하 불평형 조건)에서 대칭 성분들을 검출하기 위해 매우 많은 양의 벡터 연산을 수행하거나 필터를 사용하였기 때문에 제어 구조가 매우 복잡하다. 그리고 동기좌표계에서의 제어를 수행하기 위해서는 별도의 위상검출 회로가 필요하다는 단점을 가지고 있다.<sup>[8-10]</sup>

본 논문은 순시적인 전압 sag를 보상하기 위해 VSC의 제어 알고리즘에 관한 연구를 수행하는데 크게 VSC의 기본적인 이론과 제어 알고리즘 그리고 시뮬레이션 및 결론으로 구성되어 있다. 3상 불평형 조건에서 대칭성분을 검출하기 위하여 간단한 수학적 해석을 통한 새로운 검출방법을 제안하였으며, IEC(International Electrotechnical Commission)에서 규정하고 있는 UF(Unbalanced Factor)와 MF(Magnitude Factor)를 이용하여 보상기준전압을 수식적으로 유도하고 이를 바탕으로 제어기를 구성하였다. 제어기는 동기좌표계 상에서 순시전압 제어에 그 기본을 두고 있으며, 크게 제환보상기와 전향보상기 그리고 PWM(Pulse Width Modulation) 발생 부분으로 나뉘어져 있다. 마지막으로 PSCAD/EMTDC 시뮬레이션과 실험을 통해 제안된 제어 알고리즘의 타당성을 증명하였다.

## 2. 본 론

### 2.1 순시전압강하(Instantaneous voltage sag)

서론에서 언급한 바와 같이 대부분의 sag는 지락사고

에 의해 발생한다. 일반적으로 지락사고는 번개와 같은 자연적인 현상으로 인해 발생하며, 이외에도 나무나 동물(조류), 그리고 절연과피 등에 의해서도 발생할 수 있다.

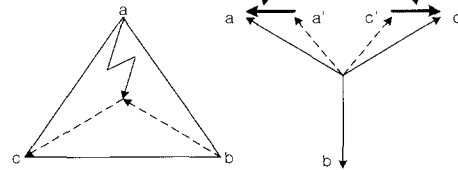


그림 1 SLGF에서의 전압 벡터도

Fig. 1 Voltage vector diagram in case of SLGF

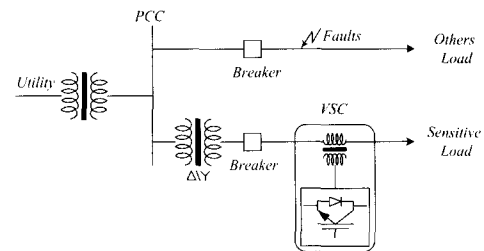


그림 2 배전계통에서의 VSC

Fig. 2 VSC in distribution line

이들 지락사고의 대부분이 SLGF(Single Line to Ground Fault)이며, 드물게 DLGF(Double Line to Ground Fault)나 TLGF (Three Line to Ground Fault)도 나타난다. 그림 1에  $\Delta$ -Y 결선의 경우 SLGF가 발생했을 때의 전압 벡터도를 보이고 있으며, 2차 측에서 두 개의 상전압이 공칭전압의 58%가 되어서 3상 불평형 조건이 나타나게 된다. 따라서 SLGF가 발생했을 경우 그림 2에서 민감한 부하를 보호하기 위해 설치된 VSC는 그림 1의  $V_{a'a}$ 와  $V_{c'c}$ 에 해당하는 전압만큼을 보상하여 부하전압을 일정하게 유지해야 한다.

### 2.2 대칭성분의 검출

본 논문에서 사용된 시스템의 구조 및 변수가 그림 3에 보이고 있다. 먼저 전원의 선간전압을 식 (1)과 같이 표시한다. 계통에서 발생하는 전압 sag는 3상 평형일 경우도 있지만 대부분이 SLGF와 같은 불평형 조건으로 나타나기 때문에 대칭좌표법을 이용하여 식 (2)와 같은 대칭성분들(정상분, 역상분, 영상분)을 구해야 한다.

$$[v_{s,abc}] = \begin{bmatrix} v_{s,ab} \\ v_{s,bc} \\ v_{s,ca} \end{bmatrix} = \begin{bmatrix} V_{s,ab} \sin(\omega t + \theta_{ab}) \\ V_{s,bc} \sin(\omega t + \theta_{bc}) \\ V_{s,ca} \sin(\omega t + \theta_{ca}) \end{bmatrix} \quad (1)$$

$$\begin{bmatrix} v_{s,abZ} \\ v_{s,abP} \\ v_{s,abN} \end{bmatrix} = \frac{1}{3} \begin{bmatrix} 1 & 1 & 1 \\ 1 & \alpha & \alpha^2 \\ 1 & \alpha^2 & \alpha \end{bmatrix} \cdot \begin{bmatrix} v_{s,ab} \\ v_{s,bc} \\ v_{s,ca} \end{bmatrix} \quad (2)$$

식 (2)에서 첨자 Z, P, 그리고 N은 각각 영상분, 정상분, 그리고 역상분을 의미하며,  $\alpha = e^{j\frac{2\pi}{3}}$  이다.

3상 3선식의 경우 영상분은 '0'이 되기 때문에 정상분과 역상분에 대한 보상만 고려하면 된다. 실제로 3상 불평형 조건에서 대칭성분을 검출하는 방법은 많은 연구가 이루어졌으며, 크게 계수 식별법<sup>[8]</sup>과 복소평면에서의 해석<sup>[9]</sup>, 그리고 필터를 이용한 방법<sup>[10]</sup>으로 구분할 수 있다. 계수 식별법은 왜화된 신호를 통해 직접 그 크기와 위상의 정보를 구하는 방법으로 이는 정확한 zero crossing과 크기 측정이 필요하며, 왜화 신호에 잡음이 포함되어 있는 경우 오차가 존재한다.

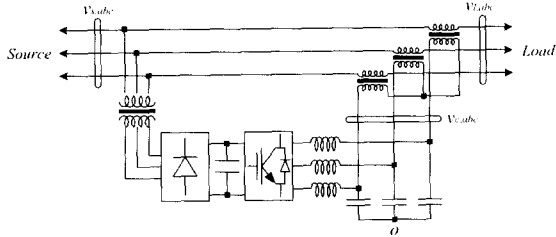


그림 3 제안된 VSC 시스템  
Fig. 3 Proposed VSC system

복소평면에서의 해석은 매우 복잡한 벡터 연산이 필요하며, 동기좌표계에서 직류량으로 표현하기 위해서는 정확한 위상을 검출하기 위하여 별도로 PLL(Phase Locked Loop)을 필요로 한다. 마지막의 필터를 이용해서 순시적인  $\pm 120^\circ$ 의 진·지상 신호를 얻는 방법은 이득감소 및 위상 지연에 대한 보상이 필요하다.

따라서 본 논문에서는 불평형 전압전압으로부터 간단한 연산과정을 통해서 대칭성분을 직접 구하는 새로운 방법을 제안한다. 먼저 식 (1)에서 간단한 수학적 해석을 통해  $v_{s,ab}$ 에 대한  $\pm 120^\circ$ 진·지상 신호를 구하면 다음과 같다.

$$\begin{aligned} v_{s,ab(+120)} &= V_{s,ab} \sin(\omega t + \theta_{ab} + \frac{2\pi}{3}) \\ &= V_{s,ab} [\sin(\omega t + \theta_{ab}) \cos(\frac{2\pi}{3}) \\ &\quad + \cos(\omega t + \theta_{ab}) \sin(\frac{2\pi}{3})] \\ &= -\frac{1}{2} v_{s,ab}(t) + \frac{\sqrt{3}}{2} [-\int v_{s,ab}(t) dt] \end{aligned} \quad (3a)$$

$$\begin{aligned} v_{s,ab(-120)} &= V_{s,ab} \sin(\omega t + \theta_{ab} - \frac{2\pi}{3}) \\ &= V_{s,ab} [\sin(\omega t + \theta_{ab}) \cos(\frac{2\pi}{3}) \\ &\quad - \cos(\omega t + \theta_{ab}) \sin(\frac{2\pi}{3})] \\ &= -\frac{1}{2} v_{s,ab}(t) - \frac{\sqrt{3}}{2} [-\int v_{s,ab}(t) dt] \end{aligned} \quad (3b)$$

따라서 식 (3)과 같이 각각의 선간전압에 대해 진·지상 신호를 구할 수 있고, 영상분을 제외하면 식 (2)는 다음과 같이 다시 쓸 수 있다.

$$v_{s,abP} = \frac{1}{3} (v_{s,ab} + v_{s,bc(+120)} + v_{s,ca(-120)}) \quad (4a)$$

$$v_{s,abN} = \frac{1}{3} (v_{s,ab} + v_{s,bc(-120)} + v_{s,ca(+120)}) \quad (4b)$$

결국 식 (3)과 식 (4)에서 알 수 있듯이 제안된 검출 방법은 적분 연산을 사용하여 대칭 성분들을 검출하도록 하였다. 제안된 검출 방법은 적분에 대한 초기값을 계산해야 하며 정현파 이외의 파형에는 적용이 어렵다는 단점을 가지고 있지만, 기존의 방법에 비해 매우 간편하며 불평형 전압 전압의 순시값으로부터 대칭 성분이 구해지기 때문에 별도의 위상검출 없이 동기좌표계에서 직류량으로 얻을 수 있는 장점을 가지고 있다.

### 2.3 제어 알고리즘

#### 2.3.1 Reference signal generation

제어기에서 가장 중요한 부분은 제어기의 입력인 지령치를 결정하는 것으로 본 논문에서는 IEC에서 규정하고 있는 UF와 MF를 이용하여 제어기의 지령치를 수식적으로 해석하였다. 먼저 그림 3에서 회로의 전압방정식을 표현하면 식 (5)와 같다.

$$\begin{aligned} [v_{c,abc}^*]_P &= [v_{c,abP}^* \ v_{c,bcP}^* \ v_{c,caP}^*]^T \\ &= [v_{l,abc}]_P - [v_{s,abc}]_P \end{aligned} \quad (5a)$$

$$\begin{aligned} [v_{c,abc}^*]_N &= [v_{c,abN}^* \ v_{c,bcN}^* \ v_{c,caN}^*]^T \\ &= [v_{l,abc}]_N - [v_{s,abc}]_N \end{aligned} \quad (5b)$$

여기서  $v_{c,abc}^*$ 와  $v_{l,abc}$ 는 각각 보상해야 할 전압과 부하전압의 선간전압을 의미한다. 결국 불평형 조건의 전압 sag를 보상한다는 것은 식 (5)에서 부하전압의 정상분은 지령치와 같게 만들고 부하전압의 역상분은 '0'이 되도록 하는 것이며, 이렇게 함으로써 부하전압은 항상 일정하게 유지 될 것이다. 따라서 식 (5)는  $v_{ref}$ 라는 지령치를 이용하면 다음과 같이 쓸 수 있다.

$$[v_{c,abc}^*]_P = [T_P] (1 - \frac{v_{abP}}{v_{ref}}) \cdot v_{ref} \quad (6a)$$

$$[v_{c,abc}^*]_N = -[T_N] \frac{v_{abN}}{v_{ref}} \cdot v_{ref} \quad (6b)$$

여기서  $[T_P]$ 와  $[T_N]$ 은 다음과 같다.

$$[T_P] = [1 \ \alpha \ \alpha^2]^T \quad (7a)$$

$$[T_N] = [1 \ \alpha^2 \ \alpha]^T \quad (7b)$$

식 (6)은 다시 다음과 같이 쓸 수 있다.

$$[v_{c,abc}^*]_P = [T_P] \cdot (1 - MF) \cdot v_{ref} \quad (8a)$$

$$[v_{c,abc}^*]_N = -[T_N] \cdot UF \cdot MF \cdot v_{ref} \quad (8b)$$

여기서 MF와 UF는 IEC에서 규정하고 있는 계수로써 다음과 같다.

$$MF = \frac{V_P}{V_{ref}} \angle \theta_{MF}, \quad UF = \frac{V_N}{V_P} \angle \theta_{UF}$$

인버터의 지령치는 상전압으로 인가되기 때문에 선간 전압을 상전압으로 변환시키고 직렬 변압기의 권수비를 n이라 하면 식 (8)은 다음과 같이 쓸 수 있다.

$$[v_{co,abc}^*]_P = [v_{c,aoP}^* \ v_{c,boP}^* \ v_{c,coP}^*]^T = \frac{1}{n} \frac{[T_P]}{1 - \alpha^2} \cdot (1 - MF) \cdot v_{ref} \quad (9a)$$

$$[v_{co,abc}^*]_N = [v_{c,aoN}^* \ v_{c,boN}^* \ v_{c,coN}^*]^T = -\frac{1}{n} \frac{[T_N]}{1 - \alpha} \cdot UF \cdot MF \cdot v_{ref} \quad (9b)$$

따라서 식 (9)가 인버터 출력전압(보상전압)의 지령치가 되며, 제어기의 입력이 된다. 본 논문에서는 제어기를 정상상태 오차를 없애기 위하여 동기좌표계에서 구현하였으며, 이를 위해 다음과 같이 식 (9)를 동기좌표계로 변환하였다.

$$[v_{co,qd}^*]_P^e = T_{eP} \cdot [v_{co,abc}^*]_P \quad (10a)$$

$$[v_{co,qd}^*]_N^e = T_{eN} \cdot [v_{co,abc}^*]_N \quad (10b)$$

여기서 변환행렬  $T_{eP}$ 와  $T_{eN}$ 은 다음과 같다.

$$T_{eP} = \frac{2}{3} \begin{bmatrix} \cos(\omega t) & \cos(\omega t - \frac{2\pi}{3}) & \cos(\omega t + \frac{2\pi}{3}) \\ \sin(\omega t) & \sin(\omega t - \frac{2\pi}{3}) & \sin(\omega t + \frac{2\pi}{3}) \\ \frac{1}{2} & \frac{1}{2} & \frac{1}{2} \end{bmatrix}$$

$$T_{eN} = \frac{2}{3} \begin{bmatrix} \cos(\omega t) & \cos(\omega t + \frac{2\pi}{3}) & \cos(\omega t - \frac{2\pi}{3}) \\ \sin(\omega t) & \sin(\omega t + \frac{2\pi}{3}) & \sin(\omega t - \frac{2\pi}{3}) \\ \frac{1}{2} & \frac{1}{2} & \frac{1}{2} \end{bmatrix}$$

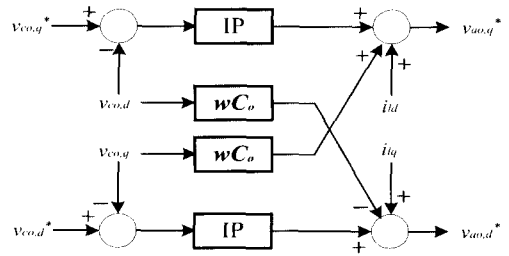


그림 4 전압 제어 블록도  
Fig. 4 Voltage control block diagram

### 2.3.2 Control algorithm

제어기는 순시 전압제어에 그 기반을 두고 있으며 크게 전향보상기와 케환보상기로 구성된다. 전향보상기는 두 가지 역할을 하게되는데 하나는 좌표 변환시 발생하는 상간 간섭을 제거하기 위해 사용한다. 그리고 커패시터 전압 및 부하전류의 전향보상을 통하여 인버터 시스템 자체에 포함되어 있는 외란을 제거할 수 있으며 제어기의 동특성을 향상시킬 수 있다.

케환보상기에서 가장 중요한 문제는 주입해야 할 지령전압을 결정하는 것으로 이는 식 (10)에 의해 결정된다. 따라서 전압제어기는 이 지령치와 실제의 커패시터 전압과 비교하여 그 오차를 IP 제어기가 보상함으로써 인버터 출력 상전압의 지령치를 만들어 준다.

그림 4에 전향보상기와 케환보상기가 포함된 전압 제어기의 블록도가 보여지고 있다. 물론 정상분과 역상분 모두 이와같은 제어기로 구성되어 있으며 총 4개의 제어기가 필요하고, 정상분의 유효 성분을 제외한 나머지의 지령치는 모두 '0'이 된다. 그림 4에서  $v_{w, qd}^*$ 는 인버터의 출력 상전압의 지령치를 의미하며,  $i_{l, qd}$ 는 부하전류를 그리고  $C_o$ 는 인버터 출력 필터의 커패시터를 의미한다.

### 2.3.3 Overall control algorithm

본 논문에서 제안하고 있는 전체 제어 블록도가 그림 5에 보여지고 있으며, 크게 검출, 지령치 발생, 좌표변환, 전압제어기 그리고 PWM 신호 발생의 5가지 부분으로 구성되어 있다. 먼저 식 (4)를 이용하여 3상 불평형 조건의 전원전압으로부터 대칭성분을 검출함으로써 계수 UF와 MF를 구하게 되며, 이 값들을 이용하여 식 (9)에 의해 각각의 지령치가 계산된다.

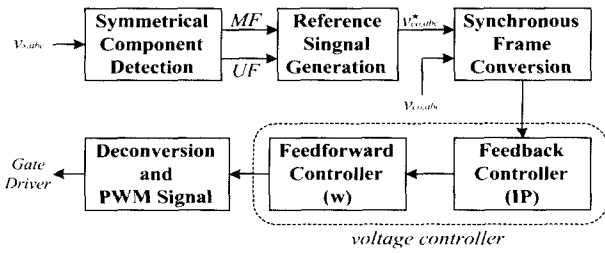


그림 5 전체 제어 블록도  
Fig. 5 Overall control block diagram

이렇게 계산된 지령치는 식 (10)에 의해 동기좌표계로 변환되며, 그림 4의 전압제어기 입력이 된다. 따라서 전압제어기는 적절한 제어를 통하여 인버터가 보상해야 할 출력 전압인  $v_{ao, qd}^*$ 를 만들어 주며, 마지막으로 이를 3상 좌표계로 변환 후 PWM 신호를 IGBT 게이트 드라이버에 보내게 된다.

### 3. 시뮬레이션 및 실험

#### 3.1 시뮬레이션 결과

표 1 시뮬레이션 변수  
Table 1 Simulation parameters

parameter	value	parameter	value
power rating	10 [kVA]	source impedance	1.0 [mH]
voltage	220 [V]	switching frequency	4 [kHz]
current	37.1 [A]	fault duration	110 [ms]
PSCAD/EMTDC Version 2.0			

표 1에 시뮬레이션 변수가 보여지고 있다. 모두 1[p.u.]에 해당하는 값으로, PSCAD/EMTDC 시뮬레이션을 수행하였으며 계통과 연계시켜주는 직렬 변압기는 1:1 권선비를 가진 단상 변압기 3대를 Y결선하여 사용하였다. 에너지 저장 장치로는 그림 3과 같이 커패시터를 이용하였으며, 정상시에는 정류기를 통하여 계통으로부터 충전하고 사고시에는 계통과 분리되어야 하므로 이를 위해 정지형스위치(Static Transfer Switch: STS)를 사용하였다. 전력변환장치로는 출력 L-C 필터를 가지는 3상 IGBT 인버터를 사용하였으며, PWM 기법은 삼각파 비교방식을 이용하였다.

그림 6과 그림 7은 각각 SLGF와 TLGF가 발생했을 경우에 대한 VSC의 동작을 보여주는 시뮬레이션 결과이다. 모두 위에서부터 주변압기 2차측 전압, 보상전압, 부하전압, DC 전압 그리고 지락전류를 보여주고 있다.

사고시간은 모두 110[msec]로 정하였으며, SLGF의 경우 지락저항을 0.005[Ω]으로 하였고, TLGF에서는 지락저항을 1.5[Ω]으로 정하여 시뮬레이션을 수행하였다.

시뮬레이션 결과를 통해 각각의 사고시에 VSC의 보상 전압으로 인해 부하전압은 항상 일정한 값을 유지하고 있음을 알 수 있다. DC 축의 커패시터는 SLGF에서는 2.5[mF], TLGF에서는 5[mF]을 사용하였다. 커패시터의 용량은 에너지 입출력 관점에서 설계를 하였으며 본 논문에서는 설계과정을 생략한다.<sup>[11-12]</sup>

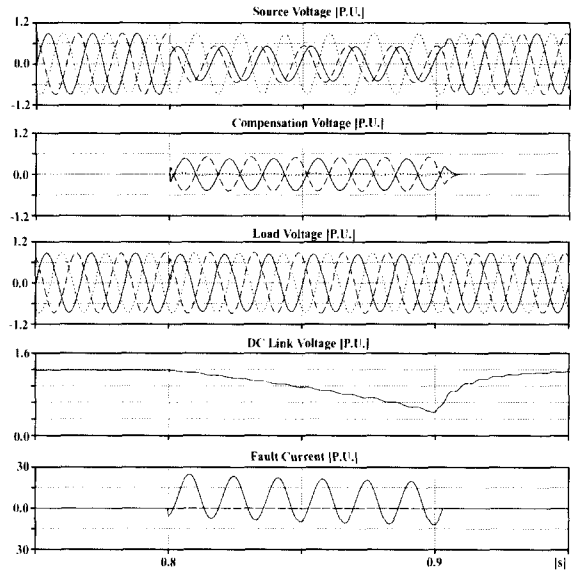


그림 6 SLGF에서의 시뮬레이션 결과  
Fig. 6 Simulation result under SLGF condition

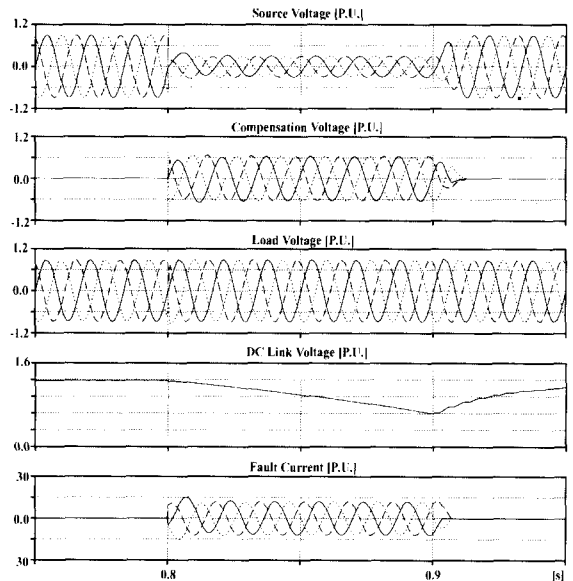


그림 7 TLGF에서의 시뮬레이션 결과  
Fig. 7 Simulation result under TLGF condition

3.2 실험결과

표 2 실험 변수  
Table 2 Experimental parameters

parameter	value	parameter	value
power rating	1 [kVA]	series transformer	1:2
voltage	160 [V]	switching frequency	4 [kHz]
current	3.61 [A]	fault duration	5 [cycle]
Power supply : ELGA SW5250A DSP : TMS320C31			

표 2에 실험 변수가 보여지고 있다. 전원 전압의 sag를 만들어 주기 위해서 "ELGA SW 5250A AC Power Supply"를 이용하였으며, "A"상의 전압을 5 주기(약 83.5ms) 동안 50% 감소시켜서 실험을 수행하였다. 정격 용량은 전원장치의 제한으로 약 1[KVA]이며, 전압은 160[Vrms], 그리고 직렬 변압기의 권선비는 1:2(Y결선)를 사용하였다. DSP로는 TMS320C31을 이용하였으며, 스위칭 주파수는 4[kHz]이다.

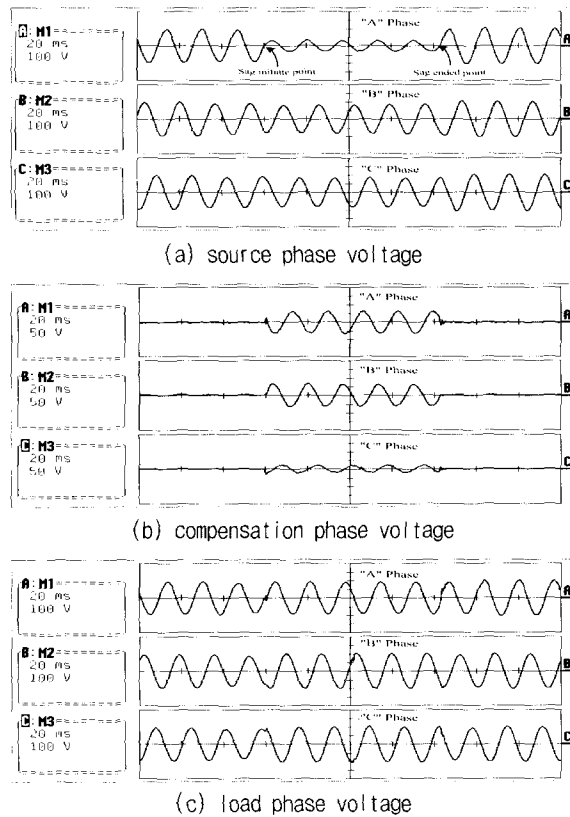


그림 8 불평형 조건에서의 실험 결과  
Fig. 8 Experimental results under unbalanced condition

그림 8에 각 부의 파형을 보이고 있으며, 각각의 범위는 100V/div, 20ms/div이다. 전원 전압의 파형을 보면 "A"상의 전압이 50% 감소했을 경우 "B"상과 "C"상의 위상이 틀어짐을 알 수 있으며, 이에 대한 보상전압이 (b)에 나타나 있다. (c)의 파형을 보면 부하전압이 항상 일정하게 유지되며, 동특성도 매우 우수함을 보여주고 있다.

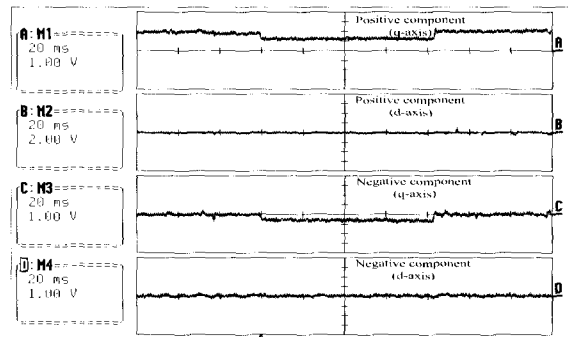


그림 9 동기좌표계에서의 전원 전압 파형  
Fig. 9 Waveforms of source voltage in d-q frame

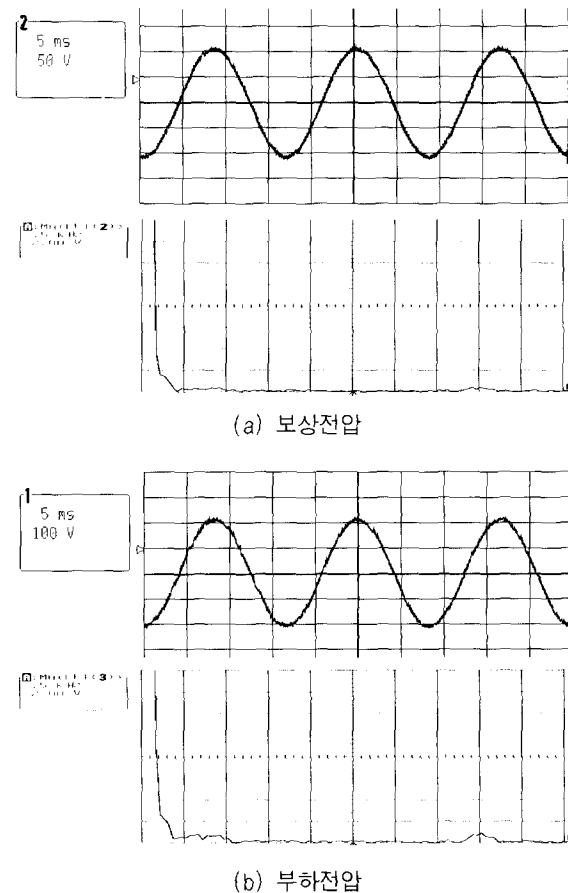


그림 10 확대파형과 고조파 스펙트럼  
Fig. 10 Zoomed waveform and harmonic spectrum

그림 9에서는 동기좌표계에서의 전압 전압의 파형을 보여주고 있으며, 각각의 범위는 100V/div, 20ms/div이다. 정상분과 역상분의 유효성분이 sag 발생시 변동되는 파형(a, c)으로부터 크기뿐만 아니라 위상도 변함을 보여주고 있다.

그림 10은 보상전압과 부하전압의 확대된 파형과 고조파 스펙트럼을 보여주고 있으며, 각각의 범위는 2V/div, 0.5kHz/div이다. 스위칭 주파수대에서 약간의 고조파가 존재하고 있지만, 매우 양호한 결과를 보이고 있다.

#### 4. 결 론

본 논문에서는 배전계통에서의 전력품질 개선을 위한 순시적인 전압 sag 보상기에 대한 연구를 수행하였다. 간단하면서도 동기좌표계에서 식료량으로 얻을 수 있는 새로운 대칭성분의 검출 방법을 제안하였으며, IEC에서 규정하고 있는 MF와 UF를 이용하여 VSC의 제어 알고리즘에 대한 새로운 수식적인 해석을 제안하였다. 이를 바탕으로 IP제어기를 구성하여 시뮬레이션 및 실험을 수행하였다. 그 결과로부터 제안된 시스템이 동특성이 매우 우수하고, 출력전압의 고조파 스펙트럼도 매우 양호한 특성을 가지고 있으며, 순시적인 전압 sag로부터 민감한 부하를 보호할 수 있음을 입증하였다.

#### 참 고 문 헌

[1] M. F. McGranaghan et al, "Voltage Sags in Industrial Systems," IEEE Trans. on Industry Applications, Vol. 29, No. 2, pp. 397~403, March/ April, 1993.

[2] M. H. J. Bollen, Understanding Power Quality Problems, IEEE Press, 2000.

[3] L. Gyugyi, et. al., "Principles and Applications of Static, Thyristor-Controlled Shunt Compensators," IEEE Trans. on PAS, Vol. PAS-97, No. 5, pp. 1935~1945, Sept./Oct., 1978.

[4] Roger C. Dugan, et. al., Electrical Power Systems Quality, McGraw-Hill, 1996.

[5] G. Joos, "Three-Phase Static Series Voltage Regulator Control Algorithms for Dynamic Sag Compensation," in Conf. Rec. IEEE ISIE'99, pp. 515~520, 1999.

[6] M. F. McGranaghan, "Dynamic Sag Corrector : Cost Effective Industrial Power Line Conditioning," in Conf. Rec. IEEE IAS'99, pp. 1339~1344, 1999.

[7] P. D. Ziogas, et. al., "Analysis and Design of a Series Voltage Unbalance Compensator Based on a Three-Phase VSI Operating With Unbalanced Switching Functions," IEEE Trans. on Power Electronics, Vol. 9, No. 3, pp. 269~274, March/ April, 1993.

[8] P. Rioual, et. al., "Regulation of a PWM Rectifier in the Unbalanced Network State using a Generalized Model," IEEE Trans. Industry Applications, Vol. 11, No. 3, pp. 495~502, May, 1996.

[9] L. Moran, et. al., "Design Aspects of Synchronous PWM Rectifier Inverter Systems Under Unbalanced Input Voltage Conditions," IEEE Trans. Industry Applications, Vol. 28, No. 6, pp. 1286~1293, November, 1992.

[10] D. Vincenti, et. al., "A Three Phase Regulated PWM Rectifier with On-Line Feedforward Input Unbalance Correction," IEEE Trans. Industrial Electronics, Vol. 41, No. 5, pp. 526~532, October, 1994.

[11] S. Lee, et. al., "Power Quality Enhancement in Distribution Line using Series Compensator," in Conf. Rec. IEEE POWERCON'00, Vol. 3, pp. 1595~1600, December, 2000.

[12] S. Lee, et. al., "Instantaneous Voltage Sag Corrector in Distribution Line Using Series Compensator," KIEE Trans., Vol. 50B, No. 1, January, 2001.

#### 저 자 소 개



##### 이상훈(李尙勳)

1969년 7월 13일생. 1994년 충북대 전기공학과 졸업. 1997년 동 대학원 졸업(석사). 1997년~현재 동 대학원 박사과정.



##### 김재식(金載植)

1965년 3월 20일생. 1991년 충북대학교 전기공학과 졸업. 1993년 동 대학원 졸업(석사). 2001년 동 대학원 졸업(박사). 1993년~1997년 포스콘 기술연구소 대리. 현재 포스콘 기술연구소 근무.



##### 최재호(崔載昊)

1955년 9월 27일생. 1979년 서울대 전기공학과 졸업. 1981년 동 대학원 졸업(석사). 1989년 동 대학원 졸업(박사). 1981~1983년 중경공업전문대학 전자과 전임강사. 1983년~2001년 현재 충북대학교 공과대학 전기전자공학부 교수. 1993년~1994년, 1997년~1998년 University of Toronto (Visiting Professor). 당 학회 편집이사.