

EMTDC를 이용한 UPFC Simulation

宋 義 鎬, 全 鎮 洪, 趙 同 吉, 全 瑩 煥, 金 學 萬

A UPFC Simulation using the EMTDC

Eu-Ho Song, Jin-Hong Jeon, Dong-Gil Cho, Yeong-han Chun, Hak-Man Kim

요 약

본 논문은 차세대 FACTS(Flexible AC Transmission Systems) 기술인 UPFC(Unified Power Flow Controller)의 시뮬레이션을 다룬다. UPFC의 해석과 모델을 통하여 전력조류제어를 시뮬레이션 한다. 전력시스템의 과도상태 및 제어에 대한 시간영역 시뮬레이션 프로그램인 EMTDC(Electro-Magnetic Transients in DC systems)를 사용하여 전력조류제어인 유효전력 및 무효전력제어를 수행하고 더불어 모선입력전압의 크기를 제어한다. 시뮬레이션 결과를 통하여 UPFC의 제어성능을 검증한다.

ABSTRACT

This paper deals with a full functional simulation of UPFC (Unified Power Flow Controller) which is a next generation FACTS (Flexible AC Transmission Systems) technology. Through analysis and modeling of the UPFC, power flow control is simulated. Active and reactive power controls, and input side bus voltage control are performed by EMTDC (Electro-Magnetic Transients in DC systems) which is a general purpose time domain simulation program for simulating power systems transients and its controls. Dynamic performances of the UPFC are verified by simulation results.

Key Words : UPFC, EMTDC simulation

1. 서 론

FACTS(Flexible AC Transmission Systems)기기는 교류송전에서 전력계통의 신속한 유효전력 및 무효전력 제어와 과도 안정도를 증대하고 개선하는 기능을 가지고 있어 그 적용과 응용이 증가하고 있다.

FACTS기기에서 차세대 기술인 UPFC(Unified Power Flow Controller)는 선로로 전송되는 무효전력과 유효전력을 전력계통의 변수들을 독립적으로 제어하여 보상하는 FACTS기기이다^[1]. UPFC의 적용 가능성은 전력용 반도체의 용량과 성능 증대와 더불어 구체적 적용 가능성이 증대되고 있다. UPFC는 그림 1과

같이 구성된다. 송전선로에 병렬로 연결된 병렬 인버터와 DC-link 콘덴서 그리고 송전선로에 직렬로 연결된 직렬 인버터로 구성된다.

이러한 UPFC의 실 계통 적용에 대해서 최근 몇 년 동안 국내에서 활발한 연구가 진행되고 있으나 실용화에 도달하기까지는 아직 초보적인 단계에 머물고 있다. 소형 UPFC 실험을 통하여 UPFC의 실현 가능성 을 증대시키고 대용량화에 관한 UPFC의 동적 안정도와 제어방식에 대한 연구가 진행되고 있으며 UPFC의 전력조류제어 효과 분석에 있어 UPFC의 모델링과 시뮬레이션을 통한 연구가 활발이 진행되고 있다. UPFC에 대한 시뮬레이션 모델과 해석은 여러 논문에

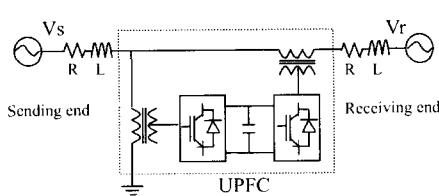


그림 1 UPFC의 시스템 구성

Fig. 1 System configuration for UPFC

서 제시되어졌다^[2,3,4,5,6,7]. 이 논문들에서 UPFC 모델의 시뮬레이션은 EMTP(Electro-Magnetic Transient Program) 또는 MATLAB을 이용하였다.

본 논문에서는 UPFC의 이론을 간략하게 정리하고 UPFC의 EMTDC(Electro-Magnetic Transients in DC systems) Model을 구현하고 제어기를 설계하였다. 그리고 UPFC의 등가 회로를 전압원 모델에서 인버터의 스위칭부분을 포함시켜서 모델을 구성하여 실제 동특성과의 차이를 줄였다. Simulation을 통해 UPFC의 전력조류제어 성능을 검정하였고 제어기 설계의 용이성을 이를 수 있었다. EMTDC/PSCAD를 이용하여 제안된 제어기의 시뮬레이션을 수행한다.

2. UPFC 해석

2.1 UPFC 회로방정식

그림 2는 본 논문에서 구성한 UPFC의 상당 등가회로를 그린 것이다. 그림 2에서 인버터들은 직렬, 병렬변압기를 통하여 전력계통과 연결되며 인버터의 출력단은 SPWM 스위칭의 고조파를 제거하기 위하여 필터가 설치되고 인버터의 스위칭 소자는 IGBT로 구성되었다. 그리고 입력 측 전압 V_i , 출력 측 전압 V_o , 전송선로에 삽입되는 전압을 V_{sr3} 로 나타낸다. 그리고 R_{sr} , R_{sh} 와 L_{sr} , L_{sh} 는 각각 인버터와 변압기의 손실을 고려한 등가 저항과 변압기의 누설 인터턴스를 나타낸 것이다.

UPFC의 기본 동작은 직렬 인버터에서 출력 단에 제어된 전압(V_{sr3})을 직렬 변압기를 통하여 삽입함으로서 출력 단의 유효전력과 무효전력을 제어하고 병렬 인버터에서는 직렬 인버터의 유효, 무효 전력제어를 위한 DC-Link단의 전압을 일정하게 유지하고 입력 단의 입력전압의 크기를 제어한다.

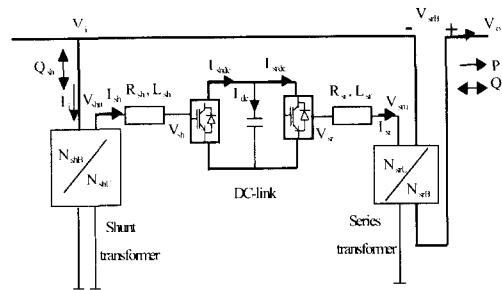


그림 2 UPFC의 등가회로(단선도)

Fig. 2 Single-phase equivalent circuit

2.1.1 UPFC의 상당 등가회로와 3상 회로방정식

그림 2의 등가회로에서 직렬부분과 병렬부분 DC-link단의 3상 회로 방정식을 유도한다. 수식 전개의 편리상 다음과 같이 두 백터를 정의한다.

$$V_3 = \begin{bmatrix} v_a \\ v_b \\ v_c \end{bmatrix}, \quad V_X = \begin{bmatrix} v_q \\ v_d \\ v_o \end{bmatrix} \quad (1)$$

그림 2에서 각 인버터와 변압기사이의 전압차를 이용 전압과 전류의 회로 방정식을 유도하면 직렬 부분 회로방정식은 나타내면 식 (2)와 같고 병렬 부분의 회로 방정식은 식 (3)과 같다. 그리고 DC-link 부분의 회로방정식은 식 (4)와 같다.

$$\begin{aligned} V_{sr3} - V_{srU3} &= R_{sr} I_{sr3} + L_{sr} \frac{d}{dt} I_{sr3} + \frac{V_{dc}}{2} m_{sr3} \cos(\omega t + \theta_{sr}) - V_{srU3} \end{aligned} \quad (2)$$

$$\begin{aligned} V_{shU3} - V_{sh3} &= R_{sh} I_{sh3} + L_{sh} \frac{d}{dt} I_{sh3} + \frac{V_{dc}}{2} m_{sh3} \cos(\omega t + \theta_{sh}) \end{aligned} \quad (3)$$

$$\begin{aligned} I_{dc} &= C \frac{d}{dt} V_{dc} = I_{shdc} - I_{srdc} \\ &= \sum_{k=a,b,c} (I_{shk} d_{shk} - I_{srk} d_{srk}) \\ &= \sum_{k=a,b,c} (I_{shk} \frac{1}{2} m_{sh} \cos(\omega t + \theta_{shk}) \\ &\quad - I_{srk} \frac{1}{2} m_{sr} \cos(\omega t + \theta_{srk})) \end{aligned} \quad (4)$$

여기서 d_{sh} 와 d_{sr} 은 각각 병렬 인버터와 직렬 인버터의 스위칭함수의 평균값을 나타내며 이 값은 각 인버터의 modulation index와 phase difference에 의해 결정된다. 이를 수식으로 나타내면 다음과 같다.

$$d_{sh} = \frac{m_{sh}}{2} \cos(\omega t + \theta_{sh}), \quad d_{sr} = \frac{m_{sr}}{2} \cos(\omega t + \theta_{sr})$$

2.1.2 전력제어를 위한 a, b, c상의 d-q변환

임의의 3상 순시 값 (instantaneous value)은 3상 abc 고정 좌표계에서 단일 벡터로 표현 가능하다. 또한 평면에서 벡터는 2개의 독립 축 성분으로 분해될 수 있다. 여기서 변환 행렬 T는 다음과 같다.

$$T(\theta) = \begin{bmatrix} \cos \theta & \cos(\theta - 120^\circ) & \cos(\theta + 120^\circ) \\ \sin \theta & \sin(\theta - 120^\circ) & \sin(\theta + 120^\circ) \\ \frac{1}{2} & \frac{1}{2} & \frac{1}{2} \end{bmatrix} \quad (5)$$

전압 V와 전류 I를 d-q 변환하면 순시 유효 전력 P와 순시 무효 전력 Q는 식 (6)으로 표현된다.

$$P = \frac{3}{2} (v_d i_d + v_q i_q), \quad Q = \frac{3}{2} (v_d i_q - v_q i_d) \quad (6)$$

2.2 동기좌표로 나타낸 회로 방정식

병렬부분 회로 방정식인 식 (3)을 동기회전 좌표계로 변환시키고 d축을 V_i 벡터와 동기회전 시키면 병렬부분 회로 방정식 (d-q)은 식 (7)이 된다.

$$\begin{bmatrix} V_{shd} \\ V_{shq} \end{bmatrix} = \begin{bmatrix} \frac{N_{shU}}{N_{shB}} |V_i| - R_{sh} I_{shd} - L_{sh} \frac{d}{dt} I_{shd} + \omega L_{sh} I_{shq} \\ -R_{sh} I_{shq} - L_{sh} \frac{d}{dt} I_{shq} - \omega L_{sh} I_{shd} \end{bmatrix} \quad (7)$$

직렬부분의 회로 방정식인 식 (2)를 동기회전 좌표계로 변환시키고 d축을 V_o 벡터와 동기회전 시키면 직렬부분 회로 방정식 (d-q)은 식 (8)과 같다.

$$\begin{bmatrix} V_{srd} \\ V_{srq} \end{bmatrix} = \begin{bmatrix} \frac{N_{srU}}{N_{srB}} (|V_o| - V_{ido}) + R_{sr} I_{srd} + L_{sr} \frac{d}{dt} I_{srd} - \omega L_{sr} I_{srq} \\ -\frac{N_{srU}}{N_{srB}} (0 - V_{iqo}) + R_{sr} I_{srq} + L_{sr} \frac{d}{dt} I_{srq} + \omega L_{sr} I_{srd} \end{bmatrix} \quad (8)$$

3. 제어 전략

3.1 병렬 부분 인버터 제어 알고리즘

그림 5는 병렬 인버터의 전체 제어 블록을 나타낸 것이다. 병렬 인버터의 제어를 그림 5를 바탕으로 인버터 전류제어, 입력모션 전압제어 및 DC-Link 전압제어, 병렬 인버터 유효전력 공급 제어 부분으로 나누어 설명한다.

병렬 부분 회로 방정식으로부터 UPFC 병렬 부분 전류는 병렬 인버터 출력 전압에 의하여 제어가 가능함을 알 수 있다. 따라서 병렬 인버터 출력 전압과 UPFC 병렬 부분 전류의 관계는 간략하게 다음과 같이 생각할 수 있다.

$$V_{sh} \propto -L \frac{d}{dt} I_{sh} - RI_{sh} \quad (9)$$

위의 관계를 이용하여 병렬 부분 제어를 위한 기본 제어 블록은 그림 3과 같다.

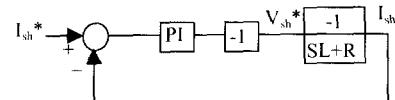


그림 3 병렬 부분 기본 제어 블록도

Fig. 3 Basic current controller in shunt inverter

3.1.1 병렬 부분에 의한 입력모션 전압제어

계통의 모션전압(V_i)의 크기는 모션에서 수수되는 무효전력량에 의해서 결정된다. 따라서, UPFC 병렬부분에서 수수되는 무효전력량을 적절히 조정하면 병렬부분과 연결되어있는 입력모션전압의 크기를 적절히 제어할 수 있다.

병렬부분에서 d-q 변환 축이 입력 전압(V_i) 벡터와 동기회전하고 있으므로 수수되는 무효전력량의 크기를 d-q변환에 의해서 표현하면 다음과 같다.

$$Q = \frac{3}{2} |V_i| I_{iq} \quad (10)$$

입력모션에 흐르는 전류와 UPFC의 병렬 인버터에 흐르는 전류는 병렬변압기의 권선 비를 고려해서 나타내면 식 (11)과 같다.

$$I_{shq} = \frac{N_{shB}}{N_{shU}} \cdot \frac{2}{3} \cdot \frac{1}{|V_i|} \cdot Q_{sh} \quad (11)$$

위의 관계를 이용하여 입력모션전압크기를 제어하기 위한 제어블록선도를 구성하면 그림 4와 같다.

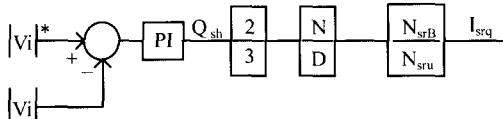


그림 4 입력모션전압크기제어를 위한 제어블록 선도
Fig. 4 Magnitude controller of input bus voltage
 $|V_i|$ in shunt inverter

3.1.2 병렬 인버터에 의한 유효전력제어 와 DC Link 전압제어

UPFC의 직렬 인버터는 선로의 유효전력과 무효전력을 제어하기 위해 송전선로에 직렬로 전압을 인가한다. 이 때 인가된 전압과 선로에 흐르는 전류에 의해 직렬 인버터에서는 유효전력의 수수가 발생한다. 직렬 인버터에서 수수되는 유효전력은 DC Link 전압을 변화시키게 된다. DC Link 전압의 변화는 직렬, 병렬 인버터의 출력전압에 직접적으로 영향을 주게 되므로 DC Link 전압을 일정하게 유지시키는 것이 바람직하다. 따라서, DC Link 전압을 일정하게 유지하기 위해서는 직렬 인버터에 의해 수수되는 유효전력량을 측정하여 수수된 만큼의 유효전력량을 병렬 인버터가 DC Link로 수수하여야 한다. 또한 Capacitor와 직렬, 병렬 인버터에 의해 발생하는 손실 분을 보상하기 위해 별도로 DC Link 전압을 감시하여 일정전압을 유지하도록 DC Link Capacitor에 필요한 만큼의 유효전력을 공급하여야 한다. 이러한 관계를 그림 6에 나타내었다.

직렬 부분에서 수수되는 유효전력량과 병렬 부분에서 수수되는 유효전력량은 다음과 같이 계산할 수 있으며 이 두 량은 같아야 한다.

$$P_{sr} = V_{dc} I_{srdc} = P_{shU} = \frac{3}{2} V_{shU} \cdot I_{sh} \quad (12)$$

따라서, 병렬 부분에서 수수되어야하는 유효전력량은 식 (13)과 같이 나타낼 수 있다.

$$P_{shU} = \frac{3}{2} \frac{N_{shU}}{N_{shB}} V_i \cdot I_{sh} = \frac{3}{2} \frac{N_{shU}}{N_{shB}} |V_i| \cdot I_{shd} \quad (13)$$

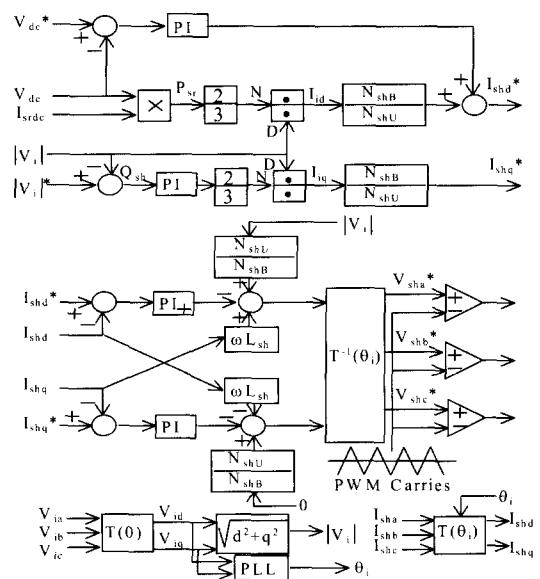


그림 5 병렬인버터부분 전체 제어블록도
Fig. 5 Control block diagram of shunt inverter

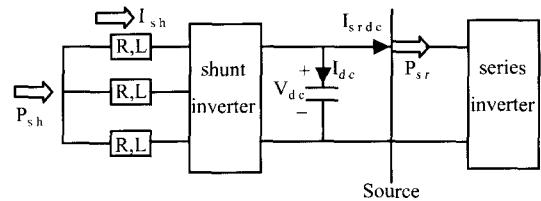


그림 6 병렬부분의 유효 전력 공급도
Fig. 6 Active power supplying in shunt inverter

여기서 병렬부분은 d-q 변환축의 d축이 입력 전압 (V_i) 벡터와 동기회전하고 있으므로 병렬 인버터에서 유효전력 균형을 위해 수수해야하는 전류의 크기는 다음과 같이 나타낼 수 있다.

$$I_{shd} = \frac{2}{3} \cdot \frac{N_{shB}}{N_{shU}} \cdot \frac{1}{|V_i|} \cdot V_{dc} \cdot I_{srdc} \quad (14)$$

DC Link 전압을 일정하게 유지하기 위해 병렬 인버터에서 직렬부분 수수 유효전력량에 추가로 공급해 주어야하는 유효전력량은 Capacitor의 전압과 전류 관계로부터 유도할 수 있으며 다음과 같다.

$$I_{dc} = C \frac{d}{dt} V_{dc} \quad (15)$$

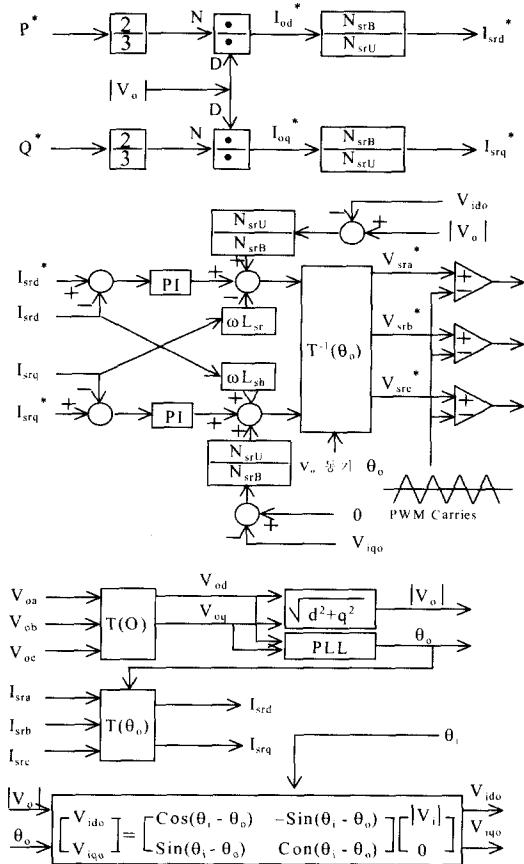


그림 7 직렬인버터부분 전체 제어블록도

Fig. 7 Control block diagram of series inverter

3.2 직렬인버터의 유효전력 및 무효전력제어

그림 7은 직렬 인버터의 전체 제어 블록을 나타낸 것이다. UPFC의 직렬 부분이 삽입된 선로에 흐르는 유효전력과 무효전력의 제어는 모선전류(I_o)의 크기와 위상을 제어함으로 즉, 직렬 인버터에 흐르는 전류를 적절히 제어함으로써 이루어진다. ($PQ \Rightarrow I_{sr}$) UPFC의 직렬 부분은 d축이 출력 전압(V_o)벡터와 동기회전하고 있으므로 선로에 흐르는 유효전력과 무효전력은 다음과 같다.

$$P = \frac{3}{2} V_{oX} \cdot I_{oX} = \frac{3}{2} (V_{od} I_{od} + V_{oq} I_{oq}) \quad (16)$$

$$Q = \frac{3}{2} V_{oX} \times I_{oX} = \frac{3}{2} (V_{od} I_{oq} - V_{oq} I_{od}) \quad (17)$$

위의 식을 다음과 같이 간략하게 표현할 수 있다.

$$P = \frac{3}{2} |V_o| I_{od}, \quad Q_{sr} = \frac{3}{2} |V_o| I_{oq} \quad (18)$$

선로에 흐르는 전류와 UPFC 직렬 부분에 흐르는 전류사이의 변압기 권수 비를 고려해서 직렬 인버터에 흐르는 전류와 선로에 흐르는 유효전력과 무효전력과의 관계를 정리하면 다음과 같다.

$$I_{sr} = \frac{N_{srB}}{N_{srU}} \frac{2}{3} \cdot \frac{1}{|V_o|} \cdot P$$

$$I_{srq} = \frac{N_{srB}}{N_{srU}} \frac{2}{3} \cdot \frac{1}{|V_o|} \cdot Q \quad (19)$$

이때, I_{sr} 은 V_o 벡터 즉, θ_o 에 동기 되어 있다는 점에 주의 해야한다.

4. 시뮬레이션

시뮬레이션 시스템에서 입력전압은 3상380V, 60Hz이고 직렬단과 병렬 단에 걸쳐 있는 전송선로 모델은 하나의 전원이 무한모션에 2개의 병렬선로로 연결되었고 Simulation 상황을 고려하여 설계되었다.

직렬 단 트랜스포머의 개당 출력력을 110V/30A로 설정하였으므로 임피던스(Z)는 11/3이 된다. 전송선로의 임피던스는 대부분 L로 이루어 졌다고 가정하여 $Z=2\pi f L = 11/3$ 식을 이용하여 L을 구하면 약 10mH가 나온다. R성분을 X_L 의 10%로 가정하면 약 0.4Ω이 된다. 이러한 임피던스가 직렬단과 병렬 단에 고르게 분포되어 있다고 가정하면 각 단의 L과 R은 1/2씩 감소한다.

직렬단과 병렬 단의 스위칭 Filter는 $L=3.2mH$, $C=10\mu F$ 을 사용한다. 또한 C는 3차 고조파 감소를 위해 delta 방식을 취한다.

변압기의 용량은 개당 5KVA이며, 병렬인버터에 연결된 변압기의 권선 비는 220/190, 직렬인버터에 연결된 변압기는 190/110의 권선 비를 가진다. 또한 Simulation의 안정성을 고려하여 약간의 Dummy 저항을 둔다.

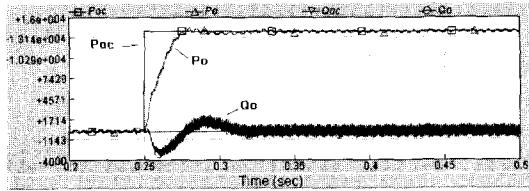


그림 8 PQ 추종특성 파형(Case.1)

Fig. 8 active power and reactive power Waveform

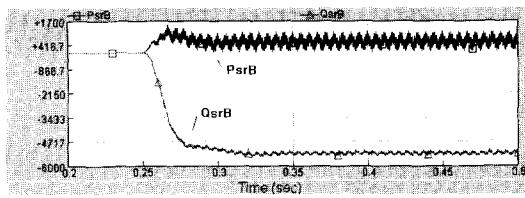


그림 13 Psrb 와 Qsrb 파형(Case.2)

Fig. 13 compensation power waveform

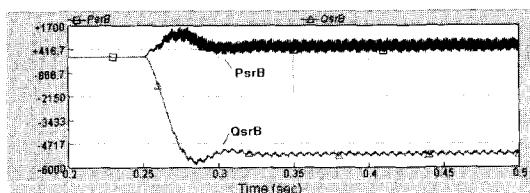


그림 9 Psrb 와 Qsrb 파형(Case.1)

Fig. 9 compensation power waveform

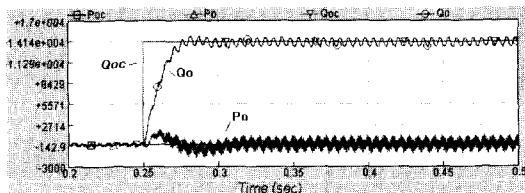


그림 14 PQ 추종특성 파형(Case.3)

Fig. 14 active and reactive power waveform

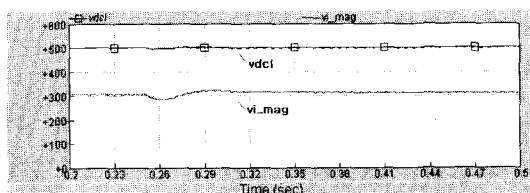


그림 10 DC link 전압 및 입력전압 파형(Case.1)

Fig. 10 DC Link voltage and $|V_i|$ waveform

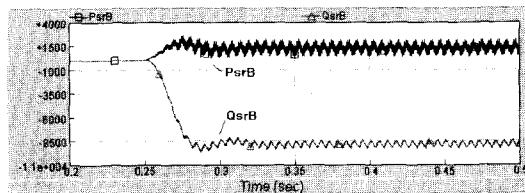


그림 15 Psrb 와 Qsrb 파형(Case.3)

Fig. 15 compensation power waveform

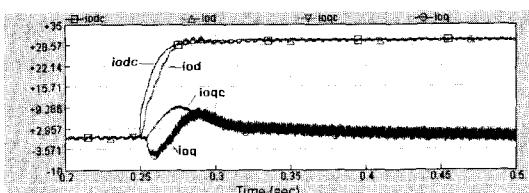


그림 11 직렬 인버터의 전류 파형(Case.1)

Fig. 11 series inverter current waveform

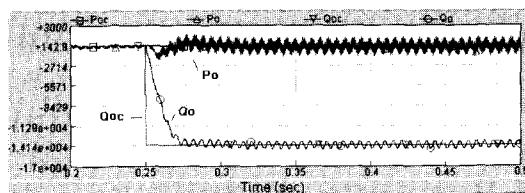


그림 16 PQ 추종특성 파형(Case.4)

Fig. 16 active and reactive power waveform

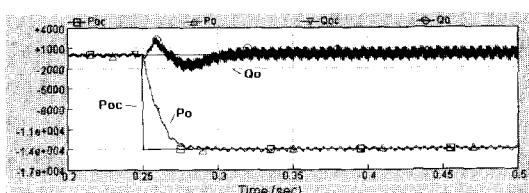


그림 12 PQ 추종특성 파형(Case.2)

Fig. 12 active power and reactive power Waveform

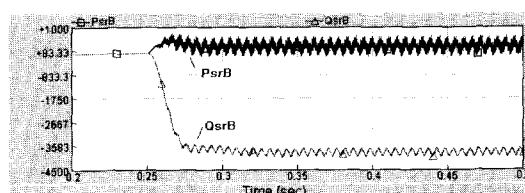


그림 17 Psrb 와 Qsrb 파형(Case.4)

Fig. 17 compensation power waveform

시뮬레이션에서 출력전류 I_o 의 크기를 30A까지 제어하였다. 출력전류를 30A까지 제어하기 위한 유효전력과 무효전력의 범위를 식 (20)과 같이 구하였다.

$$\begin{bmatrix} P \\ Q \end{bmatrix} = \frac{3}{2} \left\{ \begin{bmatrix} V_{sd} & V_{sq} \\ -V_{sq} & V_{sd} \end{bmatrix} \begin{bmatrix} I_{od} \\ I_{oq} \end{bmatrix} + \begin{bmatrix} R \\ X_L \end{bmatrix} |I_{oX}|^2 \right\} \quad (20)$$

여기서 $|I_{oX}|^2 = I_{od}^2 + I_{oq}^2$ 이다.

I_o 의 지령치에 따라서 P, Q의 기준 값이 발생한다. 출력전류 I_o 의 최대 값이 30A이므로 I_{ox} 의 최대 값은 42.42A가 된다. 인버터 및 변압기의 손실을 고려하여 40A로 설정한다. 출력전류 I_{od} 와 I_{oq} 에 대한 원하는 지령치를 수식에 대입하면 목표치인 P, Q 값을 구할 수 있게된다.

여기서 식 (20)에서 I_{od} 의 명령치는 유효전력의 기준치를 만들고 I_{oq} 의 명령치는 무효전력의 기준치를 만든다. 표 1은 시뮬레이션의 UPFC의 시간에 따른 동작순서와 각 변수들의 기준치를 나타낸 것이다.

여기서 UPFC의 제어 성능을 검정하기 위하여 I_{od} 와 I_{oq} 의 지령치를 4가지 경우로 정하여 시뮬레이션을 하였다. Case 1과 Case 2는 유효전력의 제어 특성을 보기 위해서 출력 단의 무효전력을 영으로 제어하고 유효전력의 추종 과형을 분석한다. Case 3 와 Case 4는 무효전력의 제어특성을 보기 위해서 유효전력을 영으로 제어하고 무효전력의 과형을 분석한다.

그림 8, 10은 Case 1에서 유효전력과 무효전력 그리고 DC-link 전압 및 $|V_i|$ 의 출력 과형을 나타낸 것이다. 그림 8에서 0.25s에서 유효전력의 기준치(P_{oc})와 무효전력의 기준치(Q_{oc})가 주어지고 유효전력의 추종 시간은 50ms 이하이다.

그림 10에서 DC-Link 전압과 입력전압이 전력 기준치가 주어지는 순간을 제외하고는 일정하게 유지됨을 알 수 있다.

그림 9, 11은 Case 1의 상황하에서의 직렬 인버터에서 보상되는 유효, 무효전력의 과형과 직렬 인버터 전류의 I_d , I_q 과형이다. 그림 11에서 I_{od} 의 지령치에 따라서 유효전력이 제어되고 I_{oq} 의 지령치에 따라서 무효전력이 제어되어짐을 알 수 있다.

그림 12, 13은 Case 2의 경우의 유효전력과 무효전력의 추종 과형과 직렬인버터에서 보상되어진 유효, 무효전력의 과형이다.

그림 14, 15는 Case 3에서의 무효전력의 추종 과형이다. 그리고 그림 15는 직렬 인버터를 통하여 공급되는 유효전력과 무효전력의 과형이다.

그림 16, 17은 Case 4의 경우의 무효전력의 출력 과형과 보상되는 유효, 무효전력의 과형이다.

표 1 시뮬레이션 시스템의 동작순서

Table 1 Operation time of system

시간 (ms)	동작순서	기준치				
		$V_i = 0V$	$V_{dc} = 300V$	$P = 0W$	$Q = 0Var$	
0	직렬인버터 동작	$V_i = 300V$	$V_{dc} = 500V$			
0.2	직렬인버터 동작	$P=0W, Q=0Var$				
		Case	1	2	3	4
0.25	P, Q발생기 동작	P (KW)	14	-14	0	0
		Q (KVar)	0	0	14	-14

5. 결 론

본 논문에서는 FACT기기에 있어 차세대 기기인 UPFC의 특성연구를 위하여 회로방정식과 회전축변환을 적용하여 분석하고 이를 바탕으로 UPFC의 전력조류제어에 관한 제어알고리즘을 다루고 제어기를 설계하였다.

제어기의 성능과 UPFC의 동 특성을 평가하기 위해서 PSCAD/EMTDC를 이용하여 개발한 시뮬레이션 모델을 통하여 유효전력과 무효전력 그리고 모션 입력 전압이 제어됨을 검증하였다.

PSCAD/EMTDC는 모든 실 계통의 시뮬레이션이 가능하므로 개발된 시뮬레이션 모델은 UPFC의 설계와 실험 시에 제어기의 성능 평가와 동 특성을 해석과 UPFC의 대용량화에 따른 실험상의 시행오차를 줄이는데 효과적일 것이다.

이 논문은 2000년도 창원대학교 연구비지원 및 한국과학재단 지정 창원대학교 공작기계연구센터의 지원에 의하여 연구되었음.

참 고 문 헌

- [1] L. Gyugyi, et. al., "The Unified Power Flow Controller : A New Approach to Power Transmission Control", IEEE Trans. on Power Delivery, Vol. 10, No. 2, April 1995.
- [2] Nabavi-Niaki, M.R. Iravani, "Steady-State and Dynamic Models of Unified Power Flow Controller(UPFC) for Power System Studies", IEEE Trans. On Power System, Vol. 11, No. 4, Nov. 1996, pp. 1937~1943.
- [3] CR Fuerte-Esquivel and E. Acha, "A Newton-Type Algorithm for the Control of Power Flow in Electrical Power Networks, IEEE Trans". On Power System, Vol. 12, No. 4, Nov. 1997, pp. 1473~1480.
- [4] M. Noroozian, L. Angquist, M. Ghandhari and G. Andersson, "Use of UPFC for Optimal Power Flow Control", IEEE Trans. on Power Delivery, Vol. 12, No. 4, Oct. 1997. pp. 1629~1634.
- [5] Rahman, M. Ahmed, R. Gutman, R. J. OKeefe, R. J. Nelson, J. Bian., "UPFC Application on the AEP System : Planning Considerations", IEEE Trans. On Power System, Vol. 12, No. 4, Nov. 1997, pp. 1695~1701.
- [6] I. Papic, P. Zunko, D. Povh, "Basic Control of Unified Power Flow Controller", IEEE Trans. On Power System, Vol. 12, No. 4, Nov. 1997.
- [7] A. J. F. Keri, X. Lombard, et. al., "Unified Power Flow Controller(UPFC) : Modeling and Analysis", IEEE Trans. on Power Delivery, Vol. 14, No. 2, April 1999.



전진홍(全鎭洪)

1972년 12월 16일생. 1997년 성균관대 대학원 전기공학과 졸업(석사). 현재 전기 연구원 전력연구단 연구원.



조동길(趙同吉)

1974년 4월 16일생. 1999년 창원대 제어 계측공학과 졸업. 현재 창원대 전기전자 제어공학과 대학원 석사과정.



전영환(全榮煥)

1961년 2월 8일생. 1997년 동경대 전기공 학교 졸업(박사). 1986~1996 전기연구원 연구원. 1996~1998년 동경대 공학부 조수. 현재 전기연구원 전력연구단 연구원(그룹장).



김학만(金學萬)

1966년 2월 11일생. 1998년 성균관대 대학원 전기공학 졸업(박사). 현재 전기 연구원 전력연구단 선임연구원.

저 자 소 개



송의호(宋義鎬)

1963년 7월 19일생. 1988년 부산대 전자 공학과 졸업. 1990년 포항공대 전기전자 공학과 졸업(석사). 1993년 포항공대 전기 전자공학과 졸업(박사). 1993~1996 삼성 전기 선임연구원. 현재 창원대 제어계측 공학과 교수.