

유도 가열 인버터의 특성 및 시스템 동향

유 상 봉*, 이 동 윤**, 현 동 석***

(*용인승당대학 전기설비과, **한양대 전기공학과, ***한양대 전자전기공학부)

1. 서 론

유도 가열(Induction Heating)은 1831년 Michael Faraday의 전자 유도 현상을 이용하는 것으로 가열 코일에 고주파 교류 전류가 흐를 때 발생하는 고주파 교류 자계 중에 도전성의 금속 물질을 위치시키면 금속 물질의 표면에 유도 와전류(Eddy Current)가 발생하여 금속의 표피 저항에 의한 Joule열이 발생하게 되는 원리이다.

초창기 이러한 유도 가열의 원리를 이용하여 프랑스, 스웨덴, 이태리 등에서는 상용전원에 축전기를 적용하여 피상 전력을 보상하는 방법으로 유도로(Induction Furnaces) 개발을 하였으며, Northrup은 전동 발전기를 이용하여 중주파로(Medium Frequency Furnaces)를 개발하기도 하였다[1-3]. 1927년 Electric Furnace Company (EFCO)사가 최초로 중주파로 설비를 갖춘 후 가열 설비의 용량이 꾸준히 성장 발달하여 주조, 국부 가열 및 금속 결합 등에 적용이 이루어지기 시작하였다[2]. 세계 2차 대전을 전후하여서는 얇은 가열 깊이를 갖는 표면 가열 기술이 발달하여 가열 시스템의 성능 및 효율이 증가하기 시작하였다.

이러한 지속적인 기술 개발이 이루어진 이유는 유도 가열 방식이 연소에 의한 발열과 비교하여 다음과 같은 우수한 장점을 지니고 있기 때문이다.

- 가열효율이 높기 때문에(가스기: 70%, 유도가열: 90% 이상) 경제적이다.
- 신속한 가열을 통하여 Warming Up 등을 위하여 소비되는 손실을 줄일 수 있다.
- 출력 및 온도의 제어가 용이하여 사용이 편리하다.
- 안전성이 뛰어나다.
- 배출가스 등의 오염 물질의 발생이 없어 위생적이며 청결하다.

1980년대 이후 MOSFET(Metal-Oxide-Semiconductor Field Effect Transistor)와 IGBT(Insulated Gate Bipolar Transistor), 그리고 MCT(Mos-Controlled Thyristor)와 SITH(Static Induction Thyristor) 등의 고속 스위칭이 가능

한 전력용 반도체 소자들의 특성 개선 및 새로운 개발이 활발히 이루어지면서 유도 가열 시스템의 성능 및 적용 분야에 많은 변화가 일어나기 시작하였다. Class-E나 Class-D 전력변환회로를 적용한 새로운 유도 가열 시스템의 개발이 이루어짐은 물론 특성 향상을 위한 많은 연구가 수행되어, 현재 산업용의 Cooking, Melting, Surface Treatment 등의 응용에서부터 가전용의 Microwave Oven, Induction Heating Jar에 이르기까지 적용 분야의 확대가 급속히 이루어지고 있다[1-12]. 고주파 인버터를 적용한 유도 가열 시스템은 안정성과 편리성은 물론 성능 및 효율 등에서 월등한 장점을 도모할 수 있기 때문이다.

따라서, 본 고에서는 유도 가열(IH) Jar를 대상으로 먼저 유도 가열 시스템의 특성 및 해석을 수행하며 현재 유도 가열 Jar를 위한 전력공급 장치로 많이 이용되고 있는 Class-E 및 Class-D 인버터 시스템의 적용 기술에 대해 각각 고찰한다.

2. 유도 가열의 특성 및 해석

2.1 유도 가열의 원리

코일에 있어서 자속쇄교수가 변화하면 그 시간적 변화율에 비례하는 기전력이 회로에 유기된다는 Faraday의 전자계 유도 법칙을 기본으로, 유기된 기전력에 의해서 발생하는 전류, 즉 와전류(Eddy Current)에 의한 저항열이 유도 가열의 기본 원리이다. 그림 1은 이러한 유도 가열의 원리를 설명하기 위한 기본 구성도이다. 고주파 교류 전원, 가열 코일, 그리고 피가열체(도전성의 금속)로 이루어져 있다. 고주파의 교류 전류에 의해 고주파의 자계가 형성되고, 자계 중에 위치된 금속의 표면에 와전류가 유기되어 Joule 열이 발생하게 된다[1-3].

그림 2에서 보듯이 Solenoid Coil중에 위치한 금속원주에 흐르는 유도 전류의 표면으로부터 깊이가 $x(m)$ 에서의 전류 밀도 $i(A/m^2)$ 는 Solenoid Coil과 원주의 길이 및 직경이 충분히 크다고 가정하면, 식 (1)과 같이 나타낼 수 있다.

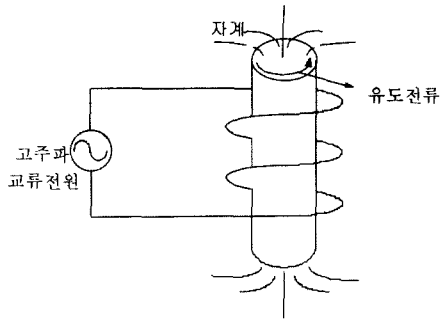


그림 1. 유도 가열 시스템의 기본 구성도.

$$i = i_0 e^{-\left(\frac{x}{\delta}\right)} \quad (1)$$

여기서, i_0 : 금속 원주 표면의 전류 밀도(A/m²)

이러한 열의 대부분은 식 (2)로 표현되는 표피두께 δ (Skin Depth) 내에 분포하게 되며, δ 는 유도 가열의 여러 응용분야에서 인버터 동작 주파수를 결정하는 주요한 요소가 된다.

$$\delta = \sqrt{\frac{1}{4\pi^2 \times 10^{-7}} \cdot \frac{\rho}{\mu_r f}} \quad (2)$$

여기서, ρ : 저항률, f : 주파수, μ_r : 비투자율

그림 2(a)는 금속 원주 내부의 실제 전류 밀도 분포를 나타내며, 그림 2(b)는 표면 전류 밀도의 $1/e$ 이 되고, 전체 발열량의 87%에 해당되는 전류가 침투 깊이 (δ)내에 분포한

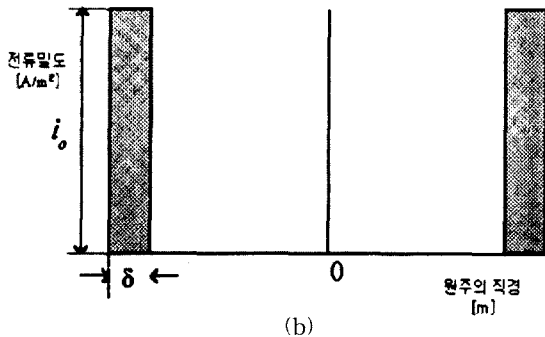
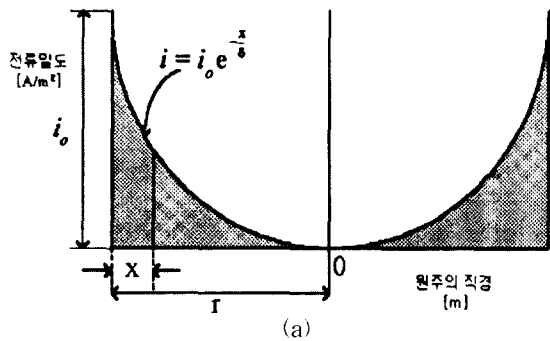


그림 2. 금속 원주내의 전류 분포.

다는 가정하에 나타낸 그림이다.

2.2 유도 가열 시스템의 등가 회로 해석

그림 3(a)에서 나타낸 유도 가열 시스템의 등가회로는 가열 코일을 1차측, 피 가열체를 2차측으로 등가화 하여 나타내었으며 그림 3(b)는 3(a)을 변압기 등가 모델로 나타내고 있다. 2차(피표)저항(R_2)은 식 (3)과 같이 나타낼 수 있으며

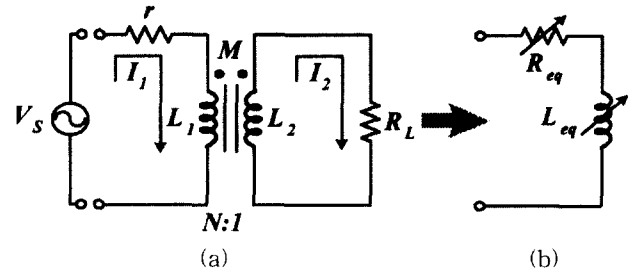


그림 3. 유도 가열 시스템의 등가 회로.

$$R_2 = \frac{\rho}{\delta} = K \cdot \sqrt{f \cdot \mu_r \cdot \rho} \quad (3)$$

여기서, $K=0.0019869$

따라서, 2차측 발생 전력 (P_2)은 식 (4)와 같이 됨을 알 수 있다.

$$P_2 = R_2 \cdot I_2^2 = K \cdot (N I_1)^2 \cdot \sqrt{f \cdot \mu_r \cdot \rho} \quad (4)$$

그림 3에 KVL을 적용하여 풀면,

$$V_1 = (R_1 + j\omega L_1) I_1 - j\omega M I_2 \quad (5)$$

$$0 = -j\omega M I_1 + (R_2 + j\omega L_2) I_2 \quad (6)$$

식 (6)에 의해서,

$$I_2 = \frac{j\omega M}{R_2 + j\omega L_2} \cdot I_1 \quad (7)$$

식 (7)을 식 (5)에 대입하여 정리하면 1차측에서의 입력 임피던스 (Z_{in})는 식 (8)과 같이 표현된다.

$$\begin{aligned} Z_{in} &= \frac{V_1}{I_1} = R_1 + \frac{(\omega M)^2 R_2}{R_2^2 + (\omega L_2)^2} \\ &\quad + j\omega \left(L_1 - \frac{(\omega M)^2 L_2}{R_2^2 + (\omega L_2)^2} \right) \\ &= (R_1 + A^2 R_2) + j\omega (L_1 - A^2 L_2) \end{aligned} \quad (8)$$

또한, 등가화된 파라미터 L_{eq} , R_{eq} 는 각각 식 (9), (10)과 같이 표현된다.

$$R_{eq} = R_1 + \frac{(\omega M)^2 \cdot R_2}{R_2^2 + (\omega L_2)^2} = r + A^2 R_2 \quad (9)$$

$$L_{eq} = L_1 - \frac{(\omega M)^2 \cdot L_2}{R_L^2 + (\omega L_2)^2} = L_1 - A^2 L_2 \quad (10)$$

여기서, 결합인수 $A = \frac{\omega M}{\sqrt{R_L^2 + (\omega L_2)^2}} \approx \frac{M}{L_2}$ $\omega L_2 \gg R_L$ 일 경우

3. 유도 가열 인버터 시스템

현재 유도가열 제품은 소비전력의 크기에 따라서 1.3kW 정도의 소 전력에 사용되는 Class-E 인버터와 2.8kW 정도의 대 전력에 사용되는 Class-D 직렬 공진형 인버터로 크게 나누어진다.

3.1 Class-E 인버터 시스템

그림 4는 유도 가열을 위한 Class-E 인버터의 전체 시스템과 스위치 턴-온 및 턴-오프 시 각각의 등가 회로를 보여주고 있다[9,10].

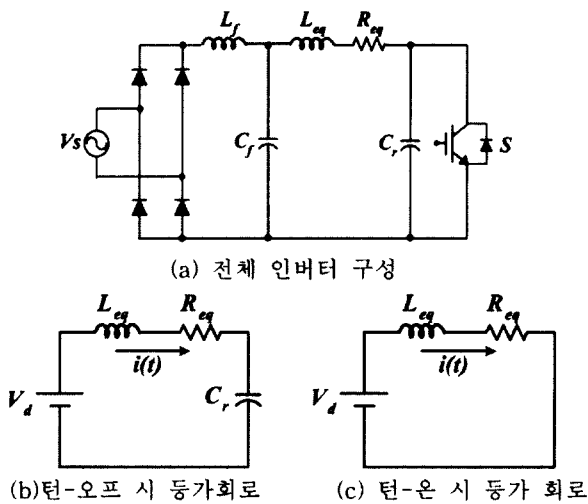
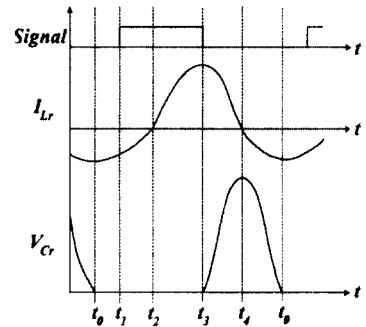


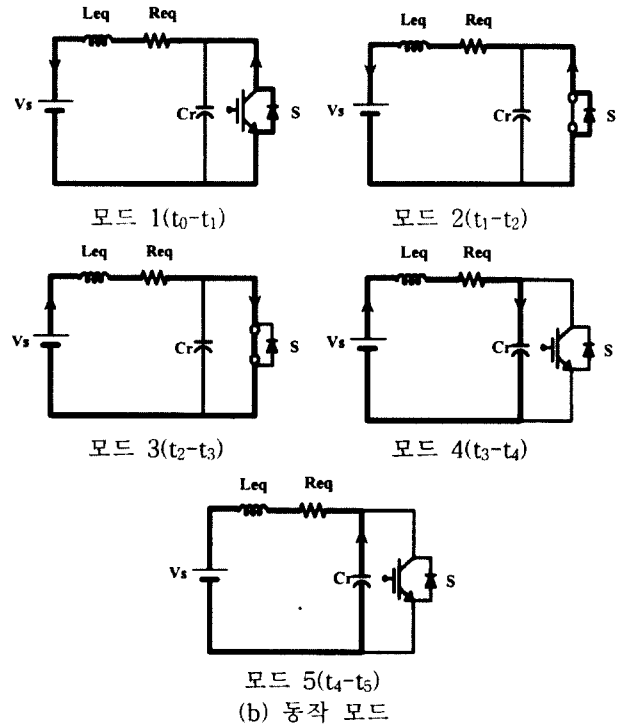
그림 4. Class-E 인버터 시스템.

그림 4의 인버터 시스템은 스위치 S와 공진 커패시터 C_r , 가열 코일과 피가열체인 용기를 등가화한 등가 인덕터 L_{eq} 와 등가 저항 R_{eq} 로 구성되어 있다. Class-E 인버터는 하나의 주 스위치만으로 동작하므로 저가의 시스템을 구현할 수 있다는 장점을 가지고 있다. 그리고 공진 주파수 이하에서 스위칭을 함으로써 턴-온(Turn-on) 시에는 스위칭 손실이 발생하지 않는 영전압 스위칭(Zero-Voltage-Switching)을 이루게 되고, 또한 턴-오프(Turn-off) 시 발생하는 손실은 등가 인덕터 L_{eq} 와 공진 커패시터 C_r 의 공진현상을 이용하여 현저히 감소시킬 수 있다.

그림 5 Class-E 인버터의 동작 파형 및 동작 모드를 보여주고 있다. Class-E 인버터는 기본적으로 공진 주파수 이하에서 동작함으로써 스위치가 영전압 조건하에서 턴-온을 이루게 된다.



(a) 동작 파형



(b) 동작 모드

그림 5. 스위칭 신호 및 출력전압 전류 파형.

모드 1에서 스위치, S의 역병렬 다이오드가 도통하기 시작하고 모드 2에서 스위치는 영전압 조건하에서 턴-온을 이룬다. 모드 3에서 전류의 방향은 반전되고 스위치를 통해서 흐르게 된다. 모드 4는 t_3 에서 스위치는 턴-오프에 의해 이루어진다. 이때 스위치 턴-오프 시 스위칭 손실은 공진커패시터 C_r 에 의해 거의 발생하지 않는다. 모드 4 동안 스위치의 양단 전압은 증가하게 되고 모드 5 동안 전류의 반전에 의해 스위치 전압은 감소하게 된다.

하지만 Class-E 인버터 시스템은 모드 4 동안 피가열체인 용기를 등가화한 인덕턴스 L_{eq} 와 공진 커패시터 C_r 의 공진현상에 의해 스위치에 상당한 전압 스트레스를 인가하게 된다. 이러한 문제점을 해결하기 위한 방안으로 Clamp 방식을 적용한 Active Clamped Class-E 인버터에 대한 연구가 이루어지고 있다.

3.2 Active Clamped Class-E 인버터 시스템

그림 6은 유도 가열을 위한 Active Clamped Class-E 인버터의 전체 시스템 및 스위치 턴-온 및 턴-오프 시 각각의 등가 회로를 보여 주고 있다. 인버터 시스템의 주 회로 구성은 Class-E인버터 시스템과 동일하며 보조회로 즉, 보조 스위치 S_b 클램프 커패시터 C_b 가 추가되어 있다[4,7].

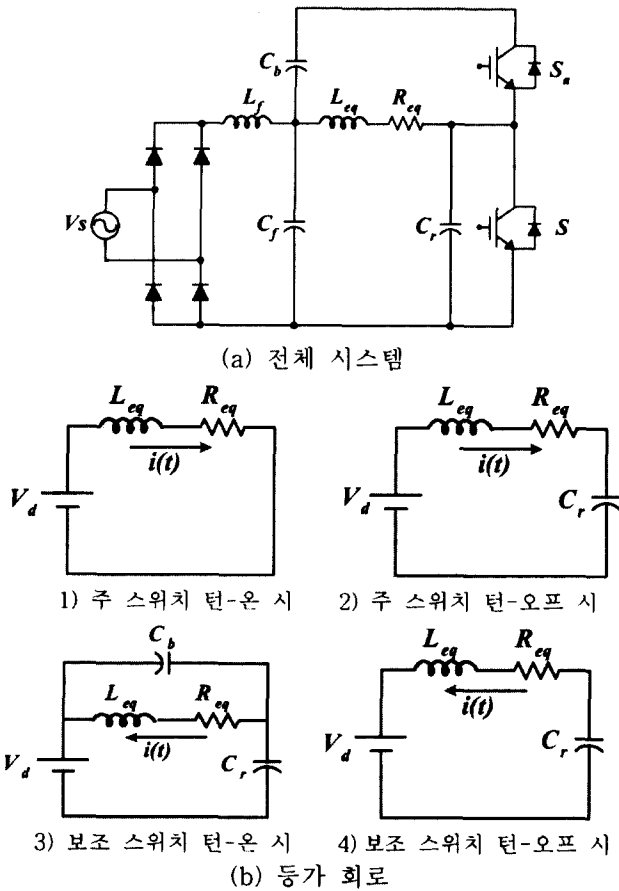


그림 6. Active Clamped Class-E 인버터.

Active Clamped Class-E 인버터는 기존 Class-E 인버터 시스템이 가지고 있던 공진 전압에 의한 스위치의 전압 스트레스를 감소시키기 위해 보조 스위치와 클램프 커패시터 C_b 로 구성된 보조 회로를 추가하여 일정 전압 이하로 주 스위치 전압을 제한한다.

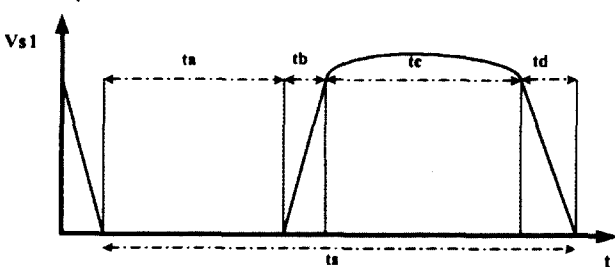


그림 7. 클램프 레벨.

그림 7과 같이 주 스위치 및 보조 스위치의 듀티와 레드-타입에 의해 특정한 클램프 레벨(KVs)이 식 (11)과 같이 결정되며 주 스위치 전압이 이 레벨이 되었을 때 보조 스위치의 역병렬 다이오드가 턴-온되어 나머지 공진 에너지가 클램프 커패시터 C_b 로 전달되어 주 스위치의 전압을 제한하게 된다.

$$V_s \approx \frac{1}{2} t_b \times KV_s + t_c \times KV_s + \frac{1}{2} t_d \times KV_s \quad (11)$$

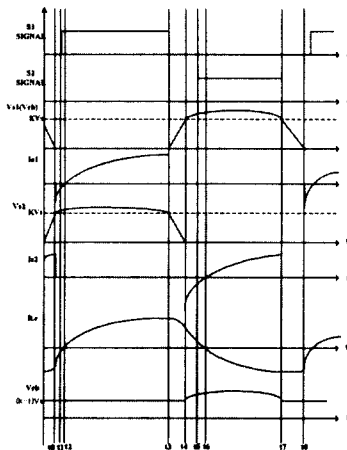
여기서, $K \approx \frac{2t_s}{2t_c + t_b + t_d}$

이로써 최소한의 보조 회로를 추가하여 기존 Class-E 인버터 시스템의 특성을 가지면서 스위치 전압을 낮추어 소자 정격의 감소에 따른 비용 절감을 얻을 수 있다. 주 스위치 및 추가된 보조 스위치는 공진 주파수 이하에서 스위칭을 함으로써 턴-온(Turn-on) 시에는 스위칭 손실이 발생하지 않는 영전압 스위칭(ZVS)을 하게 된다.

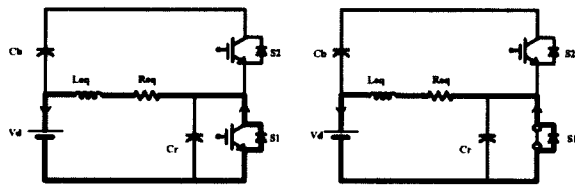
그림 8은 Active Clamped Class-E 인버터의 동작 파형 및 동작 모드를 보여주고 있다. 인버터는 기본적으로 공진 주파수 이하에서 동작하므로 전류가 전압에 대해 위상이 뒤지는 유도성 부하로 동작하게 된다. 모드 1에서 주 스위치는 오프 상태이고 전압에 대해 위상이 뒤진 전류가 주 스위치의 역병렬 다이오드를 통하여 흐른다. 이로써 주 스위치의 영전압 턴-온이 보장된다. 모드 2에서 이미 보장된 영전압 스위칭 범위에서 주 스위치의 턴-온이 이루어진다. 모드 3에서는 부하 전류가 양이 되고 주 스위치로 전류가 흐르게 되면서 등가 인덕터 L_{eq} 에 에너지를 저장한다. 모드 4는 주 스위치가 턴-오프 되면서 L_{eq} 에 저장된 에너지가 공진 커패시터 C_r 로 전달되며 이로 인하여 주 스위치 전압이 상승하게 된다. 모드 5에서 주 스위치 전압이 클램프 레벨(KVs)이 되면 전압 방정식에 의해 보조 스위치의 역병렬 다이오드가 턴-온 되고 남은 에너지가 클램프 커패시터 C_b 와 공진 커패시터 C_r 로 나누어져 전달된다. 이 모드에서 추가된 보조 스위치 역시 영전압 스위칭(ZVS) 조건하에서 턴-온을 이루게 된다. 모드 6에서 이전 모드에서 보장된 영전압 스위칭 범위에서 보조 스위치의 턴-온이 이루어진다. 모드 7에서 L_{eq} 에 저장된 에너지가 영이 되고 이때부터 공진 커패시터 C_r 과 클램프 커패시터 C_b 에 저장된 에너지가 L_{eq} 로 전달된다. 모드 8에서 보조 스위치가 턴-오프 되면 C_b 는 방전을 중단하게 되며 에너지 방출 경로가 없어져서 클램프 커패시터 C_b 에는 $(K-1)V_s$ 의 전압이 충전되어 있게 된다. 그리고, 공진 커패시터 C_r 에 남은 에너지가 계속 방전하여 스위치 전압이 영으로 감소한다.

3.3 Class-D 인버터 시스템

그림 9는 유도 가열을 위한 Class-D 인버터의 전체 시스템과 그 등가 회로를 보여주고 있다. 인버터는 50%의 듀티로 동작하는 스위치 S_1, S_2 그리고 공진 커패시터 C_r 및 가

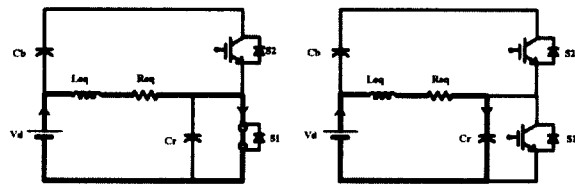


(a) 스위칭 신호 및 출력전압 전류 파형



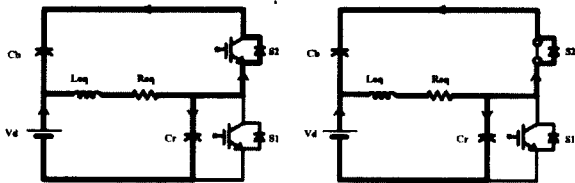
모드 1(t_0-t_1)

모드 2(t_1-t_2)



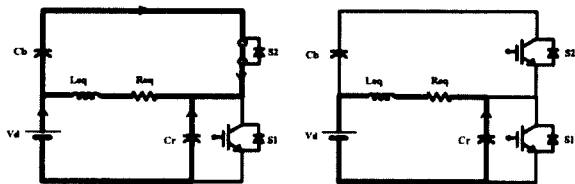
모드 3(t_2-t_3)

모드 4(t_3-t_4)



모드 5(t_4-t_5)

모드 6(t_5-t_6)



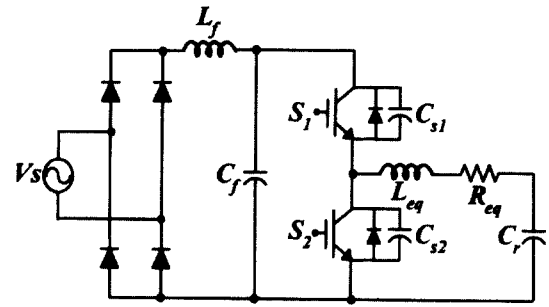
모드 7(t_6-t_7)

모드 8(t_7-t_0)

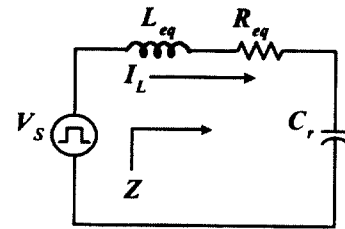
(b) 동작 모드

그림 8. Active Clamped Class-E 인버터의 동작 파형 및 동작 모드

열 코일과 피 가열체인 용기를 증가화 한 등가 인덕터 L_{eq} 와 등가 저항 R_{eq} 로 구성되어 있다. Class-D 인버터 시스템 은 각 스위치에 걸리는 전압이 입력 DC전압과 동일하므로, 유도 가열 시 사용되는 여러 가지 Topology(Class-E, Active Clamped Class-E 인버터 등)에 비해 스위치 정격면 에서 훨씬 유리한 장점을 가지고 있으며, 일반적으로 공진

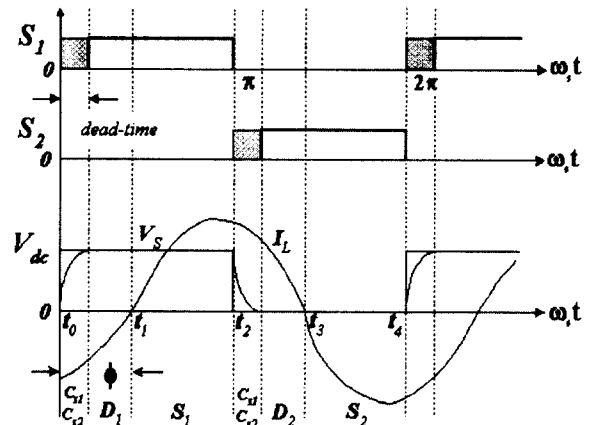


(a) 전체 인버터 시스템 구성

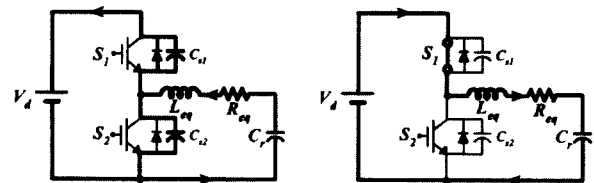


(b) 등가 회로

그림 9. Class-D 인버터 시스템.

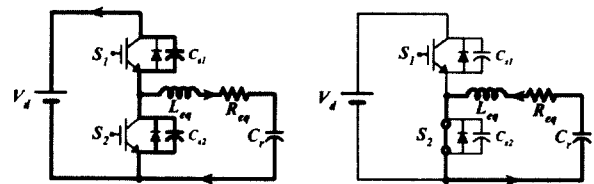


(a) 동작 파형



모드 1(t_0-t_1)

모드 2(t_1-t_2)



모드 3(t_2-t_3)

모드 4(t_3-t_4)

(b) 동작 모드

그림 10. Class-D 인버터 시스템의 동작 파형 및 동작 모드.

주파수 이상에서 스위칭을 함으로써 턴-온(Turn-on) 시에는 손실이 발생하지 않는 영전압 스위칭(ZVS)을 이루게 된다. 한편, 턴-오프(Turn-off) 시 발생하는 손실은 무손실 스너버 커패시터 C_{S1} , C_{S2} 를 사용하여 감소시킬 수 있다[5,6,12].

그림 10은 인버터의 동작 파형 및 동작 모드를 보여주고 있다. 인버터는 기본적으로 공진 주파수 이상에서 동작하므로 전류가 전압에 대해 위상이 뒤지는 유도성 부하로 동작하게 된다. 모드 1에서는 데드 타임의 영향으로 모든 스위치가 오프 된 상태에서 전류의 방향이 반대이므로, 이 전류는 각 스위치 양단의 스너버 커패시터 C_{S1} , C_{S2} 를 충·방전시킨 후 다이오드 D_I 를 도통하게 되며 순간 스위치 S_I 양단에 걸린 전압은 거의 영에 가깝게 되므로 이때 스위치 S_I 을 턴-온 시킴으로써 영전압 스위칭 (ZVS)을 이루게 된다. 모드 2에서는 부하전류의 방향이 반전되어 스위치 S_1 을 통해 흐른다. 모드 3, 4는 모드 1, 2에서 스위치 S_I 에 일어났던 일련의 과정들이 동일하게에서 발생한다. 따라서, 전류의 도통순서는 C_{S1} , $C_{S2} \rightarrow D_I \rightarrow S_I \rightarrow C_{S1}$, $C_{S2} \rightarrow D_2 \rightarrow S_2$ 를 통하여 흐르게 된다.

4. 부하 변동 특성 및 제어방식

현재 상용화되고 있는 제품 중에서 Class-E 인버터는 일반적으로 자력식의 제어기법을 이용하며 Class-D 인버터는 타력식의 제어방법을 이용하고 있다. 이중 본 고에서는 타력식으로 구동되는 Class-D 인버터의 제어회로에 대해서만 본 장에서 기술한다. 그리고, 제어기법에 앞서 먼저 유도가열 제품의 부하특성에 대해 간단히 기술한다.

그림 11은 Class-D 인버터 시스템에 제어 기법을 적용한 실제 인버터 시스템 구성도이다. 제어회로는 위상검출기와 PLL(Phase Locked Loop) 및 게이트-드라이버 회로로 구성되어 있다[11,12].

4.1 부하 변동 특성

그림 11에서 가열 코일과 피가열체인 용기를 등가화한 등가 인덕터 L_{eq} 와 등가 저항 R_{eq} 로 표시하며 이때 공진 탱크의 입력 임피던스 Z 는 다음과 같이 나타낼 수 있다.

$$Z = R + j\left(\omega_s \cdot L - \frac{1}{\omega_s \cdot C_r}\right) = |Z| \angle \phi$$

$$= R \cdot \sqrt{1 + Q^2 \cdot \left(\omega_n - \frac{1}{\omega_n}\right)^2} \angle \phi$$

여기서 $\omega_o = \frac{1}{\sqrt{L \cdot C_r}}$, $\omega_n = \frac{\omega_s}{\omega_o}$, $Q = \frac{\omega_o \cdot L}{R}$, $Z_o = \sqrt{\frac{L}{C_r}}$

전류의 위상 ϕ 는

$$\phi = \tan^{-1}\left(Q \cdot \left(\omega_n - \frac{1}{\omega_n}\right)\right)$$

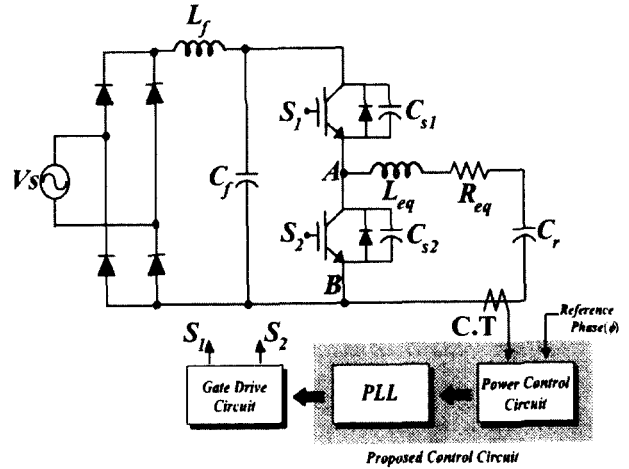


그림 11. 제어방식을 추가한 Class-D 인버터 시스템.

공진 탱크의 입력 전압 V_{dc} 는

$$V_{dc} = \begin{cases} V_{dc} & \text{for } 0 < \omega_s t \leq \pi \\ 0 & \text{for } \pi < \omega_s t \leq 2\pi \end{cases}$$

이며, Fourier 전개에 의한 입력 전압 V_{dc} 의 기본파 성분은 다음과 같이 얻어진다.

$$V_{S1} = V_m \cdot \sin \omega_s t \quad \text{for } 0 < \omega_s t \leq 2\pi$$

여기서, $V_m = \frac{2 \cdot V_{dc}}{\pi} \approx 0.637 \cdot V_{dc}$

또한, 공진 탱크의 입력 전류 i_L 은 다음과 같이 표현할 수 있다.

$$i_L = I_m \cdot \sin(\omega_s t - \phi)$$

여기서,

$$I_m = \frac{V_m}{|Z|} = \frac{2 \cdot V_{dc}}{\pi \cdot |Z|} = \frac{2 \cdot V_{dc} \cdot \cos \phi}{\pi \cdot R}$$

$$= \frac{2 \cdot V_{dc}}{\pi \cdot R \cdot \sqrt{1 + Q^2 \cdot \left(\omega_n - \frac{1}{\omega_n}\right)^2}}$$

따라서, 인버터의 출력 전력 P_{out} 는 식 (15)와 (16)로부터 다음과 같이 표현할 수 있다.

$$P_{out} = I_m^2 \cdot \frac{R}{2} = \frac{2 \cdot V_{dc}^2 \cdot \cos^2 \phi}{\pi^2 \cdot R}$$

$$= \frac{2 \cdot V_{dc}^2}{\pi^2 \cdot R \cdot \left(1 + Q^2 \cdot \left(\omega_n - \frac{1}{\omega_n}\right)^2\right)}$$

그림 12는 위에서 구한 식 (12)~(17)을 이용하여 ω_n 과 $1/Q$ 에 따른 정규화 한 $|Z|$, ϕ , I_m , P_{out} 의 각각에 대한

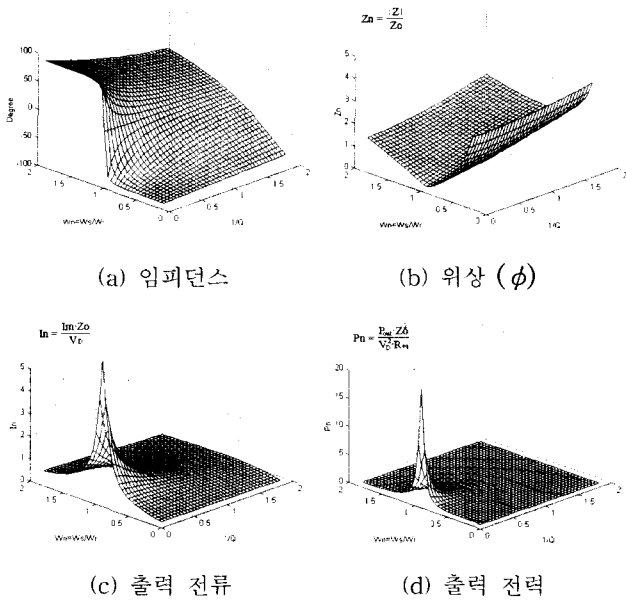


그림 12. 정규화 한 $|Z|$, ϕ , I_m , P_{out} 의 출력 특성.

출력 특성을 나타내고 있다.

4.2 제어방식

유도 가열 부하 즉, 가열 코일과 피가열체는 앞서 언급된 것처럼 등가 인덕턴스 L_{eq} 와 등가 저항 R_{eq} 의 직렬 연결로 등가화 될 수 있다. 특히, 비자성체 부하를 가열 시에 이들 파라미터는 가열 코일의 모양, 부하와 가열 코일사이의 거리, 부하의 크기, 도전율, 투자율, 동작 주파수에 따라 민감한 변화를 보인다. 그러므로, 일정 주파수 제어로는 부하 조건에 따른 부하 파라미터 변화에 대해 인버터의 안정된 동작을 보장할 수 없으며, 부하 파라미터의 변화에 관계없이 일정한 출력 전력을 유지하기 위해서는 동작 주파수의 변화가 필요하게 된다. 이는 인버터의 동작 주파수가 파라미터 변화로 인한 공진 주파수의 변화에 따라서 적응적으로 변해야 함을 의미한다.

그림 13은 Class-D 인버터의 안정된 동작을 위한 전반적인 제어회로의 블럭 다이어그램과 각 부의 주요 파형을 보여주고 있다. 이 제어 블럭은 크게 출력 조절을 위한 회로와 PLL (Phase Locked Loop) 및 그 주변회로로 구성된다. 사용된 CMOS형 PLL (CD4046)은 부하의 파라미터 변화에 대해 공진 주파수를 자동적으로 추적하므로써 인버터 동작에 주요한 역할을 담당하며 각 제어 회로의 동작은 다음과 같다. 먼저, 인버터의 출력 전류는 센서로 사용된 고주파 CT (Current Transformer)를 통해 임의의 변환 비율로 절연되어 검출된다. 이 검출된 전류 신호는 커패시터 C에 의해 전압 신호 V_C 로 변환이 되며 동시에 위상은 부하 전류에 대해 90° 위상이 뒤지게 된다. 한편, 이 신호는 각 스위치의 전류(Commutation)로 인해 발생하는 고조파를 포함하게 되므로, 저역 통과 필터(Low Pass Filter)를 통과하게 된다. 필터의 출력 신호는 정현파로 출력 조절을 위한 위상

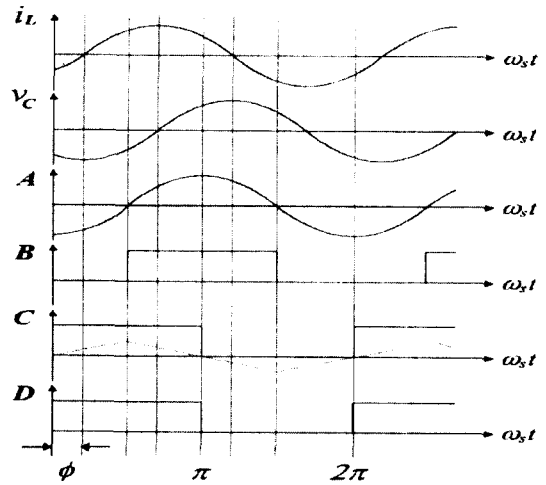
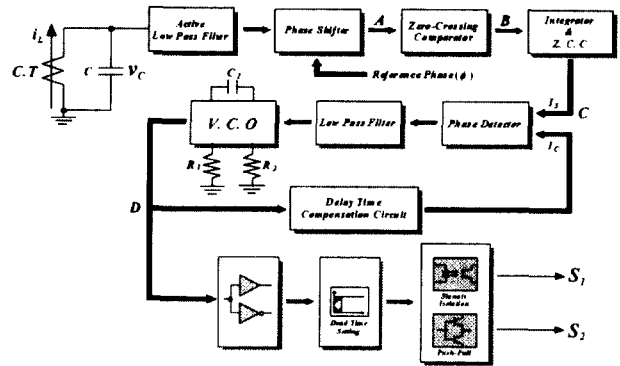


그림 13. 인버터 제어블럭도 및 각 부파형.

변위회로(Phase Shifter)를 거치므로써, ϕ 만큼 앞선 위상을 가진 정현파 신호를 발생한다. 이 신호는 비교기의 입력이 되어 구형파의 출력을 나타내고, 다시 적분기와 비교기를 거치므로써 앞서 커패시터의 사용으로 인해 지연된 90° 의 위상 지연을 보상하게 되어 실제 부하 전류 파형보다 ϕ 만큼 앞선 구형파를 발생시킨다. 결과적으로 이 신호는 인버터 입력전압 V_S 의 기본파 성분과 위상이 일치하게 되며, PLL에서 위상 검출기 (Phase Detector)의 입력 I_S 가 된다. PLL의 기본 구성은 크게 위상 검출기 (비교기), 외부 저역 통과 필터, VCO(Voltage Controlled Oscillator)로 구성된다. 위상 검출기는 입력이 되는 I_S , I_C 의 두 신호가 주파수와 위상이 동기화(Locked)되도록 두 입력신호를 비교한 출력신호를 발생하며, 이 신호는 PLL 외부의 저역 통과 필터를 통해 일정 DC 전압으로 변환된다. 이 일정 DC 전압은 VCO의 입력이 되며, VCO는 입력되는 DC 전압 값에 대해 선형적으로 비례하는 주파수의 구형파를 출력한다. 또한, VCO의 출력 구형파의 주파수 범위는 커패시터 C과 저항 R_1 , R_2 에 의해 결정된다. VCO 출력은 일반적으로 위상 검출기의 입력 I_C 로 직접 피드백(Feedback) 되지만, 실제적으로 필터나 스위치 구동을 위한 게이트 구동회로 등에서 지



연시간이 나타나게 된다. 이 지연시간은 보상을 필요로 하므로 지연시간 보상회로를 통해 위상 검출기의 입력으로 피드백되며, 동시에 게이트 구동회로의 입력이 된다. 게이트 입력 신호는 각 스위치를 구동하기 위한 신호가 되므로, 스위치간의 단락 방지와 스너버 커패시터의 충·방전 시간을 확보하기 위한 데드 타임(Dead Time)이 주어지며, 포터 커플러를 통한 절연과 푸시-풀(Push-Pull) 회로를 거쳐 스위치 S_1 , S_2 를 구동하게 된다.

6. 맺음말

본 고에서는 유도 가열의 원리에 대해 알아보았으며 유도 가열의 시스템의 장점에 대해 간단히 기술하였다. 또한 유도 가열 인버터 시스템의 일반적인 특성 및 해석을 수행하였으며 현재 많이 이용되고 있는 유도 가열 인버터 시스템의 구동원리 및 장·단점에 대해 알아보았다. 그리고 Active Clamped Class-E 인버터를 제시하여 기존의 방식에서의 문제점인 전압 스트레스를 감소할 수 있는 방안을 보였다. 부하 파라미터의 변화에 민감하게 동작하는 유도 가열 시스템의 부하 특성에 대해 서술하였으며 그에 따른 제어방법에 대해서 알아보았다. 보다 자세한 내용을 위하여 참고문헌에서 기술한 논문들을 참조하기 바라며 최근 국내 시장 개방에 따른 경쟁력을 갖출 수 있는 시스템 개발이 필요할 것으로 사료된다.

참고문헌

- [1] B. R. Pelly, "Latest Development in Static Frequency Power Sources for Induction Heating," *IEEE, Trans. on I.E.C.II7*, pp. 297-312, June, 1970.
- [2] H. Omori, H. Yamashita, M. Nakaoka, T. Maruhashi, "A Novel Type Induction-Heation Single-Ended Resonant Inverter Using New bipolar Dalrington-Transistor," *IEEE PESC Conf. Rec.*, pp. 590-599, 1985.
- [3] S. Nagai, et al., "A New Phase-Shifting PWM Regulated-Mode Resonant Inverter Using Staic Induction Power Devices for Induction-Heating and Melting Application", *EPE Conf. Rec.*, pp. 347-352, 1989.
- [4] DEEPAKRAJ M. Divan, and GARY SKIBINSKI, "Zero-Switching-Loss Inverters for High-Power Applications," *IEEE Trans. on Industry Applications*, Vol. 25 no. 4, July/Auguest, 1989.
- [5] M. K. Kazimierzuk, et al., "Class-D Voltage-Switching MOSFET Power Amplifier," *IEE Proc.*, Vol. 139, No. 5, pp. 449-456, September, 1992.
- [6] M. K. Kazimierzuk, et al., "Class-D Zero-Voltage-Switching Inverter with only One Shunt Capacitor," *IEE Proc.*, Vol. 139, No. 5, pp. 449-456, September, 1992.
- [7] H. J. Kim, C. S. Leu, R. Farrington, and F. C. Lee, "Clamp Mode Zero-Voltage-Switched Multi-Resonant Converters," *IEEE PESC Conf. Rec.*, pp. 18-24. 1992.
- [8] 권경안, 정윤철, 김정태, 양우종, "비자성 금속용기 가열 유도 조리기," *대한전자공학회 하계학술대회*, pp. 864-867, 1995.
- [9] Ying, Jianping and Heumann, Klemens, "Design and Application of Class-E Amplifier," *IEEE-IPEC Conf. Rec.*, pp. 1191-1196, 1995.
- [10] B. Grzesik, W. Burlikowski, J. Junak and Z. Kaczmarczyk, "Levitation System for Melting with Class-E Inverter," *EPE Conf. Rec.*, Vol. 2, pp. 262-267, 1997.
- [11] J. W. Jung, B. K. Lee, "A New Half-Bridge Inverter Topology with Active Auxiliary Resonant Circuit using Insulated Gate Bipolar Transistors for Induction Heating Applications," *IEEE-PESC Conf. Rec.*, Vol. 2, pp. 1232-1237, 1997.
- [12] Y. S. Kwon, S. B. Yoo and D. S. Hyun, "Half-Bridge Series Resonant Inverter for Induction Heating Applications with Load-Adaptive PFM Control Strategy," *IEEE-APEC Conf. Rec.*, pp.575-581, 1999.

저 자 소개



유 상 봉 (庾相鳳)

1954년 10월 26일생. 1980년 부산대 전기공학과 졸업. 1986년 한양대학교 대학원 전기공학과 졸업(석사). 1999년 동 대학원 전기공학과 졸업(박사). 1993년~1996년 건축전기설비, 발송배전, 전기응용, 전기안전, 소방설비 기술사. 1979년~1998년 쌍용양회(주), 쌍용엔지니어링(주) 근무. 1998년~현재 용인송담대 전기설비과 조교수.



현 동 석 (玄東石)

1950년 4월 8일생. 1973년 한양대 공대 전기공학과 졸업. 1978년 동 대학원 전기공학과 졸업(석사). 1986년 서울대 대학원 전기공학과 졸업(공학박사). 1984년~1985년 미국 토레도대학 교환교수. 1988년~1989년 원혜공과대학 교환교수. 현재 한양대 공대 전자전기공학부 교수



이 동 윤 (李東潤)

1968년 8월 19일생. 1998년 한양대학교 대학원 전기공학과 졸업(석사). 1998년~현재 동 대학원 전기공학과 박사과정. 1998년~현재 한국과학기술연구원 학생 연구원.