

유사공진 기술을 이용한 ZVT-PWM Boost 컨버터의 손실분석에 관한 연구

(A Study on Loss Analysis of ZVT-PWM Boost Converter using Quasi-Resonant Technique)

김정래* · 박경수** · 성원기*** · 김춘삼****

(Joung-Rae Kim · Kyoung-Soo Park · Won-Ki Sung · Choon-Sam Kim)

요 약

현재의 DC-DC 컨버터는 스위칭 주파수를 높임에 따라 전체 손실이 현저히 증가하고 있다. 스위칭 손실을 줄이기 위해 사용한 예전의 soft 스위칭기술은 심지어 전압/전류 부담(stress)을 가중시켰다. 이에 대한 대책으로 soft 스위칭을 위한 공진회로를 주전력선에 병렬로 연결하고 보조 스위치를 이용하여 주 스위치의 turn-on 직전에만 공진회로를 동작시키는 유사공진 컨버터(QRC)기술이 발전되었다. 그러나 이 기술을 사용하는 컨버터에서도 손실은 여전히 발생하며 효율에 대한 전체적인 손실량은 알 수 있지만 각 소자에 대한 손실량은 알아볼 수 없었다.

따라서 본 논문에서는 컨버터의 주전력단에 사용되는 반도체 소자들의 선형화 된 손실등가 모델을 만들고 스위칭 시의 전압/전류 파형을 바탕으로 선형 특성을 고려하여 전체 손실에 대한 각 소자의 손실과 스위칭 손실을 분석하였다.

Abstract

Recently, DC-DC converters significantly increase the total losses as rising switching frequency. Traditional soft switching technique for reducing switching losses even increase voltage/current stress of switch. In this paper, Resonant circuit for soft switching is connected in parallel with power stage and only operates just before turn-on of the main switch. Therefore, This doesn't affect the total circuit operation. The object of this paper is to make the linearized equivalent loss models, and to analyze the total losses by experiment. ZVT-PWM converter designed with 170-260[V] input, 400[V] 5[A] output, and 100[kHz] switching frequency is tested respectively with 500[W], 1[kW], 1.5[kW], and 2[kW] loads. The total losses in input 220[V], 2[kW] load are analyzed by using the linearized equivalent loss models.

1. 서 론

최근 DC-DC 컨버터는 반도체 소자들이 발달함에

* 정회원 : 삼척대 제어계측공학과 석사과정
** 정회원 : 중앙대 전기공학과 박사과정
*** 정회원 : 삼척대 전자공학과 교수
**** 정회원 : 삼척대 제어계측공학과 교수
접수일자 : 2000년 10월 13일

따라 고속의 반도체 스위칭 소자를 이용하여 스위칭 주파수를 증가시키므로써 스위칭 소자의 크기, 각 node의 기생 커패시터와 기생 인덕터의 크기를 줄여 전체 system의 소형·경량화를 이룰 수 있게 되었다. 그러나 PWM컨버터를 높은 주파수 약 100[kHz] 이상에서 동작시킬 경우 스위칭 손실이 현저히 증가하게 된다[1]. 컨버터의 스위칭 손실을 줄이고 효율을 높이기 위한 방법으로 공진을 이용한 soft 스위칭을 구현하게 되었다. 그러나 종래의 soft 스위칭기술은 공진을 일으킬 수 있는 요소들을 주 전력선에 직렬로 위치시킴으로써 공진 주파수, 스위칭 주파수, 전압전달비, 시비율 등의 밸런스가 맞지 않을 경우 손실이 증대되고 스위치의 전압/전류 부담(stress)의 증가를 초래하였다. 이러한 공진 기술의 단점을 극복하고, 스위칭 손실에 관계없이 스위칭 주파수를 증가시킬 수 있는 새로운 부류의 컨버터가 개발되어 왔다[2]-[4].

본 논문에서 사용된 컨버터는 유사 공진(Quasi-Resonant, QS)기술을 이용하여 전압/전류 스트레스를 가중시키지 않고 능동/수동 스위치가 영전압 스위칭을 할 수 있도록 하였다[4]-[6] 이 컨버터는 공진 요소들을 주 전력선에 병렬로 연결하고 보조 스위치에 의해 주 스위치가 turn-on되기 직전에만 동작하고 스위칭 주기의 대부분 동안에 이 회로는 동작하지 않으며 손실도 없다는 점이 종래의 공진을 이용한 soft 스위칭 기술과는 구별된다. 그러나 컨버터에 사용되는 반도체 소자들은 손실요소들을 내포하고 있기 때문에 여전히 손실을 발생하게 된다. 따라서 본 논문에서는 컨버터에 사용되는 반도체 소자의 손실요소들을 규명하고 손실 증가모델을 만들어 각각의 손실을 분석하였다.

본 논문을 위해 입력 전압 170-260[V], 출력 400[V], 5[A]인 ZVT-PWM Boost 컨버터가 설계되었으며 500[W], 1[kW], 1.5[kW], 2[kW]부하에서 각각 실험되었고 이 컨버터의 정격에 해당되는 2[kW] 부하 조건에서 소자의 손실 증가모델을 사용하여 손실을 분석하였다.

2. ZVT-PWM Boost 컨버터의 동작원리

그림 1은 ZVT-PWM Boost 컨버터의 회로도 및 주요파형이다.

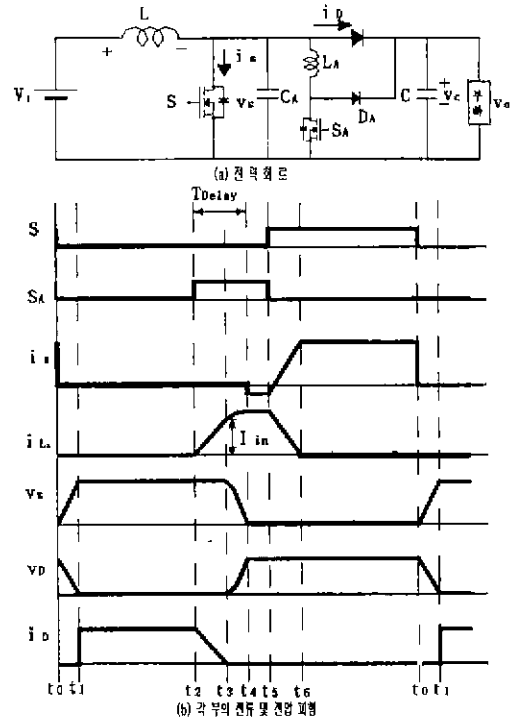


그림 1. ZVT-PWM Boost 컨버터의 전력회로와 파형

Fig. 1. Power stage circuit and wave form of ZVT-PWM Boost Converter.

그림 1은 ZVT-PWM Boost 컨버터 주 회로로 승압인덕터 L, 주 스위치 S, 보조 스위치 S_A, 공진 인덕터 L_A, 공진 커패시터 C_A, 주 다이오드 D, 보조 다이오드 D_A로 구성된다. ZVT-PWM Boost 컨버터는 그림 2에 보여진 것처럼 left-leg에서 right-leg로 옮겨가는 스위칭 동작을 7단계의 동작모드로 설명할 수 있다.

Mode 0에서 공진 커패시터 C_A의 충전전압 V_{C_A}는 0(zero)으로 방전된 상태이며, 보조 스위치 S_A는 off되어 있고 주 스위치 S는 on에서 off된다고 가정한다.

1) 모드1 (t₀ ~ t₁) . t₀에서 주 스위치 S는 off되고 공진 커패시터(C_A)는 입력전류 I_{in}에 의해 V_i까지 충전된다

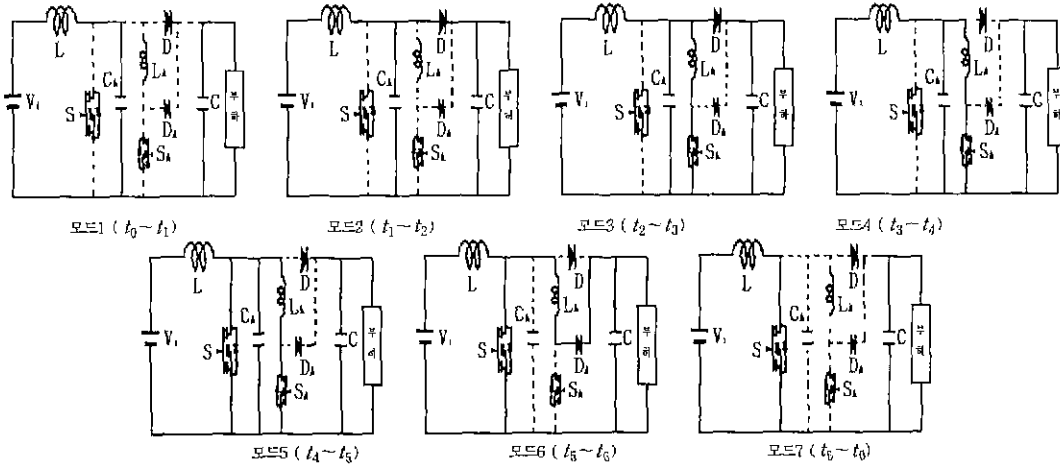


그림 2. ZVT-PWM Boost 컨버터의 동작모드
Fig. 2. Operation mode of ZVT-PWM boost converter.

2) 모드2 ($t_1 \sim t_2$) : 일반적인 PWM Boost 컨버터와 동일한 free-wheeling 단계이다.

3) 모드3 ($t_2 \sim t_3$) : t_2 까지 주 스위치(S)와 보조 스위치(S_A)는 off 상태, 주 다이오드(D)는 도통상태를 유지한다. t_2 에서 보조 스위치(S_A)가 turn-on되며, 공진 인덕터(L_A)의 전류는 선형적으로 증가하여 입력전류(I_m)에 도달한다. 이 때가 t_3 이며, 주 다이오드 D는 자연스럽게 soft 스위칭 turn-off 된다. 모드 3의 시간 간격 t_{23} 는 다음과 같이 구할 수 있다.

$$t_{23} = \frac{I_m}{V_o/L_A} \quad (1)$$

4) 모드4 ($t_3 \sim t_4$) : 공진 요소인, 공진 인덕터(L_A)와 공진 커패시터(C_A)사이에서 공진이 발생하여 공진 인덕터(L_A)의 전류가 계속 증가하게 된다. 또한 공진 커패시터(C_A)의 전압은 t_4 에서 0(zero)이 될 때까지 방전하고, 주 스위치(S)의 역병렬 다이오드가 도통하기 시작한다. 모드4의 시간간격 t_{34} 은 공진 주기의 1/4가 되므로 다음과 같다.

$$t_{34} = \frac{\pi}{2} \sqrt{L_A C_A} \quad (2)$$

5) 모드5 ($t_4 \sim t_5$) : 주 스위치(S)의 역병렬 다이오드는 on 상태이며, ZVS를 실현하기 위해 주 스위치(S)의 역병렬 다이오드가 도통 중일 때 주 스위치

(S)의 turn-on 게이트 신호가 인가되어 주 스위치의 ZVS가 실현된다. 이때 보조 스위치(S_A)의 시간 지연(T_{Delay})은 다음 부등식을 만족해야만 한다.

$$T_{Delay} \geq t_{23} + t_{34} = \frac{I_m}{V_o/L_A} + \frac{\pi}{2} \sqrt{L_A C_A} \quad (3)$$

6) 모드6 ($t_5 \sim t_6$) : t_5 에서 보조 스위치(S_A)는 turn-off, 주 스위치(S)는 turn-on 된다. 공진 인덕터(L_A)에 저장된 에너지는 보조 다이오드(D_A)를 통해 부하로 전달된다. 공진 인덕터(L_A)의 전류는 선형적으로 감소하여 t_6 에서 0(zero)이 된다.

7) 모드7 ($t_6 \sim t_0$) : 보조 다이오드(D_A)는 t_6 에서 turn-off 되고 회로동작은 일반적인 PWM Boost 컨버터와 같게 된다.

ZVT-PWM Boost 컨버터의 특징은 다음과 같이 요약할 수 있다.

첫째, 주 스위치(S) 뿐만 아니라 주 다이오드(D)도 soft 스위칭 되므로 주 다이오드의 역회복이 중요 시 되는 고전압 변환 적용에 용이하다.

둘째, 주 스위치(S)의 스위칭 전압/전류 스트레스가 감소된다. 주 스위치에 병렬로 연결된 공진 커패시터가 주 스위치의 turn-off시 용량성 스너버 역할을 수행하므로 주 스위치의 전압/전류 스트레스를 감소시킨다.

셋째, 일정주파수로 동작할 수 있다. ZVT-PWM Boost 컨버터는 짧은 ZVT구간을 제외하면 일반적인 PWM 컨버터의 동작과 동일하기 때문에 일정주파수로의 회로설계를 쉽게 할 수 있다.

3. 반도체 소자의 손실 등가모델

DC-DC 컨버터의 주전력단에 사용되는 전력용 반도체소자들은 이상적인 경우 손실이 발생되지 않지만 실제의 경우 소자 내의 저항성분들에 의해 손실이 발생하게 된다. 따라서 data sheet에 명기된 사항들을 조합하여 실제소자에 등가한 손실모델을 만들 수 있다.

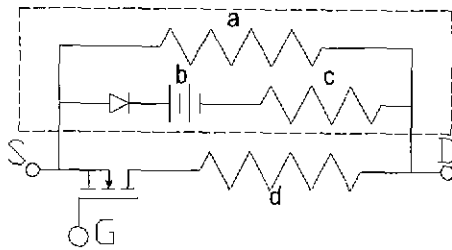


그림 3. MOSFET의 손실 등가모델
Fig. 3. Loss equivalent model of MOSFET.

그림 3은 MOSFET의 손실 등가모델이다. 여기서, a는 MOSFET 역병렬 다이오드의 정격전압과 누설 전류에 대한 저항이고, b는 역병렬 다이오드의 전류가 0일 때의 다이오드 순방향 전압강하를 의미하며, c는 역병렬다이오드의 순방향 전압-전류 기울기, d는 Drain-Source사이의 on 상태 저항 $R_{ds(on)}$ 을 나타낸다.

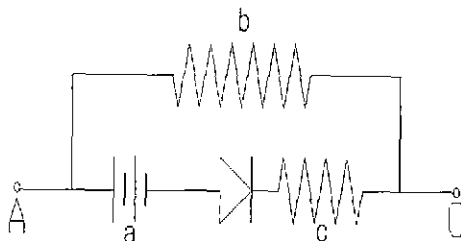


그림 4. 다이오드의 손실 등가 모델
Fig. 4. Loss equivalent model of Diode.

그림 4는 다이오드의 손실 등가모델로 a는 다이오드의 순방향 전압강하이며, b는 누설전류에 의한 저항으로 거의 전류를 흘리지 않기 때문에 무시할 수 있다. c는 순방향 전압-전류의 기울기를 의미한다. 이 처럼 이상적인 경우 손실을 발생하지 않는 소자인 MOSFET과 다이오드도 실제로는 손실요소들을 내포하고있기 때문에 손실을 발생하게 된다.

4. 시스템의 구성

ZVT-PWM Boost 컨버터의 실험을 위해 입력전압 170-260[V], 출력전압 400[V], 전류 5[A], 스위칭주파수 100[kHz]인 컨버터가 설계되었으며 500[W], 1[kW], 1.5[kW] 그리고 2[kW] 부하에서 각각 실험되었다. 제어회로로는 3[%]의 THD와 0.999의 역률이 가능한 Unitrode의 UC3855A를 사용하였다. 공진 커패시터(C_A)와 공진 인덕터(L_A)는 300[pF], 6[μH]를 각각 사용하였으며 출력 커패시터(C)와 입력 승압 인덕터(L)는 각각 940[μF]과 350[μH]를 사용하였다. 주전력단에 사용되는 반도체 소자는 컨버터의 용량을 고려하여 주 스위치(S)는 500[V], 30[A] 정격인 FUJI 사의 F-II series인 2SK1020을 사용하였다. 보조 스위치(S_A)는 500[V], 22[A] 정격인 Advanced Power Technology의 APT 5024BVR을 사용하였다. 주 다이오드(D)는 1000[V], 30[A] 정격인 IXYS의 DSEI30을 사용하였으며 보조 다이오드(D_A)도 주 다이오드와 비슷한 전류 부담을 가지기 때문에 동일한 소자를 사용하였다. 정류부에는 600 [V], 25[A] 정격인 Shindengen의 D25XB60을 사용하였다. 그림 5는 실험 시스템의 구성도이다.

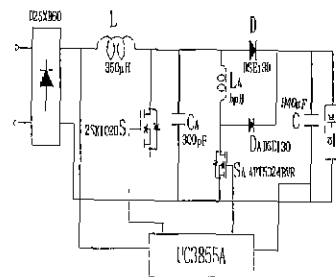


그림 5. 실험회로의 구성도
Fig. 5. Structure of experimental circuit.

제어회로로 사용된 Unitorde의 UC3855A는 전압보상기(Voltage compensator)와 전류 검출회로(Current sytheisizer), 곱셈기(Multiplier) 전류보상기(Curmet compensator), ZVT 제어회로로 구성된다. 출력 전압을 제어함과 동시에 교류 입력 전압과 교류 입력 전류를 동상 및 정현파형 형태로 유지시키기 위해 전압 오차 증폭기의 출력과 검출된 입력 전류, 입력 전압이 곱셈기(Multiplier)의 입력으로 들어간다.

전류 오차증폭기는 입력 전압을 확실한 정현파로 만든다. 이 증폭기의 (+)입력은 곱셈기의 출력이고, (-)입력은 저항을 통해 전류 synthesizer의 출력으로 연결되어 있다. 전류 오차 증폭기의 출력은 PWM 비교기에서 톱니파와 비교되어 그에 따른 시비율을 결정짓는다.

UC3855A는 영 전압 스위칭을 가능케 하는 ZVT 제어 회로가 내장되어있어 주 스위치가 turn-on하기 전에 보조 스위치를 turn-on시키고, 주 스위치가 turn-on하면서 동시에, 보조 스위치를 turn-off시킨다. 그러나, 주 스위치 turn-on 시 보조 스위치를 turn-off시키면 보조 스위치 손실이 커지게 되므로 보조 스위치의 on 타임을 일정기간 유지시켜 주는 보조 회로를 사용하였다.

이러한 제어 방식을 통해 출력 전압을 일정하게 유지시키고, 입력 전압 전류를 동상 및 정현파형으로 제어하고, ZVT 스위칭을 실현할 수 있다.

5. 실험결과 및 손실분석

1) 실험결과

그림 6은 입력 전압과 전류 파형을 보여준다. 역률이 거의 1에 가까움을 볼 수 있다.

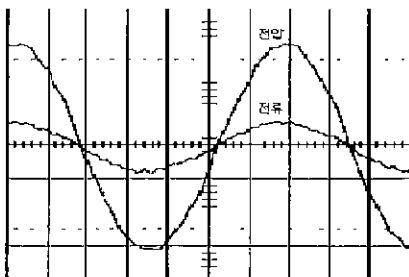


그림 6. 입력 전압과 전류 파형 (2.5 ms/div, 100 V/div)
Fig 6. Input voltage and current wave form. (5ms/div, 100V/div)

그림 7은 입력 220 V, 부하 2kW 일 때 스위치의 전압/전류 파형이다.

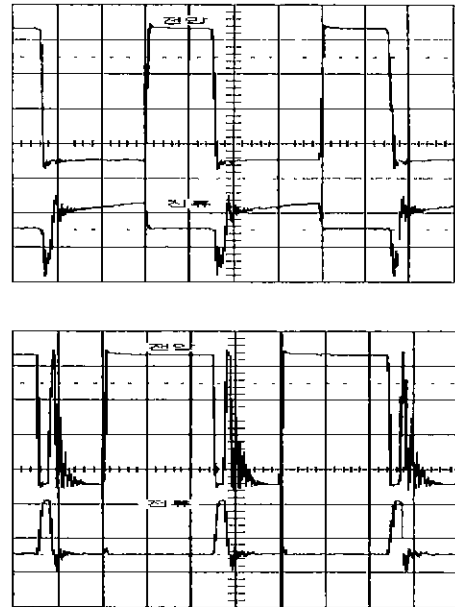


그림 7. 주 스위치와 보조 스위치의 전압/전류 파형 (2.5 μs/div, 100 V/div, 부하 2 kW, 220 V)
Fig. 7. Voltage/current wave form of main switch and auxiliary switch. (2.5 μs/div, 100 V/div, 부하 2 kW, 220 V)

표 1은 입력전압 220[V]일 때 부하조건을 달리한 실험결과이다.

표 1. ZVT-PWM Boost 컨버터의 실험결과
Table 1: Experiment result of ZVT-PWM boost converter

(입력전압220V)

구 분	500[W]	1[kW]	1.5[kW]	2[kW]
역률	0.985	0.995	0.996	0.997
출력 전압 [V]	403.5	398.1	395.4	393.7
출력 전류 [A]	1.080	2.575	3.634	4.910
효율 [%]	92.6	94.6	95.02	95.65

2) 손실분석

전력단에 사용되는 소자들의 손실 등가모델을 토

대로 컨버터의 정격인 100[kHz], 220[V] 입력, 2[kW] 부하에서 발생하는 손실을 분석하였다. 전체 손실 발생의 대부분을 차지하는 정류부, 주 스위치, 주 다이오드, 보조 스위치, 보조 다이오드의 도통손실과 주 스위치의 turn-off 손실만을 계산한다.

(1) 정류부

정류부에 사용되는 소자는 600[V], 25[A] 정격인 Shindengen의 D25XB60이다. 이 소자의 내부구조는 4 개의 다이오드로 구성된 full bridge 정류형태를 가진다. 그림 8은 D25XB60을 구성하는 다이오드의 손실 등가모델을 나타낸다.

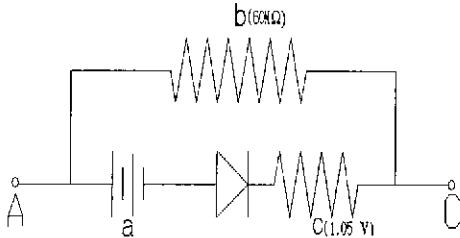


그림 8. 다이오드의 손실 등가모델 (D25XB60)
Fig. 8. Loss equivalent model of Diode. (D25XB60)

손실을 계산하는데 있어서 b 부분(60 MΩ)과 c 부분은 상대적으로 매우 작은 손실을 발생하기 때문에 무시할 수 있다. data sheet상에 나타난 전압강하 a 부분만으로 손실을 계산한다. 순방향 전압강하는 1.05[V]이고 이 소자를 통하는 RMS 전류는 9.2834 A이며 full bridge 정류 형태이므로 항상 2 개의 다이오드가 도통된다. 따라서 손실은 다음과 같다.

$$P_{rec} = 1.05 \times 9.2834 \times 2 = 19.5 [W] \quad (4)$$

(2) 주 스위치, 주 다이오드

컨버터 내의 DC인가전류와 시비율은 다음 식으로 구할 수 있다.

$$I = \frac{\sqrt{2} P_o / \eta}{V_i} = \frac{\sqrt{2} \cdot 1933.067 / 0.9565}{217.7} = 13.1286 [A] \quad (5)$$

DC인가전류가 13.1286[A]이므로 DC입력전압은 153.94[V]가 된다. 따라서 시비율은 다음과 같다.

$$D = \frac{V_o - V_i}{V_o} = \frac{393.7 - 153.94}{393.7} = 0.61 \quad (6)$$

시비율 $D = 0.61$ 은 실험파형과 동일하다.

그림 9는 주 스위치로 사용되는 FUJI 사의 F-II series인 2SK1020 MOSFET의 손실 등가모델이다.

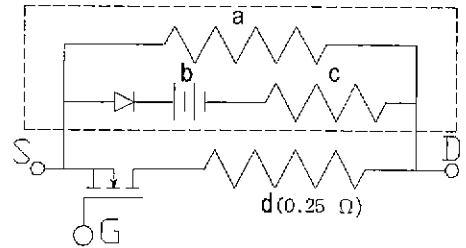


그림 9. MOSFET의 손실 등가모델 (2SK1020)
Fig. 9. Loss equivalent model of MOSFET. (2SK1020)

여기서 역병렬 다이오드의 도통구간은 매우 짧기 때문에 손실계산에서 무시할 수 있다. $R_{(ds)on}$ 은 0.25[Ω] 이므로 손실은 다음과 같다.

$$P_S = R_{(ds)on} \cdot I^2 \cdot Duty = 0.25 \cdot (13.1286)^2 \cdot 0.61 = 26.28 [W] \quad (7)$$

주 다이오드로 사용된 IXYS의 DSE130의 손실 등가모델은 그림 10과 같고 도통기간은 주 스위치가 off인 free-wheeling 구간에만 도통되므로 주 다이오드의 손실은 다음과 같다.

$$P_D = [12.5 \cdot 10^{-3} \cdot (13.1286)^2 + 1.5 \cdot 13.1286] \cdot 0.39 = 8.52 [W] \quad (8)$$

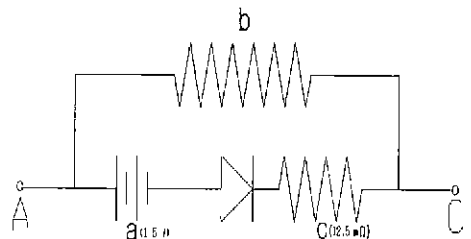


그림 10. 다이오드의 손실 등가모델 (DSE130)
Fig. 10. Loss equivalent model of Diode. (DSE130)

(3) 보조 스위치, 보조 다이오드

보조 스위치가 on 되는 구간에서 공진 네트워크를

통해 전류가 흐르게 된다. 이때의 공진 전류파형을 확대한 그림 11에서 각 구간의 시간과 전류의 크기를 계산할 수 있다.

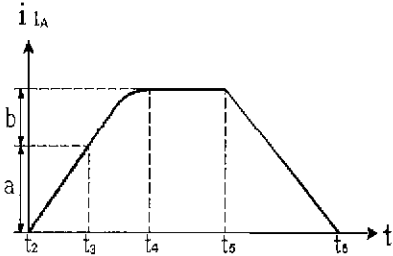


그림 11. 공진 전류파형
Fig. 11. Resonant current wave form.

각 구간의 시간을 계산하면

$$t_{23} = \frac{I}{V_o/L_A} = \frac{13.1286}{393.7/6 \times 10^{-6}} = 200[\text{ns}] \quad (9)$$

$$t_{34} = \frac{\pi}{2} \sqrt{L_A C_A} = \frac{\pi}{2} \sqrt{6 \times 10^{-6} \times 300 \times 10^{-12}} = 66.6[\text{ns}] \quad (10)$$

$$t_{56} = \frac{\Delta I}{V_o/L_A} = \frac{15.9286}{393.7/6 \times 10^{-6}} = 242.7[\text{ns}] \quad (11)$$

t_{45} 구간은 L_A 를 구할 때의 다이오드 역회복을 허용하는 구간으로 250[ns]를 사용한다.

또한 전류(i_{L_A}) a의 크기는 입력전류($I=13.1286$ A)이고 전류 b의 크기는 공진에 의한 것이므로 다음과 같이 계산할 수 있다.

$$i_b = \frac{V_o}{Z} \sin \omega_r t = \frac{V_o}{\sqrt{L_A/C_A}} = \frac{393.7}{\sqrt{6 \times 10^{-6} / 300 \times 10^{-12}}} = 2.8[\text{A}] \quad (12)$$

또한 각 구간에서의 실효전류는 다음과 같다.

$$I_{rms23} = \frac{13.1286}{\sqrt{3}} = 7.58[\text{A}] \quad (13)$$

$$I_{rms34} = \sqrt{13.1286^2 + \frac{1}{2} \cdot 2.8^2 + \frac{4 \cdot 13.1286 \cdot 2.8}{3.14}} = 14.94[\text{A}] \quad (14)$$

$$I_{rms45} = 15.9286[\text{A}] \quad (15)$$

$$I_{rms56} = \frac{15.9286}{\sqrt{3}} = 9.196[\text{A}] \quad (16)$$

보조 스위치의 $R_{(ds)on}$ 은 0.24[Ω]이므로 손실은 각 구간(t_{23} , t_{34} , t_{45})에서의 손실을 합한 것이 된다.

$$P_{S_A} = (7.58^2 \times 200 + 14.94^2 \times 66.6 + 15.9286^2 \times 250) \times 10^{-9} \times 0.24 \times 100,000 = 2.15[\text{W}] \quad (17)$$

보조 다이오드의 순방향 전압강하는 1.5 V, 순방향 저항은 12.5[mΩ]이므로 손실은 다음과 같이 된다.

$$P_{D_A} = (1.5 \times 9.196 + 12.5 \times 10^{-3} \times 9.196^2) \times 242.7 \times 10^{-9} \times 100,000 = 0.36[\text{W}] \quad (18)$$

(4) 주 스위치의 turn-off 손실

스위칭 손실은 커뮤테이션 상태에 따라 다르게 된다. 실험된 컨버터의 주 스위치 turn-off 커뮤테이션은 주 스위치가 turn-off 될 때 주 스위치에 병렬로 연결된 커패시터가 주 스위치의 용량성 스너버의 역할을 수행하여 주므로써 전압/전류의 커뮤테이션 곡선을 선형 커뮤테이션 형태로 만들어준다. 그림 12는 선형 커뮤테이션 상태의 전압/전류의 상승/하강 곡선을 보여준다. turn-on 구간에서 전류는 $I_{on}/t_{turn-on}$ 의 기울기로 상승하고 전압은 $-V_{off}/t_{turn-on}$ 의 기울기로 하강한다. turn-off 구간은 반대가 된다.

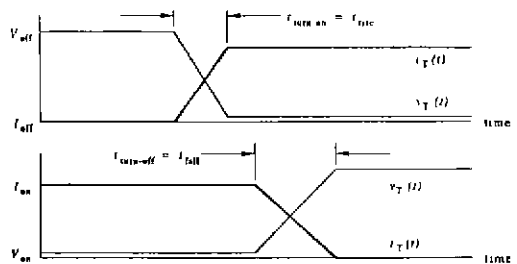


그림 12. 선형 커뮤테이션의 전압/전류파형
Fig. 12. Voltage/current wave form of linear commutation.

이 때의 손실은 전압·전류를 적분함으로써 얻을 수 있다.

$$W_{switch} = \int_0^{t_{turn-on}} \frac{I_{on}}{t_{turn-on}} t \left(V_{off} - \frac{V_{off}}{t_{turn-on}} t \right) dt + \int_0^{t_{turn-off}} \frac{V_{off}}{t_{turn-off}} t \left(I_{on} - \frac{I_{on}}{t_{turn-off}} t \right) dt$$

그 결과,

$$W_{switch} = \frac{V_{off} I_{on} t_{turn-on}}{6} + \frac{V_{off} I_{on} t_{turn-off}}{6}$$

여기서, $t_{switch} = t_{turn-on} + t_{turn-off}$ 이므로

$$W_{switch} = \frac{V_{off} I_{on} t_{switch}}{6} \quad (19)$$

이 된다. 주 스위치로 사용되는 MOSFET은 22[A]에서 0[A]까지의 하강시간이 450[ns]이므로 하강시간을 선형적이라고 가정하면, 인가전류에 대한 하강시간 (t_{fall})은 268.5[ns]가 된다. 따라서 주 스위치의 turn-off 손실은 다음과 같이 계산 할 수 있다.

$$P_{turn-off} = \frac{I \cdot V_o \cdot t_{fall} \cdot f_s}{6}$$

$$= \frac{13.1286 \times 393.7 \times 268.5 \times 10^{-9} \times 100,000}{6}$$

$$= 23.13[W] \quad (20)$$

위에서 계산되지 않은 각 소자의 매우 작은 스위칭 손실들과 회로 layout 내의 기생 인덕턴스와 기생 커패시턴스 그리고 소자 package에 의한 손실들은 부가적인 손실로써 취급하였다. 표 2는 실험결과 87.9 W의 전체 손실에 대한 손실구성을 나타내고 있다.

표 2. 손실 구성요소 (220 V, 2 kW, η =95.65%)
Table 2. Loss element (220V, 2kW, η =95.65%)

구성 요소		손실값 [W]	백분율 [%]
주 스위치(S) MOSFET	도통손실	26.3	29.9
	turn-off 손실	23.1	26.3
주 다이오드(D)	도통손실	85	9.7
보조 스위치(S_A) MOSFET	도통손실	2.2	2.5
보조 다이오드(D_A)	도통손실	0.4	0.4
정류부 손실		19.5	22.2
부가적인 손실		7.9	9
전체 손실		87.9	100

6. 결 론

본 논문에서는 DC-DC 컨버터의 스위칭 손실을 줄이고 전압/전류 부담을 줄이기 위한 방법으로 유사공

진 기술을 사용하는 ZVT-PWM Boost 컨버터를 설계, 실험하였으며 컨버터의 정격인 입력전압 220[V], 출력 400[V], 2[kW] 부하에서 주전력단에 사용된 전력용 반도체 소자들의 선형화 된 손실 등가모델을 만들고 스위칭 시 전압/전류 파형을 바탕으로 선형특성을 고려하여 각 소자에서 발생하는 손실과 스위칭 손실을 분석하였다. 분석 결과 주 스위치의 도통손실, turn-off 손실, 정류부 손실등의 순으로 나타났다. 본 연구에 의한 소자의 손실분석은 전체 손실에 대한 각 소자의 손실이 중요시되는 대전력 분야의 회로설계 및 소자선택에 있어서 중요한 자료가 될 것으로 기대된다.

참 고 문 헌

- [1] 김희준, "스위치모드 피워시플리이", 성안당, pp.3-29.
- [2] 홍순찬, 원종연, 김흥근, 정승기, 김광현 공역, "전력전자공학", 희경당, pp.186-230, 288-345.
- [3] James P. Noon "UC3855/5B High Performance Power Factor Preregulator", Unitrode Application Note.
- [4] Rashid, "Power Electronics", Prentice-Hall, pp.303-355.
- [5] 노의철, 정규범, 최남선, "전력전자공학", 문운당, pp.188-310
- [6] G.C. Hua, C.S. Leu, Y.M. Jiang and F.C. Lee, "Novel Zero-Voltage-Transition PWM Converters", Power Electronics Specialist Conference, PESC IEEE 1992, pp. 55-61.
- [7] Guichao Hua, Ching-Shan Leu, Yimin Jiang and Fred C.Y. Lee, "Novel Zero-Voltage-Transition PWM Converters", IEEE Transactions on Power Electronics, Vol.9, No.2, pp. 213-219, March 1994.

◇ 저자소개 ◇

김 정 래 (金正來)

1973년 8월 20일 생. 1999년 삼척대학교 기계공학과 졸업. 현 동대학원 제어계측공학과 석사 과정.

김 춘 상 (金春彰)

1960년 11월 12일 생. 1984년 2월 동아대학교전기공학과 졸업. 1988년 2월 중앙대학원 전기공학과 졸업(석사). 1993년 동대학원 전기공학과 졸업(공학박사). 현 삼척대학교 제어계측공학과 부교수.

성 원 기 (成源基)

1956년 2월 9일 생. 1980년 2월 중앙대학교 전자공학과 졸업. 1982년 2월 동 대학원 전자공학과 졸업(석사). 1986년 8월 동 대학원 전자공학과 졸업(공학박사) 1986년 2월 ~ 현재 삼척대학교 전자공학과 교수.

박 경 수 (朴庚洙)

1958년 9월 13일생 1989년 2월 서울산업대학 전기공학과 졸업. 1997년 중앙대학교 석사졸업(공학석사) 1998년 3월 2일 중앙대학교 일반 대학원 박사과정 입학. 현재 박사 재학 중