

Delay 특성을 고려한 광대역 선형 전력 증폭기에 관한 연구

A Study on Wideband Linear Power Amplifier Considering Delay Characteristics

김 영 훈 · 양 승 인

Young-Hoon Kim · Seung-In Yang

요 약

본 논문에서는 전력증폭기의 선형성을 광대역으로 개선시키기 위하여 delay 특성의 영향에 대하여 고려하였다. 사용된 전력 증폭기의 이득은 37 dB이고, 3단의 1W급으로 설계되었다. Error 증폭기는 4단으로 설계되었으며 이득은 55 dB이다. 그리고 방향성 결합기 및 전력 분배기를 설계하였으며, 또한 크기와 위상을 조절하기 위한 장치로 vector modulator를 사용하였다. 각 모듈을 통합하여 주파수 2.11 GHz에서 2.2 GHz까지 delay 특성을 고려한 광대역 선형 전력 증폭기를 설계하였으며, 30 MHz의 대역폭에 걸쳐 C/I_3 비가 25 dB 이상의 개선 효과를 얻었다.

Abstract

In this paper, we designed a linear power amplifier considering its delay characteristics for wideband operation. The power amplifier has the gain of 37 dB and is designed in 3-stage typ with 1W output power. The error amplifier has the gain of 55 dB and is designed in 4-stage typ. And directional coupler and power divider are designed. Vector modulator is used to adjust magnitude and phase of signal. A linear power amplifier, that is assembled with each modules, is designed considering the delay characteristics for 2.11~2.2 GHz. Its C/I_3 ratio has been improved by 25 dB for bandwidth of 30 MHz.

I. 서 론

현재의 이동 통신 기지국에서 사용되고 있는 전력 증폭기는 다중채널 전력 증폭기로 대역폭이 10MHz 이상의 광대역 특성이 요구되고 있으며, 곧 상용화될 IMT-2000 시스템은 PCS대역보다 더 넓은 광대역을 요구하고 있다. 또한 선형 개선량이 가장 큰 feedforward 방식에 부가적으로 C/I_3 비를 개선하기 위하여 다른 선형방식과의 결합하여 사용되고 있다^{[1],[2]}.

Feedforward 방식의 선형전력 증폭기는 크게 두

가지 루프로 즉, 주 신호를 제거하기 위한 carrier 상쇄 루프와 IMD 신호를 제거하기 위한 error 상쇄 루프로 구성된다. 각 루프에서 광대역의 신호를 제거하기 위해서 크기와 위상이 balance되어야 하고 또한 delay 특성이 맞아야 한다. 광대역의 신호 상쇄를 위해서는 선형전력증폭기 모듈의 선형 위상 특성이 보장되어야 한다.

II. 선형 증폭기의 모듈 설계

Feedforward 방식의 선형전력 증폭기는 크게 car-

숭실대학교 정보통신전자공학부 RF/MW 교육센터 (Education Center for RF/MW, Department of Electronic Eng., Soongsil Univ.)

· 논문 번호 : 20001104-05S

· 수정완료일자 : 2000년 12월 20일

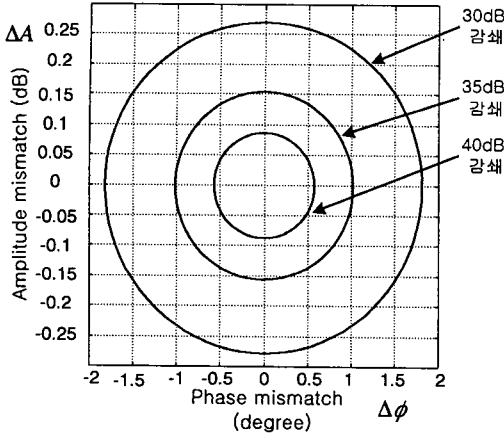


그림 1. 입력 신호의 크기 오차와 위상 오차에 따른 상쇄지수

Fig. 1. Suppression factor R according to magnitude and phase mismatch of the input signal.

rier 상쇄부와 error 상쇄부로 구성되어 있다. 각 상쇄부는 서로 독립적으로 분리되어 크기와 위상 및 delay를 맞추어 주어야 한다. 그림 1은 임의의 두 신호의 크기 오차는 ΔA 이고 위상오차는 $\Delta\phi$ 일 때의 식 (1)의 상쇄지수 R 값을 보여주고 있다. 예로, 30 dB의 신호 제거 특성을 얻기 위해서는 크기오차는 0.3 dB, 위상오차는 2° 이내가 되어야 한다.

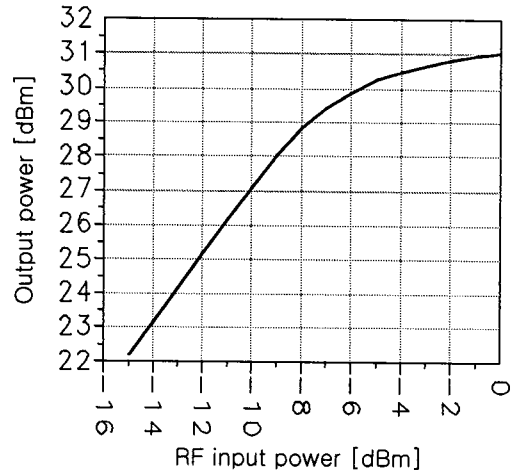
$$R(dB) = 10 \cdot \log \left(\left| 10^{\frac{\Delta A(dB)}{10}} + 1 - 2 \cdot 10^{\frac{\Delta A(dB)}{20}} \cdot \cos(\Delta\phi) \right| \right) \quad (1)$$

크기와 위상을 제어하는 소자로는 보통 반사형 가변 감쇄기나 반사형 위상 변화기를 사용하는데, 특히 위상의 제어에 있어서 반사형 타입은 보통 40° 에서 180° 정도의 위상변화량을 얻을 수밖에 없다. 본 논문에서는 이와 같은 점을 보완하기 위하여 360° 전 영역에 걸쳐 위상변화와 크기 변화를 줄 수 있는 vector modulator를 이용하였다^{[1],[3]}.

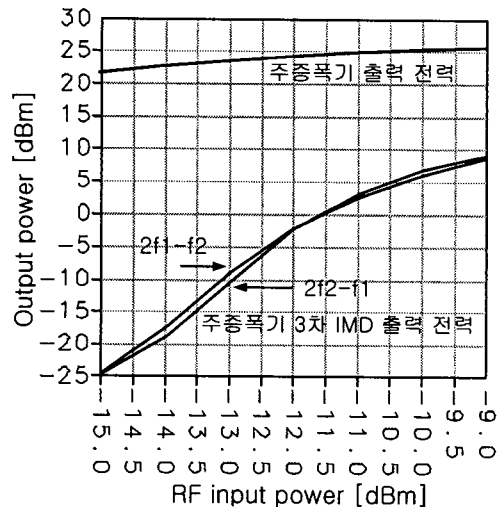
2-1 주증폭기 및 Error 증폭기

본 논문에서 사용된 주 증폭기는 P_{1dB} 가 1W급으로 설계되었으며 이득은 37 dB이다. 총 3단으로 구성된 증폭기에서 1, 2단은 이득을 최대로 하기 위하

여 이득 정합을 하였고, 마지막 단은 최대의 전력을 얻기 위하여 load-pull 방식으로 최적화 하였다^{[4]-[6]}. 사용된 FET는 HP사의 ATF13284와 ATF 33143 그리고 Excellics사의 EFA240D-SOT89를 이용하였다. 먼저 각 단의 안정도를 개선하기 위하여 저항을 삽입하여 전 대역에 걸쳐 안정하게 하였으며, 그 후 각 단을 정합하였다. 그림 2는 설계된 전력 증폭기의 1-tone 및 2-tone 테스트 결과를 보여 주고 있다.



(a) 1-tone test



(b) 2-tone test

그림 2. 주 증폭기의 1-tone 및 2-tone test

Fig. 2. One-tone and two-tone test for a main amplifier.

Error 증폭기에 사용된 FET는 HP사의 ATF13284와 ATF33143으로 설계하였으며, 주증폭기 설계와 같이 안정도 개선 후, 각 단을 정합하였다. 총 4단으로 설계된 증폭기의 이득은 55 dB이다.

그림 2에서와 같이 (a)는 주증폭기의 1-tone 테스트를 나타내며, (b)는 2-tone 테스트의 결과로, 3 dB back-off시 C/I_3 가 -24.3dBc를 얻을 수 있었다.

2-2 Vector modulator 및 Coupler

VM(Vector Modulator)은 크기와 위상을 동시에 조절할 수 있는 소자로 위상은 360° 전 범위에 대하여 조절이 가능하다. 사용된 PIN 다이오드는 HP사의 HSMP3860을 사용하였으며, 먼저 반사형 타입의 가변감쇄기 설계 후, branch line coupler와 Wilkinson 결합기를 이용하여 설계되었다. 반사형 가변감쇄기에 사용된 PIN 다이오드의 비선형 등가모델은 내부소자 모델 및 외부 기생성분을 고려한 등가 회로를 사용하였다^[7]. 그림 3은 VM의 제어전압에 대한 위상 및 크기 변화를 보여주고 있으며, 그림 4는 설계된 VM의 회로도이다. 그림에서와 같이 위상은 360° 전 범위와 감쇄는 3 dB 이상 전 범위의 조절이 가능하다. VM의 설계시 가변 감쇄기의 설계가 선행되어야 하며, 감쇄기 설계시 위상

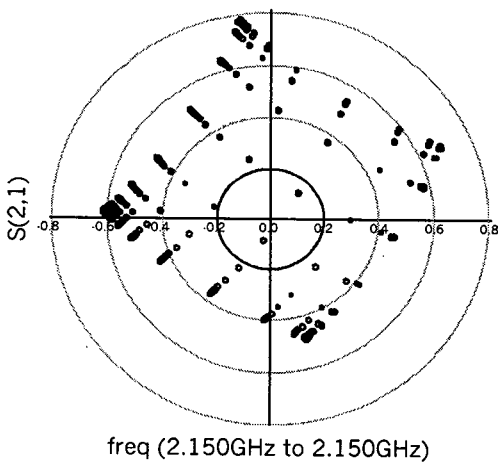


그림 3. VM의 제어전압에 대한 크기 및 위상 변화
Fig. 3. Changes of magnitude and phase according to control voltage of vector modulator.

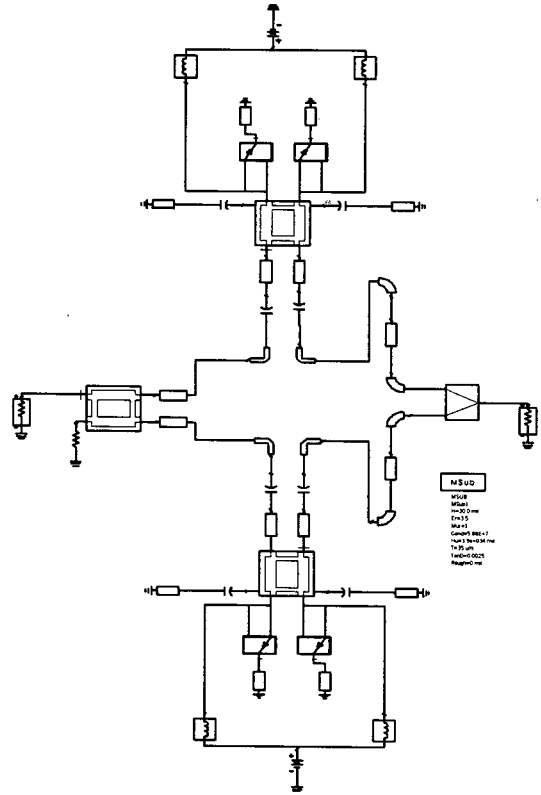


그림 4. VM의 회로도
Fig. 4. Circuit of vector modulator.

변화가 최소가 되도록 PIN 다이오드의 입력매칭을 하여야 한다. 즉, 다이오드의 S_{11} 이 바이어스 변화에 따라 스미스 차트에서 원점을 지나는 직선으로 표현되어야 한다.

또한 사용된 전력 분배기 및 결합기 그리고 방향성 결합기는 레이아웃을 고려한 시뮬레이션을 통해 설계되었다^{[8],[9]}.

III. 선형 증폭기의 통합 회로 설계

Carrier 상쇄부는 주증폭기의 출력중 carrier 성분만을 상쇄시키는 부분으로 최종 출력의 이득 저하를 초래하지 않기 위해서는 최소 30dB 이상의 상쇄가 요구된다. 그림 5는 carrier 상쇄부의 회로도도를 나타내며, 크기와 위상 및 delay를 맞추기 위해서 각각 VM의 조절과 delay 라인의 길이를 조절하여 설계하였다. 주증폭기 출력은 42 dB로 coupling되어 빼

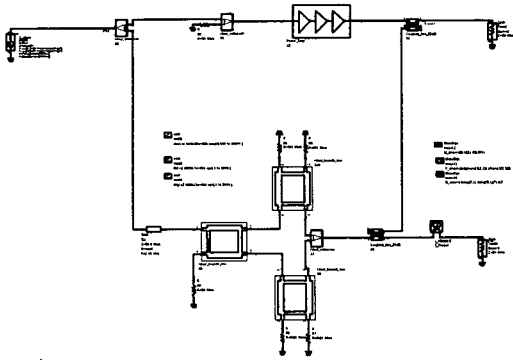


그림 5. Carrier 상쇄부
Fig. 5. Carrier cancellation loop.

기회로로 인가된다. 설계 방법은 먼저 소신호 상에서 최적화를 수행하여 VM의 크기와 위상 및 delay 라인의 delay 값을 구하였다. 두 경로간의 delay 오차는 500ps 이내가 되도록 설계하였다. 이 값을 초기값으로하여 HB(Harmonic Balance) 최적화를 수행하였다. 그림 6은 상쇄부의 2-tone(f_1, f_2) 테스트 결과를 보여주고 있다. 2-tone의 주파수 간격이 30 MHz 이내에서는 30 dB 이상 상쇄됨을 알 수 있다.

Error 루프에서 delay 라인을 통과하는 경로와 VM을 통과하는 경로간의 크기와 위상 및 delay의

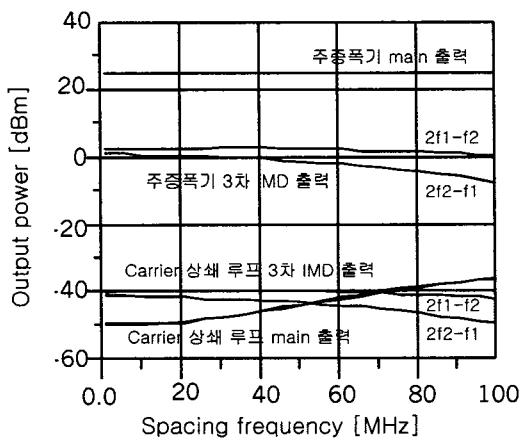


그림 6. Carrier 상쇄부의 출력결과
Fig. 6. Output characteristics of carrier cancellation loop.

balance를 맞추기 위해서 VM과 delay 라인의 길이를 조절하였다. 설계 방법은 carrier 상쇄루프에서와 같다. 또한 Error 루프 설계시 대역폭이 IMD를 포함하도록 고려하였다. 그림 7은 error 상쇄부의 회로도를 나타내며, 그림 8은 error 루프 자체에 대한 s-parameter 출력 결과이다. 그림 9는 carrier 상쇄루프와 error 상쇄루프가 합쳐진 선형전력 증폭기의 2-tone test 결과이다. 2-tone의 결과로는 톤 간격이 전 대역에 걸쳐서 20 dB 이상 개선되었으며, 2-tone의 간격이 30MHz 이내에서는 25 dB가 개선되어 C/I_3 비가 -50 dBc 이하임을 알 수 있다.

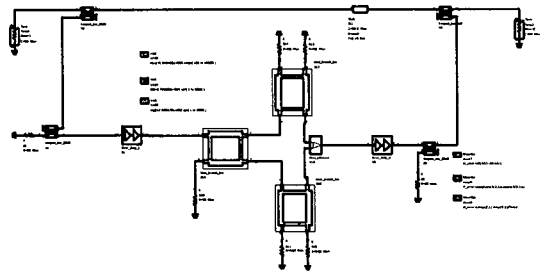


그림 7. Error 상쇄부
Fig. 7. Error cancellation loop.

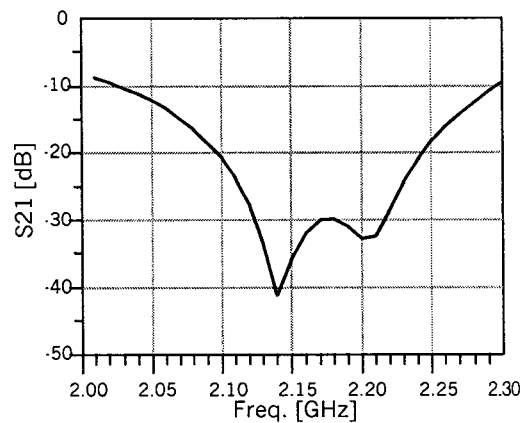


그림 8. Error 상쇄부의 S-parameter 시뮬레이션 결과
Fig. 8. S-parameter simulation result for error cancellation loop.

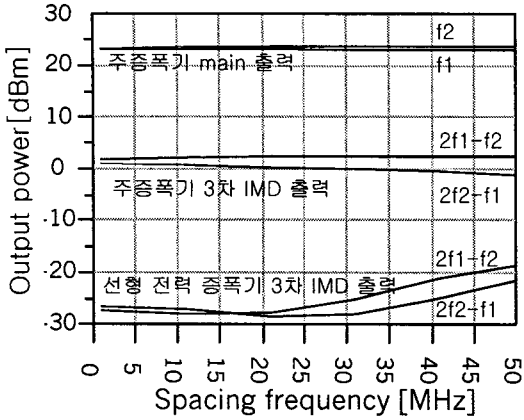


그림 9. Error 상쇄부 출력결과
Fig. 9. Output result for error cancellation loop.

IV. 선형 전력증폭기의 ACPR 테스트

사용한 CDMA 입력 신호는 BW가 5 MHz이고, 총 전력은 0 dBm, bit-rate는 4.096Mbps, 중심주파수는 2.15 GHz이다. 입력 신호 자체에 대한 ACPR 특성은 5 MHz offset에서 -50 dBc/30 KHz, 10 MHz offset에서 -78.9 dBc/30 KHz로 나타났다. 이 신호를 주증폭기에 인가하였을 경우 ACPR 테스트는 5 MHz offset의 경우 -28.1 dBc/30 KHz, 10 MHz offset의 경우 -48.1 dBc/30 KHz의 특성을 나타내며, 입력 신호보다 5 MHz offset에서 21.9 dB, 10 MHz offset에서 30.8dB spectral regrowth되었다. 결과를 그림 10에 나타내었다^{[10],[11]}.

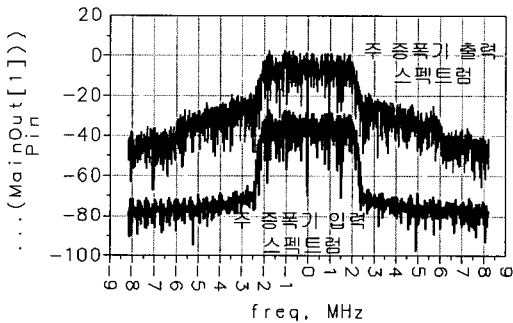


그림 10. 광대역 신호에 대한 주증폭기 입출력 스펙트럼
Fig. 10. Input/output spectrum of main amplifier for a wide-band signal.

다음으로 carrier 루프의 신호 제거 특성을 살펴보기 위하여 광대역 확산신호를 인가 후 출력을 살펴 보았다. 그림 11은 carrier 루프의 출력신호를 나타내고 있다. 그림에서와 같이 carrier 성분이 완전히 제거됨을 알 수 있으며, 광대역에 걸쳐 신호가 상쇄된 것은, 두 경로간 크기는 같고 위상이 반대인 조건이 되도록 delay도 맞추어졌기 때문이다.

선형전력 증폭기에서 IMD성분이 제거되는 것을 보기 위하여 광대역 확산신호로 테스트하였다. 그림 12는 이에 대한 출력을 도시하고 있으며, 5MHz offset에서 ACPR이 -36.1 dBc/30 KHz, 10 MHz에서 -60 dBc/30 KHz의 결과를 얻었다.

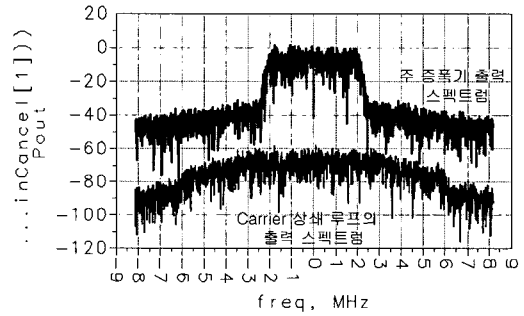


그림 11. Carrier 상쇄부의 출력 스펙트럼
Fig. 11. Output spectrum of carrier cancellation loop.

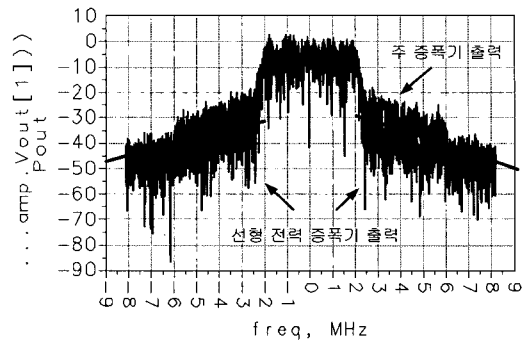


그림 12. 주증폭기 및 선형전력 증폭기의 출력 스펙트럼
Fig. 12. Output spectrum of the main amplifier and the linear power amplifier.

V. 결 론

본 논문에서는 선형 전력 증폭기 설계를 위한 부분별 모듈을 설계하고 특성을 살펴보았다. 설계된 주증폭기는 1W급으로 37 dB의 이득을 가지며, error 증폭기는 55 dB의 이득을 얻도록 설계하였다. 그리고 선형 전력증폭기 설계시 광대역에서 선형성을 얻기 위하여 각 루프간의 delay 영향을 고려하였다. 30 MHz 대역폭에 대하여 IMD가 2-tone 테스트의 경우 25 dB가 개선됨을 확인하였다. 또한 실제 사용되는 WCDMA(5 MHz) 신호를 인가하여 주 증폭기 자체에 대한 main 출력이 8.372 dBm/30 KHz로 나타났으며, 선형전력 증폭기의 main 신호 출력이 7.738 dBm/30 KHz로 나타났다. 최종 ACPR 특성으로는 5MHz offset에서 -36.1 dBc/30 KHz로 8 dB의 개선효과를 얻었으며, 10MHz offset에서 -60 dBc/30 KHz로 11.9 dB의 개선효과를 얻었다.

참 고 문 헌

[1] Nick Pothecary, *Feedforward Linear Power Amplifier*, Artech House, 1998.

[2] 김경태, 김영훈, 양승인, "새로운 형태의 IMD3 Feedback-Feedforward 선형 전력 증폭기에 관한 연구", 춘계 마이크로파 및 전파 학술대회 논문집, pp. 93-96, 2000.

[3] G. Zhao, F. M. Ghannouchi, Beauregard and A.

B. Kouki, "Digital implementations of adaptive feedforward amplifier linearization techniques", *IEEE MTT-S Digest*, pp. 543-546, 1996.

[4] Steve C. Cripps, *RF Power Amplifiers for Wireless Communications*, Artech House, 1999.

[5] I. D. Robertson, *MMIC Design, IEE Circuits and Systems Series 7*, 1995.

[6] Steve C. Cripps, "A theory for the prediction of GaAs FET load-pull power contours", *IEEE MTT-S Digest*, pp. 221-223, 1983.

[7] 김영훈, 조동준, 최민수, 양승인, "바이어스에 따른 MESFET의 소신호 등가회로 파라미터 변화", 추계 마이크로파 및 전파 학술대회 논문집, pp. 69-72, 2000.

[8] Eid E. Eid, Fadhel M. Ghannouchi, "Adaptive nulling loop control for 1.7-GHz feedforward linearization systems", *IEEE Transactions on MTT*, vol. 45, no. 1, pp. 83-86, Jan., 1997.

[9] 정용채, 김철동, "자동적응 선형전력 증폭기용 주신호 제거회로 설계", 춘계 마이크로파 및 전파 학술대회 논문집, pp. 360-363, 1999.

[10] Nuno Borges de Carvalho and Jose Carlos Pedro, "Compact formulas to relate ACPR and NPR to tow-tone IMR and IP3", *Microwave Journal*, Dec., 1999.

[11] Mark Slovic, "Measuring ACPR in CDMA amplifiers", *Microwave Journal*, Dec., 1998.

김 영 훈

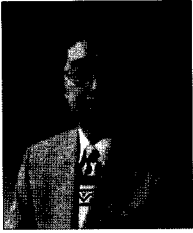


1974년 1월 20일생
 1999년 2월: 안양대학교 정보통신 공학과(공학사)
 1999년 3월~현재: 숭실대학교 전자공학과 석사 과정
 [주 관심분야] 선형전력 증폭기, Active device modeling, 초고주

파회로 설계

E-mail : yhkim007@yahoo.com

양 승 인



1952년 1월 18일생

1974년 2월: 서울대학교 전기공학
과(공학사)

1976년 2월: 한국과학기술원 전기
및 전자공학과(공학석사)

1987년 8월: 한국과학기술원 전기
및 전자공학과(공학박사)

1983년~1984년: University of Michigan, Radiation Lab.
(객원연구원)

1990년~1998년: 한국정보통신 기술협회 RSG-9의장

1991년~1992년: University of Colorado, MIMICAD
Center(객원교수)

1997년~1998년: 대한전자공학회 마이크로파 및 전파
전파 연구회 전문위원장

1978년~현재: 송실대학교 정보통신전자공학부 교수

1996년~현재: 한국전자파학회 학술이사, 현재 부회장

1999년~현재: 송실대학교 정보통신전자공학부 RF/MW
교육센터장

[주 관심분야] 전자파 산란, 수치해석, 안테나, 초고주파회
로

E-mail : siyang@iecc.org