

논문 2001-10-5-08

적외선 센서/ROIC 접합을 위한 자동 평행 배열 방식의 플립 칩 본더

서상희*, 김진상*, 안세영**

Flip Chip Bonder for Automactic Parallel Aligning of IR Sensors and Read Out Integrated Circuits

Sang-Hee Suh*, Jin-Sang Kim*, Se-Young An**

요 약

1 차원 또는 2 차원 배열을 갖는 적외선 센서는 흔히 Si CMOS 신호 처리 회로에 인듐 범프를 이용하여 접합된다. 이러한 방식을 취함으로써 적외선의 감지와 신호 처리가 초점면에서 이루어지게 되어 신호의 잡음을 크게 줄일 수 있고 적외선 검출기 자체도 훨씬 작게 만들 수 있다. 본 논문에서는 적외선 센서와 신호 처리 회로를 서로 자동으로 평행이 되도록 하면서 인듐 범프 접합을 하는 방법을 연구하였다. 이에 의해서 개발된 플립 칩 본더는 구조가 간단하면서도 칩 간의 평행을 유지할 수 있고 작동 방법 또한 간단하여 접합의 신뢰성을 향상시킬 것으로 기대된다.

Abstract

Infrared sensors with one or two dimensional arrays are usually bonded via indium bumps to Si CMOS read out circuits. Therefore, both sensing of infrared beams and processing of signals are performed at the focal plane. This gives us a benefit of reducing noise as well as size of infrared detectors. We have developed a way of bonding indium bumps with keeping sensor and ROIC parallel to each other. The flip chip bonder developed has a very simple structure and is easy to operate. So we expect that reliability will be improved very much.

1. 서 론

1 차원 또는 2 차원 배열을 갖는 적외선 센서는 보통 silicon CMOS 신호 처리 회로(ROIC: readout circuit)에 인듐 돌기를 이

용하여 접합된다.⁽¹⁾ 이렇게 하면 신호 처리를 초점면에서 수행할 수 있으며 센서 칩(chip)의 크기를 줄일 수 있는 장점이 있다. 본딩을 하기 위해서 우선 센서 소자와 ROIC 소자 위에 만들어진 돌기들의 상대적인 위치가 일치하도록 두 칩을 정렬한다. 이를 위해서는 보통 두 칩 사이에 CCD 카메라에 연결된 작은 탐침자를 넣어 관찰하거나 상부에 있는 Si 칩을 투과하여 볼 수 있는 적외선 현미경을 사용한다. 상, 하부 칩을 정렬하는 것과 동시에 적절한 방법을 이용하여 두 칩이 평행한 상태를 갖도록 해야 한다. 두 칩이 평행하지 않으면 돌기 사이의 거리가 위치마다 달라지고 이에 따라 간격이 작은 돌기가 먼저

* 한국과학기술연구원 정보 재료·소자 연구센터
(Korea Institute of Science and Technology,
Electronic Materials and Devices Research
Center)

** 고려대학교 물리학과
(Korea University, Department of Physics)
<접수일자 : 2001년 6월 11일>

접합을 하게 되고 압력을 높여서 칩 사이의 거리를 더욱 줄이더라도 접합이 되지 않는 돌기가 생길 수 있다는 문제가 발생한다. 또한 칩 사이의 거리가 큰 돌기가 나중에 접합이 되더라도 이 경우에 처음에 접합된 돌기는 너무 높리게 되어 압력에 민감한 IC 회로가 손상을 받을 수 있다. 이러한 의미에서 상부 칩과 하부 칩을 서로 평행하게 유지하는 것은 접합을 위하여 꼭 필요한 과정이다. 상부 칩과 하부 칩 간의 평행을 유지하기 위하여 여러 방법이 사용되어 왔다.^[2-4] 그 한 예로서, 작은 광 탐지자를 이용하여 십자 모양의 패턴을 상, 하부 칩에 투사한 후 이들이 반사된 상의 상대적 위치를 보아 평행도를 측정하고 조정하는 방법이 있다.^[2] 그러나 이 방법은 칩의 표면이 평탄하지 않거나 반사도가 나쁠 경우에 십자 패턴을 관찰하기 대단히 어렵다는 문제점이 있다. 이런 경우 칩의 옆에 평탄한 면을 고의로 만들어서 이에 의해 반사된 십자 패턴을 평행도 조절에 이용하기도 한다. 하지만 이것도 간접적인 방법으로서 오차를 유발할 가능성이 크다는 문제점이 있다. 본 논문에서는 이러한 문제점을 해결하기 위하여 상, 하부 칩을 접합할 때 칩 사이의 평행이 자동으로 유지되면서 정렬하여 접합할 수 있는 장치와 방법에 대하여 연구하였다.

II. 실험 방법

그림 1은 접합 장치의 전체 모양을 보여준다. 접합 장치는 상부 지지대와 이에 고정된 상부 칩 홀더와, 하부 지지대와 하부 지지대에 고정된 하부 칩 홀더를 포함한다. 상부 칩 홀더와 하부 칩 홀더에는 각각 상부 칩과 하부 칩이 서로 마주 보도록 진공 흡착에 의해 고정된다. 칩 홀더는 얇은 구리 판막(diaphragm)에 의해 몸체에 연결되어 있다. 상부 칩 홀더는 단순한 진공 흡입식 홀더로서 스텐레스 몸체의 가운데에 원형의 사파이어 판이 고정되어 있다. 비디콘을 센서로 사용하는 근 적외선 현미경을 이용하여 상부 칩을 투과하여 하부 칩을 보면서 상, 하부 칩을 정렬한다.

인둠 돌기의 본딩 과정은 다음과 같다. 센서 칩을 하부 홀더 위에 놓고 진공 흡입하여 장착한다. 하부 칩 홀더를 위로 올려주어 상부 칩 홀더에 장착된 ROIC 칩에 가깝게 놓은 후 두 칩을

양 쪽 칩에 있는 십자 패턴을 이용하여 정렬한다. 하부 칩 홀더를 미세하게 올려주어 칩들을 접촉시킨 후에 공기 압력을 적절히 증가시켜 이 압력이 구리 판막에 가해지면 이 힘에 의해 센서 칩과 ROIC 칩과의 인둠 돌기 접합이 완료된다. 이 때 각 소자에 있는 범프에 평균적으로 가해지는 힘은 (압력×다이아프램 면적/범프의 숫자)로 계산된다.

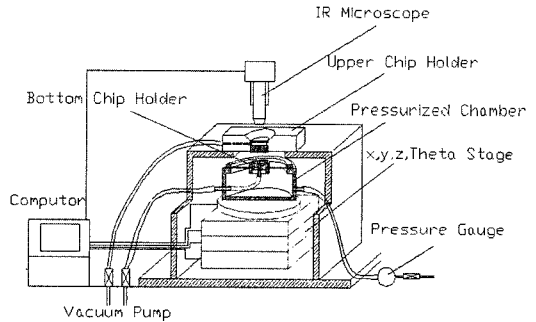


그림 1. 자동 평행 배열 방식의 플립 칩 본더의 조감도
 Fig. 1. Schematic diagram of the flip chip bonder with an automatic aligning function

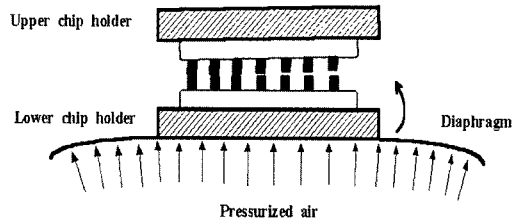


그림 2. 자동으로 평행 배열이 얻어지는 원리
 Fig. 2. Principle of automatic alignment

본딩 과정에서 상부 칩과 하부 칩이 자동적으로 평행이 이루어지는 원리는 다음과 같다. 그림 2에는 처음에 서로 평행하지 않게 배열된 상, 하부 칩을 보여준다. 이 때 작은 압력을 가할 때는 칩의 한 쪽에 있는 범프들만이 접촉되고 반대편에 있는 범프들은 접촉이 되지 않을 것이다. 압력을 높이면 돌기가 접촉되지 못한 쪽은 압력에 대한 저항력이 작아서 이 쪽으로 구리 판막이 올라가면서 미처 접촉하지 못한 돌기들도 서로 접촉될 것이며 두 칩은 평행한 위치에 놓이게 된

다. 공기 압력은 구리 판막 전체에 균일하게 가해지기 때문에 각 돌기에 가해지는 힘은 거의 같게 될 것이며 결과적으로 돌기의 높이도 같아질 것이다.

위와 같은 메카니즘이 실제로 잘 작동하는지를 확인하기 위해서 접합 실험을 하였다. 우선 다음과 같은 방법으로 실리콘 기판 위에 32×32의 2 차원 배열을 갖는 인듐 돌기를 형성하였다. AZ 5214 PR을 도포하고 사진 식각 방법으로 70×70 μm 크기의 32×32 패턴을 형성한 뒤에 스파터링 방법으로 Ti과 NiCr을 차례로 증착하고 이 위에 열증착 법으로 Au를 증착한 후 리프트 오프 방법으로 UBM (under bump metallurgy) 패턴을 형성하였다. 다시 AZ 5214 PR로 UBM 위에 50×50 μm 크기의 사각으로 열린 패턴을 만들고 이를 섭씨 230도로 경화하였다. 이 위에 AZ 9260 PR을 25 μm 두께로 코팅하고 올리고 90×90 μm 크기로 열린 패턴을 만든 후 이 위에 인듐을 열증착 방법으로 증착하였다. 리프트 오프 방법으로 최종 패턴을 형성한 후 후락스를 이용한 reflow 공정으로 인듐 돌기를 반구 형태로 만들었다. 그림 3은 reflow 공정 직전에 리프트 오프가 완료된 인듐/UBM 구조를 보여준다. Reflow 과정에서 인듐 표면에 있는 산화물도 동시에 제거된다.

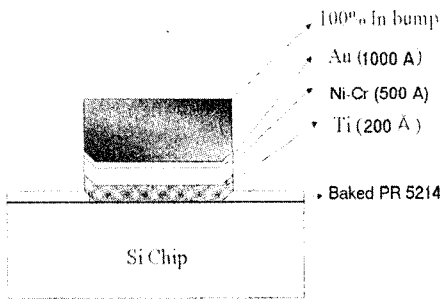


그림 3. 인듐 범프를 형성하기 위한 UBM 구조
Fig. 3. UBM structure for forming indium bumps

이 칩 들을 정렬한 후 아주 작은 힘으로 접촉을 하였고 공기 압력을 가하여 최종적인 본딩을 하였다. 이 때 압력을 여러 가지로 달리하였다. 본딩이 끝난 후에 칩 간격을 여러 위치에서 측정하였다.

II. 결과 및 검토

그림 4는 reflow 공정에 의해 형성된 32×32의 2 차원 배열을 갖는 인듐 돌기를 보여주고 있다. 돌기가 반구형을 가지면서 약 20 μm의 일정한 높이로 형성된 것을 보여준다. 이 높이는 처음에 증착한 인듐의 높이의 2.5 배 정도이며 이렇게 높이를 늘릴 수 있는 것이 reflow 방법의 또 다른 장점임을 알 수 있었다. 그림 5는 접합된 상, 하부 칩을 상부 칩을 통해서 적외선 현미경으로 촬영한 사진이다. 상, 하부 돌기들이 비교적 잘 정렬된 상태로 접합이 이루어진 것을 알 수 있다.

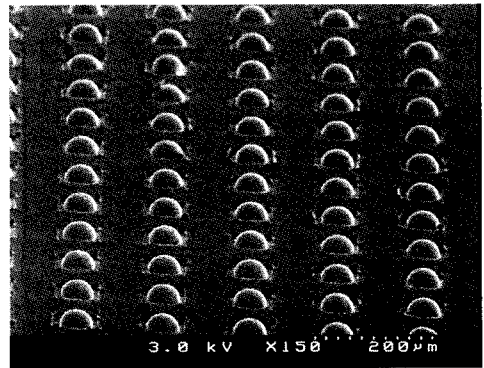


그림 4. Reflow 공정하여 얻은 인듐 범프 돌기의 모습
Fig. 4. SEM picture of indium bumps after reflow process

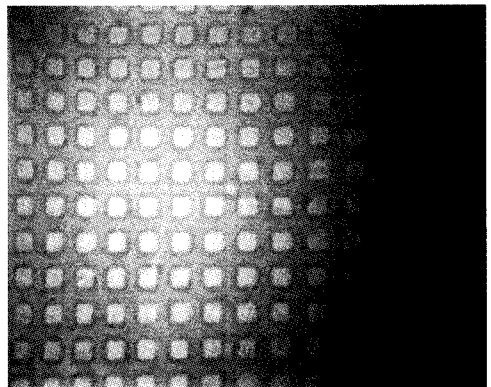


그림 5. 접합이 완료된 상, 하부 칩의 모습
Fig. 5. Upper and lower chips after being bonded

접합하는 과정에서 상, 하부 칩의 평행이 유지되었는가를 보기 위하여 상, 하부 칩 간의 간격을 측정하였다. 사용한 Si 칩이 매우 평탄하고 또한 두께가 1 μm 이하로 균일하였기 때문에 칩의 간격을 측정하는 것은 다음과 같은 방법을 이용하였다. 본딩된 칩을 평평한 스테이지 위에 올려 놓고 밀어주면서 0.5 μm 정밀도를 갖는 마이크로메타로 칩의 높이 변화를 측정하였다. 각 변의 수직 이등분선 방향으로 이동하면서 두께를 측정하였다. 그림 6의 결과에서 보듯이 칩 간격의 최대 차이는 x-방향으로 1.5 μm , y-방향으로 1 μm 를 보여준다. 이것은 상당히 양호한 결과로서 우리가 설계, 제작한 장치에 의해 상, 하부 칩이 서로 평행이 잘 유지되었다는 것을 나타낸다.

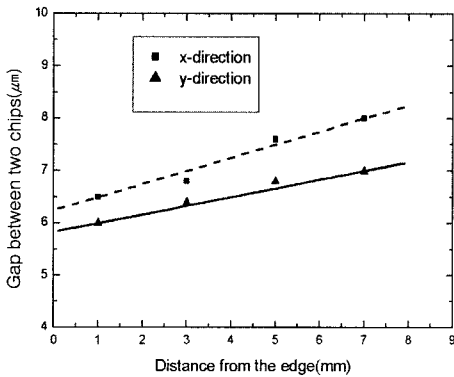


그림 6. x, y 방향으로의 칩 간격의 변화
 Fig. 6. Gap between upper and lower chips in x and y directions

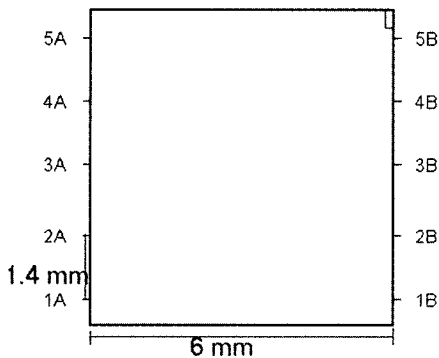


그림 7. 128×128 범프 어레이의 칩 간격의 측정 위치
 Fig. 7. Positions for measuring gap between chips for 128x128 bump arrays

다음에 추가적인 실험을 위하여 러시아의 Photex 사에서 만든 128×128 어레이의 인듐 돌기를 갖는 silicon 웨이퍼를 본딩하여 보았다. 인듐 범프의 크기는 15×15 μm , 높이는 6 μm , 범프간의 간격은 40 μm 이었다. 그림 7은 칩간 간격의 측정 위치를 보여준다. 위치 1A, 2B는 인듐 범프의 첫 번째 줄에 한 줄로 놓여있고 5A, 5B는 마지막 줄에 한 줄로 놓여있으며 각각의 위치는 동일한 간격을 유지하고 있다. 다이아프램에 가해지는 압력을 증가시키면서 칩 간격을 측정하였으며 그림 8은 그 결과를 보여준다. 압력을 가하기 시작할 때 A로 표시되는 위치와 B로 표시되는 위치의 간격이 상당히 차이가 나고 있다. 이것은 B로 표시된 위치에서는 돌기들이 서로 접촉을 시작하였고 A로 표시된 위치에서는 돌기들이 많은 거리를 두고 있는 것을 말해준다.

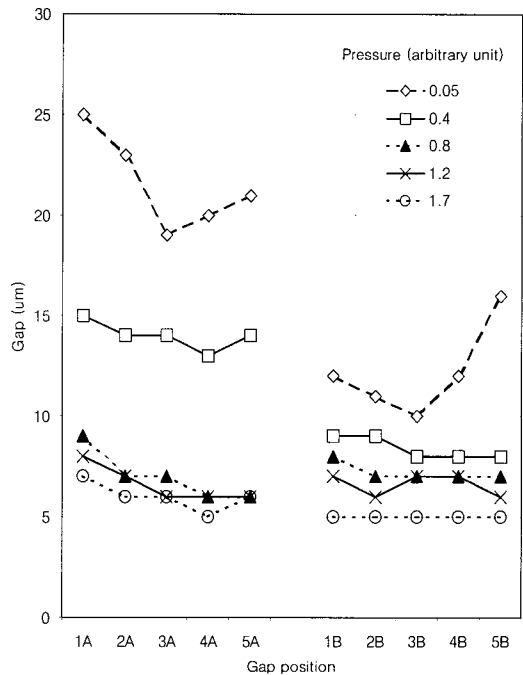


그림 8. 측정 위치와 챔버에 가해지는 압력에 따른 칩 간격의 변화
 Fig. 8. Effect of pressure on the gap at various positions

압력이 증가함에 따라서 모든 위치에서 간격이 줄어들며 충분히 높은 압력에서는 모든 위치에서 칩 간격이 범프 높이 합인 12 μm 의 40-50% 정

도로 줄어들었다. 이것은 모든 위치에서 인듐 범프들이 접촉을 하게 되는 것을 의미한다. 또한 각 위치마다의 칩 간격 차이가 2 μm 이내로 줄었다. 40-50% 정도로 인듐 범프가 변형되는 것은 상, 하부 칩에 거의 손상을 주지 않을 것으로 생각된다. 따라서 본 본딩 시스템을 이용하여 칩에 손상을 주지 않으면서 균일한 접합을 이룰 수 있음을 알 수 있다.

III. 결 론

본 연구를 통하여 개발된 2 차원 배열 인듐 범프를 개발한 플립 칩 본딩 시스템을 이용하여 본딩하는 실험을 하였다. 개발한 시스템은 사용하기 매우 편리하여 단 시간에 작업을 완료할 수 있는 장점이 있었다. 이것은 공정의 편리성 뿐만 아니라 본딩 공정의 성공률을 높이는 장점이 될 수 있다. 왜냐 하면 reflow 공정을 완료한 후에 가능한 단시간 내에 본딩을 완료하여야만 인듐이 다시 산화되는 것을 억제할 수 있기 때문이다.

또한 범프가 균일한 높이로 접합되는 것을 확인하였다. 이것은 개발한 시스템의 특성 중의 하나인 자동 평형을 이루는 메카니즘이 기대한 바 대로 잘 작동되는 것을 보여준다.

IV. 참고 문헌

- [1] D. A. Schreiber, M.R. Krueer, and Y.M. Killiany, "Infrared Focal Plane Array Technology," Proc. of IEEE, vol. 79, pp. 66, 1991.
- [2] Z. Bendat and D. A. Leggett, "Aligner Bonder," U.S. Patent 4,899,921, 1990.
- [3] M. Nishiguchi and A. Miki, "Apparatus for Packaging a Semiconductor Device," U.S. Patent 5,212,880, 1993.
- [4] B. S. Miller and A.J. Dunn, "Indium Bump Hybrid Bonding Method and System," U.S. Patent 4,573,627, 1986.
- [5] 최중화, 이희철, "Double-layer overhang 구조를 이용한 균일한 범프 형성," vol. 11, S168-S171,

著 者 紹 介



서 상 회

1974년 서울대학교 공과대학 금속공학과 졸업 (학사)

1976년 한국과학기술원 재료공학과 졸업 (석사)

1982년 Northwestern 대학 재료공학과 졸업 (박사)

1984-1985년 Stanford 대학 재료공학과 객원교수

1976년-현재 한국과학기술연구원 정보 재료·소자 연구센터, 책임연구원

주관심분야 : 화합물 반도체 성장, 적외선 센서, 패키징

김 진 상

1986년 서울대학교 공과대학 재료공학과 졸업 (학사)

1988년 서울대학교 공과대학 재료공학과 졸업 (석사)

1997년 서울대학교 공과대학 재료공학과 졸업 (박사)

1998-1999년 일본 이화학연구소 객원연구원

1991년-현재 한국과학기술연구원 정보 재료·소자 연구센터 선임연구원

주관심분야 : II-VI, III-V 화합물반도체 박막성장, 적외선센서

안 세 영

1996년 계명대학교 물리학과 졸업 (학사)

1999년 고려대학교 물리학과 졸업 (석사)

2000년-현재 고려대학교 물리학과 박사과정 중

주관심분야 : 적외선 영상 센서