

파워디바이스 칩의 기술동향과 전망

파워디바이스는 산업·전력·교통·정보 등 여러 분야에서 사용되고 그 기기들의 성능은 이 파워디바이스의 성능에 의해 크게 좌우된다. 특히 고도 정보화시대가 되는 21세기에는 전력수요가 점점 더 증가될 것이기 때문에 인버터화 등에 의한 절약에너지 대책과 클린에너지 등에 의한 신에너지의 창출이 중요한 과제가 되고 있다. 한편, 지구환경 보호면에서 전기자동차 등의 환경고려형 장치의 보급이 활발해질 것이 예상된다. 이와 같은 사회환경 속에서 파워 일렉트로닉스를 지탱하는 소자로서 파워디바이스는 점점 더 그 역할의 중요성이 커지고 있다.

최근의 파워디바이스로서는 디스크리트, 모듈, IPM(Intelligent Power Module) 등 여러 가지의 디바이스가 출현하고 있는데 그 성능을 결정하는 중심이 되는 것이 파워디바이스 칩이다. 파워디바이스 칩 자신도 급속히 진화하여 현재는 MOS계 파워디바이스 칩이 주류를 이루고 있다. 그 중에서도 사용하기 쉽다는 면에서 MOSFET와 IGBT(Insulated Gate Bipolar Transistor)가 주로 실용화되고 있으며, 미세가공기술과 라이프타임 제어기술의 진전에 따라 현저한 성능개선이 진행되고 있다. 한편, 공업용 대용량인버터나 전력응용에서 요구되는 고내압·대용량 영역에서는 당분간 저손실이라는 의미에서 바이폴라계의 사이리스터형 디바이스가 주류로 사용되고, 이 영역에서는 GTO에 대체하는 소자로서 GCT(Gate Commutated Turn-off) 사이리스터가 개발되어 그 응용이 확대될 것이 기대되고 있다.

또한 전압형 인버터장치에서는 IGBT와 GCT 등의 스위칭디바이스와 함께 환류용(還流用) 다이오드(FWD)가 필요하며 이 FWD의 특성 개선도 스위칭디바이스의 개선과 병행하여 추진되고 있다.

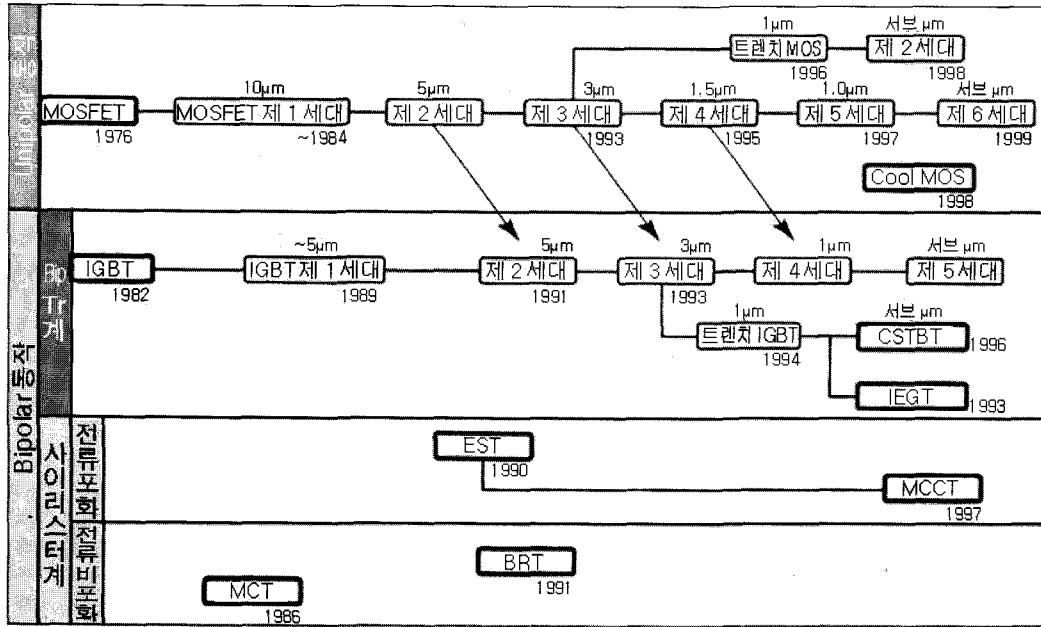
1. 머리말

파워디바이스는 산업의 고도화 발전에 따라 파워 일렉트로닉스와 함께 개발이 추진되어, 여러 가지 전력변환장치의 진전에 크게 공헌하여 왔다.

미쓰비시電機에서는 이 분야에 대응하기 위하여 여러 가지 파워디바이스를 개발하여 제품화해 왔는데, 그 스타트는 사이리스터와 트랜지스터 등의 디스크리트 디바이

스였다. 오일쇼크 직후인 1980년대에 바이폴라 트랜지스터를 탑재한 절연구조의 모듈을 제품화하게 되면서 그 편리성과 절약에너지를 목적으로 한 인버터장치의 보급과 어울려 급속히 수요가 확대되었다.

'80년대 후반이 되면 인버터장치의 실내설치 등 인간 환경에의 밀착이 진전됨에 따라 저(低)소음화에의 요청이 강해지면서 그 대응 디바이스로서 고주파화가 가능하고 구동손실이 적은 MOS 게이트 구조로 된 IGBT가



〈파워일렉트로닉스의 발전〉

파워디바이스의 성능개선은 파워일렉트로닉스의 발전에 크게 공헌하고 있는데 이 성능개선은 MOS계 파워 칩의 미세가공 기술의 진보에 크게 영향을 받고 있다. 그림은 MOS계 파워디바이스 칩의 개발동향을 나타내고 있다.

개발되어 바이폴라 트랜지스터 모듈에서 IGBT 모듈로의 이행이 급속하게 진전되었다.

또한 '90년대에 들어서서는 인버터장치의 소형화·고성능화의 움직임에 대응할 수 있는 구동·보호·고장진단 회로를 내장한 IPM이 제품화되어 IPM시대에 돌입하였다. 최근에는 IPM의 다양화가 진전되고 고신뢰도가 요청되는 전철용 고내압(HV) IPM과 전기자동차용의 EVIPM, 고기능화를 지향한 ASIPM(Application Specified IPM) 등이 개발되어 응용분야도 확대되고 있다.

한편 디스크리드 제품에서는 소용량 영역에서 MOSFET와 IGBT의 응용이 진전되고 있고 바이폴라 디바이스에서 MOS계 디바이스로의 이행이 확실하게 진전되고 있다. 대용량 영역에서는 GTO 응용영역이 고

내압의 IGBT모듈과 IPM으로 치환되고 있는 가운데, 신형소자인 GCT가 개발되어 초고내압·대용량 영역의 공업용 인버터와 전력용도 등에서 저손실성의 이점 때문에 시장 확대가 기대되고 있다.

이와 같은 파워디바이스의 진보는 패키지기술과 제어용 IC기술의 진전과 함께 중심이 되는 파워디바이스 칩의 성능 향상에 의함이 크다고 할 수 있다. 파워디바이스 칩의 기술진보는 저손실화와 안전동작 영역의 확대를 주안점으로 하여 이루어져 왔다.

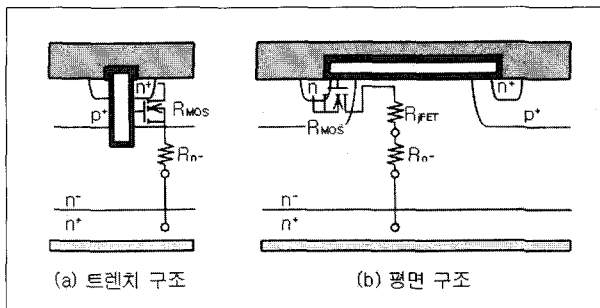
본고에서는 파워 MOS계 디바이스의 중심에 있는 MOSFET, IGBT 칩의 기술동향과 공업용 대용량인버터와 전력응용에서 크게 확대될 것으로 기대되는 GCT의 기술동향과 함께 이들 칩의 장래 전망에 대하여 기술한다.

2. 파워 MOS계 칩의 기술동향

파워 MOS계 칩의 개발동향은 앞에 그림으로 나타낸 것과 같이 여러 가지 칩 구조가 학회나 논문에서 보고되어 있다. 현재 본격적으로 실용화가 추진되고 있는 대표적인 것은 MOSFET와 바이폴라 트랜지스터계의 IGBT이다. 여기서는 MOSFET와 IGBT의 성능 개선을 중심으로 기술개발에 관하여 기술한다.

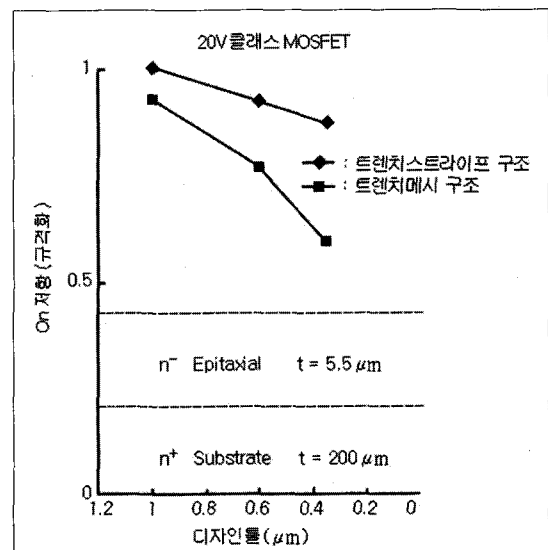
가. MOSFET 칩의 동향

MOSFET는 미세가공(微細加工) 기술의 진전으로 Cell 밀도의 고밀도화를 도모하는 저(低) On-Resistance화를 중심으로 개발이 추진되어 왔다. 100V 이하의 저전압영역 MOSFET에서는 종래의 평면구조를 대신하여 트랜치구조를 채용함으로써 Cell 밀도의 대폭적인 고집적화가 진전되어 On-Resistance의 현저한 저감이 실현되었다. 그림 1에 트랜치구조와 평면구조에서의 MOSFET On-Resistance 성분을 분해비교하여 나타내었다. 평면구조에서는 J-FET 저항(R_{JFET})이 있으므로 Cell 간격을 지나치게 좁게 하면 R_{JFET} 의 효과보다도 On-Resistance가 커지는 문제가 발생하여 Cell 밀도의 고집적화를 저해하고 있었다. 그러나 트랜치구조에서는 구조상 R_{JFET} 가 존재하지 않기 때문에 대폭적인



〈그림 1〉 트랜치구조와 평면구조에서의 MOSFET의 On-Resistance 저항성분의 분해비교

Cell 밀도의 고집적화를 기할 수 있어 On-Resistance을 한층 저감할 수 있게 된다. 특히 OA기기나 휴대기기에 사용되는 20~30V 클래스의 영역에서는 더욱 저 On-Resistance화를 목표로 하는 서브미크론의 트랜치 MOSFET의 개발이 활발하게 추진되고 있다. 트랜치구조에는 메시형과 스트라이프형이 있고 그림 2의 디자인 룰과 On-Resistance의 관계를 나타내는 데이터에 의하면 메시형에 의한 미세화가 스트라이프형보다도 On-Resistance 저항에 효과가 있다. 다만 메시형인 경우 게이트용량이 대폭 증가하기 때문에 DC/DC 컨버터 등의 고주파응용에는 적합하지 않다. 고주파응용에 대하여는 스트라이프형 트랜치구조로 트랜치구(溝)의 폭을 미세화하여 게이트용량을 저감시키는 방법이 우수하다. 또한 그림에서 알 수 있듯이 20V 클래스의 MOSFET에서는 n^- 기판저항도 On-Resistance에 영향을 주고 있기 때문에 n^- 기판의 박막화(薄膜化) 등도 On-Resistance 저감책이 된다. 이 영역의 MOSFET는 최근 급속히 저 On-Resistance화가 진전되어 칩 성능과 함께 전극 인



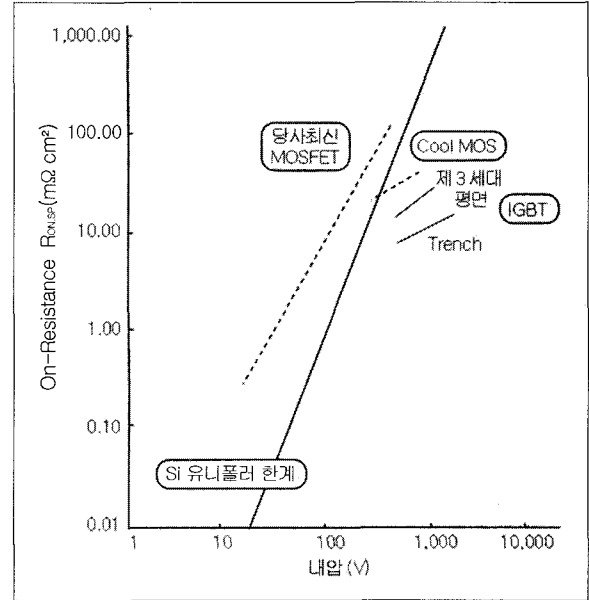
〈그림 2〉 트랜치 MOSFET의 미세화에 의한 온저항 저감

출배선의 배선저항 저감도 대단히 중요한 과제가 되고 있다.

한편 중·고전압 영역에서는 미세화에 의한 On-Resistance의 개선효과가 적고 실리콘 이론한계에 가까워졌기 때문에 최근 수년간은 On-Resistance 저감 이외의 애버랜시 내량 개선, 저코스트화를 지향한 기관의 확산 웨이퍼화, UPS 등의 L부하 사용시 필요한 내장 다이오드의 성능 개선 등에 기술개발의 주안점이 옮겨지고 있다. 최근에는 그림 3에 나타낸 것과 같이 이 영역의 On-Resistance 저감책으로서 실리콘 이론한계를 타파하는 방안이 이루어져 그림 4와 같은 신구조의 Cool MOS가 발표되어 주목받고 있다. 현재의 Cool MOS는 여러번의 에피택셜 성장프로세스와 이온주입 프로세스를 반복하는 복잡한 제조프로세스로 만들어지기 때문에 코스트가 올라가는 난점이 있는데, 중·고전압 영역에서의 대폭적인 On-Resistance 저감의 길이 열림으로써 실용화를 향한 저코스트 프로세스기술 개발이 활발해지고 있다.

나. IGBT 칩의 동향

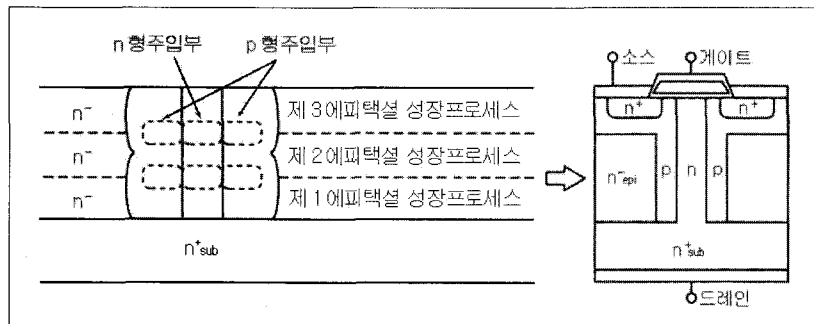
IGBT의 성능 개선에는 미세가공기술에 의한 MOSFET 부분의 개선과 함께 라이프타임 제어기술의 진보도 크게 공헌하고 있다. IGBT는 현재 평면구조의 3미크론 프로세스가 사용된 제3세대 제품에 주력하고 있



〈그림 3〉 MOSFET와 Cool MOS의 내압과 On저항 관계

지만 동사에서는 최근 제4세대 제품으로 1미크론화에 의한 성능 개선을 추진하고 있다.

이 제4세대 제품에서는 종래부터 추진해오던 평면구조 이외에 트렌치구조를 채용한 IGBT의 경우 MOSFET부분의 통전능력을 대폭 향상시킨 제품이므로 저(低)포화전압의 특징을 최대한 살리려고 하면 단락시에 대단히 큰 단락전류가 흘러 파괴를 초래하게 된



〈그림 4〉 Cool MOS의 제조법과 구조

다는 문제가 있다. 이 때문에 트렌치 IGBT에서는 단락 전류를 제한하기 위한 부가회로가 필요하다. 즉 20~30A 이하의 소용량 영역에서는 코스트나 제품의 소형화를 고려해 평면구조에 의한 미세화가 요망된다. 중대용량 영역에서는 저포화전압화에 의한 칩 축소 등의 효과가 크기 때문에 코스트와 성능의 양면에서 트렌치구조를 채용하는 쪽이 유리하게 된다.

한편 IGBT 라이프타임 제어에 대해서는 균일제어인 전자선조사(電子線照射)에서 프로톤이나 He 등의 하전입자(荷電粒子) 조사에 의한 국소(局所) 라이프타임 제어로 이행되고 있다. 국소 라이프타임 제어는 턴오프손실 저감을 위해 크게 기여하는 영역의 라이프타임만을 제어하기 때문에 종래의 전자선조사에 비하여 턴오프손실과 포화전압의 상관관계를 대폭적으로 개선할 수가 있다. 국소 라이프타임 제어는 국부적인 라이프타임 제어이기 때문에 소자의 온도의존성(依存性)에의 영향은 적어져, 라이프타임 제어를 필요로 하지 않는 NPT(Non-Punch Through) IGBT와 마찬가지로 실사용 영역에서의 전류 온도계 수를 마이너스로 하는 것이 PT(Punch Through) 구조에 있어서도 가능하게 되어 병렬사용이 용이하다는 이점이 있다.

IGBT의 또 하나의 움직임은 저코스트화의 기술개발이다. 저코스트화에 대하여는 제조프로세스의 간소화 및 칩 축소와 함께 기관의 코스트 삭감면에서 종래의 주류를 이루던 고가의 2층에피택셜 성장웨이퍼를 사용한 IGBT에서 에피택셜 성장을 사용하지 않는 NPT형 구조로의 이행이 1,200~1,700V의 내압영역에서 추진되고 있다. 동사에서는 이의 대응으로서 그림 5에 표시하는 새로운 NPT형 IGBT를 개발하였다. 이 IGBT는 종래의 NPT형 구조에 프로톤 등을 조사하여 의사(疑似) Buffer층을 형성하고 있기 때문에 주내압(主耐壓)을 유지하는 n영역을 얇게 할 수 있게 된다. 이로서 PT형 IGBT의 장점인 저손실 특성을 유지할 수 있는 새로

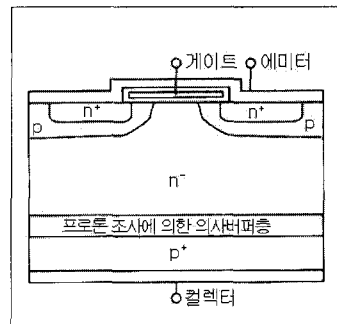
운 NPTIGBT를 실현할 수 있었다.

향후 IGBT를 전망해보면 캐리어분포 개선형의 CSTBT(Carrier Stored Trench-Gate Bipolar Transistor)와 IEGT(Injection Enhanced Insulated Gate Bipolar Transistor) 등에 의한 성능 향상이 기대되고 있다.

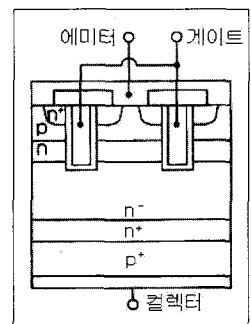
동사에서는 이미 트렌치 IGBT의 개량형인 CSTBT를 차세대 파워MOS 칩으로 자리매김하여 연구·개발을 개시하였다. 그림 6에 나타난 것과 같이 CSTBT는 트렌치 IGBT의 P베이스 바로 밑에 n층을 설치한 구조로 이 n층이 캐리어의 흐름에 장벽이 되어 그림 7(a)에 표시하는 것과 같이 에미터측 표면부근에 캐리어 축적을 발생시킨다. 통상의 트렌치 IGBT에서는 코렉터측에서 에미터측으로 향함에 따라 캐리어 농도(濃度)가 서서히 감소한다.

그림 7(b)에 600V 클래스의 트렌치 IGBT와 CSTBT의 출력특성 비교 시뮬레이션 결과를 표시한다. CSTBT의 포화전압은 트렌치 IGBT에 비해 저감되어 이론한계인 PIN다이오드에 거의 근접해 있음을 알 수 있다.

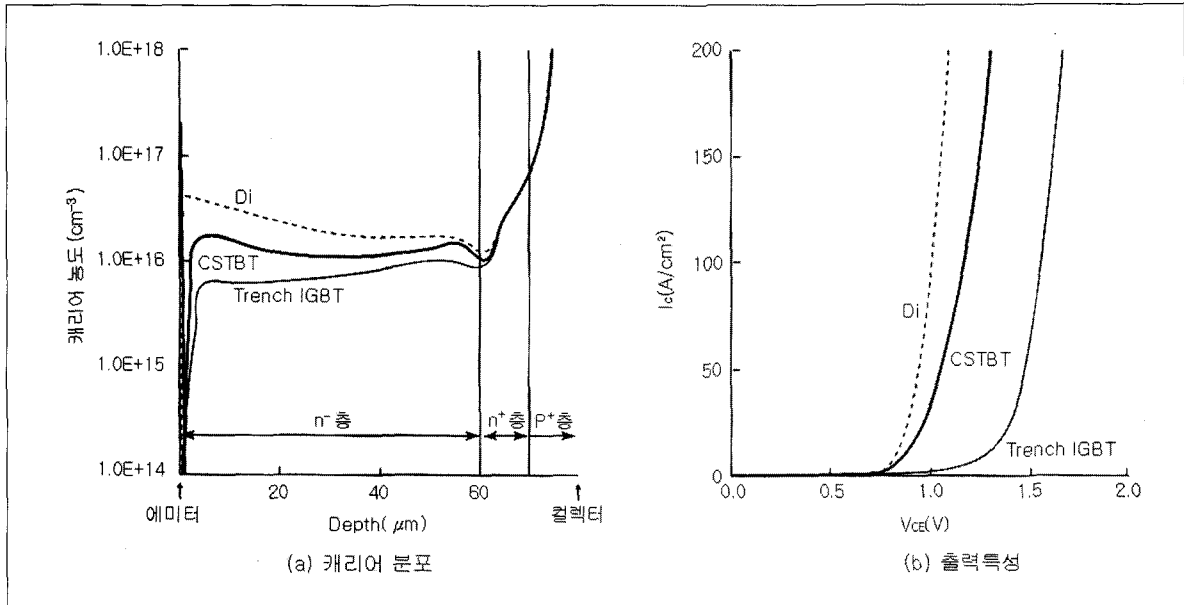
전술한 바와 같이 CSTBT는 캐리어 축적효과에 의하여 에미터표면의 캐리어 농도가 상승하여 그 효과에 의하여 포화전압이 저감된다. 따라서 두꺼운 n층의 고내압



〈그림 5〉 새로운 NPT형 IGBT의 구조



〈그림 6〉 CSTBT의 구조



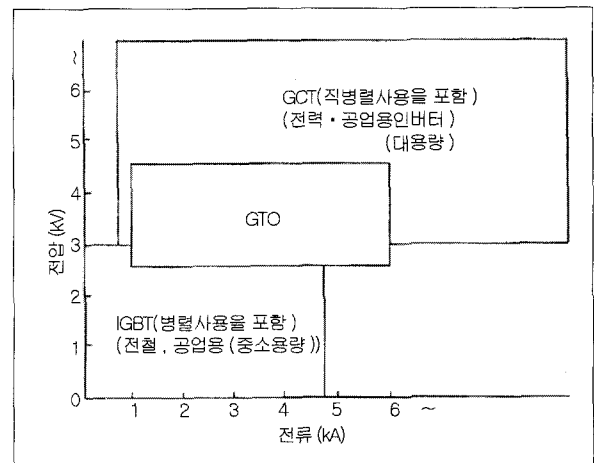
〈그림 7〉 트렌치 IGBT와 CSTBT의 캐리어 분포 및 출력특성 비교(600V 클래스)

디바이스로 되면 될수록 이 효과는 크다.

3. GCT의 동향

그림 8에 IGBT, GCT, GTO의 응용 Map을 표시하였다. IGBT와 GCT의 출현으로 GTO 응용은 급속하게 축소되고 있다. GCT는 GTO에 비하여 dv/dt 제어용 스나버회로가 불필요하므로 IGBT 응용과 마찬가지로 과도적인 서지전압을 억제하기 위한 작은 스나버회로를 접속하기만 하면 사용할 수 있기 때문에 GTO에 비하여 상당한 정도 장치의 소형화를 실현할 수 있다. 한편 IGBT와 비교하면 제어회로가 커지는 반면 GCT는 GTO와 같은 기본구조의 사이리스터계 디바이스이기 때문에 저 On 전압화를 기하기 쉬운 이점이 있다.

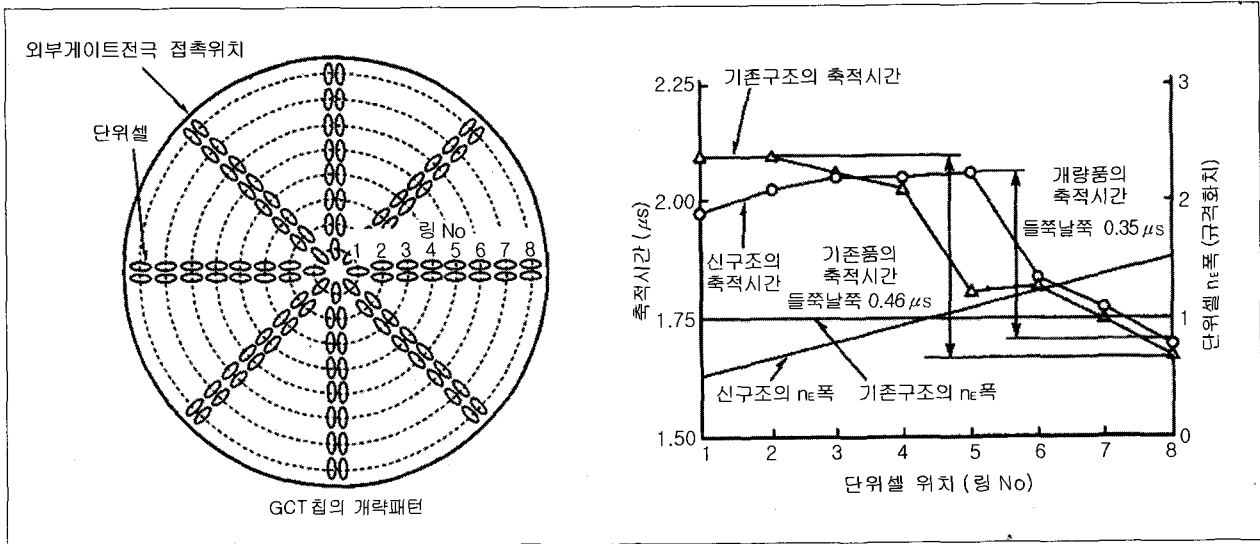
그림에서도 알 수 있듯이 소·중 용량에서는 여전히 IGBT가 파워디바이스의 주류를 이루겠지만 저 On 전압성능이 보다 중요한 고내압·대용량 영역에서는 GCT



〈그림 8〉 IGBT, GCT, GTO의 응용 Map

가 주력으로 사용될 것이다. GCT의 대용량화에 있어서는 GCT의 대구경화(大口經化)에서의 턴오프성능 개선이 중요한 과제이다.

그림 9에 기존의 서그먼트구조와 새로운 구조에 대한



〈그림 9〉 기존구조와 신구조의 nE폭과 축적시간 분포

각 시그먼트의 턴오프시 축적시간분포를 표시하였다. 기존의 시그먼트구조에서는 n형 에미터(nE) 폭이 균일한 데 대하여 새로운 시그먼트구조에서는 nE 폭이 외주(外周) 링 방향으로 넓어지는 구조로 되어 있다. 축적시의 들쭉날쭉에 주목하면 기존의 구조에서는 각 Cell 간의 들쭉날쭉이 0.4μs였던 것이 신구조에서는 0.35μs까지 개선되어 있는 것을 알 수 있다.

현재 실용화되어 있는 GCT는 전압형 인버터장치에 적합한 역(逆)도전형 및 역(逆)도통형인데 고내압·대용량 인버터에서는 장치의 소형화가 쉬운 전류제어방식의 개발도 주목받고 있다. 이 경우에는 역도전형 GCT를 사용한다면 역도전형 GCT에 역전압저지용(阻止用) 다이오드를 직렬로 접속시킬 필요가 있다. 그래서 전류형 인버터용 디바이스로서 역저지형 GCT의 개발이 기대되고 있다.

4. 맺음말

MOSFET와 IGBT를 중심으로 디바이스 시뮬레이

션 기술의 도입으로 파괴현상에 대한 규명과 성능개선의 포인트가 명확해져 파워디바이스 칩의 성능 향상이 급속히 진전되고 있다. 또 프로세스 기술의 진전으로 트랜치 구조가 적용될 수 있게 되어 트랜치 MOSFET와 트랜치 IGBT의 제품화가 활발해지고 있다. 앞으로의 동향으로는 저전압 MOSFET에서는 서브미크론화, 중·고전압 MOSFET에서는 신구조의 Cool MOS, IGBT에서는 캐리어분포 제어형의 CSTBT와 IEGT에 의해 더욱 성능개선이 기대되고 있다. 한편 고내압·대용량화, 장치의 소형화에 공헌할 수 있는 역저지(逆阻止) GCT와 역도통(逆道通) GCT의 제품화가 기대되고 있다.

이 원고는 일본 三菱電機技報에서 번역, 전재한 것입니다. 본고의 저작권은 三菱電機(株)에 있고 번역책임은 대한전기협회에 있습니다.