

WDM 기반의 대용량 광패킷 교환시스템 구조에 관한 고찰

A Study on Structure of the Large Capacity Photonic Packet Switching System

양총열(C.R. Yang)	광패킷교환연구팀 선임연구원
최지연(J.Y. Choi)	광패킷교환연구팀 연구원
이혁재(H.J. Lee)	광패킷교환연구팀 선임연구원
홍현하(H.H. Hong)	광패킷교환연구팀 책임연구원, 팀장
김해근(H.G. Kim)	초고속통신기술연구부 책임연구원, 부장

IP 패킷스위칭을 수행할 수 있는 WDM 기반의 대용량 광패킷스위칭 시스템을 위해 입력광 신호 속도 10Gb/s 의 16×단위 스위치로 구성되는 출력 버퍼링 방식의 방송 및 선택형스위치 구조가 제안되었다. 기존의 광 소자는 광특성 때문에 집적광 집적화 논리회로(PCL)의 제작이 쉽지 않았으나 최근 세계적으로 어레이형 집적화 광소자의 개발 추세가 급속도로 진전되고 있어 대용량의 광교환기 시스템 구조는 기존의 교환기 시스템과 유사한 형태 및 구조가 가능하다.

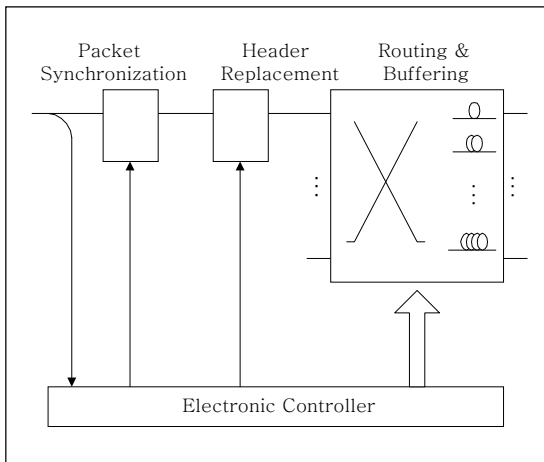
I. 서론

기존 및 새로운 광대역 서비스를 위한 트래픽의 급속한 증가로 인하여 큰 대역폭 요구를 융통성 있게 충족시키고 수~수 십 테라 급의 초고속 비트 신호를 라우팅 또는 스위칭 처리할 수 있는 광기능을 갖는 기술이 WDM(Wavelength Division Multiplexing)이다. OTDM(Optical Time Division Multiplexing)은 여러 개의 고속 PCM(Pulse Code Modulation) 신호를 시간적으로 다중화하여 전송하는 방식으로, 파장이 약간씩 다른 몇 개의 광파장을 각각 별개의 전기 신호로 변환한 후 한 가닥의 광섬유(Single Mode Fiber: SMF)를 이용하여 데이터를 각 파장에 실어 양방향으로 신호를 전송하는 WDM과 구별된다. 따라서 오늘날 대부분의 고속 광패킷시스템은 다중파장방법(WDM)을 이용한다[1]. 그리고

WDM 망에서 라우팅 또는 스위칭을 수행하기 위해 OADM(Optical Add-Drop Multiplexer)뿐 아니라 OXC(Optical Cross-Connect)가 수행된다.

최근 주문형 비디오 서비스(VoD), 텔레 머신 및 인터넷 데이터 전송 같은 새로운 멀티미디어 응용 서비스가 속속 등장함에 따라 향후 10년 동안 통신 트래픽은 매년 거의 2배씩 증가할 것으로 예상되며 이들 트래픽 예상량과 가변성에 대처하기 위해서는 전송 자원의 공유를 최적화하여야 하는데 이를 위한 유일한 해결책이 패킷스위칭 기술이다. 광패킷스위칭은 미래 컴퓨터 통신 및 ATM(Asynchronous Transfer Mode) 셀 기반 통신망에 필요한 고속성, 포맷 투명성 및 유연성을 제공한다.

테라 급 교환기를 위한 스위칭 시간은 1나노 초(nano-seconds) 데이터 쓰루풋을 필요로 하며 현재 전기적 패킷스위칭은 100Gb/s 용량 범위에서 가



(그림 1) 일반적인 광패킷스위치 구조

능하다. 그 예로는 2.5Gb/s(Cisco system, IP level 3 switch), 16×16 10Gb/s I/O 포트(Sierra, Fast packet switch), 64 2.5Gb/s ATM 포트(Stream processor, Neo Network) 등이 있다. 그 이상의 패킷스위칭을 전기적으로 하는 것은 지터 등 성능에 크게 영향을 미치므로 광의 투명성을 이용한 광패킷스위칭이 필요하다. (그림 1)에 일반적인 광패킷스위칭의 구조를 나타내었다. 광패킷스위칭 구조에서는 수 나노 초의 스위칭 시간과 낮은 누화, 저전력 손실을 가질 필요가 있고 높은 전송 이용률을 구현하기 위하여 패킷 시간의 10% 이내의 스위칭 시간, 단일 집적화 기술을 이용하여 비용과 용량 증가를 동시에 고려하여야 한다. 광패킷스위칭 구조는 IP (Internet Protocol) 패킷스위칭을 수행할 수 있으며 테라급 속도의 IP 스위치의 스위치 매트릭스로 방송 및 선택형스위치 구조가 사용된다. 일반적인 광패킷스위칭의 동작과 수행에 영향을 미치는 핵심 기술로는 패킷 라우팅, 패킷 버퍼링, 패킷헤더 대체 그리고 패킷 동기 및 타이밍 복구 등이 있으며 패킷 충돌문제, 패킷 버퍼링 및 패킷 라우팅을 간단히 하기 위해 고정 길이의 패킷을 많이 사용한다.

완전광(All-Optical)(광데이터는 그대로 유지하면서 제어에 필요한 일부 신호만을 전기 신호로 변환하여 광패킷을 제어하는 것을 말한다) 광패킷스위치는 광대역폭의 예약 및 라우팅 처리를 통한 중단

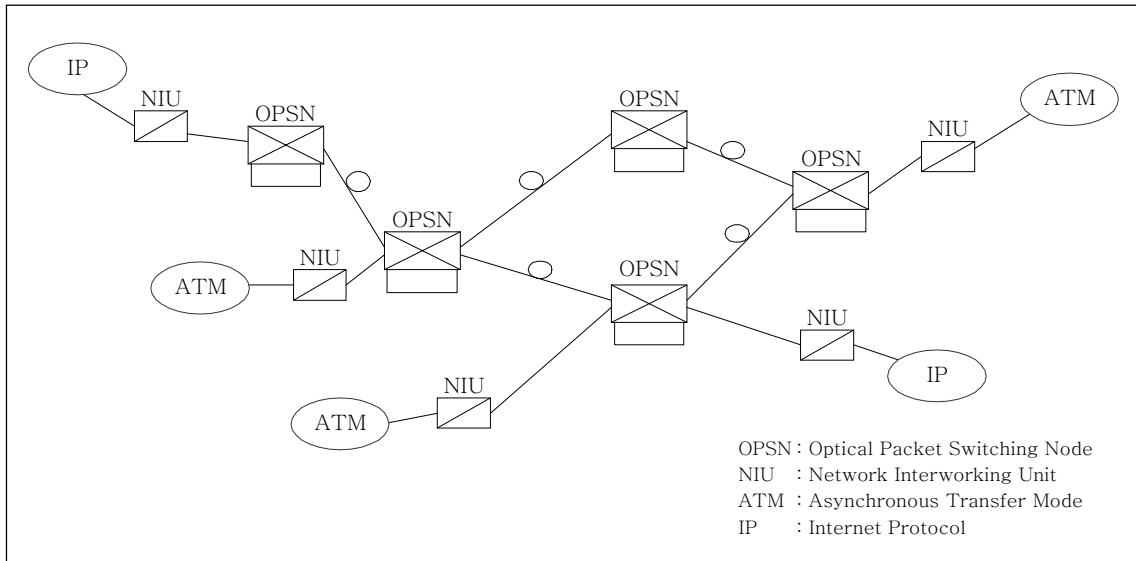
간 광투명성, 광버퍼 또는 메모리 수의 최소화, 간단한 라우팅 프로토콜, 광손실 및 누화 감소, 광스위치 소자 수 감소 및 static 버퍼 없이 스위칭에 따르는 동기 등과 같은 중요 개념에서 설계되어야 한다[2].

본 고에서는 WDM 기반의 대용량 광패킷 교환시스템 구조에 관하여 고찰한다[3]. 본 고의 II장에서는 WDM 교환 망을 고찰하고, III장에서는 WDM 기반의 대용량 광패킷스위칭 시스템의 구조를 제안하며, IV장에서는 본 고를 요약한다.

II. WDM 완전광 패킷스위칭 망 구조

DAPRA all optical network(AON), ONTC, MON ET 및 Rainbow 프로젝트 같은 기존의 완전광 망은 광계층에서 광신호가 고정되거나 매우 느리게 변화하는 점대점 연결을 제공하는 회선 서비스만 제공하므로 모든 중단 사용자에게 도달하기 위해서는 적당하지 않고 단지 망 스위치를 상호 연결하는 백본 망으로서 사용된다. 미래의 사용자는 통합 서비스를 요구하므로 버스트 연결로 버스트 중단 사용자 및 스위치의 직접광 상호 연결을 위한 광 LAN(Local Area Network), MAN(Metropolitan Area Network)을 필요로 하며 ATM 백본과 완전 양립성, 서비스 품질(QoS) 보증 및 대역폭 요구 서비스 지원이 주요 목표가 된다. 이에 적합한 망으로 WDM 망이 제안된다. (그림 2)에 WDM 기반의 완전광 패킷스위칭 망을 나타내었다[4].

광패킷스위치 망 구조는 링(ring) 또는 메쉬(mesh) 형태의 망 토폴로지를 고려할 수 있으며 수십~수백 km 거리의 광패킷스위칭 노드간 전송 링크를 갖는 망 확장(MAN, WAN(Wide Area Network), international 등)이 가능하다. 예로써, 10Gb/s 채널 속도를 갖는 링크를 128개의 다단 구조로 연결하여 테라급 용량을 구현할 때 다단 구조에서 직렬연결성(cascadeability)이 분석되어야 하고, 망 중단에서는 상대적으로 낮은 속도에서 트래픽 정형 및 페이로드 캡슐화뿐만 아니라 가입자 전기적 계층과 인터페이스하여야 한다. 그 후, 다중화와 광신호의 재생성 및



(그림 2) WDM 기반의 완전광 패킷스위칭 망

중단간 전송 모니터링이 수행되어야 한다. 패킷스위칭 노드는 증폭 및 시간 영역에서 페이로드를 재생하는 3R 재생기, 색 분산 보상기, 실시간으로 패킷을 정렬하는 동기장치 등의 광회로와 페이로드 분배 및 헤더 검출 기능을 갖는 전기회로로 구성된다. 페이로드의 분배에 따라 실시간으로 입력 패킷을 정렬하고 패킷을 목적지로 라우팅하며 실시간으로 충돌 상황을 해결한다. 스위칭 매트릭스는 완전광 스위치 매트릭스와 라우팅 처리 제어, 충돌 해결 및 기준 클럭에 따른 더미 패킷 관리 등의 전기적 제어회로로 구성된다.

성형 커플러를 이용한 WDM 방송 및 선택 망은 애드/드롭 다중화기 같은 링형 WDM 방송 및 선택 망이 링 위에 위치한 로컬 망으로 대체될 수 있다. 각 원격 시스템은 자신의 파장을 추가하고 링 광섬유상에서 다중화된 모든 파장을 송수신하게 된다. 따라서 링 타입의 WDM 방송 및 선택 망은 논리적으로 성형 망과 같다.

WDM 전송 용량은 실제 링크와 접대점, 링 외에 애드/드롭에 따라 제한된다. 광전(optical to electrical conversion) 재생증계기(regenerator)에서 채널을 뺐겨어 주는 애드/드롭 기능은 큰 LAN/MAN

간 데이터를 스위치하는 광패킷스위치에는 필요하지 않고 스위치 노드가 로컬 망에 속하는 경우에 필요하다. 애드/드롭 위치에 광증폭기를 사용할 경우 재생 증계기가 함께 추가된다. 다파장용 WDM 애드/드롭 다중화기는 2개의 써클레이터와 N×N 위상 어레이를 조합하거나, 광써클레이터 또는 광섬유 그레이팅을 조합하여 구현할 수 있으며 역다중화를 용이하게 하기 위해서 집적화가 필요하다. 광써클레이터는 2개의 써클레이터와 격자를 조합한 아이솔레이터와 유사하다. 일반적으로 적은 채널을 애드/드롭할 경우에는 각 채널 별로 애드/드롭 여부를 선택하므로 전체를 역다중할 필요가 없고 동일 보드에서 집적화가 가능하지만, 다채널을 애드/드롭 할 경우에는 여러 개의 구조를 직렬로 연결하므로 크기도 이에 비례하여 증가하고 집적화 또한 어렵다. 더구나 NTT의 경우는 16×16 AWG(Arrayed-Waveguide Grating), 8파장 역다중화기/다중화기(Dmux/Mux)를 이용하여 WDM 애드/드롭을 구성하고 있으나 광신호레벨을 조절하기 위해 사용하는 광감쇄기와 편광조절기를 추가로 사용하여야 하므로 이 경우에는 단일 보드에 집적이 불가능해진다. 다채널 애드/드롭을 위해서 광섬유 그레이팅을 이용한 방법은 손실이 적고 구조

<표 1> 각국의 WDM 애드/드롭 방식

WDM 애드/드롭	Components	Performance	Integrated
Pirelli	2×2 optical switch, 4파장 Dmux/Mux	애드/드롭 loss: 9dB crosstalk: -70dB	집적가능
Delf Univ.	5×5 AWG, 2×2 optical switch	애드/드롭 loss: 6.7dB crosstalk: -20dB	집적가능
NTT	16×16 AWG, 8파장 Dmux/Mux	-	집적불가
BT	Bragg grating, optical gate switch	애드/드롭 loss: 8dB crosstalk: -25dB	집적어려움
Lucent	Bragg grating, 3 ports circulator	애드/드롭 loss: 3dB crosstalk: -50dB	다채널곤란
Denmark Univ.	MZ, Bragg grating	애드/드롭 loss: 2dB crosstalk: -27dB	집적가능
Mitsubishi	MZ, Fiber grating	애드/드롭 loss: 0dB crosstalk: -22dB	집적가능
CSELT	Interference filter, GRIN lenz	애드/드롭 loss: 1dB crosstalk: -16dB	집적불가
KIST	Fiber grating, circulator	애드/드롭 loss: 4.5dB crosstalk: -20dB	집적불가

가 간단하여 집적화에 유리한 대신, 파장 수가 커지면 동작원리가 복잡해지고 손실이 커지며 설계변경이 곤란하여 적용이 곤란하다. 따라서, 집적화에 유리한 광스위치와 파장 역다중화기/다중화기를 조합하거나 광스위치와 AWG를 조합한 애드/드롭 방식이 제안된다. <표 1>에 각국의 WDM 애드/드롭 방식을 요약 소개한다.

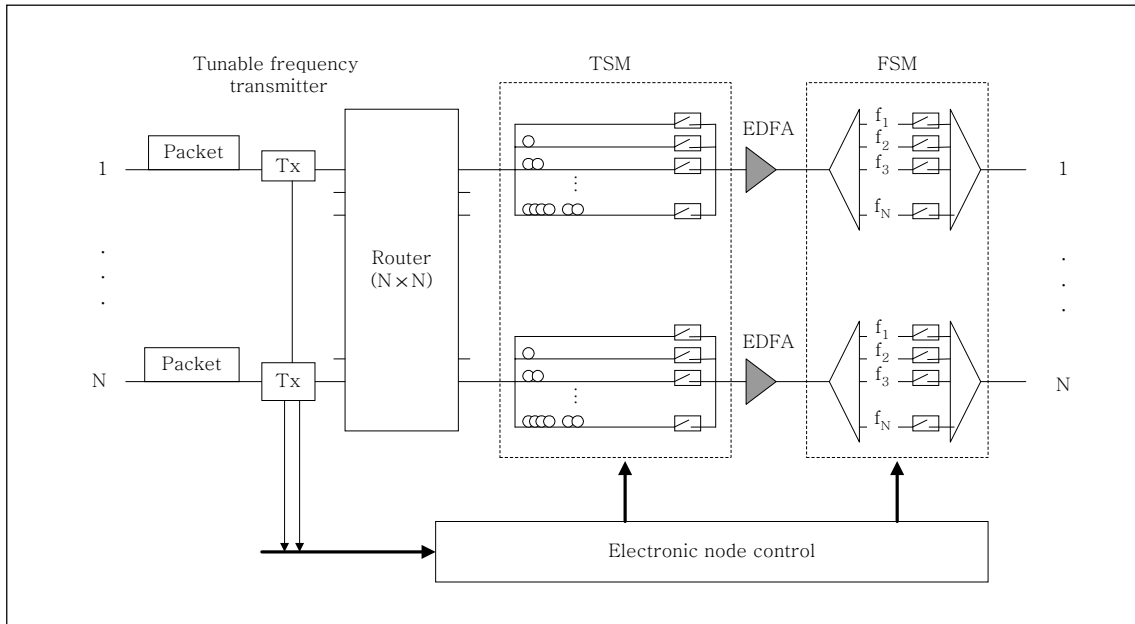
III. WDM 기반의 대용량 광패킷스위칭 시스템

1. WDM 광교환 방식

WDM 광교환 방식에는 파장의 변환과 선택 기능을 바탕으로 하는 파장변환 방식, 파장 라우팅 방식 그리고 방송 및 선택형 방식이 있으며 기존에 수행된 세계 각국의 다파장 고속 패킷스위치의 개발현황으로부터 이들 광교환 방식에 기반을 둔 고정파장(fixed wavelength) 또는 가변파장(tunable wavelength), AWG 및 수동 성형 커플러를 이용한 스위치 fabric이 주종을 이루고 있음을 알 수 있다[1, 5].

파장변환 방식은 입력에 가변파장 LD(Laser Diode)와 출력에 고정 필터를 사용하는 방식으로 각

입력 신호는 가변파장 LD를 이용하여 필요한 출력에 일치하는 파장채널을 할당한다. 입력 포트와 출력 포트를 상호 연결하는 파장 채널 수는 출력 포트에 좌우되며 이를 파장 라우팅형 스위치라 한다. 고정파장 필터 때문에 멀티캐스트 기능을 못하며 고유의 분산 손실 및 충돌문제를 갖는 것이 단점이다. 파장 라우팅 방식은 입력과 출력 포트 연결을 위해 어레이형 AWG 필터가 사용되고 각각 다른 파장들이 각 입력 포트에 할당된다. 입력 포트가 특정 파장의 패킷을 발생할 때 그 패킷은 파장에 따라 출력 포트로 보내진다. 광패킷을 WDM 신호 형태로 일시 저장하기 위해 여러 가지 버퍼링 방식 가운데 광섬유지연선(Fiber Delay Line: FDL)을 이용한 WDM 패킷 버퍼가 제안된다[1]. 파장 라우팅 방식은 패킷 라우팅과 버퍼링을 위해 파장 인코딩, 버퍼링 및 패킷 다중화/역다중화 블록으로 구성되는 파장 코딩을 이용한다. (그림 3)은 FRONTIERNET 스위치 fabric 구조로서 파장 라우팅 방식과 PLC(Planar Lightwave Circuit) 기술을 이용한 집적광 AWG 16×16 필터와 18 순환 타입의 타임슬롯 선택기를 포함하는 출력 버퍼를 이용하여 80% 트래픽 부하에서 패킷 손실률 10⁻⁶을 구현한 바 있다[6]. 그 밖에 AT&T Bell lab.의 knockout switch 그리고 Star-Track,



(그림 3) 파장 라우팅 방식의 스위치 fabric 구조 예

Distributed Photonic Switch, AOTF-base Switch 등에 적용된 바 있다.

방송 및 선택 방식은 입력 포트에 각각 다른 고정 파장 LD를 사용하여 변조된 신호가 할당되고 출력 포트에 가변 필터를 사용하여 스위칭된다. 입력 포트에서 발생한 모든 패킷은 성형 커플러에서 결합된 후 각 출력에 방송 분배되고 각 출력 포트는 전체 분배된 패킷에서 해당 출력 포트로 가는 패킷만 선택한다. 이는 파장 가변 광원이 필요하지 않기 때문에 더욱 실용적인 방법이다. 광패킷을 WDM 신호 형태로 일시 저장하기 위해 타임슬롯 선택기, 파장 선택기 및 FDL을 이용한 WDM 패킷 버퍼를 사용한다. 입력 포트와 출력 포트를 상호 연결하는 방송 및 선택 채널 수는 포트에 좌우되며 이를 방송 및 선택형 스위치라 한다. 광기술을 기반으로 하는 대용량 스위칭 시스템은 광매트릭스 스위치 같은 다중 채널 광기능 소자를 필요로 하며 광매트릭스는 낮은 누화(높은 소광비(extinction ratio)), 광신호 이득과 고속 스위칭 및 논블록킹 특성(스위치가 우선 순위를 어겨서 미리 출력되거나 원하는 시간에 출력이 불가능한 경우를 “블록킹”이라 한다)이 필수적이다. 이

러한 관점에서 방송 및 선택 구조가 가장 적합하다 [7]. 방송 및 선택형 스위치 fabric은 Bellcore의 LAMBANET, HYPASS, BHYPASS, Stern의 FOX, SYMFONET 등에 적용되었다.

2. 광패킷스위치 기본구조 사례

광고환 연구에 대표적으로 참조되고 있는 RACE (Research and development in Advanced Communications in Europe), ATMOS, 및 KEOPS의 세 가지 광패킷스위치의 기본구조를 살펴보면 RACE는 유럽 전역의 통합 광대역통신망 구축을 위한 광고속 패킷스위칭에 적합한 액세스 개념 및 기술 개발을 목표로 한 프로젝트로서 10Gb/s 및 20Gb/s에서 파장변환을 통해 최적화 고성능 광패킷스위칭 fabric 및 투명한 광회선 라우팅(circuit-routing) 노드를 갖는 ATMOS 기술을 제시하였다[3]. ATMOS는 완전광 시스템 및 망에 가장 중요한 새로운 디바이스의 정의, 적용가능성 검증, 다양한 시스템 최적화를 목표로 한 데모 시스템으로 평가되고 있다[3]. 20Gb/s 이하의 쓰루풋을 갖는 데모 시스템에서는

80% 스위치 부하에서 10^{-6} 이하의 패킷의 손실률을 목표로 하였다. 1993~1995년에 ECOC에서, 1993년에 4×4 광 ATM 스위치 매트릭스 입력에 4 SOA (Semiconductor Optical Amplifier)-AOWC가 2.5 Gb/s에서 사용되었고, 1994년에는 R2018 GAIN 프로젝트에서 8×10Gb/s 전송 시스템에서 8 WDM 채널 가운데 하나인 10Gb/s에서 파장 라우팅을 데모하였다. 1995년에는 파장변환 데이터 스트림을 고품질 광대역서비스(HDTV)를 수행하는 데 사용하여 20Gb/s를 데모하였다. 40Gb/s에서는 출력 신호 소광비 열화 때문에 큰 한계 함수($\Gamma \approx 0.6$) 및 높은 바이어스 전류에서 동작하는 SOA와 SOA-AOWC를 간접계 구조에 사용하여 고속 파장변환의 효과가 확인되었다. KEOPS 스위치 구조는 패킷스위치 방식의 광망 계층연구를 추가한 것 외에는 ATMOS 프로젝트의 ATMOS 패킷스위치 구조와 기본적으로 같고, 622Mb/s 패킷헤더 정보를 전기적으로 처리하며 가변 페이로드를 갖는 패킷을 스위칭하는 방식 및 선택형 구조이다[4].

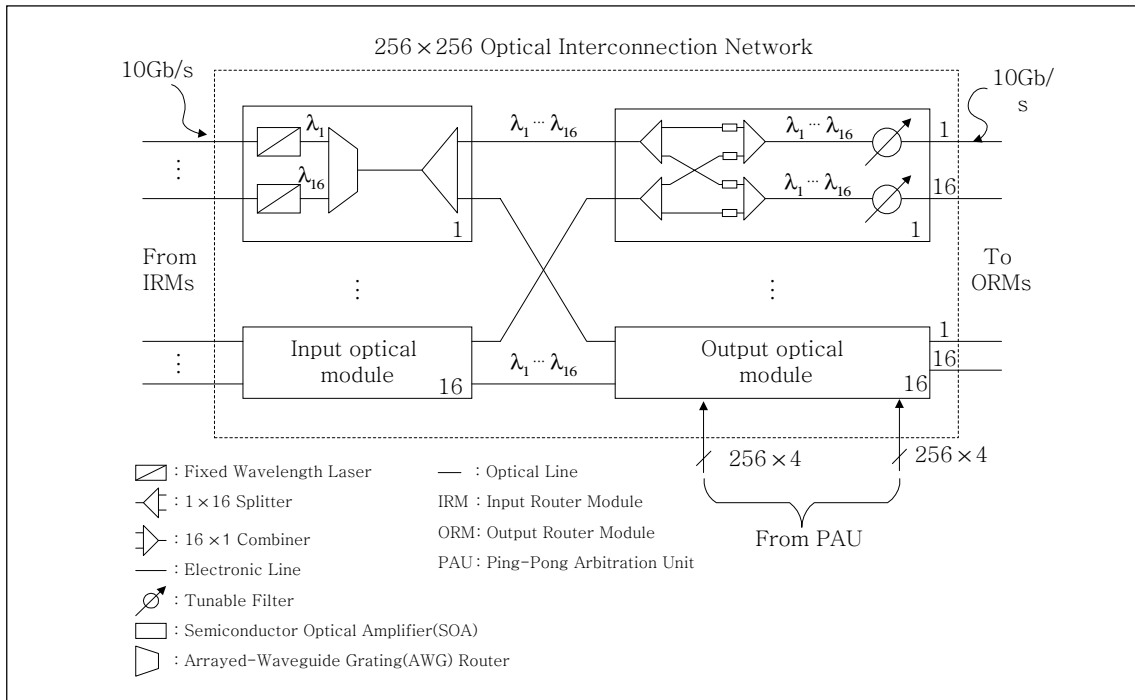
3. 대용량 광패킷교환기

대용량 광패킷스위치를 구성하는데 유리한 광스위치 fabric으로서 셔플(shuffle) AS/AC(Active Splitter/Active Combiner) 망, Benes 망, Cros 망이 고려된다[8]. 1단을 스케줄링, 2단을 스위칭 단으로 구성하는 논블록킹 스위치 망은 버스트 길이가 증가할수록 성능이 급격히 떨어지므로 버스트(burstness, time-correlated traffic)에는 적합하지 않다[21]. 따라서 다단 망이 고려된다. 셔플 구조는 $1 \times N$ 능동 스플리터와 $N \times 1$ active combiner를 이용하여 셔플로 구성된 $N \times N$ 스위칭 구조로서 모든 경로가 같은 손실값을 갖는다. 이 구조는 방향성 커플러의 누화(Signal to Noise Ratio: SNR)때문에 구조의 크기가 제한되므로 동시에 두 경로가 이용되지 않도록 SNR을 향상시킬 대책이 필요하다. 제어 알고리즘이 간단하고 가장 높은 SNR을 가지는 대신 광도파로(waveguide) 크로스 오버가 크고 가장 많은 광스위치를 필요로 하며 대용량으로 확장할수록 스위치 규모는

커진다. Benes 구조는 적은 수의 SOA를 필요로 하기 때문에 대용량 스위치($N > 16$)에 아주 적합하다[8]. 경로 손실 및 손실차가 적은 장점이 있으나 제어 알고리즘이 복잡하고 입출력부에 SNR을 떨어뜨리는 크로스 오버가 많다. SNR, 경로손실, 스위치 수 등을 고려할 경우 Benes 구조가 고려된다. (그림 4)에 256×256 다단 대용량 Clos 망 구조를 나타내었다. Clos 구조는 m입력과 n출력으로 구성되는 여러 개의 작은 논블록킹 구조를 상호 연결하여 대용량을 구현하며 첫째 단이 $m \times n$, 둘째 단이 $r \times r$, 셋째 단이 $n \times m$ 일 때 m과 n의 크기에 따라 논블록킹 특성이 달라지고 다른 소자에 비해 변수가 많다.

스위치 규모는 파장 다중화기와 수동 스플리터의 크기로 결정된다. 파장 재사용을 위해서는 능동 fabric 스위치가 필요하며 능동 fabric을 갖는 고속 패킷스위치는 가변 필터와 변조기로 구성될 수 있다. 수동 성형 구조를 기반으로 하는 다중 파장 망은 가변 송수신기가 필요하지만 멀티 홉 방법을 이용하여 고정파장 송수신기만 갖는 광대역폭을 이용할 수도 있다. 수동 성형 구조에 따르면 능동 라우팅 스위치 fabric에서 파장은 fabric을 통과한 신호 경로 수에 의해 결정된다. 망은 망 정합 유니트와 수동 광매체로 구성된다. 스위치 fabric은 중앙에 입력 인터페이스에서 추출된 패킷헤더에서 추출한 어드레스에 따라 제어된다. 스위치 입력 인터페이스는 목적지 어드레스에 관련된 파장을 각 패킷에 할당하는 파장변환기가 되고, 수동 스플리터와 고정파장 필터로 구성되는 패킷 선택기는 출력 버퍼 중의 하나에 각 패킷을 할당한다. 버퍼는 파장분할 스위칭 망과 $N \times N$ 스위치와 FDL로 구성되는 광시프트 레지스터를 포함한다. 스위칭 망은 광시프트 레지스터에 패킷을 보낸다.

I/O 스위치 모듈의 확장성을 위해서는 한 가닥의 광섬유에 M개의 링크가 다중화되는 제한된 포트 수를 갖는 단일 모듈의 스위치를 다수 개 연결하여 멀티 포트 스위치를 구축하는 방법과 제한된 포트 수를 갖는 파장 라우터를 수 개 연결하여 멀티 포트 파장 라우터를 구축하는 방법이 있다. 본 고의 제안된 구



(그림 4) 256×256 다단 대용량 Clos 망

<표 2> 256×256 구조의 부품 복잡도와 파장 수 간의 관계

	16파장		64파장			
	광소자	수량	광소자	수량		
입력부	Laser	256	Laser	256		
	16×1 AWG	16	64×1 AWG	4		
	1×16 Splitter	16	1×4 Splitter	4		
출력부	1×16 Splitter	16×16	1×64 Splitter	4×4		
	SOA Gate	256×16	SOA Gate	256×4		
	16×1 Combiner	256	4×1 Combiner	256		
	EDFA	16	EDFA	16		
	Type-I	16×1 AWG	256×2	Type-I	64×1 AWG	256×2
		SOA Gate	256×64		SOA Gate	256×16
	Type-II	16×16 Arrayed AWG	256	Type-II	64×64 Arrayed AWG	256
		SOA Gate	256×16		SOA Gate	256×8
		1×4 Splitter	256		1×8 Splitter	256
		4×1 Combiner	256		8×1 Combiner	256

조에 의해 16파장스위칭 fabric 입력으로 구성되는 방송 및 선택형의 대용량 256×256 광내부연결망 스위치 fabric을 구성한다고 가정할 때 고속파장 선택기로 64×64 어레이형 AWG와 64파장을 사용하

는 경우가 게이트 수와 집적도에 있어서 크게 유리하다[9]. <표 2>에 256×256 구조의 부품 복잡도와 파장 수 간의 관계를 나타내었다[9].

광스위치 소자는 광특성 때문에 최소화할 수 있

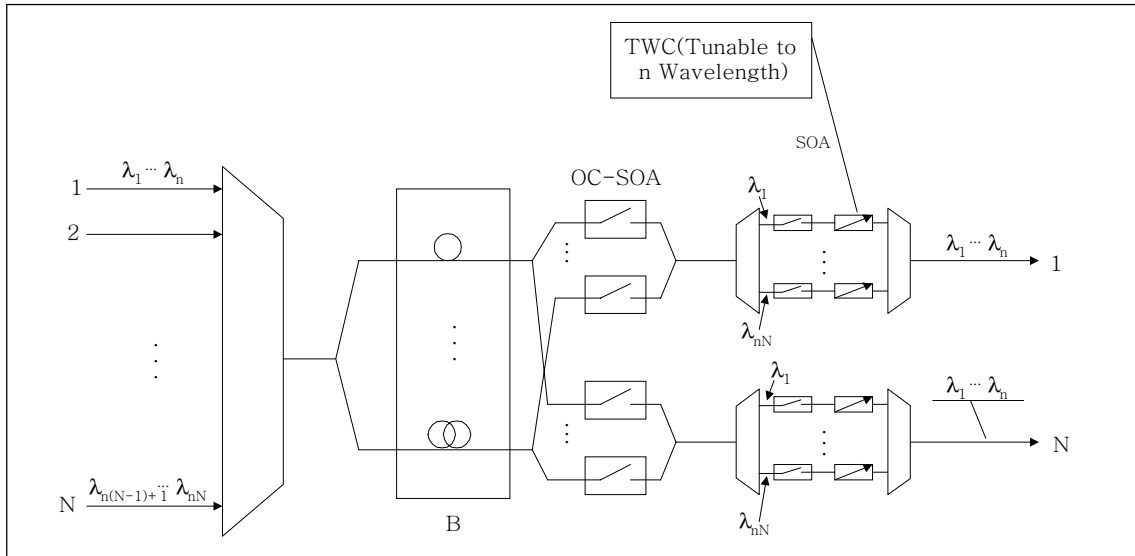
는 크기가 제한되고 약한 비선형 광 효과 때문에 반도체에 비해 큰 전력을 필요로 하므로 집적광 집적화 논리회로의 제작이 쉽지 않아 가격 비중이 큰 편이다. 이렇게 기존의 스위치 fabric 구조는 광다이오드에 크게 의존하였기 때문에 시스템 락 또는 광보드의 형상이 적절히 설계될 필요가 있었으나 최근에 와서 세계적으로 광소자의 발전 추세가 급속도로 진전되고 있어 이러한 제약 조건은 머지 않아 해결될 것으로 전망된다. 또한, $N \times N$ 광섬유 크로스커넥터 어레이 ($64 \geq N$), 케이블 어셈블리, 광어댑터 등을 비롯한 광시스템용 부품의 개발이 본격화되고 있어 대용량의 광교환기 시스템 구조는 기존의 전기적 교환기 시스템과 동일한 형태 및 구조로 가능해졌다. 이 광섬유 크로스커넥터 어레이(Optical fiber cross connect array)는 온보드 광소자 상호접속, 광백플레인, 광클럭 분배 등에 광섬유 크로스커넥터 어레이로써 사용되어 광교환 시스템 집적화에 매우 큰 역할을 한다.

가. 광패킷스위칭 fabric

광스위칭 fabric은 공간분할(SD), 파장분할(WD), 시분할(TD) 및 주파수 분할(FD) 방식이 있으며 공간분할 방식은 Cross bar, N-stage Planar, Benes, AS/AC 및 DLN(Double Layer Network) 등과 같은 성형 커플러를 이용한 방식과 SOA를 이용한 방식, 그리고 AOD(Acoustic-Optic Deflection) 등 음향광학 장치를 이용한 방식이 있다. 광공간스위칭(photonic space switch)은 LiNbO_3 광스위칭과 InGaAsP/InP 기반의 SOA 게이트 스위치 및 실리콘 실리카 기반의 도파로 스위치가 있고, 사용되는 주요 광소자는 크게 성형 커플러, 단일주파수 레이저 및 가변 레이저(tunable LD) 등 3종류의 광소자가 있다[10]. 스위치에 적용하기 위한 필요 성능은 전력 분포가 완전 균일하지 않아도 되고 약간의 커플링 손실도 허용되는 수준이다. 성형 커플러는 전송된 각각의 파장을 다중화하여 각 노드로 전송하고 각 노드는 파장 역다중화를 통하여 원하는 파장 신호를 선택하는 기능을 하는 결합 소자 즉, 망을 통합하고 분기하는 수동 소자로 사용된다. 집적화된 성형 커플러는 3dB

19×19가 나와 있고 도파로형 기술을 이용하면 100×100까지 개발이 가능하다. 단일주파수 레이저는 20~100mA의 LD 구동전류를 스위칭하여 직접 변조 기능을 수행하는 광펄스 발생기로써 모드 잠금(mode-locked) LD 또는 gain-switched LD 형이 있으며, 고밀도 WDM은 매우 좁은 스펙트럼이 필요하므로 파장이 안정된 DFB(Distributed Feedback)-LD가 필수이다. 단일 모드로서 좁은 스펙트럼 폭의 출력광을 가지며 광섬유 전송 시 분산의 영향이 적다. LD는 칩 성능을 개선하기 위하여 EA(Electro-Absorption) 변조기 또는 10Gb/s에서 동작하는 외부 변조기와 조합된 형태도 있다. 가변 레이저는 여러 입력으로부터 온 파장 데이터가 다양한 입력슬롯 데이터로 수신되도록 하는 것이 목적이며 한 타임슬롯 동안 특정 채널에 머물렀다가 다음 슬롯 동안 다른 채널로의 스위칭에 필요로 한다. 실제 데이터 전송 전에 각 타임슬롯 시작 시에 사용 가능한 보호시간(guard time)이 있어서 가변 레이저를 이용하여 필요주파수까지 안정시킨다.

광스위치는 FDL에 의해 연결된 스위칭 fabric과 패킷을 FDL에 분배하는 스케줄링 fabric으로 구성된다. 광스위칭 fabric은 광도파로 스위칭용으로 개발된 토폴로지 중의 하나를 가질 수 있으나, 실제 개발 사례에서는 1×2 스위칭 커플러 또는 SOA 게이트 기반의 간단한 구조와 4×4 기반의 논블록킹 매트릭스가 많이 사용된다. 테라 급 이상의 대용량을 구현하기 위해서는 기본 단위 스위치를 이용하여 3단 스위칭 망을 만들어야 가능하다. 첫번째 단은 분배단으로 사용되고 두번째, 세번째 단은 연결 망으로 사용된다. 시스템의 쓰루풋은 N 입력 포트와 M 출력 포트에 구성되는 기본 스위치의 MN 배이다. 예를 들면, 테라 급 이상의 대용량 시스템 용량은 8×8, 10 Gb/s($C=10\text{Gb/s}$, $N=128$, $M=128$) 기본 스위치를 사용하여 구현되며, 이 때 각 단은 16개의 스위치 그룹으로 구성되고, 각 스위치 그룹은 M개의 기본 스위치로 구성된다. 입력광섬유 수가 N이고 광섬유당 n 개의 파장이면 총 내부 파장 수는 $n \times N$ 이 된다. 256×256 대용량 스위칭 fabric 구조에서 스위칭



(그림 5) WDM 을 이용한 방송 및 선택형 광패킷스위치 구조

매트릭스의 적용가능성과 직렬연결성을 예측하기 위한 트래픽 성능과 스위치 부품 수와 제어 복잡도를 고려하여 16×16 기본 스위치 매트릭스와 SOA 게이트를 이용한 3단 Clos 망이 최적의 선택으로 제안된다[3]. 각 16×16 스위치 fabric은 출력광 모듈에서 모든 가변 필터에 2개 이상의 입력광 모듈을 동시에 연결하여야 한다. 그래서 방송 능력을 가질 필요가 있고 논블록킹이어야 한다. 공간분할스위치는 이러한 필요조건을 만족한다. 광스위치의 용량은 광스위치의 경로를 완전하게 연결할 수 있는가를 알 수 있는 논블록킹 특성, 시스템 가격 및 크기에 가장 큰 영향을 미치는 광스위치 수, 스위치 수 만큼의 드라이버 수, 광경로 손실 및 SNR에 따라 제한된다. SOA는 이러한 필요조건을 만족한다. SOA를 이용한 방법은 바이어스가 걸리면 입력 신호에 의한 빛의 방출이 발생하여 광이득을 얻고, 바이어스가 제거되면 입력 신호가 흡수되는 성질을 이용한 것으로 대규모 집적화에 유리하므로 많이 이용된다.

나. 제안된 광패킷스위치 fabric

버스트(랜덤) 트래픽을 지원하는 광패킷스위칭을 구현하기 위해서는 WDM 패킷스위치와 파장변환기로 조합되는 WDM 공간스위치 구조 즉, SOA를 이

용한 방송 및 선택스위치 구조가 최적의 방안으로 제안된다[9, 11-13]. 방송 및 선택형 광패킷스위치 구조는 방송 및 선택 성질 때문에 멀티캐스팅 기능을 갖는다. 제안된 광패킷스위치 구조는 (그림 5)와 같고 입력부, 스위치 fabric부 및 이들을 제어하는 출력부 및 전기 제어장치부로 나뉘어지며 다음에 이들에 대하여 각각 기술하기로 한다.

1) 입력부

① 패킷헤더 대체 모듈

패킷헤더 대체는 ATM 같은 연결성(connection oriented) 망에 중요한 기능으로서 각 스위치 노드를 통과할 때 광적으로 투명한 패킷스위칭에서 패킷헤더의 내용을 바꾸는 것이다[11, 14]. 패킷스위칭 망에서 라우팅 정보는 VCI/VPI(Virtual Circuit Identifier/Virtual Path Identifier) 같은 패킷헤더를 가지고 스위치 출력 포트를 찾는데, 이 패킷헤더는 다음 단에 전달되기 전에 가능한 작은 라우팅 테이블과 짧은 패킷헤더를 만들기 위해 대체된다. 패킷헤더 대체 방법은 패킷이 소스 노드에서 발생할 때 헤더와 페이로드 사이에 CW(Continuous Wave) 부분을 삽입하는 방법과 파장변환을 이용하는 방법이 있다.

CW 광의 주기를 패킷 포맷에 삽입하는 헤더 대

체 방법은 각 스위치 노드에 레이저를 이용하여 그리고 새로운 헤더를 주입하여 입력 패킷은 헤더, 보호시간, CW 주기, 페이로드로 구성된다. CW 주기를 전송함으로써 CW 주기가 정확히 페이로드와 같은 파장에 있기 때문에 분산 광섬유에서 파장이 다르므로 해서 생기는 타이밍 변화문제가 해소된다. 파장변환을 이용한 방법은, 처음 광패킷 페이로드는 다른 파장에서 CW 광을 변조하는 데 사용되고 새로운 헤더 데이터가 처음 헤더 자리 안에서 동일한 CW 광을 변조한다. 2개의 SOA를 사용하여 하나는 기존 헤더를 블록하기 위해 오프되고 새 헤더 데이터가 전기적으로 다른 SOA에서 CW 광을 변조한다. 파장변환 방식은 패킷헤더와 페이로드 사이에 CW 광이 필요 없어 전송 대역폭을 효과적으로 사용할 수 있으며, 파장 라우팅 및 버퍼링에 통합하므로써 별도의 파장변환기가 필요 없다. 광파장변환은 광펄스 신호의 재생이 가능하므로 잡음과 누화를 크게 개선할 수 있고 따라서 대용량 광패킷스위칭 노드에 적합하다.

② 동기장치

광동기는 스위칭 매트릭스에서 패킷 정렬을 위해 필요하며 동기 방식과 비동기 방식이 있다. 대부분의 광패킷스위치는 스위치 입력에서 패킷이 동기되는 방법이 제안되고 있는데, 이는 동기 동작이 패킷 충돌문제(contention resolution), 버퍼링 및 라우팅 등의 일련의 과정이 간단히 수행되기 때문이다. 그러나 노드를 연결하는 모든 광 공간이 패킷 주기의 정수 배로 설계될 수 없으며, 느린 온도 변화가 경로 길이의 변화를 가져 오기 때문에 대용량 광패킷 스위치에는 패킷 동기가 더욱 필요하다. 일반적으로 패킷 동기는 패킷 시작점을 검출하기 위한 패킷 시작 식별기와 해당 경로의 패킷 도착시간을 조절하기 위한 프로그래머블 지연 모듈로 구성되며 정밀한 지연시간을 위해서는 가변파장변환기와 높은 분산을 갖는 광섬유 길이로 구성되는 단 수에 의해 결정된다. 따라서 동기 방식은 작은 스위치 노드와 멀티 홉 라우팅 방식을 채용하는 광패킷 망에 더욱 적합하다. 완전광 멀티 홉 라우팅은 페이로드를 광전변환하지

않고 여러 광스위치 단을 통과하며, 각 단의 스위치 노드는 여러 개의 입출력을 갖기 때문에 라우팅, 충돌문제, 헤더재생 및 동기 기능을 갖추어야 한다.

패킷 정렬은 비트 수준에서의 신호처리가 쉽지 않은 이유로 광 영역에서 처리하기가 어렵다. 따라서 KEOPS에서 수행된 WDM 방식의 방송 및 선택 스위치의 경우와 같이 패킷 정렬 없는 광패킷스위치로 파장 영역을 이용하여 헤더 검출 및 입력 패킷을 정렬하면 비동기 동작에서 생기는 패킷 손실을 방지할 수 있는 방법이 제안된다[15].

동기장치는 광적으로 게이트된 광섬유지연선과 수동 커플러를 조합하여 몇 단으로 구성되며, 먼저 각 입력에 들어오는 패킷의 위상이 검출된 다음 페이로드 지연이 기준 값과 비교된 후 경로 선택을 식별한다. 인코더는 n개의 파장으로 도착하는 패킷을 선택하고 적절한 광게이트를 선택한다. 병렬 또는 연속 패킷 간 최대 편차가 동기장치의 해상도 이내로 관리된다. 동기 인터페이스는 각 채널에 개별적으로 사용되거나 다중 채널간에 공유된다. 헤더 검출 후 경로 및 회로 식별기 내용이 복구된다. 이는 전기장치와 비교하여 비교적 저속에서 광적으로 수행된다.

③ 완전광 파장변환기

파장변환기는 신호의 애드/드롭 시에 파장을 자유자재로 변환시킬 수 있는 기능을 가진 소자로서 스위치 블록에 처음 적용된 것은 포트 당 4파장을 갖는 4 포트의 ACTS, 입력에 8파장을 갖는 16×16 스위치 NTT 시스템 등이다[16]. 완전광 파장변환기는 가변 DBR과 조합한 SOA, 16 고속 SOA, FDL 버퍼(또는 광섬유 루프 메모리), EDFA(Erbium Doped Fiber Amplifier), 공진기(Fabry-Perot) 필터 등으로 구성될 수 있다. WDM 망에서 파장변환기는 신호의 애드/드롭 시에 채널 파장을 쉽게 변환할 수 있어서 용량증대, 고장복구, 복잡도 등에서 그 동기가 부여된다. WDM 시스템은 신호 포맷에 대한 투명성, 적어도 10Gb/s의 비트 속도 능력, 높은 다이내믹 레인지, 신호 재정형, 적절한 광전력 수준의 동작 및 망에 멀티 홉 연결능력을 제공하기 위한 직렬연결성

등의 특징을 가져야 한다. 파장변환기는 고정 입력 파장 및 가변 출력파장 또는 그 역으로 동작될 수 있으며 파장변환 방식은 광전변환기, 레이저변환기 및 SOA를 이용한 변환기가 있다. 광전변환기는 현재 대부분이 2.5Gb/s에서 동작하며, 10Gb/s~100Gbps에서 동작하기 위해서는 높은 소모 전력과 대역폭 제한이 고려되어야 한다. 레이저변환기는 하나의 가변 또는 고정파장 레이저로 구성되기 때문에 간단하나 극성 의존이고 최대 비트 속도가 10Gb/s의 공명 주파수로 제한된다. 광전변환 없이 입력광 신호를 원하는 출력광 신호로 변환시키는 방법이 SOA를 이용한 파장변환기이다. 현재 SOA를 이용한 전망 있는 파장변환 방법에는 XGM(Cross Gain Modulator), MZ(Mach Zehnder) 또는 마이켈슨 간섭계의 XPM(Cross Phase Modulator), 그리고 FWM(Four Wave Mixing)이 있으며 XGM이 파장변환기 중에서 가장 간단히 구현할 수 있고, 광섬유간 높은 이득을 가지고 10Gb/s 신호를 변환할 수 있다. XGM 파장변환기는 이득/대역폭이 넓으면 소광비를 저하하기 때문에 높은 소광비를 위해 넓은 입력범위에서 넓은 이득포화가 일어나야 한다. 높은 신호 세기에서 이득포화가 증가하고, WDM 환경에서 필연적으로 존재하는 누화(crosstalk) 조건에서 동작하기 위해서는 높은 게이트 스위칭 속도(high gating on/off ratio)가 필수적인데, SOA를 사용하여 40dB 이상의 게이트 스위칭 속도가 짧은 스위칭 시간(≈ 1 ns)을 얻을 수 있다. SOA는 입력광 세기가 증가하면 이득포화가 일어나 최대 광출력을 제한하게 되고 변환 신호의 turn-on 지연시간이 길어지며 잡음이 증가한다. 또한, 이득과 굴절률이 동시에 변하므로 처핑이 발생한다. 따라서 SOA의 동특성과 이득/대역폭 관계를 고려한 SOA가 필요한데, 이 증폭된 신호의 왜곡을 억제하기 위해 clamped-gain SOA가 사용된다.

파장변환기의 설계요구 특성은 신호 포맷이 투명할 것(특히 IM-NRZ(Non Return to Zero)), 최소한 10Gb/s용량을 가질 것, 높은 동적 범위를 가질 것, 신호 재정형, 대부분 망에 멀티 홉 연결이 필요하므로 가장 적은 단수로 직렬연결성을 가질 것 등을 요

구한다. 그 밖에도 저전력을 소모할 것, 광소자가 적절한 광전력 수준에서 동작할 것, 수행이 쉽고 저가격 및 신뢰도를 제공할 것 등이다.

④ 충돌문제

고속 패킷스위칭 설계를 위한 핵심은 전기적 제어장치에 의해 제어되는 충돌문제인데, 내부 충돌은 논블록킹 fabric에 의해 피할 수 있으나 출력측에서의 충돌이 문제이다. 여기서 중요한 장애는 버퍼 메모리이다. 광페이로드를 전기형태로 변환하는 경우 전기 버퍼 메모리의 적용이 가능하고 페이로드 신호를 전기적으로 처리하기가 가능한 반면 광전, 전광 변환과 전자회로 소자로 대역폭이 제한되는 단점이 있다. 출력측에서 충돌을 해결하는 방법은 편향 라우팅(deflection routing)을 기반으로 할 수 있다. 이 경우 파장 인코딩 기술을 사용하며 패킷은 하나의 타임슬롯에 병렬 파장채널로 전송된다. 제어 및 페이로드가 다른 파장 대역을 점유하게 하는 것이 헤더 추출을 쉽게 하는 방법이다. 모든 라우팅 결정이 중앙 제어장치에 의해 결정되는 경우에는 셀프라우팅 광스위칭이 전기적 오버레이 제어 fabric 내의 패킷헤더에 의해 처리되며, 전기적 fabric에 의한 패킷헤더의 처리시간은 고속 광전송 fabric 내의 패킷 정보의 전송시간보다 짧은 시간에 처리된다. 이러한 시스템 설계에서는 광 및 전기적 라우팅스위치에 적합한 토폴로지(planar or hypercube topology)의 선택이 중요한 문제점 중의 하나가 된다. 그러나 출력 버퍼형 광패킷스위치는 파장 라우팅 패킷 버퍼링 기반의 파장변환과 파장 라우팅으로 충돌문제를 해결한다[2, 5, 10]. 즉, 각 타임슬롯에서 동일한 출력으로 가는 패킷을 다른 파장으로 시프트하여 광공간스위치에 의해 필요한 출력으로 라우팅되도록 한다. 각각의 스위치 입력에 파장변환기에 의한 각각 다른 파장이 주어지고 파장 라우팅된 버퍼에서 지연된 패킷을 수신함으로써 패킷은 임의의 타임슬롯에서 주어진 스위치로 출력되어 패킷 충돌이 해결된다.

2) 스위치 fabric부

방송 및 선택형스위치 구조는 입력부에 파장 라

우팅을 위하여 완전광 파장변환기를 갖는 파장 인코딩 및 선택 블록, 스위치 fabric부에 SOA 게이트로 구축된 공간스위칭과 FDL을 조합한 버퍼링 및 타임스위칭 블록 그리고 출력부에 고속 파장선택기로 조합된 파장선택 블록으로 구성된다. 출력부는 데이터를 재생하며 파장변환기, 고속 전력 등화기, 지터 제거회로 같은 광재생 시스템, 고속 데이터 위상 또는 클럭복구 등의 전기 회로와 인터페이스 된다. 즉, 이 구조는 크게 파장 인코딩 블록, 버퍼링 및 FDL 및 SOA 게이트로 구축되는 타임스위칭 블록 그리고 N 파장채널 선택기를 갖는 파장선택 블록의 3가지 핵심 기술이 필요하다. 10Gb/s 패킷스위칭에서 파장선택 및 WDM 공간스위칭 응용을 위한 요소기술로는 WDM에서 cross-saturation 효과를 피하기 위하여 clamped-gain SOA를 사용하고, 크로스 게인 효과를 이용한 광파장 구현, 수동 다중화기 및 디지털 제어에 의한 능동 광게이트 어셈블리의 구현으로 나노 초(ns)의 파장선택이 가능하여야 한다. 전기적 제어장치에서는 FIFO 버퍼를 사용하여 헤더 검출 및 라우팅 정보를 저장하고 패킷 충돌이 있는 경우에는 별도로 준비된 파장에 보내지는 등 각 출력 포트에서 항상 연속 패킷 흐름을 재생하도록 제어된다. 이들 FIFO에 저장된 모든 제어 신호들은 위상조절되어 광보드로 보내진다.

WDM 시스템에서는 1525~1565nm 사이의 광원으로 사용하고 EDFA의 이득 대역폭을 맞추기 위해 단일모드 광원으로 DFB와 DBR이 널리 사용된다. 스위칭 fabric은 패킷을 목적지로 라우팅하며 실시간으로 충돌상황을 해결한다. 스위칭 매트릭스는 완전광 스위치 매트릭스와 라우팅 처리 제어, 충돌 해결 및 기준 클럭에 따른 더미 패킷 관리 등의 전기적 제어회로로 구성된다. 출력부는 FDL과 타임슬롯 선택기 및 파장 선택기를 포함하는 광패킷 버퍼로 구성된다. 광신호를 다중화 및 역다중화하기 위해서 1 입력 도파로와 16 출력 도파로의 1×16 AWG를 이용한 파장다중화가 필수적으로 사용된다. 스위치를 통과한 각 경로에 2개의 SOA가 있고 다중파장을 동시에 증폭하고 손실을 극복하기 위해 각 스위치

출력에 EDFA가 필요하다. FDL을 선택한 후 전기적 제어장치의 제어 하에 출력으로 보내진다[17]. 파장 라우팅 패킷스위칭과 비교할 때 가변 부품이 필요 없는 대신 패킷 선택을 위해 버퍼링에 필요한 SOA 게이트 수가 스위치와 버퍼 크기의 곱에 비례하여 NK^2 에 비례하는 광전력 손실을 갖는다. 여기서 k는 패킷 손실률과 트래픽 부하에 따라 결정되는 상수이다.

동작 개념은 다음과 같다. 입력부의 가변파장변환기는 FDL에서부터 출력 버퍼까지 공간스위칭을 어드레스 한다. 입력부의 여러 파장($\lambda_1 \sim \lambda_k$)으로 각기 다른 입력에 도착하는 패킷은 제어 알고리즘에 의해 구별된다. 이 때 타임슬롯에 입력 포트에 관한 패킷이 없는 경우에는 파장이 할당되지 않는다. 이후 여러 파장으로 인코딩되고 인코딩된 패킷은 성형 커플러에서 결합된 후, WDM 패킷 포맷으로 FDL에 방송된다. 스위칭부의 공간스위칭은 FDL을 액세스하고 해당 출력에 패킷을 라우트한다. 모든 패킷이 K 지연선을 공유하여 0~K-1의 지연시간을 갖고 수신된다. 각 FDL에서 통합된 패킷은 모든 출력 포트에 방송되고 이 패킷은 두 세트의 광게이트 스위치를 이용하여 선택된다. 역다중화기/다중화기의 첫 번째 게이트 스위치는 특정 FDL을 선택하고, 두 번째 게이트 스위치는 파장을 선택한다. 각 출력에서 가변 필터가 파장을 조정하여 적절한 패킷을 선택하며, 선택된 패킷은 버퍼에 포함된 게이트 스위치를 오프시켜 버퍼를 클리어한다.

3) 출력부

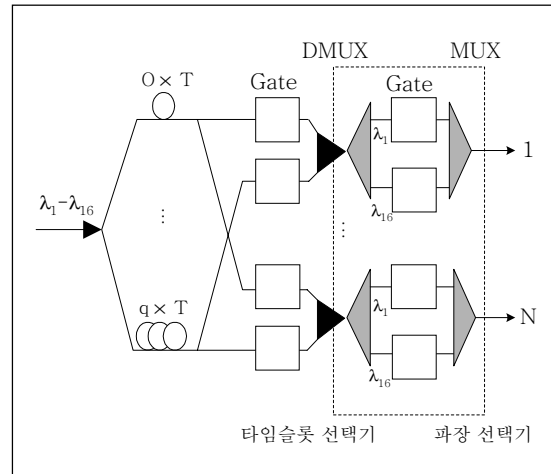
① 광패킷 버퍼링 방식

광패킷 버퍼링 방식은 버퍼 위치에 따라 입력 버퍼링, 공유 버퍼링, 순환 버퍼링 및 출력 버퍼링 등 4가지로 나뉘어 진다[13, 18]. 입력 버퍼링 방식은 입력 버퍼에 패킷이 들어올 때 지연이 정해지지 않기 때문에 성능이 나빠지고, 이는 버퍼 헤더에 의해 출력측에서 다른 패킷을 선택하게 하여 성능을 개선할 수 있으나 너무 복잡해지며 광적으로 구현이 어려워 순수 광을 위해서는 제안되지 않는다. 공유 버

퍼 방식은 RAM(Read Access Memory)을 이용하는 ATM 스위치에 가장 공통적으로 사용되는 방식의 하나이지만, 광스위치에서는 복잡도 때문에 채택이 불가능하며 현재 광버퍼가 존재하지 않기 때문에 FDL이 여러 출력 버퍼 사이에 공유되고 있는 이유로 공유 버퍼 방식으로 간주된다. 순환 버퍼링은 스위치 입력에 1 이상의 패킷이 도착하면 하나를 제외한 모든 패킷이 순환루프로 들어가 입력으로 케환된다음, 지연 후 특정 패킷스위치로 출력되는 과정을 반복하는 방식으로 높은 루프 손실과 증폭잡음의 누적 등이 문제가 된다. 출력 버퍼링 방식은 동시에 동일 포트에 들어오는 고속 광패킷을 수신하고 저장할 때 병목현상을 극복하는 방법으로서 입력의 충돌을 해결할 필요가 없고 전송된 광전력의 분산 손실이 없다. 광패킷 버퍼는 버퍼 라우팅 망과 광커플러 및 FDL로 구성된다[19]. 버퍼 라우팅 망의 방향성 광커플러를 이용하는 광게이트 스위치는 어드레스가 일치되는 패킷을 선택(나머지는 폐기)해서 지연선 버퍼로 라우팅한다. 선택된 데이터 패킷은 전기적 제어장치에 의해 어드레스된 버퍼에 할당됨으로써 충돌 없이 라우트된다. 망 출력은 커플러에 연결되고 커플러 출력에서 합쳐진 패킷들은 시간적으로 겹치지 않고 FIFO 순으로 다음 모듈에 보내진다. 데이터 패킷이 버퍼에 도착하면 각 데이터 패킷은 주기 T초 동안 지연된 후 버퍼 메모리를 떠나는데, 임의의 연속적으로 떠나는 두 패킷간의 간격이 최소 L에서 최대 $(2k-1)L$ 사이까지 변하기 때문에, 이 회로에 의해 입력 데이터 패킷이 FDL 안에서 루프 구조로 순환되다가 제어 신호가 추가되면 이 간격은 패킷 간격 레귤레이터 회로를 이용하여 등 간격(T)으로 된다. 그러므로 광패킷스위치에 적합한 방식으로 출력 버퍼링 방식이 제안된다[19].

② 출력 버퍼링 모듈

WDM 출력 버퍼는 (그림 6)과 같이 버퍼 기능을 갖고 충돌을 해소하는 타임슬롯 선택기와 여러 WDM 패킷 가운데서 특정 파장을 갖는 패킷을 선택하는 파장 선택기로 구성되며 커플러, FDL 및 광게이트 등의 광소자가 사용된다. WDM 출력 버퍼는 스위치



(그림 6) 방송 및 선택형 출력 버퍼 모듈구조

출력 포트에서 어드레스 매칭 패킷을 포함하는 파장이 출력 버퍼에 의해 선택된 후 WDM 출력 버퍼에서 패킷 충돌을 분석한다. 타임슬롯 선택기와 마찬가지로 FDL이 투명하고 파장 역다중화 없이 WDM 신호를 처리할 수 있기 때문에 FDL 기반의 버퍼가 제안되고 파장 다중화기/역다중화기 및 광게이트를 결합하여 고속 및 넓은 파장의 범위를 구현한다. WDM에서 출력 버퍼링 광패킷스위치의 패킷 오류는 $10^{-10} \sim 10^{-11}$ 이 요구되고 있으며, 10^{-12} 정도의 비트 오류를 제공하기 위해서 16개의 FDL 버퍼가 요구된다. 또, 입력 당 4파장 채널을 갖는 16×16 스위치에서 0.8 부하에서 10^{-10} 패킷 손실률을 위해 가변파장변환기를 사용하는 구조에서 FDL 버퍼는 12개, 10^{-7} 패킷 손실률을 위해 가변파장변환기를 사용하는 구조에서 FDL 버퍼는 7개 수준이 요구된다. 이는 낮은 복잡도를 갖는 스위치 블록의 구현을 가능하게 하는 가변파장변환기를 사용하는 조건이다.

제안한 방송 및 선택스위치의 출력 버퍼 모듈구조에서 T를 패킷 주기라 하고, m을 버퍼 크기라 할 때 입력 패킷은 커플러에 의해서 $m+1$ 로 복사되고 각 패킷은 $0 \sim MT$ 까지 지연된다. 각 패킷 타임슬롯에 이들 복사되고 지연된 패킷 가운데 하나가 광게이트를 통과(FIFO)한다. q는 B/N 으로 계산되고 B는 버퍼의 셀 위치 수, n은 입력 및 출력에 대한 파장채

널 수이다. Δ 를 i 번째 지연선과 $i+1$ 번째 지연선 길이의 차라고 할 때 Δ 가 증가(지연선 길이의 증가)하면 버스트 효과는 감소하며, Δ 의 증가는 지연선의 수나 스케줄링 및 스위치 모듈 수에는 영향을 미치지 않으므로 하드웨어 비용증가와도 무관하다. 따라서 Δ 크기를 적절히 하여 버스트로 인한 손실률을 효과적으로 제어할 수 있다[20].

출력 버퍼링 방식에서 출력 버퍼 모듈은 최종적으로 어드레스된 데이터 패킷을 식별하는 기능을 하며 입력, 출력, 광 FIFO 메모리 버퍼 및 패킷 간격 레귤레이터 회로로 구성된다[19, 21]. 버퍼메모리는 파장 역다중화기, 1×2 단위 스위치를 이용한 $1 \times n$ 광스위치, FDL, 커플러(또는 combiner) 및 전기적 제어회로로 구성된다. 파장 역다중화기는 어드레스 패킷 신호로부터 오는 데이터 패킷 신호를 역다중화한다. 어드레스 패킷은 어드레스 디코더에 의해 최종 $[\log_2 K]$ 비트의 어드레스 패킷이 미리 설정된 출력 채널 수의 비트 패턴에 일치하는지 검사한다. 데이터 패킷은 그 어드레스가 일치되고 버퍼 메모리가 차지 않았을 때 수신되며 나머지 패킷은 폐기된다. 증감 패킷 카운터는 버퍼 메모리에 저장되는 데이터 패킷 수를 감시하고 $L \times n$ 광스위치 제어 신호를 발생한다. 수신된 데이터 패킷은 $1 \times n$ 스위치의 i 번째 출력 포트에 스위치되고 카운트 값이 i 일 때 $i \times T$ 의 지연을 갖고 다음 합산기로 전달된다. 한편, 폐기된 패킷은 $1 \times n$ 스위치의 최종 출력 포트에 스위치된다.

③ 타임슬롯 선택기

타임슬롯 선택기는 수동 스플리터, 고속 광게이트 및 FDL을 사용하는 방법이 가장 쉽다. $(M+1)$ 스플리터에 의해 중첩된 WDM 패킷이 FDL에서 지연되고 오픈된 광게이트를 통과한다. 직렬구조의 소규모 타임슬롯 선택기는 타임슬롯 선택기 사이에 EDFA를 사용하고 제어 알고리즘을 적용하여 광손실을 보상한다. EDFA는 분기 손실과 신호감쇄를 보상하기 위한 광증폭기로서 입력된 에너지 레벨을 천이시키고 광신호를 레이저로 펌핑하여 어비움으로 도핑된 광섬유를 통과할 때 다시 일어나는 에너지 레

벨의 변화에 따른 증폭이 $1520 \sim 1560 \mu\text{m}$ 에서 20dB 이상 일어나는 원리를 이용한 광소자이다. 광 이득이 30~40dB되는 양방향 증폭기로서 0.3dB/km 광선로의 전파손실 극복, 5dB 잡음 지수, 광전변환의 불필요 등의 장점을 갖는다. 광게이트는 극성과 파장에 영향을 받지 않아야 하며 현재 이 요구조건을 만족하는 광게이트는 SOA, EA 및 MZ 등이 있으며 특히 EA와 MZ 게이트는 다중 파장간 간섭 및 이득포화의 관점에서 타임슬롯 선택기에 아주 적합하다.

④ 파장채널 선택기

고속파장 선택기(또는 tunable filter)는 EDFA 대역내에서 파장이 선택되고 짧은 보호 대역내에서 동작되도록 하기 위해서 역다중화기, 다중화기를 위해 $N \times N$ AWG를 이용한 다수 광게이트(WDM 채널 수와 같은 수)로 구성되는 파장채널 선택기 구조를 이용한다. 파장채널 선택기는 2개의 AWG로 구성되어 광적으로 파장선택을 수행한다. 첫번째 1×16 AWG는 역다중기능을 수행하고, 두번째 16×1 AWG는 다중기능을 수행한다. 스택의 WDM 신호는 첫 AWG에서 역다중화되고 SOA를 적절히 제어하여 일치되는 광게이트가 오픈됨으로써 16파장 중에서 하나의 파장이 선택된다. 선택된 파장은 두번째 AWG를 통과하고 검출기(detector)에 의해 전기신호로 변환된다. 이렇게 파장채널 선택기는 역다중화기와 다중화기 사이에 광게이트 스위치를 조합하여 하나의 보드를 구성하고 여기서 신호를 애드/드롭 하게 된다. 이 구조는 전체 파장에 대해 동작이 빠르고 안전한 대신 많은 SOA 광게이트를 필요로 한다. WDM화된 신호는 광게이트로 들어가기 전에 역다중되기 때문에 신호전력이 낮는데 이는 SOA 게이트의 이득포화가 파장채널 선택기에서는 문제가 되지 않는다는 것을 뜻한다. 광교환 시스템용으로 PLC 타입의 SOA 게이트가 필수이며, 최근까지는 8×8 채널 파장채널 선택 모듈이 개발되어 있고 2003년 경에는 32×32 채널의 스위치 모듈이 출현될 전망이다. 문제는 소자 가격이 매우 고가이어서 많은 광게이트를 필요로 하는 광교환 시스템 구조에

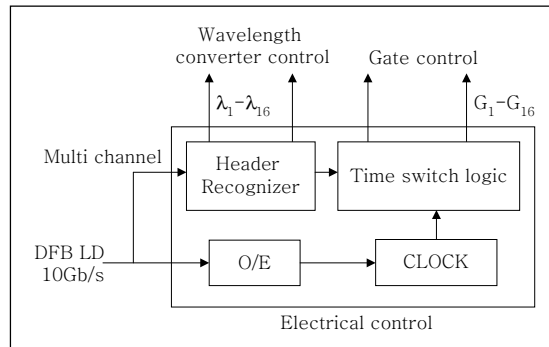
는 적용성이 불투명하므로 저가격화가 관건이다[22].

광다중화기는 광원을 직접 변조하여 광스위치나 결합기를 이용하여 다중화하는 역할을 하고, 역다중화기는 점대점 링크의 수신 단에서 여러 채널을 분리해서 개별 수신 단으로 보내주는 역할을 한다. 망토폴로지가 복잡한 경우에는 채널을 분리하여 라우팅한다. WDM 시스템에서 역다중화기는 WDM 채널에서 사용되는 1555~1565nm 광원대역에서 다중 파장을 동시에 증폭(30~40dB), 광증폭기의 이득 특성을 평탄하게 한다.

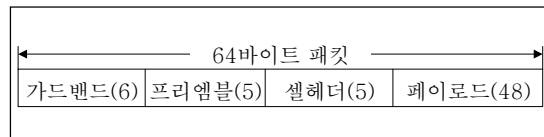
4) 전기적 제어장치

현재 광소자 기술로는 광교환기 제어를 위한 패킷헤더 처리, 라우팅 제어 및 동기 등의 전기적 제어장치의 기능 구현이 어렵고 또 동일한 소자기술로 집적하기 어렵기 때문에 광스위치는 WDM 부와 전기적 제어부로 분리된다. 따라서 WDM 제어부에서 전기적 제어회로를 결합할 필요가 있다[18, 19]. 기존의 전기적 제어회로는 WDM 대역폭을 충분히 이용하는 데 필요한 10Gb/s 동작 속도가 아직 구현된 바 없다. RACE, ATMOS도 스위치 구조가 전기적으로 제어되고 있어 엄격히 말하면 완전광이 아니다. 시스템에 필요한 전기적 제어장치의 기능은 라우팅 제어, 라우팅 정보 분배, 출력 버퍼 제어 및 전기적 패킷 버퍼링/선택 등이다. 라우팅 제어와 패킷 버퍼링/선택 및 패킷 동기회로는 10Gb/s 광전변환 및 전광변환을 포함하여야 하고 라우팅 정보 분배와 출력 버퍼 제어는 패킷 반복률(수 기가)에 맞추면 된다. 즉, WDM 기반의 광교환 방식에서 스위칭 속도는 채널의 스위칭에만 관계되므로 제어회로는 고속일 필요는 없다.

(그림 7)은 기본적인 전기적 제어장치 구조이다. 광어드레스된 패킷은 광전변환되고 전기적 패킷은 드레스 디코더에서 분석된 후 출력 포트 번호값이 먼저 설정된 포트 번호값과 일치하는지 검사된다. 어드레스 디코더는 라우팅 패킷을 생성하고, 버퍼할 당 망은 어드레스가 일치하는 패킷들을 통합하는 adder와 어드레스 인코더로 구성된다. 기존의 NRZ



(그림 7) 기본적인 전기적 제어장치



(그림 8) 64 바이트 광패킷 포맷 구조

방식에 의한 광패킷 신호 코딩기술은 10Gb/s 이상의 고속 광신호에 대해서 수신 범위가 수 dB 이하로 제한되므로 10dB 이상의 넓은 수신 범위를 갖는 코딩기술이 필요하다. 스위칭 망은 각 데이터 패킷의 버퍼 위치를 나타내는 매우 짧은 라우팅 패킷만 처리하기 때문에 버퍼 라우팅 망은 광전송 비트 속도보다 훨씬 낮은 속도로 동작한다.

• 10Gb/s 광패킷 버퍼링을 위한 게이트 제어장치

게이트 제어장치는 광패킷을 생성한 후 값을 전달하는 제어 파라미터 테이블을 저속(622Mb/s)으로 어드레스하고 목적지 출력으로 패킷을 라우트하여 스위칭 알고리즘으로 스위치의 스케줄링 및 스위칭 단을 드라이브 한다[3, 19, 22, 23]. (그림 8)의 광패킷 포맷은 기본적으로 6바이트(4.8ns)의 보호대역, 헤드 페이로드 및 페이로드로 구성되는 64바이트의 고정 패킷을 사용하는 것이 보편적이며, 어떤 서비스를 수용할 것인가에 따라 여러 패킷 구조가 제안될 수 있다. 스위치 내부 동작모드가 동기되어 있고 외부 링크 패킷 전송시간과 같은 타임슬롯 주기로 타임슬롯화 된다고 가정할 때, 링크 정합 시에 패킷 프로세서는 입력 패킷을 통해 동기화 및 링크 레벨 프로토콜 기능(패킷헤더 처리)을 수행한다. N

비트 헤드가 패킷에 추가되어 내부 라우팅에 사용되고 매트릭스 전기 제어 논리회로에 의해 목적지 출력 링크를 선택한다. 이 때 헤더를 처리하는 동안, 광패킷은 FDL에서 1타임슬롯 전달 지연 주기로 지연되어 제어 논리에 필요한 처리시간을 제공한다. 전기 제어장치는 각 스위치 출력에 실린 N개의 패킷 큐(queues)를 관리한다. 입력 패킷에 붙여진 헤더로 파장변환기를 구동하여 충돌문제를 해결하며, 출력 FDL을 액세스하는 광게이트를 활성화하는 방법으로 출력 큐잉 버퍼를 구현한다. 패킷 시작 인식기에서 패킷 시작이 인지되면 프로그래머블 지연선 모듈에서 적절한 지연경로를 설정함으로써 패킷 도착시간을 조절한다.

광클럭 재생기는 비선형 필터인 공진기(Fabry-Perot)를 이용하여 공진기에 의해 정해지는 파워 투과 피크 성분만 통과함으로써 원하는 클럭을 재생한다. Self-pulsating LD는 하나의 반도체 칩에 이득부와 흡수부를 동시에 만들고 이들 각각에 바이어스 전류를 가해서 펄스 반복률 조절, 이 때 생성된 펄스 열과 외부에서 들어오는 신호를 락킹(locking)하여 원하는 성분의 클럭을 재생한다. 신호와 클럭 파장을 다르게 사용하여 진행파(traveling wave) LD 증폭기나 광섬유 내에서 두 파장간 상관관계에서 두 신호간 위상차가 없을 경우에 클럭이 출력된다. 64바이트의 패킷 주기는 51.2ns($10\text{Gb/s}/512\text{bits}=19.53\text{Mb/s}$)이다. 클럭 신호는 $1/512\text{clock}$, 프레임 및 입력광 신호는 $19.53\text{Mb/s}(51.2\text{ns})$ 이 된다.

256출력 라인의 경우 라우팅 제어 비트는 8비트이고 파장변환기에 의한 라우팅 정보 비트 속도는 약 $156\text{Mb/s}(19.53\text{Mb/s}\times 8\text{bits}/\text{packet frame}=156.24\text{Mb/s})$ 가 된다. 현재 CMOS에 의해 처리 가능한 스위칭 쓰루풋 한계는 160Gb/s 수준에 해당한다[22]. 따라서 회로는 19.53Mb/s 프레임 클럭으로 드라이브 하여야 하고, 이는 전기적으로 백보드를 통하여 병렬처리 된다. 광게이트 드라이버는 나노 초 보호 대역에서 스위치하기 위해 우수한 상승/하강 특성을 제공해야 하기 때문에 VLSI 등과 같은 보다 고속의 디바이스로 제작되어야 한다.

IV. 결론

본 고에서는 WDM 기반의 대용량 광패킷스위칭 시스템을 위해 제안되는 구조를 살펴보았다. 이를 위해 입력광 신호 속도 $10\text{Gb/s}(100\text{ns})$ 의 16×16 단위 스위치를 이용한 구조를 갖는 방송 및 선택형 구조의 스위치 fabric과 논블록킹 Cros 망이 제안되었고, 방송 및 선택형스위치 구조를 위해 입력부에 가변파장 변환기, 스위치 fabric부에 성형 커플러와 SOA를 이용한 광게이트를 이용한 공간스위치, 출력부에 FDL을 이용한 광버퍼, 타임슬롯 선택기 및 파장채널 선택기를 갖는 출력 버퍼링 구조가 제안되었다. 광교환 기술에 부과되는 요구조건은 완전광 파장변환기, SOA, 광게이트, 공간스위치 등의 핵심 디바이스의 개발이다. 기존의 광스위치 소자는 광특성 때문에 최소화할 수 있는 크기가 제한되고, 약한 비선형 광효과 때문에 반도체에 비해 큰 전력을 필요로 하므로 집적광 집적화 논리회로의 제작이 쉽지 않아 아직은 가격 비중이 큰 편이지만 최근 세계적으로 어레이형 집적화 광소자의 개발 추세가 급속도로 진전되고 있어 이러한 제약조건은 머지 않아 해결될 것으로 전망된다. 또한, $N\times N$ 광섬유 크로스커넥터 어레이($64\geq N$), 케이블 어셈블리, 광어댑터 등을 비롯한 광시스템용 부품의 개발이 본격화되고 있어 대용량의 광교환기 시스템 구조는 기존의 전자식 교환기 시스템과 유사한 형태 및 구조로 가능하다.

참고 문헌

- [1] Rodney S Tucker and Wen De Xhong, "Photonics Packet Switching: An Overview," *IEICE Trans. Commun.*, Vol. E82-B, No. 2, Feb.1999, pp. 254 - 263.
- [2] Daniel J. Blumenthal *et al.*, "Photonic Packet Switches: Architectures and Experimental Implementations," *Proc. of the IEEE* Vol. 82, No. 11, Nov. 1994, pp. 1650 - 1667.
- [3] F. Masetti *et al.*, "High Speed, High Capacity ATM Optical Switches for Future Telecommunication Transport Networks," *IEEE JSAC*, Vol. 14, No. 5,

- June 1996, pp. 979 – 998.
- [4] Dominique Chiaroni *et al.*, “Physical and Logical Validation of a Network Based on All-Optical Packet Switching Systems,” *Journal of Lightwave Technology*, Vol. 16, No.12, Dec. 1998, pp. 2255 – 2264.
- [5] Andrzej Jajszczyk and H.T. Mouftah, “Photonic Fast Packet Switching,” *IEEE Communications Magazine*, Feb. 1993, pp. 58 – 65.
- [6] Koji Sasayama *et al.*, “FRONTIERNET: Frequency-Routing-Type Time-Division Interconnection Network,” *Journal of Lightwave Technology*, Vol. 15, No. 3, Mar. 1997, pp. 417 – 429.
- [7] Tomoaki KATO *et al.*, “Hybrid Integrated 4×4 Optical Matrix Switch Module on Silicon Based Planar Waveguide Platform,” *IEICE TRANS. COMMUN*, Vol. E82-B, No. 2, Feb. 1999, pp. 357 – 364.
- [8] R. F. Kalman, “Space Division Switched Based on Semiconductor Optical Amplifiers,” *IEEE Photonics Technology Letters*, Vol. 4, No. 9, Sep. 1992, pp. 1048 – 1051.
- [9] H. Jonathan Chao *et al.*, “A terabit IP Switch Router Using Optoelectronic Technology,” *Journal of High Speed Networks*, 1999. 8., pp. 35 – 57.
- [10] KAI Y. ENG, “A Photonic Knockout Switch for High-Speed Packet Networks,” *IEEE JSAC*, Vol. 6, No. 7, Aug. 1998, pp. 1107 – 1116.
- [11] Soung C. Liew *et al.*, “A Broad-Band Optical Network Based on Hierarchical Multiplexing of Wavelengths and RF Subcarriers,” *Journal of Lightwave Technology*, Vol. 7, No. 11, Nov. 1989, pp. 1825 – 1838.
- [12] Christian Guillemot *et al.*, “Transparent Optical Packet Switching: The European ACTS KEOPS Project Approach,” *Journal of Lightwave Technology*, Vol. 16, No. 12, Dec. 1998, pp. 2117 – 2134.
- [13] Lakshman S. Tamil *et al.*, “Optical IP Routers: Design and Performance Issues under Self-similar traffic,” *Journal of High Speed Networks*, 1999. 8., pp. 59 – 67.
- [14] J. Spring, “Photonic Header Replacement for Packet Switching,” *Electronics Letters*, Vol. 29, No. 17, 19th Aug. 1993, pp. 1523 – 1525.
- [15] Soeren Lykke *et al.*, “Wavelength Conversion in Optical Packet Switching,” *Journal of Lightwave Technology*, Vol. 16, No. 12, Dec. 1998, pp. 2095 – 2108.
- [16] Hiroshi MURATA *et al.*, “All-Optical Switching in Novel Waveguide X-Junctions with Localized Non-linearity,” *IEICE TRANS*, Vol. E82-B, No. 2, Feb. 1999, pp. 373 – 378.
- [17] Masayasu Yamachuchi *et al.*, “Hyper Photonic Information Networks as Future Network Service Platform,” *IEICE TRANS COMMUN*, Vol. E82-B, No. 2, Feb. 1999, pp. 222 – 230.
- [18] David K. Hunter *et al.*, “Buffering in Optical Packet Switches,” *Journal of Lightwave Technology*, Vol. 16, No. 12, Dec. 1998, pp. 2081 – 2094.
- [19] Wen De Zhong *et al.*, “Terahpas: A Modular and Expandable Terabit/second Hierachically Multiplexing Photonic ATM Switch Architecture,” *Journal of Lightwave Technology*, Vol. 12, No. 7, July 1992, pp. 1825 – 1838.
- [20] Zygmunt Haas *et al.*, “The “Staggering Switch”: An Electronically Controlled Optical Packet Switch,” *Journal of Lightwave Technology*, Vol. 11, No. 5/6, May/June 1993, pp. 925 – 936.
- [21] Yoshihiro Shimazu, “Ultrafast Photonic ATM Switch with Optical Output Buffers,” *Journal of Lightwave Technology*, Vol. 10, No. 2, Feb. 1992, pp. 265 – 272.
- [22] Keishi Habara *et al.*, “Large-Scale WDM Star-Based Photonic ATM Switches,” *Journal of Lightwave Technology*, Vol. 16, No. 12, Dec. 1998, pp. 2191 – 2202.
- [23] Akira *et al.*, “Optical Input Buffers for the HiPower Photonic ATM Switch-Analysis and Experiments,” *Journal of Lightwave Technology*, Vol. 14, No. 10, Oct. 1983, pp. 2173 – 2183.