

서브 골 설정에 의한 아날로그 셀룰라 비선형 회로망 기반 동적계획법

論 文
49D-10-4

Analog Cellular Nonlinear Circuits-Based Dynamic Programming with Subgoal Setting

金 炯 爽* · 朴 珍 熙** · 孫 弘 樂*** · 李 在 鐵[§] · 李 旺 熙[§]
(Hyong-Suk Kim · Jin-Hee Park · Hong-Rak Son · Jae-Chul Lee · Wang-Hee Lee)

Abstract - A fast optimal path planning algorithm using the analog Cellular Nonlinear Circuits(CNC) is proposed. The analog circuits based optimal path planning is very useful since most of the optimal path planning problems require real time computation. There has already been a previous study to implement the dynamic programming with analog circuits. However, it could not be applied for the practically large size of problems since the algorithm employs the mechanism of reducing its input current/voltage by the amount of cost, which causes outputs of distant cells to become zero. In this study, a subgoal-based dynamic programming algorithm to compute the optimal path is proposed. In the algorithm, the optimal paths are computed regardless of the distance between the starting and the goal points. It finds subgoals starting from the starting point when the output of the starting cell is raised from its initial value. The subgoal is set as the next initial position to find the next subgoal until the final goal is reached. The global optimality of the proposed algorithm is discussed and two different kinds of simulations have been done for the proposed algorithm.

Key Words : optimal path planning, dynamic programming, Cellular Nonlinear Circuits, sub-goal algorithm

1. 서 론

최적 경로 계획을 위한 동적계획법(dynamic programming)은 로봇의 자율 주행이나 로봇 팔의 최적 작업 경로 계획을 위해서 많이 사용되고 있으며[1,2] 최근 정보통신 기술의 발달에 따라 ATM 데이터 통신망에서의 패킷 진행경로 결정에도 많이 사용되어지고 있다[3,4]. 뿐만 아니라, 스테레오 비전에서의 최적 정합문제[5,6]나 음성인식 문제[7,8]에 있어서도 중요한 해결방법으로 사용될 수 있음이 발표되었다. 이 동적계획법의 계산에 대한 지금까지의 연구들은 디지털 순차계산 방식이 대부분이지만 ATM 통신망에 응용이나 스테레오 비전에 응용 등에는 매우 빠른 계산 속도를 요구하기 때문에 더욱 효과적인 계산방법이 요구되고 있다.

동적계획법의 고속계산 문제에 대한 해결책으로 아날로그 신경회로망에 의한 해결방법이 모색되었는데[9,10,11], 이들의 방법은 동적계획법의 회로적 적용이라기 보다는 에너지 감소를 통하여 최적 경로를 찾아내는 신경회로망적 접근

방법이다. 이 방법들에서는 신경회로망의 병렬계산 특성을 이용하여 고속계산을 성취하려고 하였지만, 신경회로망이 부분 최적 해에 이를 때의 문제점을 해결하지 못했다. Soumyanath등은 신경회로망에서의 에너지 이용 방법과는 전혀 다른 방법으로서 아날로그 회로에 의해 동적계획법 연산을 직접 구현한 연구를 발표하였다[12]. 이 방법에서는 아날로그 회로로 구성된 각 노드의 연산유닛들이 병렬연산을 통하여 초기 조건에 무관하게 고속으로 최적 경로를 계산할 수 있으며, 회로의 구현이 용이하고 부분 최소점에 이르는 문제도 없이 항상 최적의 경로를 제시할 수 있는 획기적인 방법이었다. 그러나, 이 방법의 결점은 목표 위치의 입력으로 인가한 전류(전압)값이 전파되는 과정에서 비용(거리)에 해당하는 값만큼 계속 감해지기 때문에 목표 위치로부터 먼 거리에 있는 셀들의 출력은 쉽게 0으로 감소해 없어지므로 노드의 수가 많이 필요한 실제적 응용문제에는 적용이 어렵다는 것이다.

동적계획법을 아날로그적으로 병렬처리할 수 있는 또 다른 방법으로는 Cellular Neural Networks(CNN)를 이용하는 방법이 있다[14]. CNN은 셀들의 병렬연산을 템플릿을 이용하여 수행하는 구조로서 여러 단계의 복잡한 연산을 위해서 다층구조를 가질 수 있으며[16] 비선형 기능을 구현하기 위해 비선형 템플릿을 사용할 수도 있다[17]. 또한 다양한 기능의 CNN을 구현할 수 있게 하기 위해서 CNN Universal Machine(CNN-UM)이라는 범용구조도 연구되었는데 Venetianer 등은 CNN-UM 시뮬레이터 상에서 최단

* 正 會 員 : 全 北 大 工 大 電 子 情 報 工 學 部 副 教 授
** 正 會 員 : 韓 國 電 子 通 信 研 究 院 研 究 員
*** 正 會 員 : 全 北 大 工 大 電 子 情 報 工 學 部 博 士 課 程
[§] 準 會 員 : 全 北 大 工 大 電 子 情 報 工 學 部 碩 士 課 程
接受日字 : 2000年 5月 29日
最終完了 : 2000年 10月 22日

거리 경로계획용 비선형 template를 개발하여 PCB 기판의 선배치에 적용하기 위한 시뮬레이션을 하였다[18]. 그러나 이들의 알고리즘도 거리 값이 누적되는 방식이기 때문에 시작점과 끝점간의 거리가 먼 경우에 하드웨어 구현이 어렵다는 문제에 대한 대책은 제시하지 못하였다.

제안한 서브 골 알고리즘은 시작점과 목표점간의 거리에 관계없이 아날로그 회로에 의해 최적의 경로를 구할 수 있는 새로운 방법이다. 이 알고리즘은 시작점이 목표점으로 부터 먼 거리에 있는 경우, 시작점에 가까운 위치에서 서브 골을 찾아내고 다시 이 점을 시작점으로 간주하여 점차 목표점까지 최적 경로를 반복적으로 찾아내는 방법이다. 제안한 서브 골 알고리즘의 성공적 구현 가능성을 검토하기 위해 최적 경로계획 전용회로를 이용하여 구현했을 경우와 CNN-UM의 비선형 템플릿을 사용한 경우의 두 가지로 시뮬레이션하였다.

이 논문의 2 절에서는 동적계획법의 연산원리와 기존회로를 기술했고 3 절에서는 제안한 서브 골 설정에 의한 아날로그 회로기반 동적계획법을 소개하였다. 또한 4절에서는 제안한 서브 골 알고리즘의 전체적 최적화를 증명하였고 5절에서는 제안한 알고리즘에 대한 컴퓨터 시뮬레이션 결과들을 제시했으며, 6절은 이에 대한 결론이다.

2. 동적계획법에 의한 최적 경로 결정

격자모양으로 배치된 비용공간을 가정하여 각 노드에 연산기능을 갖는 연산유닛을 배치하고 노드들을 경유할 때 필요한 비용을 링크 상에 그림 1과 같이 d 로 표시하였다고 가정하자. 또한 그림 1에서 노드 $C(i,j)$ 의 인접 위치 $C(k,l)$ 로부터 목표 위치점에 이르는 최소 비용을 D_{kl} 라고 할 때, 노드 $C(i,j)$ 로부터 목표 위치 G 에 이르는 데 소요되는 최소 비용 D_{ij} 는 인접한 위치 $C(k,l)$ 에 이르는 데 소요되는 비용 $d_{ij,kl}$ 과 그 위치로부터 목표 위치점에 이르는 최소 비용 D_{kl} 을 합한 값 중 최소 값을 취함으로써 계산된다. 즉,

$$D_{ij} = \min\{d_{ij,k} + D_k, (k,l) \in R(i,j)\} \quad (1)$$

이다. 여기서 \min 은 포함된 항 중에서 최소의 값을 선택하여 그 값 그대로 출력하는 함수이며 $R(i,j)$ 는 (i,j) 에 인접한 위치들의 집합이다.

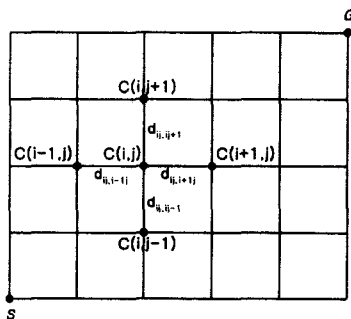


그림 1 격자 모양의 비용 공간
Fig. 1 Grid shaped cost space

이 식 계산에 사용되는 인접 위치 (k,l) 의 최소 비용 D_{kl} 도 아직 모르는 값이고 이 값 계산을 위해서는 다시 그 점에 대한 인접 위치의 최소 비용들을 이용해서 같은 방식으로 계산해야 하므로 D_{ij} 값이 단 번에 결정되어지지 않는다. 다행하게도 목표 위치에 인접한 노드에서는 바로 D 값을 구할 수 있으며, 이 값을 이용하는 주변의 노드들도 D 값을 구할 수 있기 때문에, 이 노드에 연결된 노드들에 D 값이 전달되어 모든 노드들이 점차 정확한 비용 값을 계산하게 되는 원리이다. 이 계산은 인접한 노드의 계산결과를 이용하기 때문에 (1)과 같은 단순 계산을 할 수 있는 노드들의 병렬연결을 통하여 전체적으로는 최적화된 경로를 구할 수 있다는 특징이 있다. 그러나, 이 계산을 디지털 연산에 의해 순차적으로 수행할 경우, 시간 지연이 필연적이지만 아날로그 회로에 의해 수행할 경우에는 매우 빠른 속도로 완료할 수 있다는 장점이 있다.

식 (1)을 아날로그 회로로 구성하려면 아날로그 합(sum) 회로와 아날로그 \min 회로를 구현해야 한다. 그런데, 아날로그 \min 회로는 \max 회로에 비해 회로가 복잡하고 넓은 실리콘 면적을 차지하며 정확성도 \max 회로에 비해 낮기 때문에 식 (1) 계산에서의 비용을 더해나가는 방식 대신 일정한 큰 값으로부터 감해나가는 방식으로 바꾸면 \max 회로에 의해 구현할 수 있다. 이를 위해서, 식 (1)에 dummy상수 I_{max} 를 사용하여 표현하면,

$$\begin{aligned} D_{ij} &= \min \{ I_{max} + (-I_{max} + D_k + d_{ij,k}) , (k,l) \in R(i,j) \} \\ &= I_{max} + \min \{ (-I_{max} - D_k - d_{ij,k}) , (k,l) \in R(i,j) \} \\ &= I_{max} - \max \{ (I_{max} - D_k) - d_{ij,k} , (k,l) \in R(i,j) \} \end{aligned} \quad (2)$$

가 된다. 이 식에서 우변의 $(I_{max} - D_k)$ 는 상수값 I_{max} 와 노드 (k,l) 로부터 목표 위치점까지의 최소 거리 D_{kl} 와의 차이이다. 이 값을 X_{kl} 이라고 정의하자. 즉,

$$X_{kl} = (I_{max} - D_k) \quad (3)$$

이 되어 D_{kl} 의 보수(complement) 적인 의미가 되고, 식 (2)는

$$D_{ij} = I_{max} - \max \{ X_{kl} - d_{ij,kl} , (k,l) \in R(i,j) \} \quad (4)$$

이 되어 X_{kl} 로부터 두 노드 간의 거리를 감하는 방식의 계산이 된다. 또, 식 (3)과 (4)를 사용하면, 노드 (i,j) 에서의 X_{ij} 는

$$\begin{aligned} X_{ij} &= (I_{max} - D_{ij}) \\ &= \max \{ X_{kl} - d_{ij,kl} , (k,l) \in R(i,j) \} \end{aligned} \quad (5)$$

가 된다. 임의의 노드 (i,j) 에 식 (5)의 계산을 수행하는 연산회로를 설치하면, 동일한 연산을 수행하는 인접노드 (k,l) 의 출력 X_{kl} 을 이용하게 되므로 동일한 회로 출력의 상호 이용 구조에 의해 전체 회로를 구현할 수 있다. 또, 식 (5)를 이용하여 식 (4)를 X_{ij} 의 함수로 표현하면, 식 (4)는

$$D_{ij} = I_{max} - X_{ij} \quad (6)$$

가 되므로 일단 X_{ij} 가 회로에 의해 구해지면 목표 위치까지의 총 비용은 (6)과 같이 상수 값 I_{max} 로부터의 차에 의해서 간단히 계산된다. 위 식들의 계산을 위해서 필요한 I_{max} 는 회로에 입력으로 가할 수 있는 최대의 전압 혹은 전류를 사용하며 본 논문에서는 설명의 편의상 에너지원이라고 한다.

3. 서브 골 설정에 의한 아날로그 회로 기반 동적계획법

2절에 언급한 바와 같이 동적계획법을 회로로 구현하기 위해서는 목표 위치(goal)에 큰 에너지원을 인가하고 이 값으로부터 노드간의 비용 값이 감해진 후 나머지 에너지 값들이 전파되어야 한다. 이를 위해서 각 노드에 (5)의 연산을 수행할 수 있는 연산유닛을 설치하여 연산할 수 있는데 우리는 이것을 연산 셀이라고 하고 셀들이 상호 연결되어 동적계획법을 계산하는 회로를 우리는 셀룰라 비선형 회로(Cellular Nonlinear Circuits, CNC)라고 부른다. 이 CNC에서의 셀은 Chua등이 제안한 셀룰라 신경회로망(CNN)[14]의 셀과 같은 개념이며 각 셀의 단순한 연산에 의해 전체적으로는 매우 복잡하고 중요한 연산결과를 얻어 낼 수 있다는 특징이 있다. CNN이 템플릿을 통해서만 연산을 수행하는 범용구조를 갖는데 비하여 셀룰라 비선형 회로는 목적하는 연산을 위한 전용회로를 구현하여 이용하는 점이 다르다.

동적계획법을 구현할 수 있는 식 (5)의 X 를 하드웨어로 구현하기 위해서 각 셀은 인접 유닛의 출력 값들로부터 $d_{ij,kl}$ 을 감한 결과들 중 최대치를 취하는 연산을 할 수 있으면 된다. 그런데, 목적 위치로 지정된 셀에서는 다른 셀들과는 다르게 (3)에서의 D_{kl} 이 0이 되어 I_{max} 값을 출력할 수 있어야 한다. 이와 같은 두 기능을 동시에 갖게 하기 위해서 셀들의 입력에는 식 (7)과 같이 목적 위치의 셀의 입력 U 에는 I_{max} 를 인가하고 다른 모든 셀들의 입력 U 에는 0을 인가한 후,

$$U_{ij} = \begin{cases} I_{max} & ; \text{if } C(i,j) \text{ is the goal} \\ 0 & ; \text{otherwise} \end{cases} \quad (7)$$

식 (8)과 같이 입력 값과 인접한 셀로부터 전파된 정보들 중 최대 값을 갖는 구조를 구성하면 된다.

$$x_{ij} = MAX \{ U_{ij}, (y_{kl} - d_{ij,kl}), (k,l) \in R(i,j) \} \quad (8)$$

이 때의 출력식은

$$y_{ij} = f(x_{ij}) \quad (9)$$

이다. 여기서 함수 f 는 $[-1, 1]$ 범위에서 선형이며 -1 이

하에서 -1 로 $+1$ 이상에서 $+1$ 로 saturation되는 비선형 함수이다. 이 식(8)과 (9)는 각 셀이 입력된 U 와 인접셀의 출력으로부터 셀간의 비용을 감한 값들 중 최대 값을 선택하여 출력한다는 의미인데, 목표점에 해당하는 셀은 에너지원 I_{max} 를 출력하게 되고 나머지 셀들은 인접 셀을 이용하여 식 (5)와 같은 연산을 하게 되어 동적계획법을 수행시킬 수 있다. 식 (8)의 기능을 할 수 있는 셀의 구조는 그림 2와 같다.

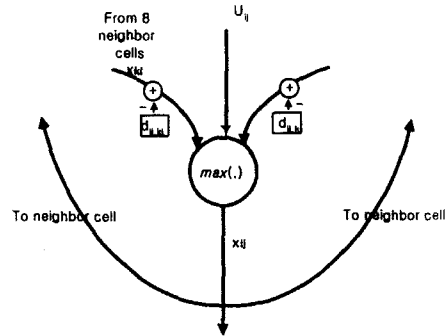


그림 2 제안한 Cellular Nonlinear Circuits를 위한 연결 구조
Fig. 2 Connection structure for the proposed Cellular Nonlinear Circuits

여기서 U 는 목표지점에 인가하는 입력 값이다. 이 셀을 회로로 구현하기 위해서 필요한 max 회로와 덧셈회로들은 기존에 연구된 것들이 많으므로 쉽게 구현할 수 있다[13].

최적 경로를 찾아내는 과정은 회로상에서 출력 계산이 안정화 된 후에 시작한다. 임의의 시작 셀 S 에서부터 출발하여 목적지 G 까지의 최적 경로 상의 셀 위치 (k,l) 은 셀 (i,j) 의 인접 셀 중에서 셀의 출력이 다음 식을 만족하는 셀을 반복적으로 역 추적하여 결정한다.

$$|y_u - \{ y_{ij} + d_{ij,u}, \text{ for all } kl \in R(i,j) \}| \leq \Delta M \quad (10)$$

여기서 $R(i,j)$ 는 셀 $C(i,j)$ 의 이웃하는 위치이고 ΔM 은 아날로그 회로 구현시 나타나는 오차를 고려한 여유(margin) 값이다.

이와 같은 구조의 회로를 이용하여 동적계획법을 구현할 경우 목표 위치의 셀에 인가한 에너지가 주변의 셀로 전파되는 과정에서 비용에 해당하는 값만큼 줄어들게 되어있다. 그런데 아날로그 회로에서 목표 위치의 셀에 인가할 수 있는 입력 값의 크기에는 한계가 있기 때문에 목표 셀에서 거리가 먼 셀에서는 에너지 값이 소멸되어 없어지게 된다. 따라서 이 셀들의 위치에서는 (10)식을 통하여 최적 경로를 역추적 할 수 없다는 문제점이 있다. 이와 같이 목표 지점에 에너지를 인가해서 이 값이 전달된 영역을 에너지 필드라고 부른다.

제한한 서브 골 알고리즘은 목표 지점까지의 거리에 관계 없이 최적 경로를 찾아낼 수 있는 방법으로서, 목표 지점에서부터 시작점까지의 거리가 길어서 에너지 필드 영역이 미치지 않는 경우에는 에너지 필드값을 증가시켜 새로운 에너지원들로 사용함으로써 에너지 필드 영역을 확장시키는 개념이다. 즉, y_{ij} 를 셀 (i,j) 위치의 출력이라고 하고 하면

이 셀의 새로운 입력 U_{ij} 는

$$U_{ij} = \begin{cases} y_{ij} + I_p & ; \text{if } y_{ij} > \Delta y \\ 0 & ; \text{otherwise} \end{cases} \quad (11)$$

로 하여 새로운 에너지원으로 사용한다. 이 새로운 에너지원들의 크기는 y_{ij} 에 따라 다르며, 이 값에는 이 곳까지 전달된 비용공간의 구조가 반영되어 있으므로 이 값을 에너지원으로 사용하여 확장되는 공간에서의 전체적인 최적화도 달성된다.

식 (11)에서 출력 값을 I_p 만큼 증가시켜서 그 값이 I_{max} 보다 큰 값이 될 경우에는 입력을 I_{max} 로 포화(saturation)시킨 값을 인가한다. 이 변환 과정은 시작점에서의 출력이 초기 값보다 큰 값이 형성될 때까지 반복하며, 시작점의 출력이 초기 값보다 큰 값이 되면 (10)식을 이용하여 최적 경로 추적을 시작한다. 이 추적 과정에서 식 (10)의 조건을 만족시키지 못하는 셀에 이를 경우, 이 셀을 서브 골로 정하고 이 서브 골을 시작점으로 정하여 다시 다음의 서브 골을 찾는 과정을 반복한다. 이 과정은 목표점의 셀에 이를 때까지 반복한다.

이상의 알고리즘을 정리하면 다음의 서브 골 알고리즘과 같다.

[아날로그 회로기반 동적계획법을 위한 서브 골 알고리즘]

- ① 그림 1과 같은 아날로그 연산 셀이 각 노드에 설치되어있는 비용 공간에서, 목표 지점에 해당하는 셀을 에너지원으로 설정하여 입력 값 I_{max} 를 인가하고 나머지 셀의 입력은 0을 인가한다.
- ② 모든 셀들이 (8) 및 (9)식의 연산을 수행하며 어느 셀들의 출력에도 변화가 없을 때까지 반복한다.
- ③ 시작점 위치의 에너지 값이 초기 값과 여전히 같으면 출력 값을 (11)식에 의해 증가시킨 후 입력으로 변환시켜 새로운 에너지원으로 사용한다. 이때, 변환된 입력값이 I_{max} 보다 크면 I_{max} 로 한다.
- ④ 시작 위치 셀의 출력 값이 초기 값보다 크면, 시작점으로부터 출발하여 식 (10)의 조건을 만족하는 주변의 셀들을 찾아 optimal path를 추적한다.
- ⑤ 만약, 식 (10)를 만족하는 셀이 주변에 존재하지 않으면 마지막 추적된 셀을 서브 골로 정한다.
- ⑥ ⑤에서 찾아낸 서브 골을 시작점으로 정하여 다시 과정 ①에서부터 반복 수행하여 최적 경로가 최종 목표 지점에 이를 때까지 반복한다.

4. 제안한 알고리즘의 global optimality

제안한 알고리즘은 목표점에 인가한 에너지로부터 거리(비용)에 해당하는 양의 에너지가 감소하여 형성시킨 에너지 공간을 이용하여 최적 경로를 찾는 원리이다. 만약

그림 3의 곡선 a처럼 목표점에 인가된 에너지원(I_{max})에 의한 에너지 필드가 시작점까지 미치지 못하여 곡선 b처럼 증가된 에너지원 ($I_{max}+I_p$)을 인가함으로써 시작점(starting point)에 이르게 했다고 가정하자. 이렇게 단일 에너지원을 인가했을 경우에는 식 (8) 및 (10)에 의해 최적 경로를 구할 수 있음이 Dijkstra 알고리즘[20]이나 동적계획법의 최적화에 의해 설명할 수 있으므로 증명을 생략하고, 본 논문에서는 목표점에 $I_{max}+I_p$ 를 인가하여 얻은 에너지 필드가 I_{max} 를 인가하여 얻은 에너지 필드에 I_p 를 더하여 구성되는 구간 및 이 필드에 의해 확장되는 구간의 에너지 필드가 동일함을 증명함으로써 전체적인 최적화를 설명한다.

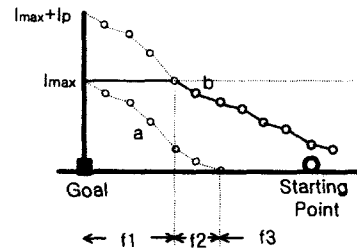


그림 3 단일 에너지원에 의한 1-D 에너지 필드

- a: I_{max} 를 에너지원으로 인가한 경우,
- b: $I_{max}+I_p$ 를 에너지원을 인가한 경우

Fig. 3 1-D energy field created by single energy source

- a: with I_{max} , b: with $I_{max}+I_p$

[정리 1] 에너지원에 I_{max} 를 인가하여 형성되는 에너지 필드 구간내에서, $I_{max}+I_p$ 에 의해 형성된 에너지 필드와 I_{max} 에 의해 형성된 에너지 필드에 상수 I_p 만큼 더하여 구성되는 에너지 필드는 동일하다.

[증명] CNN이나 CNC에서의 각 셀은 목표점에 해당하는 에너지원에 입력 I_{max} 를 인가하여 셀의 출력이 I_{max} 가 되게 하며 에너지원이 아닌 셀들은 (5)와 같은 연산하게 한다. 그런데, 식 (9)에서 각 셀의 출력함수는 $y_{ij} = x_{ij}$ 이므로 식 (4)와 (5)의 연산 결과로, 셀(ij)의 출력 y_{ij} 는

$$y_{ij} = u - D_{ij} \quad (12)$$

로 표현된다. 이 식에서 임의의 위치 (i,j)로부터 에너지원까지 이르는 데 소요되는 최소 비용(D_{ij})은 입력 값과는 무관한 값이며 비용 평면이 결정되면 u의 값이 변하여도 불변인 상수이다. 따라서 (12)의 u에 I_{max} 대신 $I_{max}+I_p$ 를 인가할 경우 출력을 y'_{ij} 라고 하면

$$\begin{aligned} y'_{ij} &= I_{max} + I_p - D_{ij} \\ &= y_{ij} + I_p \end{aligned} \quad (13)$$

가 되어 에너지원의 입력을 I_p 만큼 증가시키면 각 셀의 출력도 I_p 만큼 증가되는 결과를 얻는다. 이것은 그림 3의 구간 f2에서와 같이 원래의 에너지원에 의해 에너지 필드가 형성된 구간 내에서의 결과이다. ■

[정리 2] 에너지 필드에 I_p 를 더하여 에너지원들로 사용함으로써 확장이 된 구간의 에너지 값들도 단일 에너지원 $I_{max}+I_p$ 을 목표점에 인가하여 얻은 같은 구간의 에너지 값들과 같다.

[증명] CNN이나 CNC에서의 각 셀들은 인접한 셀들끼리만 연결되어있는 구조를 가지므로 인접한 셀의 출력에만 영향을 받는다. [정리 1]에 의하면, 각 셀들의 출력을 샘플링하여 I_p 만큼 더한 값은 I_p 만큼 증가된 단일 에너지원에 의해 형성된 에너지 필드와 동일한 에너지 필드를 형성한다. 그런데, 새로 확장되는 구역의 경계에 있는 셀들은 위 두 경우에 있어서 동일한 위치와 동일한 크기의 에너지원으로부터 에너지를 공급받게 되므로 위 두 경우에 동일한 에너지 필드를 형성한다. ■

그림 3에서 f2는 [정리 1]에 해당되는 구간이고 f3는 [정리 2]에 해당되어 새로 확장된 구간이다. 이 두 구간에서는 제안한 알고리즘에 의해서 구성되는 에너지 필드가 단일 에너지원을 인가했을 경우와 동일한 에너지 필드를 구성하므로 최적화가 보장된 경로를 구할 수 있다. 예를 들면 f3구간의 임의의 위치에서 시작하여 경로를 추적할 경우 f2구간을 거쳐 f1구간과의 경계에 이를 때까지는 전체 최적화가 보장된 경로를 추적할 수 있다.

그런데, 구간 f1에서는 아날로그 회로가 표현할 수 있는 최대 범위를 넘기 때문에 값이 포화(saturation)되어 식 (11)을 만족시키지 못하고 단일 에너지원에 의한 에너지 필드와도 다르므로 경로추적이 어렵다. 이렇게 경로의 추적이 끝나는 곳을 서브 골이라 한다. 다음 단계에서는 이 서브 골을 시작점으로 하여 목표점까지의 최적 경로를 찾는다. 이 구간에서도 목표점에 단일 에너지원을 인가함으로써 형성된 에너지 필드를 이용하므로 전체적 최적화가 보장된다. 이 예에서는 2 단계에 걸쳐 경로를 결정하는 예를 설명했으나 에너지원과 시작점이 더 먼 경우에는 여러 번에 걸쳐 에너지원을 증가시키는 다 단계의 서브 골을 설정한다.

이와 같이 제안한 서브 골 알고리즘에 의해 목표점과 시작점간의 거리가 먼 경우에도 전체적으로 최적화가 보장된 경로를 구할 수 있다.

5. 시뮬레이션

제안한 알고리즘을 그림2에 의한 최적 경로 계획 전용 CNC 회로와 비선형 템플릿을 갖는 다층 CNN 시뮬레이터인 SimCNN[19] 상에서 시뮬레이션 하였다.

5.1 CNC 회로 구조에서의 시뮬레이션

제안한 알고리즘을 하드웨어로 구현시 모든 환경에서 동작함을 보이기 위해서 비용 평면상에 임의로 정한 목표 위치와 시작점에 대해서 최적경로를 찾는 시뮬레이션을 수행하였다. 이 시뮬레이션에서 사용한 Δx 값은 0.1, 최적 경로 결정을 위한 여유(margin)값 ΔM 은 0.5로 하였고 에너지 값의 증가를 위해 사용한 I_p 는 8을 사용하였다.

그림 4는 각 링크간에는 비용 d 의 값으로 1에서 7의 범위에서 랜덤하게 생성시킨 값을 배치하고, G로 표시된 목표

지점에 I_{max} 값으로 15를 인가한 경우의 한 예로서 기존의 알고리즘[12]과 제안한 방법에 의해 최적 경로를 구할 수 있는 범위를 보여준다. 여기서 인가한 값들은 제안한 알고리즘을 아날로그 회로에 의해 구현할 경우 정밀성에 한계가 있음을 고려하여 비용을 양자화된 4 단계로만 표현하고 인가 할 수 있는 회로 입력 값 크기의 제한을 고려하여 목표 지점에 인가한 I_{max} 값도 양자화된 임의의 큰 값 15를 선택하여 인가하였다. 그림 3에서 목표 위치 G로부터 가까운 곳에 ●로 표시된 노드들은 기존의 알고리즘[12]에 의해 구현했을 때의 최적 경로를 구할 수 있는 범위를 표시하고 그 외의 전 노드들은 제안한 알고리즘을 사용하여 최적 경로를 찾을 수 있는 범위이다. 기존의 알고리즘에서는 최적 경로를 찾을 수 있는 셀의 범위가 시뮬레이션 결과와 같이 제한되지만 제안한 알고리즘은 그림에서의 범위 뿐 아니라 셀 수에 관계없이 항상 정확한 최적 경로를 찾게 된다.

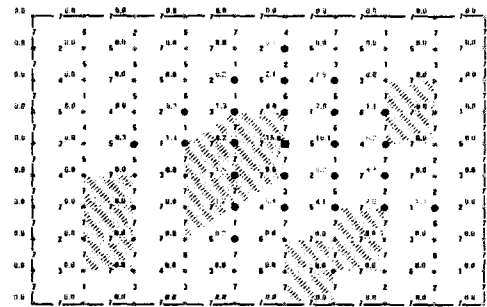


그림 4 최적 경로 계획 가능 범위

(제안한 서브골 방법 : 모든 노드에서 가능,
기존의 방법 [12] : ● 표시 노드에서만 가능)

Fig. 4 Region of optimal path planning

(proposed method : possible at every node,
previous method[12] : possible only at the nodes ●)

그림 5는 임의의 비용 평면상에서 제안한 서브 골 알고리즘에 의해 최적 경로를 찾아가는 과정을 보여준다. 그림 5(a)에서는 목표 위치에 에너지 값을 처음 인가할 경우 각 셀의 출력인데 입력에 인가한 에너지 정보가 시작위치의 셀 S에 이르기 훨씬 전에 소멸해 버림을 알 수 있다. 그림 5(b)는 2회에 걸쳐서 에너지 값이 증가 재환되어 정보가 시작 위치에까지 미치고 있으며, 15이상의 값들은 15로 포화(saturation)되어 인가되었기 때문에 많은 셀들의 출력이 15가 되어있는 상태를 보여준다. 그림 5(c)는 그림 5(b)로부터 식 (10)의 조건에 따라 찾아낸 첫 번째 서브 골까지의 최적 경로이며 그림 5(d)는 위 과정을 반복하여 최종 골에 이르는 최적 경로를 정확히 찾아냈음을 보여준다. 위와 같은 시뮬레이션으로 목표점의 위치나 시작점의 위치 및 랜덤하게 생성된 비용 값에 대해서 항상 정확한 최적 경로를 제시함을 확인하였다.

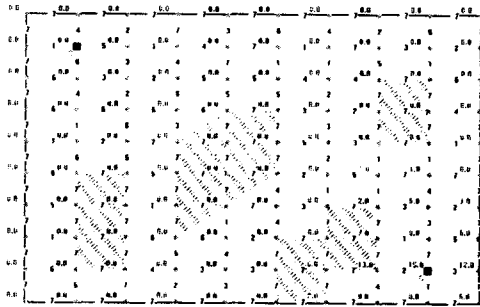
그러나, 이 시뮬레이션은 이상적인 회로 구현을 가정한 것이기 때문에 실제 회로 구현오차에 대한 최적 경로를 찾는데 미치는 영향을 확인할 필요가 있다. 그림 6은 식 (8)을 회로에 의해 구현시 회로에 계산 오차(비용값 구현

오차 포함)가 있을 경우에 얼마나 정확하게 경로를 찾는지를 알아내기 위한 시뮬레이션 결과이다. 이 시뮬레이션에서 18개의 서로 다른 경로를 임의로 설정하고 각 노드의 출력에 식 (8)의 x 값 대신 식 (14)과 같이 최대의 크기가 $p\%$ 인 랜덤한 오차가 포함된 x' 로 계산되었다고 가정한다.

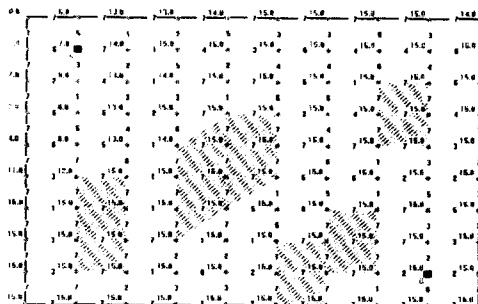
$$x' = x(1 + r \frac{p}{100}) \quad (14)$$

여기서 r 은 $[-1, 1]$ 범위에서 발생시킨 랜덤 숫자이다. 시뮬레이션 결과에서 확인할 수 있듯이 오차가 5% 이하인 회로를 구현한다면 제안한 회로를 이용해서 항상 정확한 최적 경로를 구할 수 있음을 알 수 있다.

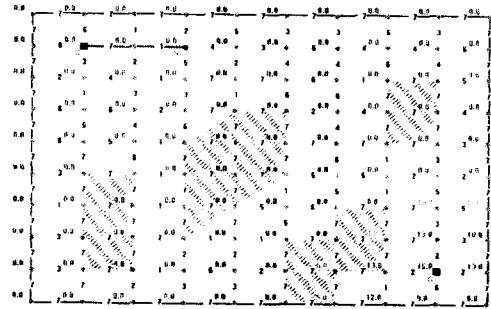
이 알고리즘은 목표 지점에 인가한 에너지가 전파됨으로써 최적 경로를 찾는 방법이므로 정보의 전파 과정 중 여러도 함께 전파되어 누적될 우려가 있다. 그 가능성을 확인하기 위해 몇 가지 범위의 경로길이에 대해서 링크 당의 평균 경로오류를 조사하였다. 에러가 누적될 경우, 링크의 수가 많은 경로들이 링크의 수가 적은 경로에 비해서 에러가 많이 나타날 것이므로 링크당 평균오류도 증가할 것이다. 표 1은 구현된 회로의 출력에 10%의 계산오차가 있다고 할 때, 링크의 수가 6이하인 경로, 7에서 13 범위의 경로 및 14에서 20개 범위의 경로들을 각각 20개씩 선정하여 제안한 알고리즘에 의해 계산하고, 그 결과에 대한 최적성 여부를 따져서 개별 링크에 대한 평균 정확성 값을 제시하였다. 이 시뮬레이션 결과에서 링크에 대한 평균 정확성이 링크의 길이에 관계없이 거의 유사한 점으로 볼 때, 본 알고리즘을 하드웨어로 구현시 발생하는 에러는 링크의 길이에 따라 누적되거나 증가되지 않음을 확인할 수 있다.



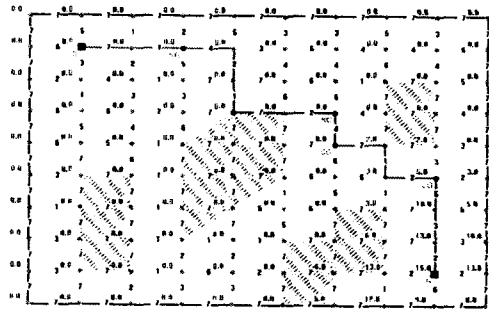
(a)



(b)



(c)



(d)

그림 5 제안한 서브 골 알고리즘에서 최적 경로를 찾는 과정

- (a) 첫 번째 입력 I_{max} 를 목표 위치에 인가할 경우의 각 셀의 출력
- (b) 2 회에 걸쳐서 에너지 값의 배한 증폭 후의 셀 출력
- (c) 첫 번째 서브 골까지의 최적 경로
- (d) 최종 골까지의 최적 경로

Fig. 5 Procedure for finding the optimal path with the proposed subgoal algorithm

- (a) output of each cell when the first input I_{max} is applied to the goal
- (b) output of each cell after the twice of energy amplification
- (c) optimal path to the first subgoal
- (d) optimal path to the final goal

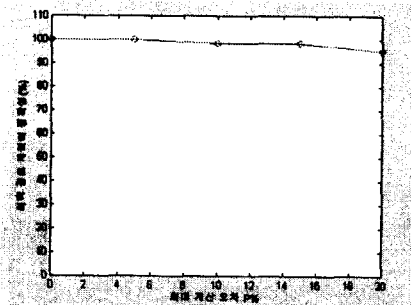


그림 6 하드웨어 구현 오차가 있을 때의 최적 경로 계획의 정확성

Fig. 6 Rate of the correct optical flow computation in case of the hardware implementation error

표 1 경로의 길이에 따른 개별링크에 대한 평균 정확성

Table 1 Average correctness per each link depending on the lengths of the paths

링크의 길이	[0 - 6]	[7 - 13]	[14 - 20]
평균 정확성	98%	100%	98%

5.2 CNN 비선형 템플릿을 사용한 시뮬레이션

제안한 서브 폼 알고리즘을 Roska등이 개발한 CNN Universal Machine 시뮬레이터[19]와 이를 위한 비선형 템플릿을 이용하여 구현하고 시험하였다. 이 시뮬레이션을 위해서 총 4층의 CNN 구조를 사용하였고 셀간의 비용 정보, 시작점 및 목표 지점등은 외부에서 영상의 형태로 인가하였다. 첫 번째 층의 입력은 목표점의 위치이고, 두 번째와 세 번째 층의 입력은 각각 x와 y 방향의 셀간 비용 값이며, 네 번째 층에서는 최적 경로를 결정하여 나타나도록 하였다. 이 시뮬레이션의 최적 경로 계산을 위해서 사용된 셀의 수는 59×59 크기이다.

시뮬레이션은 그림 7과 같이 셀간에 0.03(회색영역)과 0.12(검은색)값을 갖는 영역에서 시작점(Starting point)로부터 목표점(Goal point)까지의 최적 경로를 찾는 문제에 대해서이다. 이 시뮬레이션에서 사용된 셀의 출력 값 범위는 [1, -1]이며 검은 부분이 +1에 해당된다. 그림 8(a)는 목표점에 인가된 에너지 +1이 점차 전파되어 시작점에 이르기 전에 -1이 되어 없어지는 것을 확인할 수 있다. 그림 8(b)는 이 에너지 필드 값을 2회 배한 시켜 입력으로 인가했을 때, 이 값이 확산되어 시작점 근처에 이르고 있음을 보여준다. 목표점에 가까운 영역에서 검게된 부분은 에너지 값이 증가되어 1에 포화 된 영역이다. 그림 9(a)는 그림 8(b)의 에너지 필드 값을 이용해서 마지막 층에서 계산한 경로의 일부 구간이다. 목표점까지의 모든 경로가 나타나지 않는 이유는 그림 8(b)에서의 포화 영역에서는 조건 (10)를 만족하는 셀이 존재하지 않으므로 더 이상의 경로가 구해지지 않기 때문이다. 완전한 경로는 그림 9(a)의 경로구간 상의 점들을 시작점으로 간주하여 네 번째 층에 입력으로 인가하고 목표점에 +1을 인가하여 다시 프로세싱 함으로써 그림 9(b)와 같이 구할 수 있다. 구해진 경로 상에서 일부 두꺼운 부분이 보이는 이유는 경로가 대각선 방향으로 진행해야 되는 경우로서 이 영역의 어느 경로를 거처든지 동일한 비용이 계산되는 영역이다. 이 알고리즘의 특징 중의 하나는 여러 단계를 거쳐서 경로가 완성된다고 하더라도 항상 이전 단계에서 구해진 경로 구간의 끝나는 부분에 정확히 연결된다는 점이다. 그 이유는 경로가 끝나는 점이 다른 점들에 비해 에너지 값이 가장 높기 때문이다.

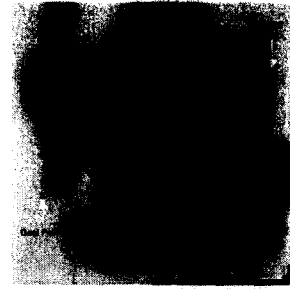


그림 7 두 단계의 비용 값을 갖는 미로
Fig. 7 Labyrinth with two different levels of cost between cells



그림 8 그림 7의 미로 상에서 형성된 에너지 필드
(a) goal 에만 에너지원을 인가한 경우
(b) 에너지 필드를 2회 배한 증가시킨 경우

Figure 8 Energy field built on the labyrinth in Fig. 7
(a) with the original energy source at the goal
(b) with two times of amplified feedback of the energy field

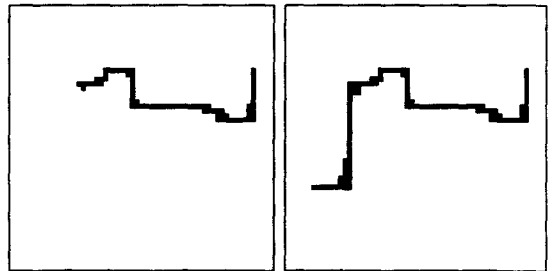


그림 9 결정된 경로
(a) 그림 8(b)의 에너지 필드에 의해 결정된 부분 경로
(b) 그림 9(a)의 부분 경로를 시작점으로 간주하여 얻은 완전한 경로. 경로 상의 굵은 부분에서는 어느 길을 택하든지 동일한 비용을 갖는 곳임.

Fig. 9 Determined paths
(a) a segment of the optimal path with the distance field in Figure 8(b)
(b) the whole optimal path obtained after new updating of networks considering the path segment in Figure 9(a) as the new starting points. The bold parts on the line are areas with the multiple paths of same distance.

6. 결 론

아날로그 회로망을 통하여 최적 경로 계획을 해결할 수 있는 서브 골 알고리즘을 제안하였다. 최적 경로를 찾아내는 문제는 계산시간이 많이 소요되므로 연산속도가 빠른 아날로그 회로에 의해 해결하려는 시도는 있었지만, 이 회로 구조상 목표 위치에서 인가한 전류나 전압 정보가 전과 과정에서 감소하여 없어지므로 많은 셀들이 포함되어야 되는 실제적 문제에는 적용하기 어렵다는 문제점이 있었다. 본 논문에서 제안한 서브 골 알고리즘은 시작 위치가 목표 점에 위치한 에너지원에 의한 에너지 필드 밖에 있는 경우, 시작위치에 가까운 위치에서부터 서브 골을 찾아내고 다시 이 서브 골을 시작위치로 간주하여 점차 목표 위치까지 최적 경로를 찾아내는 방법이다.

제안한 알고리즘을 최적 경로계획용 전용회로 구현을 가정한 경우와 Roska등이 개발한 CNN Universal Machine 상에서의 비선형 템플릿을 사용하여 구현할 경우의 두 가지 방법으로 시뮬레이션 하였다. 최적 경로 계획 전용 회로에 대한 시뮬레이션에서는 아날로그 회로 구현과 유사한 제약적 환경 하에서 시뮬레이션하기 위해 셀 간의 비용 값에 양자화된 정수 값을 부여하였고 인가할 수 있는 입력 값 크기를 제한하였다. 랜덤하게 생성시킨 거리 값과 장애물이 있는 환경 및 목표 지점을 임의로 선택한 경우 등 모든 경우에서의 시뮬레이션에서 제안한 알고리즘이 항상 정확히 동작함을 확인하였다. 또한 하드웨어 구현 오차가 있을 경우에도 계산 오차가 5% 이하의 하드웨어를 구성한다면 항상 정확하게 경로를 찾아낼 수 있음을 시뮬레이션을 통해 확인하였다.

CNN Universal Machine의 시뮬레이터는 템플릿을 기반으로 동작하게 되므로 전용회로를 사용하는 경우와 동작 방법이 다르다. 이 시뮬레이터에서 동작할 수 있는 비선형 템플릿을 작성하여 서브 골 알고리즘을 시험한 결과 59x59 크기의 비용공간에서 정확히 잘 동작하였다. 특히 여러 단계를 거쳐 패스가 완성되는 경우에 있어서도 전 단계에서 구한 경로 구간의 마지막 점에 다음 구간의 시작점이 항상 정확히 연결되었다.

감사의 글

이 논문은 과학기술부·한국과학재단 지정 전라북도 지원 우수 지역협력연구센터인 전북대학교 메카트로닉스 연구센터의 연구비 지원에 의해 연구되었음.

참 고 문 헌

[1] T. Nishimura, S. Nozaki, and R. Oka, "Spotting-based global positioning with nonmonotonic continuous DP for mobile robots using image sequences," Proceedings 1999 IEEE/RSJ International Conference on Intelligence Robots and Systems, vol.1, pp. 329-337, Oct. 1999.
 [2] S. Singh and M. C. Leu, "Optimal trajectory generation for robotic manipulators using dynamic

programming," ASME Journal of Dynamic Systems, Measurement, and Control, vol. 109, no. 6, pp.88-96, 1987.
 [3] C.-J. Hou, "Routing virtual circuits with timing requirements in virtual path based ATM networks," Proceedings of IEEE INFOCOM'96, vol.1, pp.320-328, 1996.
 [4] X. Yuan, "On the extended Bellman-Ford algorithm to solve two-constrained quality of service routing problems," Proceedings of IC3N'99: Eighth International Conference on Computer Communications and Networks," pp.304-310, Oct. 1999.
 [5] A. F. Bobick and S. S. Intille, "Large occlusion stereo," International Journal of Computer Vision, vol. 33, no. 3, pp. 181-200, 1999.
 [6] S. Birchfield and C. Tomasi, "Depth discontinuities by pixel-to-pixel stereo," International Journal of Computer vision, vol. 35, no. 3, pp. 269-293, 1999.
 [7] H. J. Ney and S. Ortmanms, "Dynamic programming search for continuous speech recognition," IEEE Signal Processing Magazine, pp. 64-83, Sept. 1999.
 [8] F. Itakura, "Minimum prediction residual principal applied to speech recognition," IEEE Trans. on Acoustic, Speech and Signal Processing, vol. ASSP-23, pp. 67-72, Feb. 1975.
 [9] M. K. M. Ali and F. Kamoun, "Neural networks for shortest path computation and routing in computer networks," IEEE Trans. Neural Networks, vol. 4, pp. 931-940, Nov. 1993.
 [10] C. Chiu, C. Y. Maa, and M. A. Shanblatt, "Energy function analysis of dynamic programming neural networks," IEEE Trans. Neural Networks, vol. 2, pp. 418-426, 1991.
 [11] L. Zhang and S. C. A. Thomopoulos, "Neural network implementation of the shortest path algorithm for traffic routing in communication networks," in Proc. Int. Joint Conf. Neural Networks, June 1989, pp. II 591.
 [12] K. Soumyanath and V. S. Borkar, "An analog scheme for fixed-point computation-part II: application," IEEE Trans. on Circuits and Systems-I: Fundamental Theory and Applications, vol. 46, no.4, pp.442-451, April 1999.
 [13] M. Sasaki, T. Inoue, Y. Shirai, and F. Ueno, "Fuzzy multiple input maximum and minimum circuits in the current mode and their analysis using bounded difference equations," IEEE Trans. Computer, vol.39, pp. 768-774, June 1990.
 [14] L. O. chua and L. Yang, "Cellular neural networks: Theory and applications," IEEE Trans. on Circuits and Systems, vol. 35, pp. 1257-1290, 1988.
 [15] T. Roska and L. O. Chua, The CNN universal machine: an analogic array computer, IEEE Tr. on

- Circuits Systems II: Analog Digital Signal Process., 40, pp. 163-173, 1993.
- [16] T. Roska and L. O. Chua, Cellular neural networks with non-linear and delay-type template elements and non-uniform grid, International Journal of Circuit Theory and Applications, vol. 20, pp. 469-481, 1992.
- [17] H. Harrer, "Multiple layer discrete-time cellular neural networks using time-variant templates," IEEE Tr. on Circuits and Systems-II: Analog and Digital Signal Processing, vol. 40, no. 3, pp. 191-199, March 1993.
- [18] P. L. Venetianer, P. Szolgay, K.R. Crouse, T. Roska, and L. O. Chua, "Analog Combinatorics and Cellular Automata- Key Algorithms and Layout Design," CNNA-94, Italy, Dec. 1994
- [19] SimCNN-Multi-layer CNN Simulator, Program Logic Manual, Analogical and Neural Computing Laboratory, Computer and Automation Institute (MTA SZTAKI) of the Hungarian Academy of Sciences, Budapest, Hungary, 1997.
- [20] E. W. Dijkstra, "A note on two problems in connexion with graphs," Number. Math., vol. 9, pp. 269-271, 1959.

저 자 소 개



김형석 (金炯奭)

1956년 1월 21일 생. 1980년 한양대 전자공학과 졸업. 1982년 전북대 대학원 전기공학과 졸업(석사). 1992년 Dept. of Electrical and Computer Eng., University of Missouri, Columbia (Ph.D.). 1982년~1993년 국방과학연구소 선임연구원. 현재 전북대 전자정보공학부 부교수. 관심분야는 신경회로망모델 개발, VLSI에 의한 신경회로망 하드웨어 구현, 로봇비전 및 무인헬기 원격 제어 등

Tel : 0652-270-2477, Fax : 0652-270-2451

E-mail : hskim@moak.chonbuk.ac.kr



이재철 (李在鐵)

1971년 5월 29일생. 1999년 전북대 제어계측공학과 졸업. 1999년~현재 동 대학원 석사과정

Tel : 063-270-2477, Fax : 063-270-2451

E-mail : jlee@hotmail.net



이왕희 (李旺熙)

1973년 5월 27일생. 1999년 전북대 제어계측공학과 졸업. 1999년~현재 동 대학원 석사과정

Tel : 063-270-2477, Fax : 063-270-2451

E-mail : lwh1024@netian.com



박진희 (朴珍熙)

1976년 3월 3일생. 1998년 전북대 제어계측공학 졸업. 2000년 동대학원 제어계측공학과 졸업(석사). 2000년~현재 한국전자통신연구원 연구원

Tel : 042-860-5785, Fax : 042-860-4844

E-mail : pjh2892@etri.re.kr



손홍락 (孫弘樂)

1973년 5월 26일생. 1996년 전북대 제어계측공학과 졸업. 1998년 동대학원 전기공학과 졸업(석사). 2000년 동대학원 전자공학과 박사과정

Tel : 063-270-2477, Fax : 063-270-2451

E-mail : hrson@icrn.chonbuk.ac.kr