

論文2000-37TC-10-2

3GPP W-CDMA 시스템에서 개선된 초기 셀 탐색 알고리즘 (Improved initial cell searching algorithm for 3GPP W-CDMA systems)

鄭 洪 在 * , 金 泰 中 ** , 權 東 昇 ** , 楊 勳 其 ***

(Hong Jae Jeong, Tae Joong Kim, Dong Seung Kwon, and Hoon Gee Yang)

요 약

본 논문에서는 3GPP(The third Generation Partnership Project) W-CDMA 시스템에 대해 향상된 셀 탐색 알고리즘을 제안한다. 제안된 알고리즘의 핵심은 두 번째 단계를 제대로 찾기 위해 첫 번째 단계에서 탐색 슬롯 수를 적게 하면서도 신뢰성을 높이는 것이다. 즉, 첫 번째 단계에서 정합필터 출력을 누적해 가면서 연속적으로 같은 시간 오프셋에서 슬롯의 동기가 선언되면 두 번째 단계로 넘어간다. 3GPP W-CDMA 시스템에 대해 기존의 알고리즘과 새롭게 제안된 알고리즘을 비교하기 위해 다중경로가 있는 레일리 페이딩 채널에 대해 시뮬레이션을 했으며, 또한 시뮬레이션의 타당함을 보이기 위해 기존 알고리즘의 첫 번째 단계를 레일리 페이딩 채널에 대해 수식적으로 분석을 하였다. 본 논문에서는 시뮬레이션 결과 제안된 알고리즘이 더 좋은 성능을 나타낼 수 있고 또한 최적의 성능을 나타내는 파라미터들을 제안한다.

Abstract

In this paper, the improved initial cell searching algorithm is proposed for 3GPP(The third Generation Partnership Project) W-CDMA system. The key objective of the proposed algorithm is to reduce searching slot and to increase the reliability in the first stage of cell searching algorithm in order to accomplish the second stage. So the proposed algorithm makes the mobile station transfers to the second stage from the first stage, just after the slot synchronization is declared successively at the same time-offset. In order to compare the proposed algorithm with the conventional one, the simulations are accomplished for cell search algorithm for 3GPP W-CDMA systems in the multipath Rayleigh fading channel. The first stage of conventional algorithm is also analyzed in a Rayleigh fading channel in order to prove simulation to be reasonable. In this paper, the proposed algorithm presents the better performance than conventional one. We also propose some parameters for optimal performance.

* 正會員, 光云大學校 電波工學科

(Dept. of Radio science and Engineering Kwangwoon Univ.)

** 正會員, 韓國電子通信研究員

(ETRI Radio & Broadcasting Research Lab)

*** 正會員, 光云大學校 電子工學部

(School of Electronics Engineering Kwangwoon University)

接受日: 1999年11月19日, 수정완료일: 2000年9月7日

I. 서 론

기존의 IS-95를 기반으로 하는 CDMA 디지털 셀룰라 이동 통신은 GPS를 이용하여 모든 기지국이 동기를 맞추는 방식으로 GPS에 대한 의존도가 상당히 높다. 이와 같은 GPS에 대한 의존도를 줄이기 위해 IMT-2000에서는 기지국간 비동기 방식에 대하여 표준화 작업이 진행 중에 있다. 이 기지국간 비동기 방식의

IMT-2000 시스템에서는 기지국간 동기를 GPS와 같은 절대 시간을 이용하지 않고, 네트워크 상에서의 동기만 유지하므로, IS-95와 같이 상관기를 이용하는 간단한 형태의 셀 탐색기로는 탐색 시간의 요건을 만족시킬 수가 없게 된다. 이와 같은 비동기 방식의 셀 탐색 방법에서는 탐색 시간의 요건을 만족시킴과 동시에, 정합 필터를 사용하여야 하는 관계로 단말기의 복잡성을 줄일 수 있는 방향으로 연구가 진행되고 있다. 현재, 비동기 IMT-2000 시스템에서는 512개의 셀을 64개의 Group으로 구분하고, 각 그룹은 8개의 셀을 포함하는 구조로 설계된다. 이는 기지국간 동기가 맞지 않기 때문에 512개의 셀을 모두 탐색하는 것은 핸드오버 시에 호가 단락 되는 문제를 야기할 수 있으므로, 우선적으로 Group를 검색하고 탐색된 Group내의 셀을 탐색하는 방법을 거쳐 진행된다.

현재 표준안으로 채택된 방법은 3단계의 탐색 단계를 가지고 있다. 첫 번째는 슬롯동기를 찾기 위한 단계이고 두 번째는 프레임 동기와 셀이 속한 코드 그룹을 찾는 단계이고 마지막 세 번째 단계는 코드 그룹으로부터 기지국의 해당 확산 코드를 찾는 단계이다. 각 단계에서는 복수개의 신호를 이용하여 셀 탐색의 신뢰성을 높이는데, 셀 탐색 시간과 셀 탐색의 신뢰성은 Trade-off 관계를 가지게 된다. 따라서, 본 논문에서는 우선적으로 기존의 알고리즘에서 평균 셀 탐색 시간이 최소가 되는 최적의 파라미터를 추정한다. 또한, 추정된 파라미터를 이용하여 제안된 알고리즘과 기존의 알고리즘을 비교 평가한다.

II. 초기 셀 탐색 알고리즘

현재 비동기 방식에서 제안하고 있는 셀 탐색 순서는 3단계^[1]로 나누어져 있다. 첫 번째 단계는 슬롯 동기를 맞추는 단계로 이동국은 기지국에 슬롯 동기를 맞추기 위해 동기 채널의 주 동기 코드(primary synchronization code, C_P)^[2]를 이용한다. 모든 기지국은 중첩되지 않을 정도의 시간 오프셋을 가지고 주 동기 코드를 전송하므로 이동국은 한 개의 정합 필터(matched filter)를 이용해서 슬롯동기를 맞추는데 이때 신뢰성을 높이기 위해 여러 슬롯을 누적한 값을 이용한다. 두 번째 단계는 첫 번째 단계에서 찾은 슬롯 동기를 이용하여 프레임 동기를 맞추고 기지국의 그룹을

찾아내는 단계로 부 동기 코드(secondary synchronization code, $C_{SCH_n}(n=1,2,\dots,16)$)^[2]를 이용한다. 이 부 동기 코드는 프레임 당 슬롯의 개수보다 하나 큰 16 종류가 존재하며, 이를 슬롯의 개수만큼 선택하여 그룹의 수만큼 생성한다. 탐색 방법은 한 프레임에 대해 15×16 개의 상관값을 찾고 이 상관값을 이용 모든 그룹에 대해 960개의 결정 값을 구해 이중 가장 큰 값을 가지는 지점을 프레임의 시작점으로 하고 기지국의 그룹을 찾아낸다. 여기서 주 동기 코드와 부 동기 코드의 상관값은 0이다. 마지막 단계는 두 번째 단계에서 선택된 그룹에서 해당되는 기지국에 할당된 확산 코드를 선택하는 과정으로, 하나의 그룹에 해당되는 확산 코드에 대해 상관도를 계산하여 가장 신뢰성이 높은 코드를 선택하여 초기 셀 탐색을 완료하게 된다. 그림은 동기 채널 구조를 나타낸 것으로 주 동기 채널과 부 동기 채널로 이루어져있다.

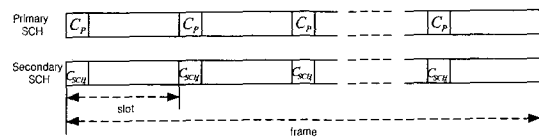


그림 1. 동기 채널 구조

Fig. 1. Synchronization channel structure.

현재 셀 탐색 알고리즘에서는 첫 번째 단계가 성능에 가장 중요한 영향을 미치게 된다. 즉, 충분한 시간동안 수신된 신호를 이용하는 것이 셀 탐색의 신뢰성을 높이는 방법이 된다. 이와 같은 측면에서, 본 논문에서는 첫 번째 단계의 정보를 더욱 효율적으로 이용하는 방법을 다음과 같이 제안하였다. 기존 방법은 첫 번째 단계에서 슬롯 동기의 신뢰성을 높이기 위해 복수개의 슬롯 동안 취한 값을 누적해서 슬롯을 결정하게 되어 있는데 반해서 제안된 방법은 슬롯을 누적해 가면서 매 슬롯마다 잠정적으로 슬롯 동기를 결정하고, 이와 같이 잠정적으로 결정된 슬롯 동기가 연속적으로 동일한 시점에서 발생될 경우에는 첫 번째 단계를 멈추고 두 번째 단계로 넘어가고 일정 슬롯(30슬롯) 동안 연속적으로 동일한 시점에서 슬롯 동기가 발생하지 않으면 모든 레지스터를 리셋하고 처음부터 다시 시작하는 것이 제안하는 알고리즘의 기본 개념이다. 즉, 잘못된 슬롯 동기를 가지고 다음 단계로 넘어갈 확률을 줄임으로써 두 번째 세 번째 단계에서 소비되는 시간 및 별

척시간을 줄여 전체적인 탐색 시간을 줄인다. 연속 슬롯 동기의 개수를 크게 설정하면, 신뢰성은 높아지는 반면 평균 셀 탐색 시간은 증가하게 되고, 이를 너무 작게 설정하면 신뢰성이 줄어 또한 평균 셀 탐색 시간이 증가하게 된다. 따라서, 본 논문에서는 두 번째 단계로 천이하기 위한 최적의 연속 슬롯 동기의 개수를 찾아 이를 기존의 셀 탐색 알고리즘과 비교하기로 한다.

Ⅲ. 셀 탐색 시뮬레이션 모델 및 수식적 분석

그림 2는 초기 셀 탐색 시뮬레이션을 위한 모델로서, 동기 채널 외에 해당 기지국에서 전송되는 신호와 타 기지국에서 전송되는 신호, 그리고 열잡음 등이 수신된다. 해당 기지국에서 동기 채널을 제외한 신호들은 동기 채널과 직교성이 유지되지 않기 때문에 AWGN으로 모델링 할 수 있다. 한편, 타 기지국에서 전송되는 신호와 열잡음은 AWGN으로 모델링 하였다. 그리고 페이딩 채널을 위해 4개의 다중 경로를 갖는 Jake's model의 레일리 페이딩 채널을 고려하였다^[3].

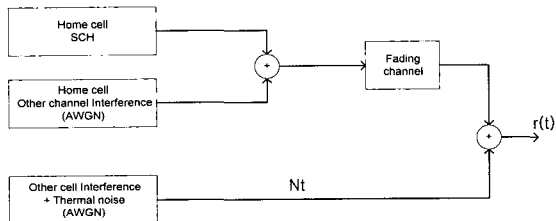


그림 2. 시뮬레이션 모델
Fig. 2. Simulation mode.

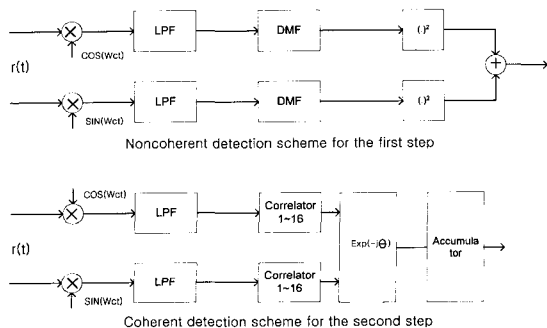


그림 3. 셀 탐색기 구조 (첫 번째 / 두 번째 단계)
Fig. 3. Cell searcher structure (the first/the second step).

그림 3은 수신기 구조를 나타내고 있다. 여기에서 두 번째 단계에서는 주 동기 코드로부터 위상 정보를 받아 위상 보상을 수행하는 coherent 검출기를 고려하였다

본 시뮬레이션에서는 현재 비동기 IMT-2000 규격인 3.84Mcps의 칩 속도와 2GHz의 carrier 주파수를 고려하였다. 두 동기 코드 길이는 256 칩이며, 한 프레임은 10msec로 15개의 슬롯으로 구성되며, 한 슬롯은 2560 칩으로 이루어진다. 본 논문에서는 이동국이 셀 탐색을 시작하는 시점은 한 프레임 내에서 균일한 분포를 가지며, 평균적인 성능을 계산하기 위해 이동국이 하나의 셀 내에서 균일하게 분포하는 것으로 가정하였다. 또한, 주 동기 채널과 부 동기 채널의 전력은 각각 해당 기지국에서 전송되는 전력의 2.5%로 설정하였다. 한편, 세 번째 단계의 동작은 한 프레임을 탐색하면 제대로 찾는다고 가정하고 확산코드를 찾는 과정은 생략하였다. 또한, 첫 번째 단계를 위해 256탭(Tap)의 디지털 정합 필터를 이용하여 칩 당 하나의 샘플을 이용하는 구조를 가정하였다. 본 시뮬레이션에서는 두 번째 단계까지 탐색이 끝난 후 첫 번째 단계와 두 번째 단계 중에서 적어도 하나의 단계에서 오류가 발생된 경우에는 벌칙 시간(Penalty time)이 추가되면서 첫 번째 단계부터 다시 시작하게 된다. 본 시뮬레이션에서는 3 프레임의 신호를 복조하면 맞는지 틀린지를 판단할 수 있다고 가정하고 벌칙 시간을 30ms로 하였다. 본 논문에서는 다양한 채널환경을 고려하기 위해 이동국의 속도를 3km/h와 120km/h로 설정하였으며, 첫 번째 단계에서 찾은 슬롯 동기가 다중경로 신호 중 하나와 동일한 경우에 오류 없이 포착된 것으로 가정하였다. 표 1은 본 논문에서 고려한 다중 채널 모델로서 ITU-R TG8-1의 vehicular A 모델을 칩 단위로 수정한 다중 경로 모델이다.

표 1. 수정된 ITU-R 다중경로 채널 모델
Table 1. Modified ITU-R multipath channel model.

경로	상대적인 지연(nsec)	평균 전력 (dB)
1	0	0.0
2	260	-1.0
3	780	-9.0
4	1040	-10.0

또한, 본 시뮬레이션은 자기 기지국 이외에서 수신된 신호의 칩 단위 전력에 대한 자기 기지국의 칩 단위 총 전력에 대해 수행되었으며, 이동국이 속한 셀의 경계 지역을 신호(자기 기지국의 총 전력)대 잡음(다른 기지국에서 수신된 총 전력+열잡음)비가 0dB인 지점으로 설정하였으며 중심 지역의 신호 대 잡음비를 12dB로 설정하였다. 따라서, 본 논문의 시뮬레이션은 신호 대 잡음비가 0~12dB인 영역에서 수행되었다.

또한, 기존의 알고리즘에 대해 셀 탐색 첫 번째 단계인 슬롯의 동기를 제대로 찾을 확률을 수식적으로 분석하였다^[4]. 이 수식적 분석의 목적은 시뮬레이션이 지금까지의 기준값을 두고 판단을 하는 방법이 아닌 가장 큰 값을 이용하는 알고리즘에 대해 수행되었는데 이런 방법에 의해 수행된 셀 탐색 시뮬레이션 관련 자료가 없는 관계로 시뮬레이션이 제대로 수행되었는지를 검증하는데 있다. 따라서, 수식적 분석에서는 다중 경로 신호와 도플러 효과는 고려하지 않고 레일리 페이딩 채널만 고려하였다. 또한, 수식적 분석에서는 슬롯 동기 확률만 분석하였다. 실제 셀 탐색에 있어서 오보 확률(false-alarm probability)도 중요하지만 현재 3GPP에서 제안된 셀 탐색 방법은 3단계를 거친 후 기지국을 찾게 되는데 이 과정에서 미리 정해진 기준 값을 이용해서 동기를 찾는 것이 아니고 검증 단계 없이 가장 큰 값을 기준으로 동기를 찾게 된다. 따라서, 데이터를 복조한 후에야 제대로 찾았는지를 알 수 있다. 그러므로 가장 큰 값을 기준으로 셀을 찾는 방법에서는 오보 확률이 '1-동기 확률'이 된다. 수식적인 분석 결과 슬롯 동기 확률 P_{slot} 는 다음과 같이 나타낼 수 있으며 자세한 수식유도는 부록에 나와 있다.

$$P_{slot} = \int_0^\infty \int_0^\infty \int_0^\infty \frac{1}{4 \cdot 2^L \cdot \sigma_a^2 \cdot \sigma_c^2 \cdot \sigma_d^2 \cdot \Gamma(L)} \cdot a^{L-1} \cdot \left(\frac{a}{s^2}\right)^{(2L-2)/4} \cdot I_{L-1}\left(\frac{\sqrt{as}}{\sigma_a^2}\right) \cdot \exp\left(-\left(\frac{s^2+a}{2\sigma_a^2} + \frac{c}{2\sigma_c^2} + \frac{d}{2\sigma_d^2}\right)\right) \cdot \left[\int_0^a \frac{1}{2^L \cdot \sigma_b^2 \cdot \Gamma(L)} \cdot b^{L-1} \cdot \exp\left(-\frac{b}{2\sigma_b^2}\right) db\right]^{259} da dc dd$$

여기서,

$$\sigma_a^2 = \sigma_b^2 = \frac{\alpha^2 P_{sch}}{512} + \frac{1}{512}$$

$$\sigma_c^2 = \sigma_d^2 = 0.5$$

$$s^2 = \frac{1}{2} P_{sch} \sum_{m=1}^2 \alpha_m^2$$

IV. 시뮬레이션 결과 및 성능 분석

그림 4는 기존 알고리즘에 대해 첫 번째 단계에서 누적 슬롯 수가 12슬롯일 때 III장에서 수식적으로 분석한 첫 번째 단계에서의 슬롯 동기 확률과 시뮬레이션에 의한 슬롯 동기 확률을 다중 경로 신호가 없는 레일리 페이딩 채널에 대해 비교한 것으로 시뮬레이션에서는 이동국의 속도를 40km/h로 하였다.

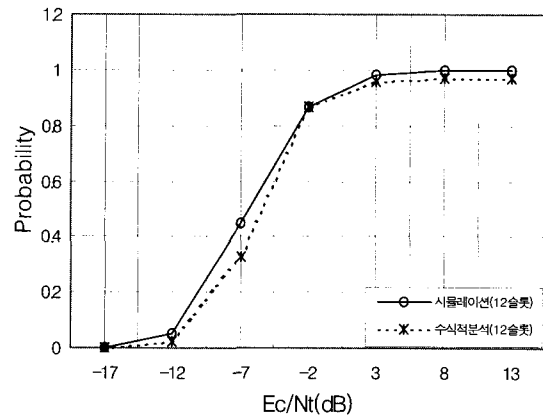


그림 4. 수식적인 분석 결과와 시뮬레이션 결과에 대한 슬롯 동기 확률 비교

Fig. 4. Comparison of slot synchronization probability for analyzed and simulated result

그림 4에서 볼 수 있듯이 수식적인 결과와 시뮬레이션 결과가 거의 일치하므로 시뮬레이션이 제대로 수행되었음을 알 수 있다. 그림 5는 다중 경로 채널 환경에서 이동국의 속도가 3km/h와 120km/h일 때의 누적 슬롯 수에 따른 기존 방식의 평균 탐색 시간을 나타낸 것으로 실선은 평균 탐색 시간이 가장 적게 걸린 경우를 나타낸 것이고 세 개의 숫자는 각 단계에서의 누적 슬롯 수를 나타낸 것이다. 그림 6은 제안된 알고리즘의 연속 슬롯 동기 개수에 따른 평균 탐색 시간을 나타낸 것이다. 그림 5, 6에 따르면 기존 알고리즘의 최적 누적 슬롯 수는 저속(3km/h)일 때 14/15/15, 고속(120km/h)일 때 20/15/15이며, 제안된 알고리즘의 최적 연속 슬롯 동기 개수는 각각의 속도에서 8이고, 이때 평균 셀 탐색 시간은 각각 46.8, 52.9, 42.1, 52.1msec이며 이동국의 속도가 빨라질수록 셀 탐색 시간이 길어짐을 알 수 있다. 그림 6에서 네 개의 숫자는 각각 첫 번째 단계에서의 가능한 누적 슬롯수, 슬롯동기를 선언하는 연속 슬롯수, 두 번째 단계에서의 누적 슬롯수, 세 번째 단계

에서의 누적 슬롯수를 나타낸다. 그림 7은 기존 알고리즘에 대해 각각의 속도에서 최적의 슬롯수 일 때의 프레임 동기 확률 즉, 첫 번째 두 번째 단계 모두 제대로 찾을 확률을 나타낸 것이다. 한편, 그림 8은 다중 경로 신호가 있는 환경에서 이동국의 속도가 3km/h와 120km/h일 때 최적의 파라미터에서 기존 알고리즘과 제안된 알고리즘의 평균 탐색 시간을 비교한 것으로 그림 7에서 보여준 프레임 동기 확률이 0.9인 지점을 기준으로 전력 이득을 계산한 결과 제안한 알고리즘이 저속일 경우에는 약 0.8dB의 전력 이득이 발생했지만 고속에서는 이득이 거의 발생하지 않았다. 고속에서 이득이 발생하지 않은 이유는 도플러에 의한 페이딩 영향이 크다. 저속의 경우 페이딩이 슬로우 페이딩이 되고 고속의 경우 패스트 페이딩이 된다. 즉, 저속의 경우 인접 슬롯간의 수신 신호의 크기의 변화가 작지만 고속의 경우 변화가 크다. 그러므로, 저속의 경우 슬롯을 누적하는 동안 여러 슬롯 동안 가장 큰 값을 가지는 시점이 동일할 확률이 높다. 물론 가장 큰 값을 가지는 시점이 항상 슬롯 동기 시점을 나타내지는 않지만 대부분 여러 슬롯 동안 동일한 시점에서 가장 큰 값을 가지면 그 시점이 슬롯 동기일 확률이 매우 크다. 반면 고속에서는 인접 슬롯간의 수신 신호의 변화가 크므로 여러 슬롯 동안 동일한 시점에서 가장 큰 값을 가질 확률이 떨어지므로 저속일 때 보다 첫 번째 단계를 더 수행하게 된다. 따라서, 큰 이득이 없다. 하지만 현재의 하드웨어를 그대로 유지하면서 알고리즘만을 바꿈으로써 생긴 저속에서의 전력 이득은 순방향 채널에서 동기 채널이 다른 채널들과 직교성이 유지되지 않기에 때 문에 생기는 다른 채널에 대한 간섭량을 줄일 수 있다.

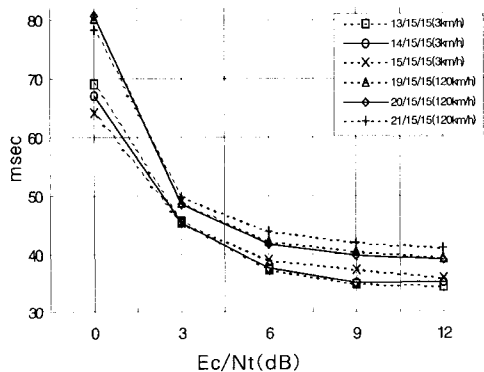


그림 5. 기존 방식의 평균 셀 탐색 시간(3km/h, 120km/h)
Fig. 5. Average searching time of conventional algorithm(3km/h, 120km/h).

또한, 동기 채널의 전력을 줄이는 것은 순방향의 용량을 증대시킬 수 있는 방법이 된다.

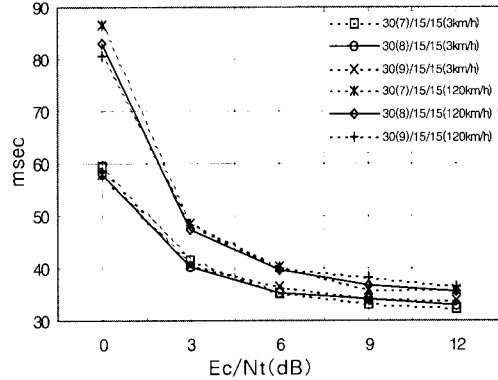


그림 6. 제안된 알고리즘의 평균 셀 탐색 시간(3km/h, 120km/h)

Fig. 6. Average searching time of proposed algorithm(3km/h, 120km/h).

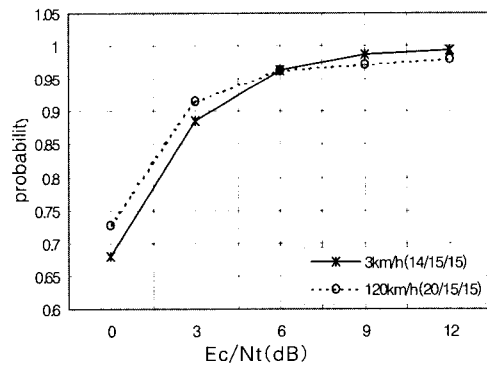


그림 7. 기존 방식의 프레임 동기 확률(3km/h, 120km/h)
Fig. 7. Frame synchronization probability of conventional algorithm(3km/h, 120km/h).

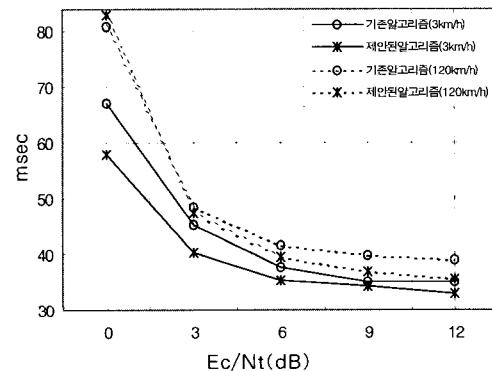


그림 8. 제안된 알고리즘과 기존 알고리즘의 평균 셀 탐색 시간 비교(3km/h, 120km/h)

Fig. 8. Comparison of average searching time for proposed and conventional algorithm(3km/h, 120km/h).

V. 결론

본 논문에서는 3GPP W-CDMA를 기반으로 하는 비 동기식 IMT-2000 시스템에서의 초기 셀 탐색을 위한 기존의 알고리즘을 이동 통신 채널 환경에 대해서 최적의 파라미터를 도출하였다. 또한, 기존의 알고리즘을 개선한 새로운 알고리즘을 제안하고, 시뮬레이션을 통해 제안된 알고리즘의 우수한 성능을 나타내었다. 따라서, 본 논문에서는 현재 표준화가 진행중인 비동기 방식의 IMT-2000인 3GPP 모델 규격에 준 하는 모델에 중요한 파라미터를 제공하고 있다. 아울러, 셀 탐색 알고리즘에서 중요한 정보인 첫 번째 단계의 누적 신호들을 효과적으로 이용하는 방법에 대한 연구가 더욱 요구된다고 사료된다.

참 고 문 헌

- [1] 3GPP FDD, physical layer procedures, TS 25.214 V3.0.0 1999-10.
- [2] 3GPP FDD, spreading and modulation, TS 25.213 V3.0.0 1999-10.
- [3] W.C. Jakes, Microwave Mobile Communications, Wiley-Interscience, New York, 1974.
- [4] A new Hierarchical Correlation Sequence with good Properties in Presence of a Frequency Error, Tdoc TSG RAN WG1#3 146/99, Sweden, March, 22-26, 1999.
- [5] J.G. Proakis, Digital Communications, Mc Graw Hill, Boston, Massachusetts, 1995.

부 록

전송 신호를 $s(t)$ 라고 했을 때 다음과 같이 나타낼 수 있다.

$$s(t) = \left(\sqrt{\frac{P_{sch}}{4}} CH'_{P-sch}(t) + \sqrt{\frac{P_{sch}}{4}} CH'_{S-sch_*}(t) + \sqrt{\frac{P_{och}}{2}} \widehat{N}(t) \right) + j \left(\sqrt{\frac{P_{sch}}{4}} CH^Q_{P-sch}(t) + \sqrt{\frac{P_{sch}}{4}} CH^Q_{S-sch_*}(t) + \sqrt{\frac{P_{och}}{2}} \widehat{N}_Q(t) \right) \quad (1)$$

여기서, 자기 기지국내의 모든 다른 채널들은 평균이 0이고, 분산이 1인 AWGN ($\widehat{N}(t)$)으로 가정한다. P_{sch} 는 동기 채널의 총 전력을 나타내고, P_{och} 는 자기 기지국내의 다른 채널들의 총 전력을 나타낸다. $CH_{P-sch}(t)$ 는 슬롯 동기를 위한 주 동기 채널이고, $CH_{S-sch_*}(t)$ 는 프레임 동기과 기지국 그룹을 알기 위한 부 동기 채널을 말하며 주 동기 코드와 부 동기 코드의 상관값은 0이다. 이때 두 동기 채널의 동기 코드는 매 슬롯 당 앞쪽 256칩에만 존재하므로 두 동기 채널의 슬롯 당 257부터 2560칩은 값이 0이다.

$$\widehat{N}(t) = \sqrt{\frac{1}{2}} \widehat{N}_I(t) + j \sqrt{\frac{1}{2}} \widehat{N}_Q(t) \quad (N(t), \widehat{N}_I(t), \widehat{N}_Q(t) : i.i.d)$$

$$CH'_{P-sch}(t) = CH^I_{P-sch}(t) = CH_{P-sch}(t), CH'_{S-sch_*}(t) = CH^Q_{S-sch_*}(t) = CH_{S-sch_*}(t)$$

이때 레일리 페이딩 채널을 거친 후 수신된 신호를 $r(t)$ 라고 했을 때 다음과 같이 나타낼 수 있다.

$$r(t) = \left\{ a \left[\cos \theta \left(\sqrt{\frac{P_{sch}}{4}} CH_{P-sch}(t) + \sqrt{\frac{P_{sch}}{4}} CH_{S-sch_*}(t) + \sqrt{\frac{P_{och}}{2}} \widehat{N}(t) \right) - \sin \theta \left(\sqrt{\frac{P_{sch}}{4}} CH_{P-sch}(t) + \sqrt{\frac{P_{sch}}{4}} CH_{S-sch_*}(t) + \sqrt{\frac{P_{och}}{2}} \widehat{N}_Q(t) \right) \right] + \sqrt{\frac{1}{2}} N_I(t) \right\} + j \left\{ a \left[\cos \theta \left(\sqrt{\frac{P_{sch}}{4}} CH_{P-sch}(t) + \sqrt{\frac{P_{sch}}{4}} CH_{S-sch_*}(t) + \sqrt{\frac{P_{och}}{2}} \widehat{N}_Q(t) \right) + \sin \theta \left(\sqrt{\frac{P_{sch}}{4}} CH_{P-sch}(t) + \sqrt{\frac{P_{sch}}{4}} CH_{S-sch_*}(t) + \sqrt{\frac{P_{och}}{2}} \widehat{N}_I(t) \right) \right] + \sqrt{\frac{1}{2}} N_Q(t) \right\}$$

여기서, α 는 레일리 분포를 갖고 평균 전력이 1이며, θ 는 균일한 분포를 갖는다. 또 모든 다른 기지국에서 수신된 신호를 평균이 0이고, 분산이 1인 AWGN ($N(t)$)으로 가정한다.

$$N(t) = \sqrt{\frac{1}{2}} N_I(t) + j \sqrt{\frac{1}{2}} N_Q(t) \quad (N(t), N_I(t), N_Q(t) : i.i.d)$$

수신된 신호는 첫 번째 단계에서 슬롯 동기를 맞추기 위해 정합 필터(matched filter)를 통과하게 되는데, 이때 inphase쪽 정합 필터 출력을 MF_I 라 하고 quadrature쪽 정합 필터 출력을 MF_Q 라 하면 다음과 같이 나타낼 수 있다. 여기서 $t = nT_c$ 라 하자.

$$MF_I = a \left[\cos \theta \left(\sqrt{\frac{P_{sch}}{4}} \Phi_{PP}(\tau) \right) \right]$$

$$\begin{aligned}
 & + \sqrt{\frac{P_{sch}}{4}} \phi_{PS_s}(\tau) + \sqrt{\frac{P_{och}}{2}} \cdot \frac{1}{256} \sum_{n=0}^{255} \widehat{N}_I(nT_c) \\
 & - \sin \theta \left(\sqrt{\frac{P_{sch}}{4}} \phi_{PP}(\tau) + \sqrt{\frac{P_{sch}}{4}} \phi_{PS_s}(\tau) + \sqrt{\frac{P_{och}}{2}} \right. \\
 & \left. + \sqrt{\frac{1}{2}} \frac{1}{256} \sum_{n=0}^{255} N_I(nT_c) \right) \quad (3)
 \end{aligned}$$

$$\begin{aligned}
 MF_Q = & a \left[\cos \theta \left(\sqrt{\frac{P_{sch}}{4}} \phi_{PP}(\tau) + \sqrt{\frac{P_{sch}}{4}} \phi_{PS_s}(\tau) \right. \right. \\
 & \left. \left. + \sqrt{\frac{P_{och}}{2}} \cdot \frac{1}{256} \sum_{n=0}^{255} \widehat{N}_Q(nT_c) \right) + \sin \theta \left(\sqrt{\frac{P_{sch}}{4}} \phi_{PP}(\tau) \right. \right. \\
 & \left. \left. + \sqrt{\frac{P_{sch}}{4}} \phi_{PS_s}(\tau) + \sqrt{\frac{P_{och}}{2}} \cdot \frac{1}{256} \sum_{n=0}^{255} \widehat{N}_I(nT_c) \right) \right] \\
 & + \sqrt{\frac{1}{2}} \frac{1}{256} \sum_{n=0}^{255} N_Q(nT_c) \quad (4)
 \end{aligned}$$

$$\begin{aligned}
 \text{여기서, } \phi_{PP}(\tau) &= \frac{1}{256} \sum_{n=0}^{255} C_{P-sch}(nT_c) CH_{P-sch}(nT_c + \tau) \\
 \phi_{PS_s}(\tau) &= \frac{1}{256} \sum_{n=0}^{255} C_{P-sch}(nT_c) CH_{S-sch_s}(nT_c + \tau)
 \end{aligned}$$

이고 동기 채널과 동기 코드 사이의 상관값을 나타내며, τ 는 채널과 코드 사이의 offset을 나타내는데 한 슬롯 내에서 0부터 255까지 존재하게 되며 τ 가 256을 넘게되면 상관값은 0이 된다. 여기서, $C_{P-sch}(nT_c)$ 는 주 동기 코드를 나타낸다.

이때 inphase와 quadrature쪽의 정합 필터 출력은 슬롯 당 각각 2560개가 발생하게 되고 이 출력 값을 각각 제공한 후 더해서 2560개의 레지스터에 저장한다. L개의 슬롯에 대한 각각의 출력을 2560개의 레지스터에 누적하게 되면 각 레지스터에는 L개의 정합 필터 출력 값이 누적되어 있게 된다. 이 2560개의 레지스터 중 가장 큰 값을 가지는 레지스터가 슬롯의 시작점이 되는 것이다.

2560개의 레지스터 값 중 1개만이 슬롯의 동기가 맞았을 때의 값이고 나머지 2559개는 동기가 맞지 않았을 때의 값이다.

슬롯의 동기가 맞으면 $\phi_{PP}(0) = 1, \phi_{PS_s}(0) = 0$ 이 되고 정합 필터의 출력 값은 다음과 같이 나타낼 수 있다.

$$\begin{aligned}
 MF_I = & a \left[\cos \theta \left(\sqrt{\frac{P_{sch}}{4}} + \sqrt{\frac{P_{och}}{2}} \cdot \frac{1}{256} \sum_{n=0}^{255} \widehat{N}_I(nT_c) \right) \right. \\
 & \left. - \sin \theta \left(\sqrt{\frac{P_{sch}}{4}} + \sqrt{\frac{P_{och}}{2}} \cdot \frac{1}{256} \sum_{n=0}^{255} \widehat{N}_Q(nT_c) \right) \right] \\
 & + \frac{1}{256} \sqrt{\frac{1}{2}} \sum_{n=0}^{255} N_I(nT_c) \quad (5)
 \end{aligned}$$

$$\begin{aligned}
 MF_Q = & a \left[\cos \theta \left(\sqrt{\frac{P_{sch}}{4}} + \sqrt{\frac{P_{och}}{2}} \cdot \frac{1}{256} \sum_{n=0}^{255} \widehat{N}_Q(nT_c) \right) \right. \\
 & \left. + \sin \theta \left(\sqrt{\frac{P_{sch}}{4}} + \sqrt{\frac{P_{och}}{2}} \cdot \frac{1}{256} \sum_{n=0}^{255} \widehat{N}_I(nT_c) \right) \right] \\
 & + \frac{1}{256} \sqrt{\frac{1}{2}} \sum_{n=0}^{255} N_Q(nT_c) \quad (6)
 \end{aligned}$$

여기서, a 와 θ 는 한 슬롯에 대해서는 상수로 가정한다.

슬롯 동기가 맞았을 때의 출력 값인 (5)와 (6)의 평균과 분산을 계산하면 다음과 같다.

$$E[MF_I] = a \cos \theta \sqrt{\frac{P_{sch}}{4}} - a \sin \theta \sqrt{\frac{P_{sch}}{4}}$$

$$Var[MF_I] = \frac{a^2 P_{och}}{512} + \frac{1}{512}$$

$$E[MF_Q] = a \cos \theta \sqrt{\frac{P_{sch}}{4}} + a \sin \theta \sqrt{\frac{P_{sch}}{4}}$$

$$Var[MF_Q] = \frac{a^2 P_{och}}{512} + \frac{1}{512}$$

즉, 식 (5)는 평균이 $a \cos \theta \sqrt{\frac{P_{sch}}{4}} - a \sin \theta \sqrt{\frac{P_{sch}}{4}}$ 이고 분산이 $\frac{a^2 P_{och}}{512} + \frac{1}{512}$ 인 가우시안 랜덤 변수가 되고, 식 (6)은 평균이 $a \cos \theta \sqrt{\frac{P_{sch}}{4}} + a \sin \theta \sqrt{\frac{P_{sch}}{4}}$ 이고 분산이 $\frac{a^2 P_{och}}{512} + \frac{1}{512}$ 인 가우시안 랜덤 변수가 된다.

슬롯 동기가 맞지 않으면 주 동기 코드와 동기 채널들간에 약간의 상관값이 존재하지만(τ 가 255이하일 때) 그 값이 매우 적어 $\phi_{PP}(\tau) = 0, \phi_{PS_s}(\tau) = 0, (\tau \neq 0)$ 라고 가정하면 각각의 출력 값은 다음과 같이 나타낼 수 있다.

$$\begin{aligned}
 MF_I = & a \left(\cos \theta \frac{1}{256} \sqrt{\frac{P_{och}}{2}} \sum_{n=0}^{255} \widehat{N}_I(nT_c) \right. \\
 & \left. - \sin \theta \frac{1}{256} \sqrt{\frac{P_{och}}{2}} \sum_{n=0}^{255} \widehat{N}_Q(nT_c) \right) + \frac{1}{256} \sqrt{\frac{1}{2}} \sum_{n=0}^{255} N_I(nT_c) \quad (7)
 \end{aligned}$$

$$\begin{aligned}
 MF_Q = & a \left(\cos \theta \frac{1}{256} \sqrt{\frac{P_{och}}{2}} \sum_{n=0}^{255} \widehat{N}_Q(nT_c) \right. \\
 & \left. + \sin \theta \frac{1}{256} \sqrt{\frac{P_{och}}{2}} \sum_{n=0}^{255} \widehat{N}_I(nT_c) \right) + \frac{1}{256} \sqrt{\frac{1}{2}} \sum_{n=0}^{255} N_Q(nT_c) \quad (8)
 \end{aligned}$$

이때 식(7)과 (8)의 평균과 분산 값은 다음과 같다.

$$E[MF_I] = E[MF_Q] = 0$$

$$\text{Var}[MF_I] = \text{Var}[MF_Q] = \frac{\alpha^2 P_{och}}{512} + \frac{1}{512}$$

즉, 식(7)과 (8)은 평균이 0이고 분산이 $\frac{\alpha^2 P_{och}}{512} + \frac{1}{512}$ 인 가우시안 랜덤 변수가 된다.

이때 슬롯 동기가 맞았을 때의 누적된 필터 출력 값은 다음과 같은 확률 분포를 갖는다.

L개의 정합 필터 출력을 누적시킨 값을 A라 하면 $A = \sum_{m=1}^L (MF_{Im}^2 + MF_{Qm}^2)$ 이고, m은 슬롯의 번호를 나타내는데 m=1이면 가장 먼저 들어온 슬롯(2560칩)을 말한다. 여기서, MF_{Im}^2 와 MF_{Qm}^2 는 각각 noncentral chi-square 분포를 갖는다. 따라서, A는 2L차 자유도를 갖는 noncentral chi-square 분포를 갖는다.

$$P_A(a) = \frac{1}{2\sigma_a^2} \left(\frac{a}{s^2} \right)^{(2L-2)/4} \cdot \exp\left(-\frac{s^2+a}{2\sigma_a^2}\right) \cdot I_{L-1}\left(\frac{\sqrt{as}}{\sigma_a}\right), a \geq 0. \quad (9)$$

$$\sigma_a^2 = \frac{\alpha^2 P_{och}}{512} + \frac{1}{512}$$

$$s^2 = \sum_{m=1}^L ((E[MF_{Im}])^2 + (E[MF_{Qm}])^2) = \frac{1}{2} P_{sch} \cdot D$$

$$D = \sum_{m=1}^L \alpha_m^2$$

여기서, α_m 은 서로 i.i.d라고 가정하면 D는 2L차 자유도를 갖는 central chi-square 분포를 갖는 랜덤 변수가 된다.

$$P_D(d) = \frac{1}{2^L \sigma_d^2 \Gamma(L)} d^{L-1} \cdot \exp\left(-\frac{d}{2\sigma_d^2}\right), d \geq 0.$$

여기서, σ_d^2 는 레일리 페이딩의 평균 전력이 1이므로 0.5이다.

슬롯 동기가 맞지 않는 2599개 레지스터의 누적된 필터 값들의 확률 분포는 다음과 같다.

L개의 정합 필터 출력 값을 누적시킨 값을 B라 하면 $B = \sum_{m=1}^L (MF_{Im}^2 + MF_{Qm}^2)$ 이다.

여기서, MF_{Im}^2 와 MF_{Qm}^2 는 각각 central chi-square 분포를 갖는다. 따라서, B는 2L차 자유도를 갖는 central chi-square 분포를 갖는다.

$$P_B(b) = \frac{1}{2^L \sigma_b^2 \Gamma(L)} b^{L-1} \cdot \exp\left(-\frac{b}{2\sigma_b^2}\right), b \geq 0. \quad (10)$$

$$\sigma_b^2 = \frac{\alpha^2 P_{och}}{512} + \frac{1}{512}$$

여기서, α 는 레일리 분포를 갖는 랜덤 변수이다. 따라서 α^2 은 2차 자유도를 갖는 central chi-square 분포를 갖는다. 여기서 α^2 을 C라고 하면,

$$P_C(c) = \frac{1}{2\sigma_c^2} \cdot \exp\left(-\frac{c}{2\sigma_c^2}\right), c \geq 0$$

여기서, σ_c^2 는 레일리 페이딩의 평균 전력이 1이므로 0.5이다.

슬롯 동기 확률은 슬롯 동기가 맞았을 때의 값이 동기가 맞지 않았을 때의 2559개 값보다 클 확률이므로 다음과 같이 표현할 수 있다.

$$P_{slot} = \Pr\{b_1 \leq a, b_2 \leq a, b_3 \leq a, \dots, b_{2559} \leq a\}$$

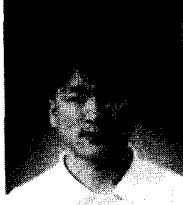
여기서, b_i ($i=1, 2, 3, \dots, 2559$)는 i.i.d라고 가정하면,

$$P_{slot} = \Pr\{b_1 \leq a\} \cdot \Pr\{b_2 \leq a\} \cdot \Pr\{b_3 \leq a\} \dots \Pr\{b_{2559} \leq a\}$$

이 되고, 따라서 슬롯 동기 확률은 다음과 같이 나타낼 수 있다.

$$\begin{aligned} P_{slot} &= \int_0^\infty \int_0^\infty \frac{1}{2\sigma_c^2} \cdot \exp\left(-\frac{c}{2\sigma_c^2}\right) \cdot \frac{1}{2^L \sigma_d^2 \Gamma(L)} d^{L-1} \\ &\cdot \exp\left(-\frac{d}{2\sigma_d^2}\right) \cdot \int_0^\infty \frac{1}{2\sigma_a^2} \left(\frac{a}{s^2}\right)^{(2L-2)/4} \cdot \exp\left(-\frac{s^2+a}{2\sigma_a^2}\right) \\ &\cdot I_{L-1}\left(\frac{\sqrt{as}}{\sigma_a}\right) \cdot \left[\int_0^a \frac{1}{2^L \sigma_b^2 \Gamma(L)} b^{L-1} \right. \\ &\cdot \left. \exp\left(-\frac{b}{2\sigma_b^2}\right) db \right]^{2559} da dd dc. \end{aligned}$$

저 자 소 개



鄭 洪 在(正會員)

1998.2. 광운대학교 전자공학과 학사. 2000.2. 광운대학교 전자공학과 석사. 2000.1.~현재 퓨처텔 근무. 주 관심분야 : W-CDMA, CDMA2000 셀탐색



權 東 昇(正會員)

1985.2. 연세대학교 전자공학과 졸업. 1987.2. 연세대학교 본대학원 전자공학과 석사. 1988.5.~현재 한국전자통신연구원 근무. 1997.8.~현재 연세대학교 전자공학과 박사과정. 주 관심분야 : 이동통신시스템, CDMA 변복조, 전파전파



金 泰 中(正會員)

1991.2. 연세대학교 전기공학과 공학사. 1993.2. 연세대학교 전기공학과 공학석사. 1998.2. 연세대학교 전기공학과 공학박사. 1998.3.~현재 한국전자통신연구원 선임연구원. 현재업무 : IMT-2000 비동기 시스템 무선전송기술 표준 및 모뎀 상위설계. 연구분야 : IMT-2000 Modem 상위 설계 및 알고리즘 (Random & Packet access, Searcher)

楊 勳 其(正會員) 2000年 5月 37卷 5號 參照