論文2000-37TC-9-4

셀룰러 단말기용 소형 VCO 설계 제작

(Design and Fabrication of Miniature VCO for Cellular Phone)

權 元 鉉 *, 黃 奭 淵 **

(Won-Hyun Kwon and Suk-Yun Hwang)

요 약

본 논문에서는 900MHz 셀룰러 이동통신 단말기용 소형 전압제어발진기를 설계제작한 후 시험하였다. 2단자 회로해석 기법을 이용하여 VCO를 설계한 후 회로 설계 tool을 이용하여 최적화하였다. 최적화된 설계 데이터를 이용하여 트랜지스터 및 바랙터 다이오드로 구성된 6×6×1.8 mm^3 (0.065cc) 크기의 소형 VCO를 제작한 후 시험하였다. 제작된 VCO는 동작주파수 대역 내에서 -3.5 dBm의 출력 및 45MHz 의 Tuning range를 지녔으며, 10 KHz offset에서 -101.5dB/Hz의 우수한 위상잡음 특성을 나타내었다.

Abstract

In this paper, design and fabrication of miniature voltage-controlled oscillator(VCO) is discussed . Based on the two-port circuit analysis technique, VCO for 900MHz cellular mobile phone is designed and circuit parameters are optimized using the circuit simulator. Using the optimized design parameters, miniature VCO with 6×6×1.8 mm^3 (0.065cc) dimensions is fabricated and experimented. Experimental results show that implemented VCO has -3.5 dBm output power level and 45MHz tunung range, respectively, and has -101.5dB/Hz phase noise performance at 10 KHz frequency offset.

Ⅰ. 서 론

최근 이동통신기술이 급속히 발전함에 따라 이동통신 단말기와 기지국의 숫자도 급속한 증가 추세에 있으며, 사용자의 이동성 및 휴대성을 보장하기 위해서 사용 단말의 크기 및 무게가 급속히 줄어들고 있는 추세이다. 이에따라 단말기를 구성하기위해 사용되는 부품들의 경박단소화가 필수적이다.

이동통신 단말기의 경우 캐리어용 송수신 주파수를 발생시키는 전압제어발진기(VCO, Voltage-controlled oscillator)는 이로부터 발생되는 신호의 출력레벨, 위상잡음, 하모닉 특성 등이 시스템 감도 및 동작특성을 직접적으로 결정하는 핵심소자로서, 크기 및 특성에 대한 개선이 꾸준히 이루어져왔다. 이동통신기기에 사용되는 VCO는 90년대 이전까지는 발진에 필요한 공진소자로서 유전체 공진기가 주로 사용되었으나 소형화 추세에 따라 다층 PCB 구조 내에 마이크로스트립 형태의 공진소자를 내장한 Colpitts 방식이 주로 사용되고 있다[1]-[10]. 회로 구성 측면에서는 1 개의 바이폴라 트랜지스터를 이용한 단일 발진기 구조를 사용하거나 출력 및 특성 안정화를 위한 별도의 완충 증폭기를 cascode 형태로 적용시킨 2단 발진기가 주로 사용된다[5],[6]. 1983년 일본에서 이동통신용으로 처음 개발된 VCO 는

* 正會員, 安養大學校 情報通信工學科
(Dept. of Information & Communications, Anyang Univ.)
** 正會員 (株) 스타트텔레콤
(Start Telecom Co., Ltd.)
接受日字:1999年8月9日, 수정완료일:2000年8月28日

크기가 26×17×10mm(4.4cc) 이며 무게8.6g이었으나 90년대 중반에는 10×7×2.5mm(0.15cc), 무게 0.3g 대로 약 1/30로 크기가 줄어들었으며 전력 소모도 종래의 1/10 수준으로 소전력화가 이루어졌으며, 현재에는 0.1cc 급 크기의 VCO가 보편적으로 사용되고 있다. 그러나 전압제어발진기를 소형, 저전력화함에 따라 공진기의 Q 값이 떨어지며, 이에따라 발진기의 위상잡음 특성이 급격히 나빠진다[9]-[12].

본 연구에서는 국내의 디지털 셀룰러폰에 사용할 수 있는 0.065cc 크기의 초소형 VCO를 개발였다. 이를 위하여 2단 구조의 VCO 기본 회로를 2단자 회로 설계기법을 이용하여 설계하였으며, 회로설계 시뮬레이터인 Compact Software (Microwave Harmonica 7.0)를 이용하여 위상잡음특성을 높일 수 있는 최적의 회로 정수를 추출하였다. 또한 회로소자들의 layout을 고려하여 입력공진기의 Q 값이 최대가 되게 함으로써 발진기의 위상잡음 특성을 최대로 할 수 있도록 설계하였다. 추출된 최적 설계값에 따른 회로 소자와 4층 FR-4 PCB 기판을 이용하여 전압제어발진기를 제작하였으며 제작된 VCO는 Laser trimming 기법을 이용하여 미세 조정한 후 제반 측정, 시험하였다.

Ⅱ. 전압제어발진기의 개요

그림 1에 2단자 회로망에 근거한 발진기 구성도를 나타내었다. 발진기는 공진기 등의 부하단과 출력 임피던스 정합단 및 능동소자를 사용한 발진부 등으로 구성된다. 그림에서 Z_L은 부하쪽의 임피던스이고 Z_T는 출력 임피던스 정합단의 임피던스이며, Z_{IN} 및 Z_{OUT} 은 트랜지스터 회로의 입출력 임피던스를 나타낸다. 능동소자 트랜지스터의 안정도(stability factor) k는 반사계수가 1인 원의 반지름과 원점에서 중심까지의 거리로부터 유도되며 다음과 같이 주어진다[1],[5].

$$k=\frac{1-|S_{11}|^2-|S_{22}|^2+|D|^2}{2|S_{12}||S_{21}|} \quad (1)$$

여기서, $D = |S_{11}S_{22} - S_{12}S_{21}|$ 이며, k<1인 경우 회로는 불안정(unstable) 영역에 있다. 이때 발진기가 안정적으로 발진하기 위해서는 다음 세 가지의 발진조건을 만족해야 한다.

$$k<1 \quad (2)$$

$$\Gamma_{IN}\Gamma_R=1 \quad (3)$$

$$\Gamma_{OUT}\Gamma_T=1 \quad (4)$$

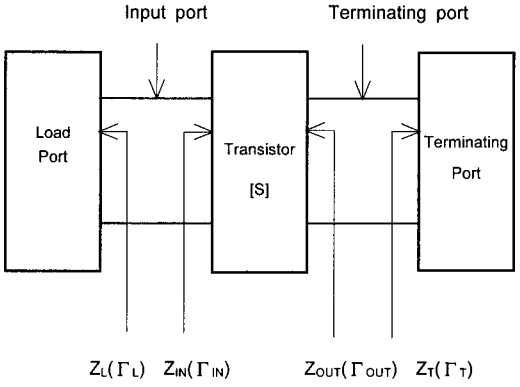

그림 1. 2단자 발진기 모델
Fig. 1. Two-port oscillator model.

발진을 위해서는 항상 안정도 k가 1보다 작아야 하며, 이 조건이 만족되지 않을 경우에는 공통단자를 서로 바꾸거나 궤환회로를 이용하여야 한다. 이와함께 입출력단에는 원하는 주파수 및 부하 조건에서 발진이 될 수 있도록 수동회로로 구성된 공진기 및 정합회로를 부가시킨다. 대부분의 경우 공진단 반사계수 $|\Gamma_L|$의 크기는 1보다 적으므로 $|\Gamma_{IN}|$이 1보다 커야하며, 공진단의 Q 값이 원하는 공진 주파수에서 매우 높으면 발진기는 매우 안정된 발진 상태를 유지할 수 있다.

그림 2는 궤환에 의해 형성된 부성저항을 이용하는 발진기(negative-resistance oscillator)구조를 나타내었다.

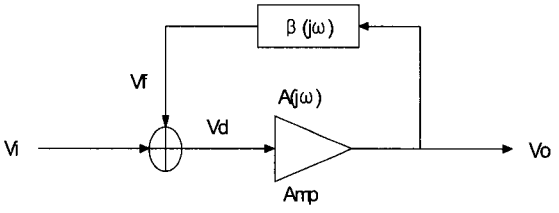

그림 2. 궤환회로를 이용한 발진기 구성
Fig. 2. Oscillator using feedback circuits.

그림에서 $A(j\omega)$는 증폭기의 전압이득을, $\beta(j\omega)$는 전압궤환회로의 전달함수를 나타낸다. 그림으로부터 각 신호는 다음 식으로 주어진다.

$$V_o(j\omega)=A(j\omega)V_d(j\omega) \quad (5)$$

$$V_f(j\omega)=\beta(j\omega)V_o(j\omega) \quad (6)$$

$$V_d(j\omega)=V_f(j\omega)+V_i(j\omega) \quad (7)$$

따라서 폐루우프 전압이득 $A_{vf}(j\omega)$ 는 다음식으로 구할 수 있다.

$$A_{cf}(j\omega)=\frac{V_o(j\omega)}{V_i(j\omega)}=\frac{A(j\omega)}{1-\beta(j\omega)A(j\omega)} \quad (8)$$

발진을 위해서는 입력 신호가 없는 경우 ($V_i(j\omega)=0$) 에도 출력 신호가 존재하여야 하며, 식 (8)의 분모가 0 인 루우프 이득이 1을 갖을 때로서 이를 Barkhausen의 발진조건이라한다[1],[5].

$$\beta(j\omega)A(j\omega)=1 \quad (9)$$

식 (9)의 발진조건을 정해진 주파수에서 만족할 수 있도록 회로소자 및 공진기를 설계함으로써 발진기를 구현할 수 있다.

전압제어 발진기는 앞에서 언급한 공진기의 캐패시턴스를 인가된 제어전압에 따라 가변시킬 수 있도록 바랙터(varactor) 다이오드를 사용한 발진기이며, 이 공진기의 구조를 그림 3에 나타내었다. 공진을 형성하기 위해서는 인덕턴스 L이 필요하며 본 논문에서는 소형화를 위하여 스트립라인 구조를 사용하여 인덕턴스를 구현하였다.

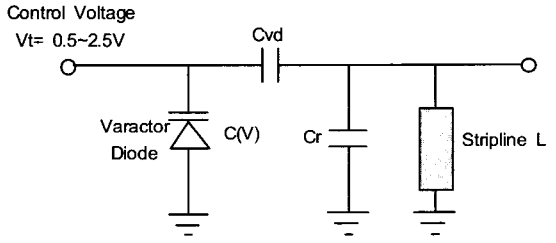

그림 3. 전압제어발진기의 공진기 구조
Fig. 3. Resonator geometry of voltage controlled oscillator.

폭 w, 길이 l, 두께 h 인 구리(Cu) 재질 스트립라인의 인덕턴스 L 및 Q 값은 다음 식으로 구할 수 있다[13].

$$L=0.2l\left[\ln\frac{l}{w+h}+1.193+0.2235\frac{w+h}{l}\right] \quad (10)$$

$$Q_{(Cu)}=4.81\times10^7 f^{1/2}\frac{L}{k}\frac{w+h}{l} \quad (11)$$

공진기 내에서의 전체 캐패시턴스 C(t) 는 식 (12)으로 주어진다.

$$C(t)=\frac{C(V)C_{vd}}{C(V)+C_{vd}}+Cr \quad (12)$$

Varactor 다이오드에 형성되는 캐패시턴스 C(V)는 인가전압에 의존하며 식 (13)으로 주어진다. 여기에서 Vs 는 특정 바이어스 전압, Cs 는 Vs일 경우의 다이오드 용량, ϕ 는 다이오드 전압(실리콘인 경우 0.7V), n은 junction 다이오드인 경우 0.5, V는 인가전압을 나타낸다. 만약 인가전압이 V에서 V + ΔV로 변화할 경우의 용량 변화량은 식 (14)와 같다.

따라서 공진기에 인가되는 제어전압 Vt를 조정하여 C(t)를 변화시킴으로써 원하는 주파수에서의 공진을 얻을 수 있다.

$$C(V)=C_s\left(\frac{\phi-V_s}{\phi-V}\right)^n \quad (13)$$

$$\frac{\Delta C(V)}{\Delta V}=0.5C_s\frac{\phi-V_s}{\phi-V}\sqrt{\frac{\phi-V_s}{\phi-V}} \quad (14)$$

Ⅲ. 전압제어발진기 회로 설계

본 연구에서는 회로 구성이 용이하고 출력 레벨 및 특성 안정화를 위하여 별도의 완충 증폭기를 cascode 형태로 적용시킨 2단 발진기를 이용하여 VCO를 설계하였다.

표 1은 본 논문에서 설계 제작하고자 하는 Cellular 용 소형 VCO의 성능 특성을 나타내었다.

표 1. VCO 설계 Spec.
Table 1. Design Specifications of VCO.

성능 항목	단위	설계 규격
전원전압	V	3
Tuning Range	MHz	945 ~ 989
Tuning 전압	V	0.5 ~ 2.5
중심주파수	MHz	967
출력레벨	dBm	-6.0 ~ 1.0
위상잡음	dBc/Hz	<-100dBc/Hz (at 10KHz offset)
고조파 억압(2차)		< -10 dB
소비전류	mA	< 6
외곽사이즈	mm3	6 × 6 × 1.8
체적	cc	0.065

회로의 동작 특성분석은 회로설계 시뮬레이터인 Compact Software (Microwave Harmonica 7.0)를 사용하였으며, 회로 부품값을 변화시켜 최적의 Harmonic 및 위상잡음 특성을 갖을 수 있도록 하였다. 그림 4의 회로에 나타낸 인덕턴스는 PCB 패턴에 의해 발생되는 인덕턴스로서 실제 구현시에는 무시된다. 또한 앞에서 언급한 공진기의 인덕턴스는 Q 값이 최대가 될 수 있도록 면의 형태로 설계함으로써 위상잡음 특성을 좋게 설계하였다.

그림 5 및 그림 6은 최적 회로값일 경우의 VCO의 고조파(Harmonic) 특성과 위상잡음(Phase Noise) 특성 시뮬레이션 결과를 나타낸다. 시뮬레이션시 발진 기본 주파수는 국내 디지털 셀룰러 전화기의 중심주파수인 967 MHz로 하였다. 그림에서 알 수 있는 것처럼 시스템 RF 성능에 영향을 미칠 수 있는 2차 고조파성분은 캐리어 대비 -17dBc 정도로 억압되어 우수한 특성을 지니고 있었다. 또한 시스템 감도 및 인접채널 억압비 등의 특성에 영향을 미치는 위상잡음 또한 967MHz 10 KHz offset 일 경우 -102 dB/Hz 로 나타나 우수한 동작특성을 지니고 있음을 알 수 있다.

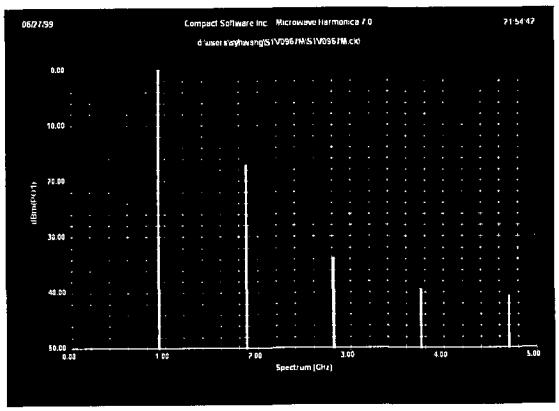

그림 5. 설계된 VCO의 고조파억압 특성
Fig. 5. Harmonic supression characteristics of designed VCO.

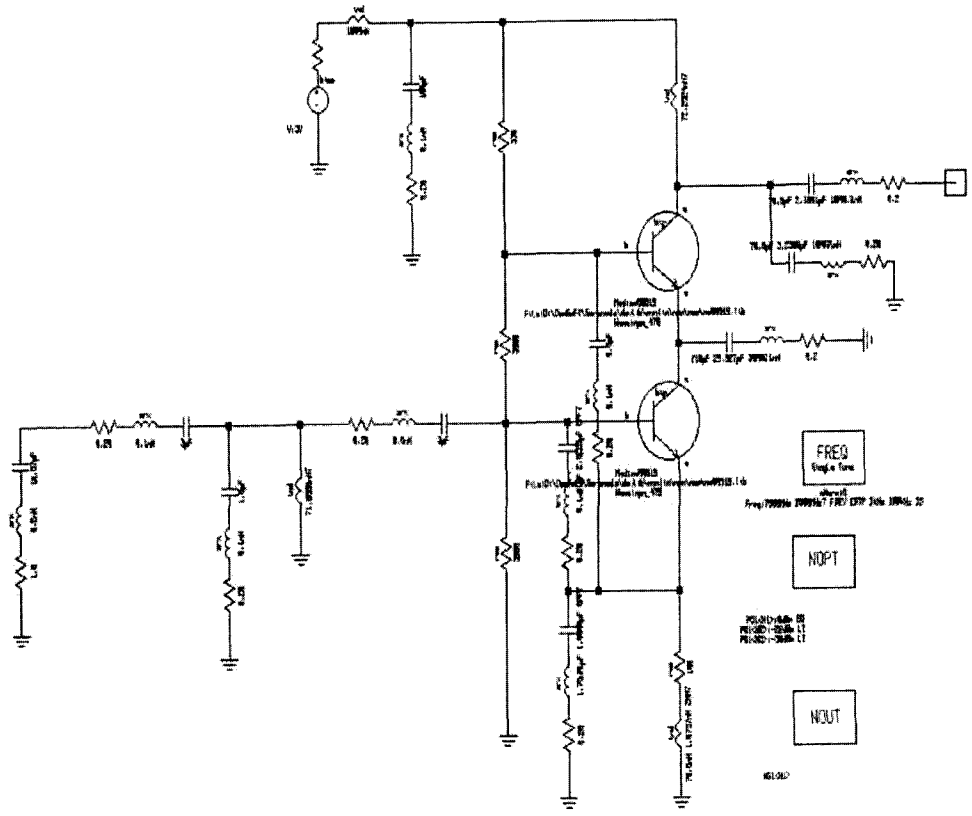

그림 4. Simulation에 사용된 VCO Schematic Diagram
Fig. 4. Schematic Diagram of VCO for simulation.

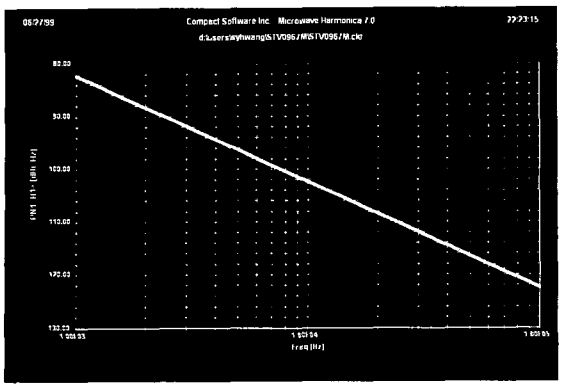

그림 6. 설계된 VCO의 위상잡음 특성
Fig. 6. Phase noise performance of designed VCO.

설계된 VCO의 회로도를 그림 7에 나타내었다. 이 회로에서 저항 R1, R2, R3 및 RE는 트랜지스터 Q1 및 Q2의 동작점을 결정하는 바이어스 저항이다. 본 논문에서는 DC 바이어스 전압을 저항 R1, R2, R3로 전압분배함으로써 트랜지스터 Q1과 Q2의 베이스에 적정전압이 걸리게 하였으며 트랜지스터 Q1에는 RE에 의해 결정된 에미터 전류가 흐르게된다. 그러므로 DC 바이어스 단자에는 이 에미터 전류와 전압분배기 R1, R2, R3 브랜치로 흐르는 전류의 합이 흐르게 되어 DC 소모전류가 최소가 될 수 있도록 하였다.

캐패시터 C_{B3}는 트랜지스터 Q1 및 Q2에 전원을 공급하기 위한 바이패스 캐패시터이며, 캐패시터 C_E는 공통 컬렉터 상태에 있는 트랜지스터 Q1의 베이스 쪽에 들여다본 임피던스에 부성저항을 만들기 위한 캐패시터로서 사용주파수에서 그 임피던스 값은 저항 RE에 비해 작도록 설정하였다. 캐패시터 C_{C1}은 캐패시터 C_E에 의해 생성된 부성저항을 공진기에 커플링 시키기 위한 것이고, 캐패시터 C_{C2}는 트랜지스터 Q1의 부성저항을 통해 얻어진 발진 전압을 공통 에미터 상태에 있는 트랜지스터 Q2에 전달하기 위한 캐패시터이다. 트랜지스터 Q2는 베이스에 인가된 전압을 증폭시키는 역할을 하며, 이 증폭된 출력은 전송선 L2 및 캐패시터 C_{m1} 및 C_{m2}를 통해 부하 50Ω에 최대의 전력이 전달되도록 정합 된다.

캐패시터 C_{B1}은 버랙터 다이오드 VD에 조정전압을

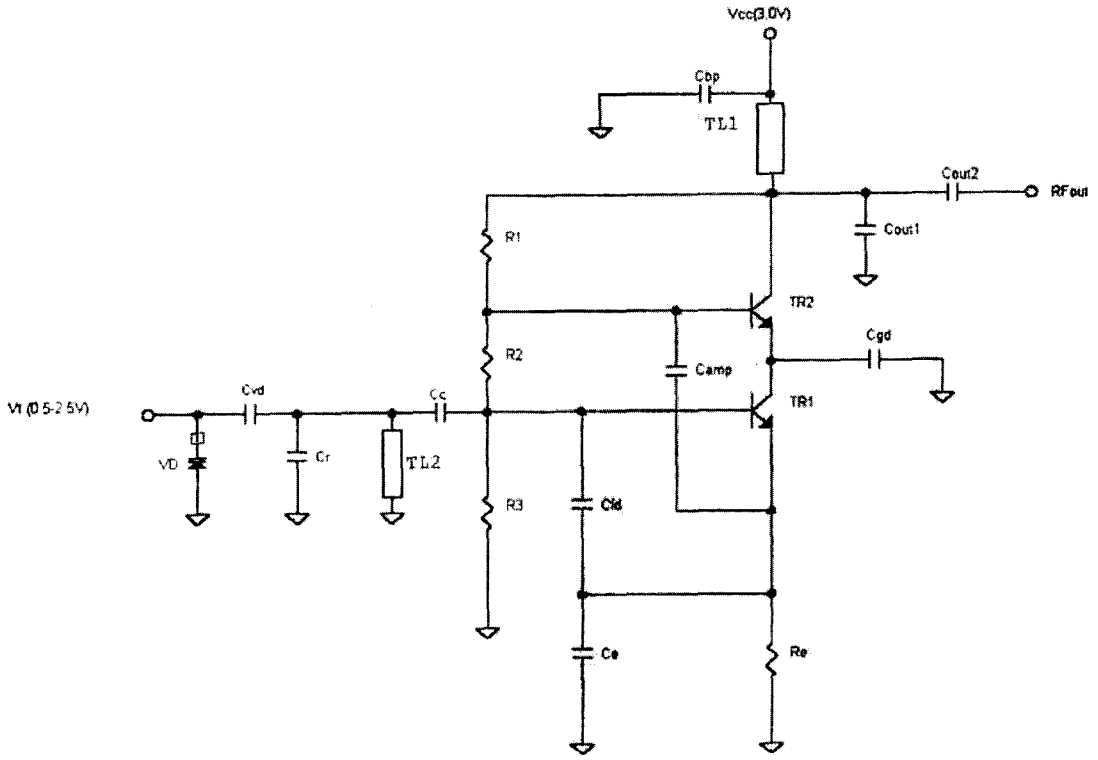

그림 7. VCO 회로도
Fig. 7. Schematic Diagram of VCO.

인가하기 위한 바이패스 캐패시터로서 임피던스는 동작주파수에서 단락으로 동작하게 된다. 전송선 L3는 버랙터에 전원을 공급하기 위한 쵸크이며, 캐패시터 C1은 버랙터 다이오드의 주파수 조정범위를 조정하기 위한 캐패시터이다.

Ⅳ. 제작 및 시험

앞에서 설계된 회로를 이용하여 FR-4 재질의 4층 PCB를 설계 제작하였으며, 이중 1 Layer의 설계 패턴도를 그림 8에 나타내었다.

VCO의 외부 인터페이스 단자를 제공하기 위하여 그림과 같이 모서리 부분에 4개의 Thru Hole을 뚫어 단자를 만들었으며 PCB에 Shield case를 고정시키고 VCO를 타 기판에 장착시 공통 접지면을 제공하기 위한 접지단자(GND)를 PCB 측면에 위치시켰다. 그림의 좌하단에 굵게 나타낸패 턴은 Laser trimmer를 사용하여 미세 주파수 조정을 하기 위한 것이다. 내층의 PCB 패턴을 이용하여 공진기를 구성하였고, 마이크로스트립 라인의 인덕턴스 값을 높이고 상대적으로 캐패시턴스 값을 낮게함으로써 Loaded Q 값을 증가시켜 위상잡음 특성을 개선하였다. 전원이 인가되는 단자와 주파수 튜닝 전압이 인가되는 단자에는 decoupling을 위해 큰 값의 캐패시터를 장착했으며 회로의 전체 전력소모를 6.0 mA 이하가 될 수 있도록 설계하였다.

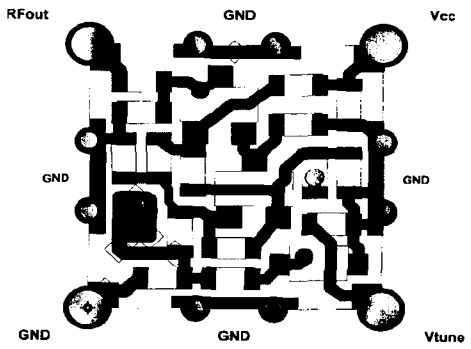

그림 8. 제작된 PCB 1층 패턴도
Fig. 8. 1 Layer artwork pattern of fabricated PCB.

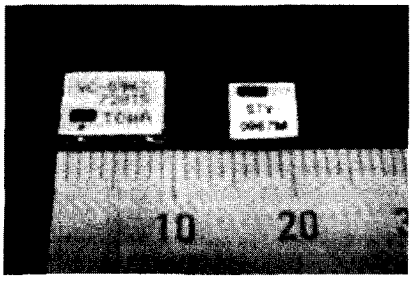

그림 9. 제작된 VCO 사진
Fig. 9. Photograph of fabricated VCO.

그림 10은 제작된 VCO의 발진 출력 특성을 나타내며, 그림 11은 제어전압 Vt를 0.5~2.5V로 가변시켰을 경우의 튜닝 범위를 나타낸다. 두 결과 그림에서 알 수 있는 것처럼 발진중심주파수 961.5MHz에서의 VCO 출력 레벨은 약 -3.50 dBm이었고 제어전압 변화에 따른 주파수 튜닝 범위는 45.2MHz 로 설계 규격을 잘 만족하였으며, 튜닝 주파수 범위 내에서의 출력레벨 변동율도 0.84dB 내외로 우수한 특성을 지니고 있음을 알 수 있다.

그림 12 및 그림 13은 제어전압 단자에 1.5V를 인가했을 때의 출력 파형과 Harmonic 및 위상잡음특성을 각각 나타내고 있다. 제작된 VCO의 고차 고조파 특성이 시뮬레이션 결과와는 다소 차이가 있었으나 시스템 설계시 가장 문제시되는 2차 Harmonic을 -22.0dBc 이하로 Suppression할 수 있어 설계 규격보다 훨씬 우수한 특성을 얻을 수 있었으며, 중심주파수와 10 KHz offset 된 지점에서의 위상잡음은 -101.50 dBc/Hz로 개발된 VCO가 기존의 상용화된 경쟁사 제품[11],[12]과 동등 이상의 성능을 지니고 있음을 알 수 있었다.

시뮬레이션 데이터와 실제 시험에서 얻은 데이터와는 발진주파수나 페이즈 노이즈 측면에서 어느 정도 차이가 있었으며, 이는 PCB 제작시에 발생한 에칭 등의 제작 오차 및 사용 부품값 편차에 기인한 것으로 생각된다.

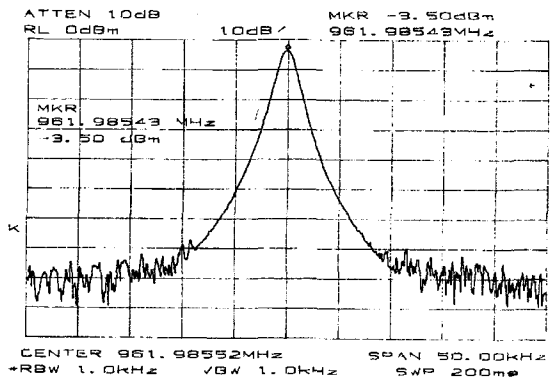

그림 10. VCO 출력 파형
Fig. 10. VCO output waveform.

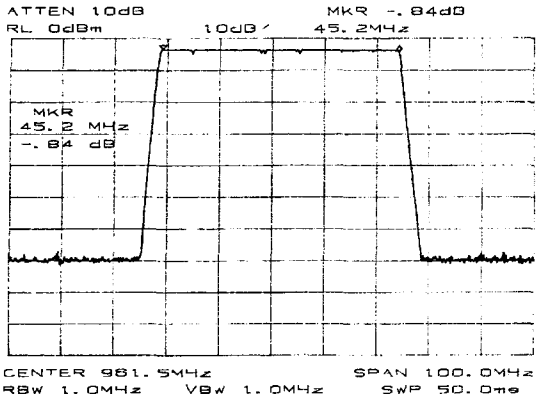

그림 11. 제어전압 변화에 따른 주파수 및 출력 변화
Fig. 11. Frequency and output level variation due to control voltage change.

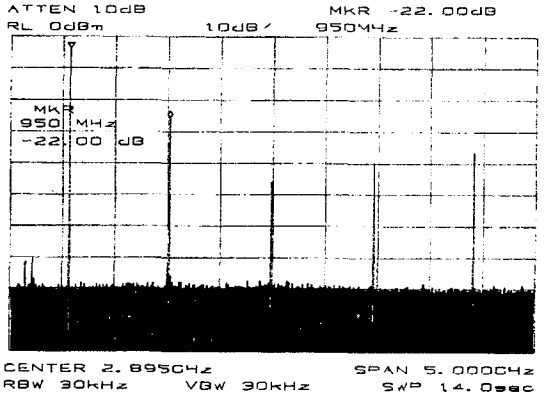

그림 12. VCO의 고조파 억압 특성
Fig. 12. Harmonic supression characteristics of VCO.

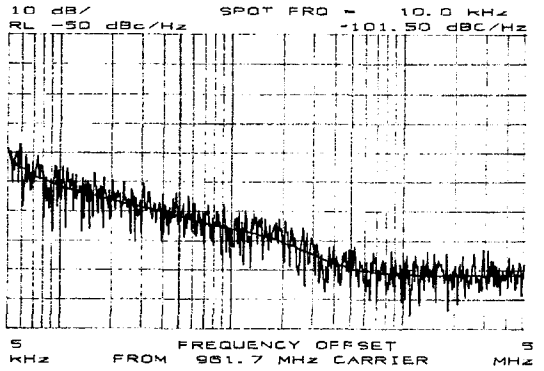

그림 13. 위상잡음 특성
Fig. 13. Phase noise performance.

V. 결 론

본 논문에서는 국내의 디지털 셀룰러폰에 사용할 수 있는 6×6×1.8 mm^3 (0.065cc) 크기의 초소형 VCO를 개발하였다. 이를 위하여 2단 구조의 VCO 기본 회로를 2단자 회로 설계기법을 이용하여 설계한 후 회로설계 시뮬레이터인 Compact Software를 이용하여 최적의 회로 정수들을 결정하였다. 설계시 입력 공진기의 Q 값을 변화시켜 위상잡음 특성를 최대로 할 수 있도록 설계하였으며, 추출된 최적 설계값을 이용하여 4층 FR-4 PCB 기판을 이용하여 제작하였다.

제작된 VCO의 출력 레벨은 동작주파수 945MHz~989MHz 대역 내에서 약 -3.50 dBm내외이었고 튜닝 범위는 45.2MHz 로 설계 규격을 잘 만족하였다. 튜닝 주파수 범위 내에서의 출력레벨 변동율은 0.84dB 내외로 측정되어 우수한 특성을 지니고 있음을 알 수 있었다. 또한 제작된 VCO의 2차 고조파 특성은 -22.0dBc 이었으며, 중심주파수와 10 KHz offset 된 지점에서의 위상잡음은 -101.50 dBc/Hz로 개발된 VCO가 기존 상용화된 경쟁사 제품과 동등 이상의 성능을 지니고 있음을 알 수 있었다.

실제 시험결과 설계치와의 특성차이가 존재하였으나 PCB 제작 및 사용 부품값등을 좀 더 정밀하게 관리한다면 더욱 우수한 특성의 VCO를 제작할 수 있을 것이다.

참 고 문 헌

[1] *Guillermo Gonzalez, Microwave Transistor Amplifiers Analysis and Design,* 2nd edition, Prentice Hall, 1997.

[2] Gary A. Breed(Editor), *Oscillator Design Handbook*, Cardiff Publishing Company, 1990.

[3] Dan H. Wolaver, *Phase-Locked Loop Circuit Design*, Prentice Hall, 1991.

[4] W.H.Hayward, *Introduction to Radio Frequency Design,* Prentice Hall, 1982.

[5] G.D. Vendelin, *Design of Amplifiers and Oscillators by the S-Parameter Method*, John Wiley & Sons, 1982.

[6] Randall W. Rhea, *Oscillator Design and Computer Simulation*, Prentice Hall, 1990.

[7] L.A. Bermudez, "Stabilized oscillator with input dielectric resonator," *Electronic Letters*, vol.17, pp44-55, Jan.1981.

[8] S. Hamilton, "FM and AM noise in microwave oscillator," *Microwave Journal*, pp105-109, Jun. 1978.

[9] E.C. Niehenke and R.D. Hess, "A microstrip low-noise X-band voltage controlled oscillator," *IEEE Trans. on MTT*, vol.23, pp. 661-667, Dec. 1979.

[10] K.W. Yeom, "An Investigation of the High-Frequency Limit of a Miniaturized Commercial Voltage-Controlled Oscillator used in 900MHz-Band Mobile-Communication Handset," *IEEE Trans. on MTT*, vol.46, no.8, pp1165-1168, Aug. 1998.

[11] *VCO Specification Sheet*, Kyocera, 1998.

[12] *VCO Specification Sheet*, Murata, 1998.

[13] F.E.Terman, *Radio Engineer's Handbook*, McGraw-Hill, NY, 1943.

저 자 소 개

權 元 鉉(正會員) 第37卷 TC編 第3號 參照

黃 奭 淵(正會員)

1999.2 안양대학교 정보통신공학과 공학사. 1999.1 - 현재 (주)스타트텔레콤 연구소 연구원. 주관심분야 : RF 회로 및 부품설계, 이동통신 및 전파전파