

論文2000-37TE-5-14

보조회로를 이용한 영전압 스위칭 플라이백 컨버터 (ZVS Flyback Converter Using a Auxiliary Circuit)

金 泰 雄*, 姜 昌 秀**

(Tai-Woong Kim and Chang-Su Kang)

요 약

본 논문에서는 영전압 스위칭에 의해 스위칭 손실과 전압 스트레스로 줄이는 토폴로지를 제안하였다. 일반적으로 스위칭 모드 변환시에는 과도한 전압과 전류가 기생 성분에 의해서 발생하는데 이것은 전압 스트레스와 전력 손실을 발생시켜 전원 장치의 성능에 영향을 미치어 전체 효율이 감소한다. 실제로 플라이백 컨버터에서 스위치의 천이 침투 전압과 전류는 기생성분에 의해서 발생한다. 이러한 문제를 보완하기 위하여 보조회로를 이용한 영전압 스위칭 플라이백 컨버터를 제안한다. 기존의 플라이백 토폴로지에 보조 회로를 추가하여 전력 손실을 감소시키고 스위칭 전압 스트레스를 최소로 하였다. 보조 회로 내에 스너버 커패시터는 주 스위치의 온·오프시 제어 전압 변화시간에 의해 영전압 스위칭을 가능하게 하여 전압 스트레스 및 전력 손실을 감소시킨다. 본 논문에서는 회로의 세부적인 분석을 하고 동작과정을 설명하였고 500W, 100kHz 대의 보조회로를 사용한 영전압 스위칭 플라이백 컨버터를 설계하여 기존의 하드 스위칭 플라이백 컨버터와의 효율을 비교하였다.

Abstract

A topology decreased switching loss and voltage stress by zero voltage switching is presented in this paper. Generally, Switching mode converting productes voltage stress and power losses due to excessive voltage and current. which affect to performance of power supply and reduce overall efficiency of equipments. Virtually, In flyback converter, transient peak voltage and current at switcher are generated by parasitic elements. To solve these problems, present ZVS flyback converter topology applied a auxiliary circuit. Incorporation of auxiliary circuit into a conventional flyback topology serves to reduce power losses and to minimize switching voltage stress. Snubber capacitor in auxiliary circuit serves ZVS state by control voltage variable time at turn on and off of main switch, then reduces voltage stress and power losses. The proposed converter has lossless switching in variable load condition with wide range. A detailed analysis of the circuit is presented and the operation procedure is illustrated. A (50W 100kHz prototype) ZVS flyback converter using a auxiliary circuit is built which shows an efficiency improvement as compared to a conventional hard switching flyback converter.

I. 서 론

* 正會員, 光云大學 電子工學科
(Dept. of Electronic. Eng., KwangWoon Univ.)

** 正會員, 柳韓大學 電子科
(Dept. of Electronic. Eng., Yuhan Univ.)

接受日字: 2000年 11月8日, 수정완료일: 2000年 11月23日

입출력이 절연된 상태에서 승강압 형태의 다중 전압 레벨을 출력할 수 있는 플라이백 컨버터로 개인용 컴퓨터나 의료용 및 전자 측정 장치에 응용될 수 있다.^[1] 그러나 플라이백 컨버터는 1,2차 트랜스포머의 누설 인덕턴스와 커패시턴스가 스위치의 커패시턴스와 결합

하여 과전압과 과전류가 스위치 양단에 발생하여 스트레스로 작용한다. 이 전압, 전류 순시치들은 전력 손실을 발생시키고 스위칭 주파수를 제한시킨다.^[2] 이에 대한 대책으로 스너버 회로를 부가하여 과도한 순시치를 저감시키고 스너버 커패시터와 상호 결합 인덕터 및 보조 스위치로 구성된 보조회로를 이용한 새로운 기법들이 제시되었다.^{[3][4]} 스위치 양단에 발생하는 과도한 순시치를 저감시키는 스너버 커패시터의 역할과 보조 회로 부가로 인한 에너지 손실을 메인 전력라인으로 귀환시키는 문제가 중요한 논제가 된다.

II. 회로의 동작원리

1. 제안한 컨버터

그림 1은 제안한 보조회로를 부가한 영전압 스위칭 플라이백 컨버터 회로이다.

C_{in} 은 입력 커패시터, Tr 은 두 권선 N_p, N_s 를 갖는 파워트랜스포머, D_o 는 출력정류다이오드, C_o 는 출력커패시터, R_o 는 부하이고 $Q1$ 은 메인스위치이다.

접선내의 보조회로는 메인스위치 $Q1$ 과 병렬로 연결된 스너버커패시터 C_{snb} , 상호결합된 인덕터 L_{ap} 와 L_{as} 두 개의 블로킹 다이오드 $D1$ 과 $D2$, 그리고 보조 스위치 $Q2$ 로 이루어져 있다.

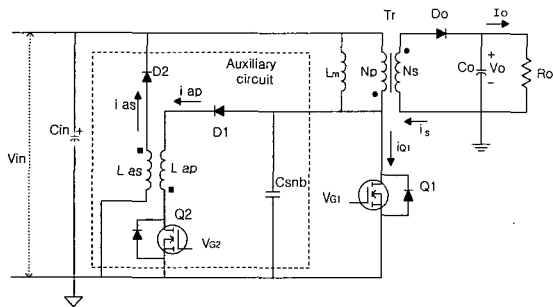


그림 1. 제안한 컨버터의 회로도
Fig. 1. Circuit of proposed converter.

제안한 회로는 보조회로내의 공진작용과 트랜스포머의 자화 인덕턴스와 보조회로내의 스너버 커패시터 간의 공진작용에 의해 메인스위치의 온오프시 영전압상태를 제공하게 된다. 또한 트랜스포머의 상호인덕턴스와 보조회로내의 상호결합 인덕터의 클램프 효과에 의해 스위치의 양단의 전압이 일정하게 유지되도록 함으로써 메인스위치 및 보조스위치의 전압스트레스를 감

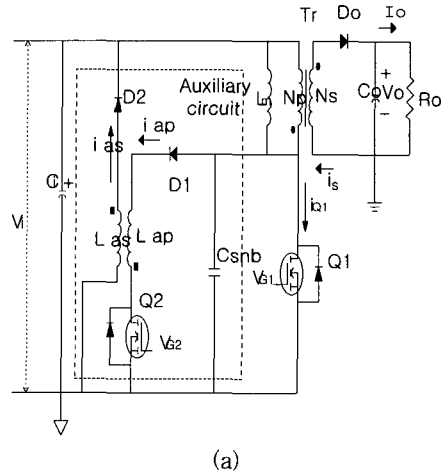
소시키게 된다.

2. 동작원리

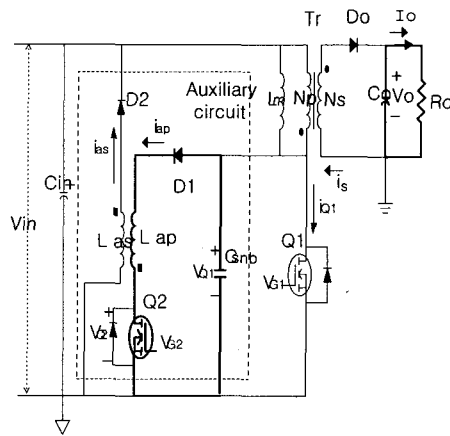
제안한 회로의 전반적인 동작 분석의 편의를 위해 출력 커패시터는 충분히 커서 출력전압이 일정하며 회로가 정상상태에서 동작하여 모든 전압과 전류가 주기적이고 한 스위칭 주기에 대하여 동일한 점에서 끝나고 시작되며 스위치와 다이오드는 이상적이라고 가정한다. 회로의 동작은 메인스위치와 보조스위치의 온오프상태에 따라 다섯 단계로 동작하게된다.

(1) 제1공진구간 (제1구간: $t_1 < t < t_2$)

그림 2(a)에서 제1공진구간의 동작상태를 나타내고 있다. 정상상태에서 메인스위치 $Q1$ 은 오프상태이고 인덕터 L_{ap} 와 직렬로 연결되어 있는 보조스위치 $Q2$ 가 영전류상태에서 턴온하게 된다. 보조스위치의 전압은 급속히 감소한다. 보조스위치 $Q2$ 가 완전히 턴 온하면



(a)



(b)

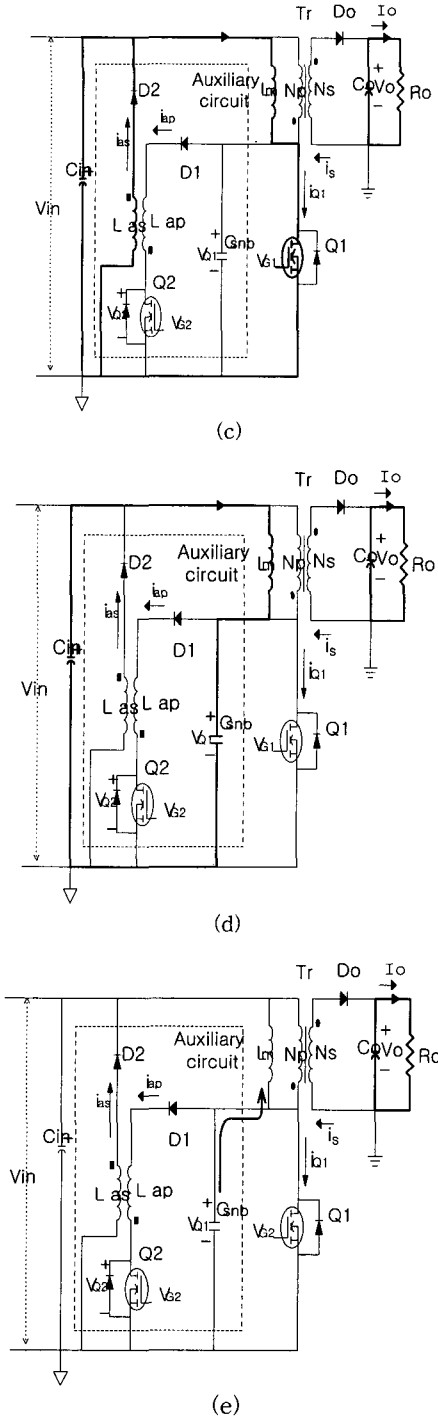


그림 2. 컨버터의 5단계 동작모드
 (a) 제1공진구간 (b) 에너지저장구간 (c) 제2공진구간 (d) 에너지전달구간 (e) 복귀구간
 Fig. 2. 5-Stage of operation mode of converter
 (a) first resonant stage (b) energy storage stage (c) second resonant stage (d) energy transfer stage (e) recovery stage

스너버 커패시터 C_{snb} 와 인덕터 L_{ap} 가 공진루프를 형성하여 스너버 커패시터 C_{snb} 가 L_{ap} 를 통하여 방전되기 시작하여 구간의 끝 $t=t_2$ 에서 공진주기의 4분의 1을 마치고 스너버 커패시터 C_{snb} 의전압은 0으로 떨어진다. 그 결과 메인스위치 Q1의 드레인 전압이 0이 되어 메인스위치 Q1턴온시 영전압조건을 제공하게 된다.

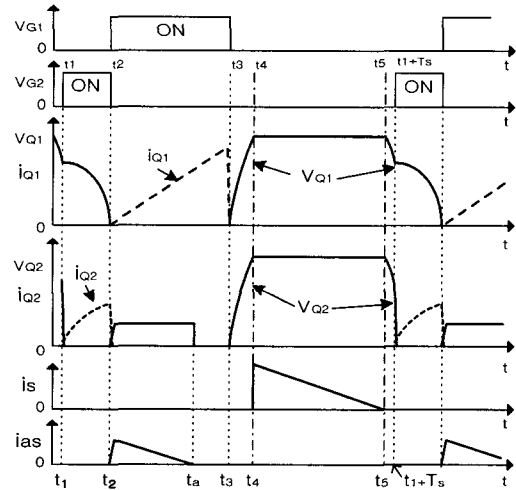


그림 3. 제안한 컨버터의 이론적 파형
 Fig. 3. Theoretical waveform of proposed converter.

$$V_{Q1}(t) = V_{mit} \cos[\omega_n(t - t_1)] \quad (1)$$

$$\omega_n = \frac{1}{\sqrt{L_{ap} \cdot C_{snb}}} \quad (2)$$

결합된 인덕터의 일차측으로 방전되는 전류 i_{ap} 는 다음과 같다.

$$i_{ap}(t) = V_{mit} \sqrt{(C_{snb}/L_{ap})} \cdot \sin[\omega_n(t - t_1)] \quad (3)$$

(2) 에너지저장구간 (제2구간: $t_2 < t < t_3$)

그림 2(b)에서 에너지저장구간의 동작상태를 나타내고 있다. 구간의 시작에서 메인스위치 Q1이 영전압상태에서 턴온하게 된다. 따라서 스위칭손실이 없으며 전압스트레스가 감소된다.

Tr의 자화인덕터에 일정전압 V_{in} 이 나타나게되고 메인스위치 Q1전류 i_{Q1} 이 선형적으로 증가하게 되고 이 전류 i_{Q1} 에 의해서 통상적인 플라이백 컨버터와 마찬가지로 Tr의 core에 에너지가 저장된다. 동시에 보조스위치 Q2가 턴 오프되는데 L_{ap} 에서 전류가 급속히 감

소하면서 상호결합인덕터의 극성을 반전시키고 다이오드 D2가 도통하게 된다. 이때 흐르는 전류 i_{as} 는 상호결합인덕터의 코어에 저장된 에너지를 입력라인으로 공급하면서 감소하고 $t = t_a$ 에서 0이 되고 다이오드 D2는 다 역바이어스 상태가 된다.

다이오드 D2가 도통하면 인덕터 L_{as} 에는 전압 V_{in} 이 인가되고 상호결합에 의해 반영된 전압이 L_{ap} 에 전달되는데 이것은 턴오프시 보조 스위치의 전압스트레스로 작용하게 된다. L_{ap} 에 대한 L_{as} 의 비를 증가함으로써 전압스트레스를 보다 감소시킬 수 있으며 턴오프 스위칭손실을 최소화 할 수 있다.

보조스위치의 전압 V_{Q2} 는 다음과 같다.

$$V_i \cdot \sqrt{L_{ap}/L_{as}} \quad (t_2 < t < t_a) \quad (1)$$

$$V_{Q2}(t) = 0 \quad (t_a < t < t_3) \quad (2)$$

$$V_{Q1}(t) \quad (t_3 < t < t_1 + T_s) \quad (3)$$

결합된 인덕터의 이차측의 전류 i_{as} 는 다음과 같다.

$$i_{as}(t) = V_{init} \sqrt{\frac{C_{snb}}{L_{as}}} - \frac{V_i}{L_{as}} (t - t_2) \quad (4)$$

메인 스위치의 전류 i_{Q1} 은

$$i_{Q1}(t) = \frac{V_i}{L_m} (t - t_2) \quad (5)$$

(3) 제2공진 구간(제3구간: $t_3 < t < t_4$)

그림 2(c)에서 제2 공진 구간의 동작상태를 나타내고 있다. 보조스위치 Q2는 오프상태이고 메인스위치 Q1이 턴오프하게 된다. 이때 메인 스위치 Q1으로 흐르던 전류는 스너버 커패시터로 흐르면서 스너버 커패시터를 충전하기 시작하는데 이것은 메인스위치의 드레인전압의 상승을 완만하게 해주며 결과적으로 턴오프시 영전압 상태를 확보하게 된다.

Tr의 일차측의 전류는 스너버 커패시터 C_{snb} 와 자화인덕턴스 L_m 의 공진에 의해서 감소하게 되어 Tr의 극성을 반전시키게 된다.

$$V_{Q1}(t) = V_i \left[1 + \frac{\omega_0 D}{f_s} \sin[\omega_0(t - t_3)] - \cos[\omega_0(t - t_3)] \right] \quad (6)$$

$$\omega_0 = \frac{1}{\sqrt{L_m \cdot C_{snb}}} \quad (7)$$

(4) 에너지전달구간(제4구간: $t_4 < t < t_5$)

그림 2(d)에서 에너지전달구간의 동작상태를 나타내고 있다. 메인스위치 Q1과 보조스위치 Q2는 오프상태

이다. 극성반전에 의해 Tr의 이차측의 전압이 출력전압 V_o 에 도달하면 다이오드 D0가 도통되어 전류 i_s 가 흐르게 되고 출력커패시터 C_o 를 재충전하고 출력전류를 공급한다. 이와 같은 방법으로 에너지저장구간 ($t_2 < t < t_3$)에서 Tr에 저장된 에너지가 출력측으로 전달된다.

한편 다이오드 D0의 도통은 트랜스포머 Tr의 이차측에 일정한 전압 V_o 가 걸리도록 하며 이것은 일차측에 권선비에 의해 반영된 전압이 인가되도록 하여 결과적으로 메인스위치 Q1전압을 일정한 수준으로 클램프하게 된다.

트랜스포머의 이차측의 전류 i_s 는 다음과 같다.

$$i_s(t) = I_{sp} - \frac{V_o}{n^2 L_m} (t - t_4) \quad (8)$$

$$I_{sp} = \frac{1}{n} \sqrt{\left(\frac{V_i D}{f_s L_m} \right)^2 - \frac{C_{snb}}{L_m} \left(V_i + \frac{1}{n} V_o \right)^2} \quad (9)$$

$$V_{Q1}(t) = V_i + \frac{1}{n} V_o \quad (10)$$

n = 트랜스포머의 권선비역수, I_{sp} = 이차전류의 피크값

5. 복귀구간 (제5구간: $t_5 < t < t_1 + T_s$)

그림 2(e)에서 복귀구간의 동작상태를 나타내고 있다. 메인스위치 Q1보조스위치 Q2는 오프상태이다. 구간의 초기에 트랜스포머 Tr에 저장된 에너지는 부하로 완전히 전달되고 출력정류다이오드 D0는 다시 역바이어스 상태로 된다. 이 때 출력커패시터 C_o 가 다시 출력전류를 공급한다.

트랜스포머의 이차측에 전압이 더 이상 인가되지 않고 그 결과 메인스위치 Q1에도 전압이 클램프되지 않는다. 그리고 스너버커패시터 C_{snb} 와 자화인덕턴스 L_m 간에 공진이 시작되면서 이 구간의 메인스위치 Q1의 전압파형을 형성하고 $t = t_1 + T_s$ 에서 정상상태초기 전압에 도달하게 되고 여기서 다시 사이클을 반복하게 된다.

$$V_{Q1}(t) = V_i + \frac{1}{n} V_o \cos[\omega_0(t - t_5)] \quad (11)$$

$$V_{init} = V_i + \frac{1}{n} V_o \cos[\omega_0(T_s + t_1 - t_5)] \quad (12)$$

III. 시뮬레이션

이론의 검증을 위해 Pspice를 이용하여 시뮬레이션을 수행하였다.

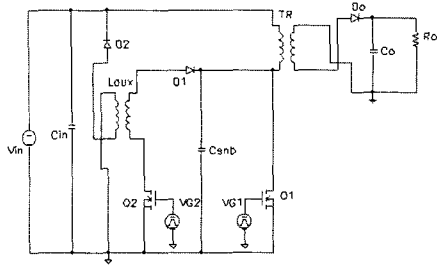


그림 4(a). 제안한 컨버터의 Pspice 시뮬레이션 회로도

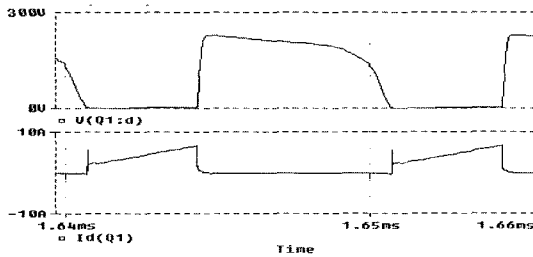


그림 4(b). 메인스위치 양단의 전압 및 전류의 파형

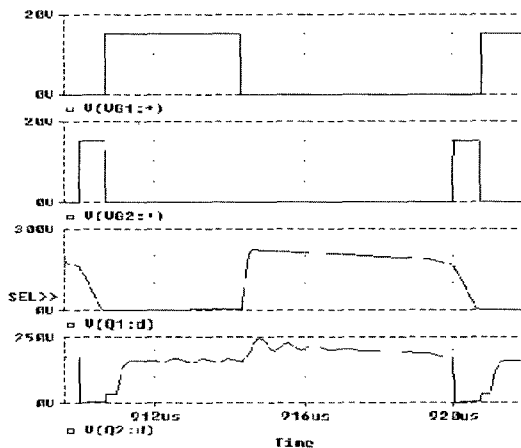


그림 4(c). 스위치양단의 클램핑 전압 파형

그림 4(a)는 제안한 보조회로를 이용한 영전압 스위칭 플라이백 컨버터의 시뮬레이션 회로도이다. 소자들의 값은 스위칭 주파수:100kHz, 입력전압:120V, 출력전압:5V, 출력전류:10A, 공진 소자들의 값: C_{snb} 4.3nF, L_{ap} 15uH, TR의 일차권선 80uH, TR의 이차권선 0.4uH 그림 4(a)와 4(b)의 파형에서 보이는 바와 같이 스위칭시 스위치 양단에서 영전압 상태를 제공하고 전압 스트레스가 감소됨을 알 수 있다.

또한 공진모드에 의해 높아지는 전압이 일정 수준으로 클램핑 되는 것을 확인할 수 있다.

IV. 실험 결과

제안한 회로에 사용된 소자는 스위치 Q1과 Q2: power MOSFET(IRF450), 다이오드 D1과 D2: fast rectifier (MURH860), 실험을 위한 입,출력 조건은 입력 전압:120V, 출력 전압:5V, 출력 전류:10A, 스위칭 주파수:100 KHz, 공진 소자들의 값: C_{snb} 4.3nF, L_{ap} 15 uH, 트랜스포머 Tr의 일차 권선 80 uH, 트랜스포머 Tr의 이차 권선 0.4 uH

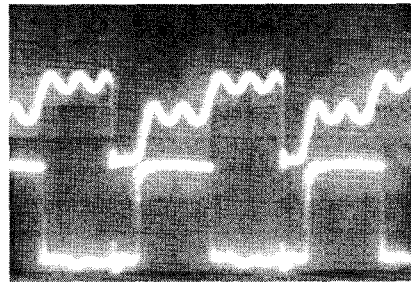


사진 1. 메인스위치(Q1)의 전압 파형(드레인전압 : 50 V/div)

Photo1. Voltage waveform of main switch(Q1)

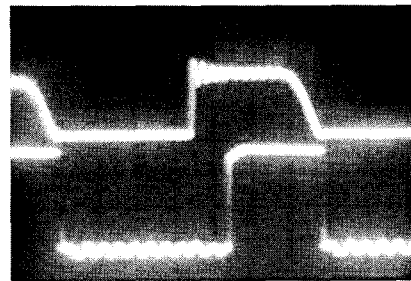


사진 2. 보조스위치(Q2)의 전압 파형(드레인전압:50 V/div)

Photo2. Voltage waveform of auxiliary switch (Q2) (drain voltage:50V/div)(drain voltage:50 V/div)

V. 결론

본 논문에서는 보조회로를 이용한 영전압 플라이백 컨버터를 제안하였다. 다중 출력과 입출력간의 절연을 필요로 하는 많은 경우에 플라이백 토폴로지가 사용되었다.

또한 스위치의 PWM 제어시 스위칭 천이구간에서

서지가 발생하고 트랜스포머의 인덕터 성분과 부하의 기생성분으로 인해서 더 큰 서지를 발생시키게 된다.

따라서 스위치양단의 영전압 스위칭과 부가회로를 통해서 서지를 통한 스위치 스트레스와 전력손실을 방지할 필요성이 대두된다.

본 논문에서는 영전압 스위칭 플라이백 컨버터를 제안하고 이때 발생하는 스위치 양단의 과전압을 일정하게 낮은 전압으로 클램핑시키기 위한 보조회로를 추가하는 방식을 제시한다. 시뮬레이션을 통해서 제시한 토폴로지에서 스위칭시 영전압 스위칭이 수행됨을 검증하였다. 또한 영전압시 발생하는 스위치 양단의 전압을 일정하게 낮은 전압으로 클램핑함으로써 전원장치의 안정성을 보장하였고 전단의 PFC에 의해 효율 감소를 방지시킴을 검증하였다.

참 고 문 헌

- [1] Mohan, Undeland, Robbins, "Power Electronics, Converter, Application, and Design", John Wiley & Sons.
- [2] Daniel W. Hart, "Introduction to Power Electronics", Prentice Hall.
- [3] PESC 1990 pp.181~188 Koosuke Harada, Hiroshi Sakamoto, "Switched snubber for high frequency switching".
- [4] Koosuke Harada, Hiroshi Sakamoto. "Switch snubber for high frequency switching". pp. 181-188, PESC 1990.

저 자 소 개



金泰雄(正會員)

1964年 3月 13日生. 1988년 2월 광운대학교 전자공학과 졸업(공학사). 1990년 2월 광운대학교 대학원 전자공학과 졸업(공학석사). 1990年 2月 광운대학교 대학원 전자공학과 졸업(공학박사). <주관심

분야> 전기자동차 구동, 소형 고효율 저잡음 컨버터, 배터리 충전장치

姜昌秀(正會員) TE編 第37卷 第2號 參照