

論文2000-37TE-3-10

다중 폴딩 스너버 망에 의한 새로운 펄스 폭 변조 의사 공진형 컨버터

(A New Soft Recovery Quasi-Resonance Pulse Width Modulating Boost Converter with Multiple Order Folding Snubber Network)

鄭 鎮 國 *

(Jin Kuk Chung)

요 약

다중 폴딩 스너버 망(folding snubber network)에 의하여 동작되는 새로운 형태의 영전압 영전류 스위칭 의사 공진형 컨버터를 제안한다. 이 새로운 컨버터는 기존의 의사 공진형 컨버터에 수동소자인 캐패시턴스와 다이오드로 구성된 폴딩 스너버 망(folding snubber network)을 결합하여 구성된다. 컨버터의 주 정류 다이오드의 역 회복 손실(reverse recovery loss)은 다중공진 기법으로 억제된다. 이 제안된 컨버터는 매우 높은 효율을 구현하므로 고 출력에 매우 적합하다. 이 개념을 다른 컨버터에도 적용시켜 새로운 소프트 스위칭 의사 공진형 컨버터(soft switching quasi-resonance converter) 群을 할 수 있다.

Abstract

A new Soft Recovery Quasi-Resonant Converter (SR QRC) having multiple order folding snubber network is proposed. It is combined with normal quasi-resonant converter with folding snubber network of which the surrounding components are composed of diodes and capacitors. The reverse recovery loss of main rectifier diode is eliminated by this method utilizing multiple resonance. The proposed converter has PWM capability with high efficiency and is suitable for high voltage and high power applications. By extension of this concept to other switching converters, a new family of SR PWM QRC may be developed.

I. 서 론

DC-DC 컨버터는 다양하게 널리 응용되고 있다. 그리고 그 속에서 인덕터는 에너지를 저장하고 또한 전달시켜 주는 중요한 기능을 하고 있다. 그러나 인덕터에 유기되는 기전력은 잡음, EMI 및 스위칭 전력 손실과 같은 또 다른 문제점을 야기시킨다. 더욱이 주 정류

다이오드로 변환되어 역 회복 침투 전류는 주 정류다이오드를 파괴시키거나 그 동작범위를 크게 제한시킨다. 따라서 이러한 역 회복 전류를 줄이지 않고는 대 출력 컨버터를 구현시킨다는 것은 거의 불가능하다. 이러한 문제를 해결하기 위하여 많은 소프트 스위칭 기법이 소개되었다. 그 중에서도 대표적인 능동 스너버형의 의사 공진형 컨버터인 영전압 천이 펄스 폭 변조 컨버터(Zero Volt Transition PWM converter)^[1]와 수동 스너버형인 수동 스너버에 의한 펄스 폭 변조 컨버터(passive snubber PWM Converter)^{[3][4]}는 가장 잘 알려진 영전압 스위칭형 컨버터이다. 그러나, 영 전압 천이 펄스 폭 변조 컨버터는 이 소프트 스위칭을 구현

* 正會員, 大林大學 電子情報通信科

(Dept. of Electronics, Information & Communication, Daelim collage)

接受日字:2000年7月16日, 수정완료일:2000年9月18日

하기 위하여 추가적으로 보조 능동 스위칭소자와 그를 구동시켜야 할 구동회로가 추가되어야한다. 또 한편 수동 스너버형인 수동 스너버에 의한 펄스 폭 변조 컨버터는 정상 동작 상태에서 주 정류 다이오드가 개방(OFF) 상태에 있을 때 주 정류소자 양단 사이에 원하지 않는 기생 발진 전압이 유기되는 것을 피할 수 없다. 이 기생 발진파는 잡음의 원인이 되는 동시에 컨버터의 출력을 증가시킬 경우 회로 동작을 불안정하게 하여 최대 출력을 제한시키는 요인도 된다. 본 논문에서 제안하는 새로운 형식의 소프트하게 역 회복하는 PWM 의사 공진형 컨버터는 다중형 폴딩 스너버 망을 내재하고 이것이 다중 공진을 유도시키고 이 공진이 또한 기생 발진파를 억제시키므로 전력 효율을 현저하게 개선시켜 준다. 이 다중형 폴딩 스너버는 수동소자로만 구성되어 있어 컨버터 제어가 간단하며 실제 응용에서 시스템의 신뢰성을 상승시켜주었다.

II. 소프트하게 복귀하는 펄스 폭 변조 의사 공진 부스트 컨버터

1. 기본 원리

그림 1은 공진용 인덕터인 L_r , 보조다이오드 D_{A1} 및 제 1차 폴딩 스너버 망을 포함한 본 논문에서 제안한 소프트하게 역 회복하는 펄스 폭 변조 의사 공진형 부스트 컨버터를 보여준다. 제 1차 폴딩 스너버 망은 D_{V1} , D_{V2} , D_{V3} , C_{V1} 및 C_{V2} 로 구성되어 있다. 만일 캐패시터의 값이 크면 라인 필터로 사용되는 밸리 필 망(valley fill network)과 비슷하다. 그러나 여기서는 그 값이 매우 적어 주 정류다이오드 D가 소프트하게 역 회복되는 조건을 설정시켜 준다. 정류 다이오드 D의 양단에 연결된 폴딩 스너버용 캐패시터(C_{V1} , C_{V2})에 충전되는 전압은 스위치 M1의 도통 구간에는 정상 상태의 2배로 충전되므로 단순한 캐패시터 대신 폴딩 스너버 망으로 대체하였다. 폴딩 스너버라 함은 위에서 본 바와 같이 캐패시터 양단 전압이 출력전압의 2배에서 공진전류가 그 방향이 반대가 될 때 절반으로 접히므로 폴딩 스너버라고 명칭한 것이다. 캐패시터를 대신한 폴딩 스너버 망은 스위치 M1이 영 전류 상태에서 단락될 때 주 다이오드가 소프트하게 개방(turn off)되게 한다. 스위치 M1은 소프트하게 개방되지 않지만 MOSFET의 스위칭 속도는 다이오드의 스위칭 속도에 비하여 훨씬 빠르기

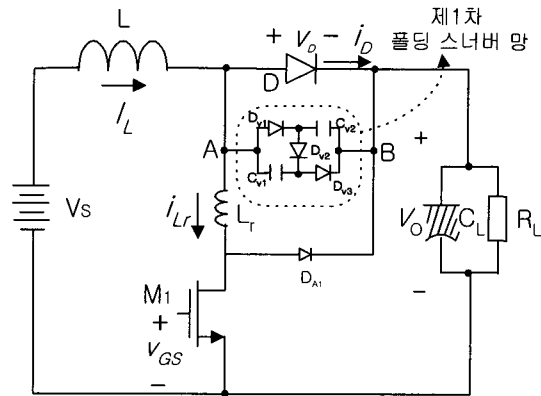


그림 1. 본 논문이 제안한 소프트하게 복귀하는 의사 공진 펄스 폭 변조 부스트 컨버터

Fig. 1. proposed soft recovery quasi-resonance pulse width modulating boost converter with multiple order folding snubber network.

때문에 M1의 스위칭 손실은 무시할 수 있다. L_r 의 값은 손실이 없는 스너버로 동작되도록 충분히 작게 설정한다. 제 1차 폴딩 스너버 망이 주 다이오드 D의 역 회복할 때 매우 효과적이지만 출력이 커질 경우에는 또 다른 역 회복 문제를 고려해야 한다. 즉 폴딩 스너버 망의 가운데 있는 다이오드 D_{V2} 의 역 회복 전류 문제이다. 캐패시터 C_{V1} 과 C_{V2} 에 충전되어있던 전압이 분압될 때 D_{V2} 의 역 회복 전류가 개방 구간 동안에 발생한다. 그러므로 제 1차 폴딩 스너버 망의 가운데 다이오드 D_{V2} 가 소프트하게 스위칭 되기 위하여 또 다른 하나의 폴딩 스너버 망, 즉 제 2차 폴딩 스너버 망을 D_{V2} 양단에 병렬로 연결해야한다. 같은 방법으로 제 3차 폴딩 스너버 망이 제 2차 폴딩 스너버 망의 가운데 다이오드 양단에 연결된다. 폴딩 스너버 망의 차수가 증가할수록 도통(turn on) 구간 동안에 공진 파형은 급격히 감소하고 폴딩 스너버 망의 가운데 다이오드의 역 회복 전류는 무시할 수 있을 정도로 감소된다. 이때에 다중 폴딩 스너버 망에서 발생하는 각각의 공진 파형은 빈주기만 발생되고 각각의 공진 파형의 특성 임피던스와 주기는 각각의 폴딩 스너버 망의 시정수의 의하여 결정된다.

2. 회로 동작

한 주기 동안의 스위칭 동작 중 해석을 간단히 하기 위하여 다음 사항을 가정한다. 한 주기 동안 인덕터 L_r 에 흐르는 입력전류는 일정하고 모든 다이오드는 이상적인 다이오드로 가정한다. 또한 모든 부유 용량은 없

고 한 주기 동안에 소자의 스위칭 시간은 무시한다. 이런 가정에서 한 주기 동안의 동작을 5개의 동작 모드로 분류할 수 있다. 각 모드 구간 동안에 모드별 등가 회로와 중요한 이론 파형 즉 공진 인덕터 L_r 에 흐르는 전류 i_{Lr} , 주 다이오드 D 양단의 전압 v_D , 및 그의 전류 i_D 들의 이론 파형은 각각 그림 2와 그림 3이 보여 준다.

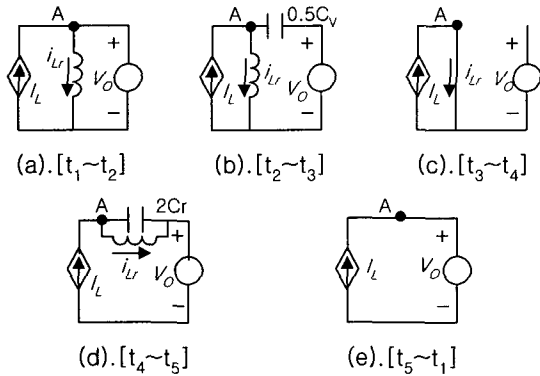


그림 2. 그림 1 회로의 각 모드별 등가회로
Fig. 2. equivalent circuit for each mode of Fig. 1 circuit.

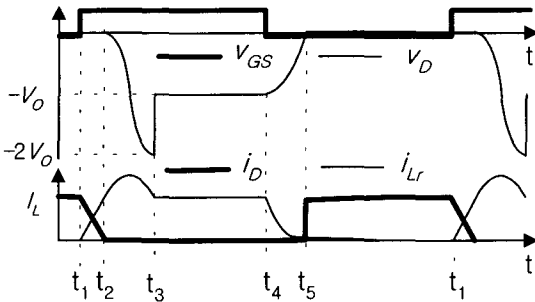


그림 3. 그림 1 회로의 이론적인 파형
Fig. 3. theoretical waveform of circuit of Fig.1.

(1) 단락 모드(turn on mode)

(a) 모드 1 (구간 $t_1 - t_2$): L_r 의 전류가 선형적으로 증가하는 구간

스위치 M_1 이 t_1 에서 도통되었을 때 인덕터 L_r 에 흐르는 전류 i_{Lr} 은 선형적으로 증가하다. 이 구간 동안의 상태 방정식은 식(1)과 같다.

$$i_{Lr}(t) = \frac{V_0}{L_r}(t - t_1) \quad (1)$$

이때의 초기 조건은 $i_{Lr}(t_1) = 0$, $v_{Cv1}(t_1) = v_{Cv2}(t_1) = 0$ 이다. 또한 이 구간 동안에 다이오드 D의 전류 i_D 는 선형

적으로 감소하여 0이 역 복귀 전류가 없이 개방된다.

(b) 모드 2 (구간 $t_2 - t_3$): 폴딩 스너버 망의 캐패시터 전압의 공진 구간

폴딩 스너버 망의 주 기능은 M_1 의 개방 구간 중 다이오드 D가 소프트하게 복귀되는 조건을 만들어 주는 것이다. 만일 다이오드 D 양단에 단순히 C가 병렬로 연결되었다면 공진 기간 중 C 양단 전압은 출력전압 V_0 의 2배까지 충전된다. 그러나 C 대신 제 1차 폴딩 스너버 망이 병렬로 연결되면 D 양단 전압이 절반으로 배분되며 이로 인해 스위치 M_1 은 영 전류 상태에서 도통되고 다이오드 D는 소프트하게 개방된다. 앞에서 언급한 것과 같이 제 1차 폴딩 스너버 망은 주 다이오드 D를 소프트하게 복귀시키지만 높은 출력 전류에서는 폴딩 스너버 망의 가운데에 있는 다이오드 D_{v2} 의 역 복귀 전류를 제거하기 위하여 제 2차 폴딩 스너버 망을 병렬로 삽입함을 고려해야한다.

(b-1) 제 1차 폴딩 스너버 망을 포함했을 경우

L_r 의 전류 i_{Lr} 가 t_2 에서 I_L 에 도달되었을 때 i_{Lr} 은 C_{v2} , D_{v2} , 및 C_{v1} 를 통하여 직렬 공진회로를 형성한다. C_{v1} 과 C_{v2} 의 공진 전압의 최대는 $-2V_0$ 가 되며 공진전류 i_{Lr} 은 I_L 이 된다. t_3 에서 공진 전류 i_{Lr} 이 I_L 이 될 때 L_r 에 유기된 전압은 0V가 되고 다이오드 D 양단전압은 $-2V_0$ 에서 $-V_0$ 가 된다. 이 때에 공진 전류 i_{Lr} 과 다이오드 양단전압 v_D 의 상태 방정식은 다음 식(2) 및 (3)과 같다.

$$i_{Lr} = \frac{V_0}{Z_0} \cdot \sin \omega_0(t - t_2) + I_L \quad (2)$$

$$v_D = -V_0 \cdot \{1 - \cos \omega_0(t - t_2)\} \quad (3)$$

여기서

$$Z_0 = \sqrt{2 \cdot L_r \cdot C_v^{-1}} \quad \omega_0 = \sqrt{(0.5 \cdot C_v) \cdot L_r^{-1}}$$

(b-2) 다중 폴딩 스너버 망을 포함했을 경우

제안된 컨버터가 다중 폴딩 스너버 망을 포함하고 있을 때 회로 동작은 t_3 까지는 제 1차 폴딩 스너버 망을 포함한 제안된 컨버터와 같다. 그러나 t_3 후부터 다중 폴딩 스너버 망에 대응되는 다중 반주기 공진이 발생한다. 제안된 컨버터가 제 1차, 2차 및 3차 폴딩 스너버 망을 각각 포함했을 경우 그에 대응되는 다이오드 D 양단 전압 v_D 의 이론적인 파형을 그림5가 보여주고 있다. 또 그림 4는 각각의 구간($\Delta T_1 - \Delta T_3$)에서 제 2

차, 3차 폴딩 스너버 망의 공진에 대응되는 회로 동작을 보여준다. 여기서 굵은 선과 화살표는 각 각의 구간에서 토통이 되고 있는 회로와 전류 방향을 표시한 것이다. 그림 5는 폴딩 스너버 망의 차수가 증가하면서 다이오드 D 양단 전압 v_D 가 공진 파형으로 변화되는 것을 상세하게 표시한 것이다. 식 (4)는 제 3차 폴딩 스너버 망의 특성 임피던스의 값을 보여준다.

(C) 모드 3 (구간 $t_3 - t_4$) 정 전압과 정 전류 구간
공진 전류 i_L 이 I_L 에 도달하면 L_r 양단에 유지되는 전압은 0 volt가 된다. 그러므로 A점의 전압도 0 volt가 되며 다이오드 D의 양단 전압 v_D 는 $-2V_O$ 에서 $-V_O$ 로 변하며 입력 전류 I_L 은 M_1 의 드레인에서 접지로 흘러 들어가며 C_L 은 방전하면서 부하에 에너지를 공급한다.

$$Z_0 = \sqrt{L_r \cdot C_{EG}^{-1}}$$

$$C_{EG} = 0.5 \cdot C_V \text{ for } \Delta T_1$$

$$= \{(0.5 \cdot C_V)^{-1} + (0.5 \cdot C_V)^{-1}\}^{-1} \text{ for } \Delta T_2$$

$$= (2 \cdot C_V + 2 \cdot C_V) \text{ for } \Delta T_3$$

$$= \{(0.5 \cdot C_V)^{-1} + (0.5 \cdot C_V)^{-1} + (0.5 \cdot C_V)^{-1}\}^{-1} \text{ for } \Delta T_4$$

$$= (2 \cdot C_V + 2 \cdot C_V + 2 \cdot C_V) \text{ for } \Delta T_5$$

(4)

여기서 C_{1V} , C_{2V} 및 C_{3V} 는 각각 제 1차, 2차 및 3차 폴딩 스너버 망의 커패시터 이다.

(2) 개방 모드(turn off mode)

(d) 모드 4 (구간 $t_4 - t_5$) 폴딩 스너버 망의 커패시터의 방전구간

스위치 M_1 이 t_4 에서 개방되면 L_r 의 전류 i_L 는 감소하면서 또한 폴딩 스너버 망의 커패시터는 방전하면서 전압은 감소한다. 이때 C_{V1} 과 C_{V2} 를 방전하는 방전 전류는 D_{V1} 과 D_{V2} 를 직렬에서 병렬로 통과한다. i_L 은 t_5 에서 0이 된다. 이 구간에서 i_L 과 v_D 의 상태 방정식은 식 (5) 및 (6)과 같이 된다.

$$i_L(t-t_4) = I_L - \frac{V_O}{Z_0} \cdot \sin \omega_0(t-t_4) \quad (5)$$

$$v_D(t-t_4) = -V_O \cdot \cos \omega_0(t-t_4) \quad (6)$$

여기서

$$Z_0 = \sqrt{L_r \cdot (2 \cdot C_V)^{-1}} \quad \omega_0 = \sqrt{2 \cdot L_r \cdot C_V^{-1}}$$

D_{A1} 양단 전압은 t_5 후에 역 전압으로 바이아스 되어

있으므로 i_L 은 계속 영으로 유지되고 있다.

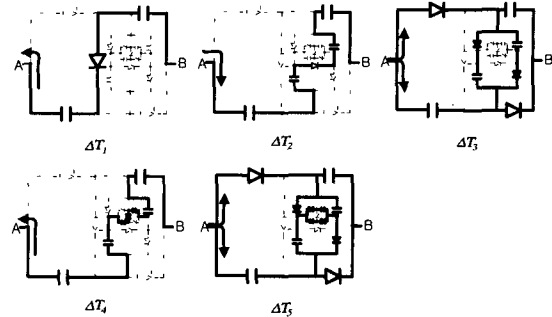


그림 4. 구간 $t_2 - t_4$ 에서 제 3차 폴딩 스너버 망의 등가회로

Fig. 4. equivalent circuit of the 3rd order folding snubber network during interval of t_2-t_4 .

(e) 모드 5 (구간 $t_5 - t_6$) I_L 이 직접 부하로 공급되는 구간

폴딩 스너버 망의 커패시터 양단 전압이 t_5 에서 0V가 될 때 다이오드 D가 도통되며 인덕터 L의 전류 I_L 은 부하로 공급된다. 이 구간에서 L_r 양단 전압은 약간의 부 전압으로 되어 있기 때문에 보조 다이오드 D_{A1} 은 개방 상태를 유지하고 있다.

3. 주 정류 다이오드와 다중 폴딩 스너버 망의 소프트한 스위칭

이상 검토한 바와 같이 주 다이오드 D는 t_2 와 t_5 에서 소프트하게 개방되며 또한 소프트하게 도통 된다. 따라서 이 토폴로지(topology)는 기존의 하드 스위칭에서 보여주었던 주 정류 다이오드의 역 복귀 전류로 인하여 발생하는 문제를 말끔하게 해결시켜준다. 컨버터의 출력이 적을 때에는 폴딩 스너버 망의 가운데 다이오드의 역 복귀 전류를 무시할 수 있으나 출력이 수 KW 급으로 증가하면 그 역 복귀 전류의 문제를 해결해야 한다. 이를 위한 다중 폴딩 스너버 망은 좋은 대안이다.

III. 실험 결과

그림 6은 제 1차 및 3차 폴딩 스너버 망을 내재한 컨버터의 실험 파형을 보여준다. 이 실험에서의 소자들의 값은 다음과 같다. $L=700 \mu H$, $L_r=25 \mu H$, $M_1=IRFP460$, $D=S30L60$, $D_{V1-3}=D_{A1}=D10LC40$, $C_{V1-V2}=22nF$ 및 $C_L=150 \mu F$ 이며 스위칭 주파수는 100 KHZ이다. 그림 6은 제 2차, 3차 폴딩 스너버 망을 내재한 컨버터의 주

요한 실험 파형을 보여준다. L_r 과 C_v 값을 설계할 때 고려해야 할 사항은 최소 부하 조건, 최대 충격계수(duty cycle) 및 동작 주파수가 된다. 제 1차 폴딩 스너버 망을 내재한 그림 6(a)의 실험 파형은 앞에서 고찰한 그림 3의 이론 파형과 잘 부합됨을 알 수 있다. 실험 파형에서 보는 바와 같이 구간 t_3 - t_4 에서 기생 발진 파형을 관찰할 수 없다

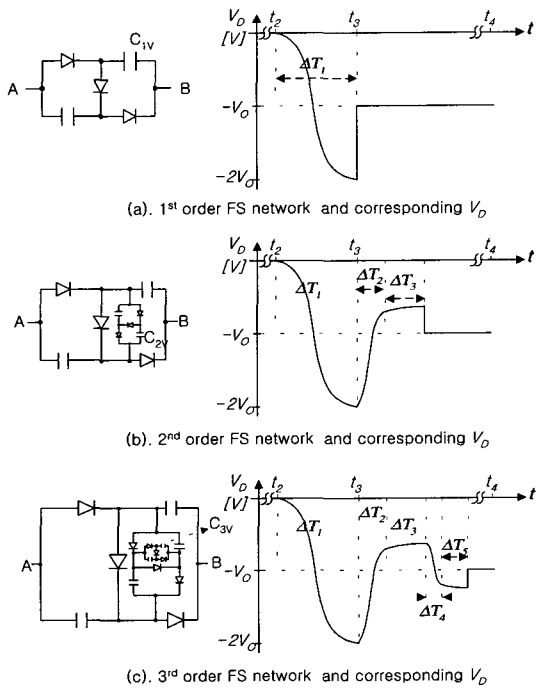


그림 5. 제안된 컨버터가 다중 폴딩 스너버 망을 내재할 때 그에 대응되는 폴딩 스너버 망과 다이오드 D 양단전압 v_D

Fig. 5. The waveform of voltage v_D curve across the D for each corresponding order of folding snubber network.

그러나 앞에서 기술한 바와 같이 수동 스너버에 의한 펄스 폭 변조 컨버터(passive snubber PWM Converter)^[3]에서는 많은 기생 발진파가 발견된다. 제 3차 폴딩 스너버 망을 내재한 그림 6(b)의 구간 t_3 - t_4 에서는 식 4와 그림 5(c)에서 고찰한 바와 같이 각각 5개의 특성임피던스를 가진 반주기 공진파를 관찰할 수 있다. 또한 그 반주기 공진파의 진폭이 급격히 감소해 나감도 관찰할 수 있다. 그림 7은 제 2차 폴딩 스너버 망을 포함한 컨버터와 기존의 컨버터의 출력 대 효율 특성을 보여준다. 이 그림에서 출력이 증가할수록

기존 하드 스위칭 컨버터와 본 논문의 컨버터의 효율의 차이가 더욱 커짐을 볼 수 있고 기존의 컨버터에서는 250W 이상 증가하면 MOSFET M_1 이 파괴됨을 관찰할 수 있다. 이것은 출력이 증가하면서 역 복귀 전류의 값이 M_1 의 최대 순간 침투 전류값을 초과하기 때문이다. 만일 MOSFET를 주의 깊게 선정하고 제 3차 폴딩 스너버 망을 사용하면 본 논문의 컨버터는 만족할 만한 효율로서 2-3 KW의 출력을 얻는데 어려움이 없다.

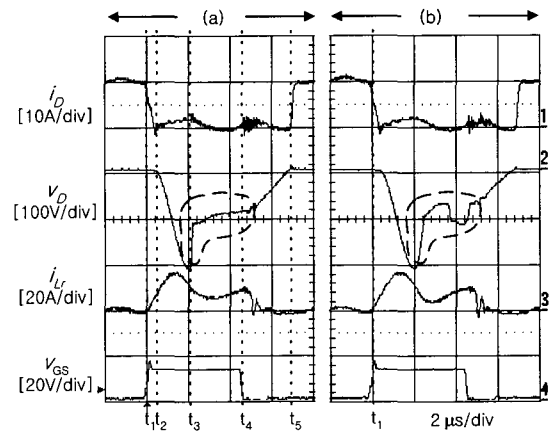


그림 6. 제안된 그림 1 회로의 실험 파형 (a) 제 1차 폴딩 스너버 망을 가진 컨버터 (b) 제 3차 폴딩 스너버 망을 가진 컨버터

Fig. 6. experimental waveform of proposed circuit of Fig.1.

(a) the 1st order FSN's converter
(b) the 3rd order FSN's converter

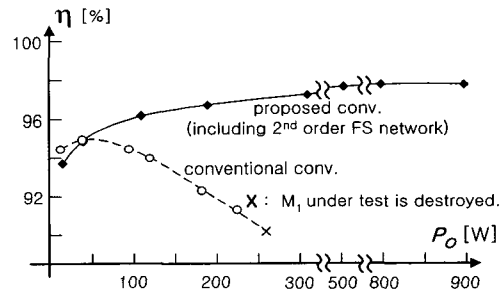


그림 7. 기존의 컨버터와 논문이 제안한 컨버터의 효율(η)

Fig. 7. comparison of efficiency between proposed and conventional converter.

IV. 다른 토폴로지로 개념의 확장

그림 8은 본 논문이 제안한 폴딩 스너버 망을 다른 컨버터에 적용시켜 새로운 컨버터 군을 보여 준 것이

다. 제 1차 폴딩 스너버 망은 다중 폴딩 스너버 망으로 간단히 교체하여 대 출력에서 좋은 효율의 기대할 수 있다.

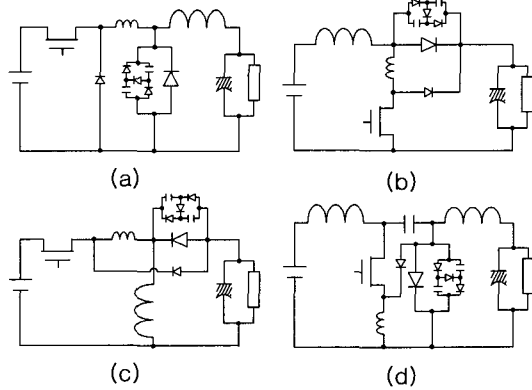


그림 8. 제안된 본 논문 컨버터의 군.
 (a) 벡 형 (b) 부스트 형 (c) 벡/부스트 형
 (d) Cuk 형
 Fig. 8. The family of proposed converter.
 (a) buck (b) boost (c) buck/boost (d) Cuk

V. 결 론

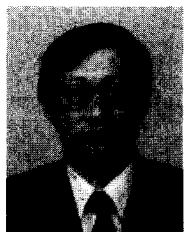
다중 폴딩 스너버 망에 의하여 새로운 방식의 소프트하게 스위칭하는 펄스 폭 변조 기능을 갖는 컨버터를 소개하였다. 그 결과로 폴딩 스너버 망에 의하여 다이오드의 역 복귀 전류로 인하여 발생하는 손실을 최소화 하였고 정류 다이오드 스너버용 커패시터에 걸리는 최대 전압을 절반으로 감소시켰다. 스위칭 구간에서 폴딩 스너버 망의 커패시터에 발생하는 또 다른 역 복귀 전류를 다중 폴딩 스너버 망으로 제거시켰다. 단순히 수동소자로만 구성된 다중 폴딩 스너버 망으로 컨

버터의 출력을 높은 효율로서 수KW 수준까지 공급될 수 있게 하였다. 제 1차 및 3차 폴딩 스너버 망을 내재한 컨버터의 실험 결과는 이론적 해석 결과와 잘 일치함을 보였다. 이 개념을 다른 컨버터에도 적용시켜 새로운 형태의 컨버터 군을 보여주었다.

참 고 문 헌

[1] G. Hua, C. S. Leu and F. C. Lee, Zero-Voltage-Transition PWM Converters Power Electronic Specialist Conference (PESC) 92, Vol. 1 pp.55-61, 1992.
 [2] K. H. Liu and Fred C. Y. Lee, Quasi-Resonant converters Topologies and Characteristics IEEE. Trans. on PE. Vol. PE-2, No. 1, Jan. 1987.
 [3] M. M. Jovanovic, C. Zhou and P. Lio, Evaluation of Active and passive Snubber Techniques for Applications in Power-Factor-Collection Boost Converters, 6th International Conference on Power Semiconductor and their Applications, Munich, 1992.
 [4] C. J. Tseng and C. L. Chen, Passive Lossless Snubbers for DC/DC Converters, 13th Applied Power Electronic Conference, Vol. 2, pp.1049-1054, 1998.
 [5] Y. S. Youn, G. Chae and G. H. Cho, a Unity Power Factor Electronic Ballast for Fluorescent Lamp having Improved Valley Fill Boost Converter IEEE, PESC, pp.53-59, June, 1997.

저 자 소 개



鄭鎮國(正會員)

1945년 7월 9일 생. 1973년 2월 한양대학교 전자공학과 졸업 (공학사). 1977년 2월 한국과학기술원 전기 및 전자과 졸업(공학석사). 1977년 3월~1985년 11월 대우 전자 (주) 책임연구원. 1986년 1월~1992년 대성반도체 주식회사. 1993년 3월 현재 대림대학 전자정보통신과. 관심분야 : VLSI설계, 혼성후막집적회로 공정 및 설계, 전력전자