

論文2000-37SC-5-9

PWM 전압원 인버터의 새로운 스위칭 방법

(A New Switching Strategy for PWM Voltage Source Inverters)

曹圭珉*, 劉完植**, 金南正**

(Kyu-Min Cho, Wan-Sik You, and Nam-Jeung Kim)

요 약

PWM 전압원 인버터를 통상적인 스위칭 방법으로 동작시킬 때, 직류 전압원의 단락을 방지하기 위하여 스위칭 신호에 데드타임을 삽입한다. 이러한 데드타임은 인버터 시스템의 제어 성능에 좋지 않은 영향을 발생시킨다. 따라서 이 데드타임의 영향을 보상하는 것이 필요하다. 또한 이 데드타임의 영향을 근본적으로 방지할 수 있는 최선의 방법으로써 데드타임 최소화 스위칭 방법을 고려할 수도 있다.

본 논문에서는 데드타임 최소화 스위칭 방법의 하나인 새로운 스위칭 방법을 제안하였다. 제안한 스위칭 방법에 의하면 전류 극성이 절환되는 경우에 있어서, 단 한 번의 매우 짧은 데드타임만이 적용된다. 적용되는 데드타임은 스위칭 소자의 턴오프 시간보다 짧거나 같다. 그리고 제안하는 방법은 인버터의 출력 전류를 제어하는 경우에 있어서, 지령전류의 극성 정보에 의하여 구현될 수 있기 때문에 극성 절환 시점을 판단하기 위하여 실제 전류를 이용하는 경우에 비하여 레벨 검출의 난점, 노이즈 등등의 문제점을 해결하기 쉽다.

Abstract

In PWM voltage source inverters operated by conventional switching method, the dead time is inserted in switching signals to prevent the short circuit of the DC voltage source. The dead time causes detrimental effects to the control performance of the inverter system. So we need to compensate the dead time effects. And the dead time minimization switching method can be considered as the best way to avoid the dead time effects fundamentally.

In this paper, a new switching strategy is proposed which is a kind of dead time minimization switching methods. According to the proposed switching method, very short dead time is adopted in only once when the current polarity is changing. And the adopted dead time is equal to the turn off time of the swtiching device or shorter than it. As the proposed method can be done with the polarity information of the reference current in case that the output current of the inverter is controlled, it is easy to solve some problems in comparison with the case that the real current is used to get the polarity changing time; level detection difficulty, noise problem and so on

* 正會員, 柳韓大學 情報通信科

(Dept. of Information & Telecommunications, Yuhan College)

** 正會員, 特許廳

(Korean Industrial Property Office)

※ 본 논문은 유한대학의 학술연구비 지원에 의하여 수행된 연구과제 결과의 일부입니다. 학교당국 및 관계자 여러분께 감사의 말씀을 전합니다.

接受日字:1999年12月30日, 수정완료일:2000年4月10日

I. 서 론

현재 점차로 전력용 반도체 소자의 특성이 매우 우수해지고, 이들을 이용한 각종의 전력변환기 기술이 향상됨에 따라 산업현장뿐만 아니라 가전기기의 분야에 있어서도 동력 제어의 유용성 및 에너지 사용의 효율성을 높이기 위하여 대부분 교류전동기의 가변속 구동시스템의 사용이 급증하고 있다. 이러한 교류전동기

의 가변속 구동을 위한 전원장치 또는 기타의 가변주파수 가변전압의 전원이 필요한 요소의 대부분에 PWM 전압원 인버터가 사용되고 있다. 이 전압형 인버터의 제어성능에 영향을 미치는 요인으로는 직류링크 단의 전압변동, 스위칭 소자의 도통 전압강하, 스위칭 소자의 온오프 시간 지연, 직류링크의 압 단락 방지를 위하여 삽입하는 데드타임 등을 고려할 수 있다. 그 중 가장 심각한 것은 데드타임에 의한 인버터 출력의 왜형일 것이다. 따라서 데드타임의 영향에 대한 해석과 여러 가지의 데드타임 보상기법들이 국내외 학자들에 의하여 연구되고 있으며, 이들 연구 중에는 소자의 도통 전압강하분과 스위칭 소자의 온오프 지연시간까지도 보상을 행하여 출력전압의 변조방법이 갖는 이상적인 값에 달하는 출력을 얻어내기도 하였다.^[1-5]

한편 데드타임에 의한 영향을 근본적으로 회피하기 위한 방법으로써 전류의 극성에 따라 상암 또는 하암 스위칭 소자의 단독 온오프에 의하여 불필요한 스위칭을 제거함과 동시에 데드타임을 두지 않는 방법이 Bose씨 등에 의하여 제안된 바 있다. 그러나 이 경우 전류극성이 바뀌는 순간의 압단락 방지에 대한 고찰이 미미하여 실용화에는 문제점이 있으며, 검출전류의 채터링에 대한 고려를 하였으나 오히려 이로 인하여 전류 검출계에 극히 짧은 노이즈나 서지가 발생하였을 때에도 채터링에 대비한 회로가 동작되어, 일정 시간 동안 스위칭 신호가 차단된다는 것이 단점으로 지적된다.^[6] 최근 국내 학자들에 의하여 이러한 단점을 극복한 휴지기간 최소화 알고리즘이 제시된 바 있다. 여기에서는 비순환 전류형 사이크로컨버터의 동작군 절환 방법을 인버터의 운전에 적용함으로써 전류 극성절환시의 압단락을 방지하고자 하였다. 즉, 전류극성에 따라 동작되는 상하암 스위칭 신호들 사이에 전류극성이 절환되는 시점에서 상하암 동작군 교체 휴지기간을 삽입함으로써 압단락을 방지하는 알고리즘을 제안하였다. 그러나 이 경우, 전류 극성절환 시 전류의 단속 현상이 발생할 가능성이 크며, 실제전류를 검출하여 전류 극성절환 시점을 판단하므로 실용화를 위하여는 정확한 미소 전류 레벨의 검출과 채터링이나 노이즈 등에 대한 대책이 반드시 요구된다. 이러한 점을 극복하기 위하여 소정의 전류레벨 쪽 내에서는 일반적인 스위칭 방법과 동일하게 데드타임을 삽입하여 상하암 소자를 상보적으로 동작시키고 전류의 크기가 일정 크기 이상의 구간에서만 데드타임을 적용하지 않고 상하암 소자를 독

립적으로 구동하는 방법도 제안되었다. 이는 부분 순환 전류형 사이크로컨버터의 운전방법을 인버터에 적용한 것으로, 전류극성 절환시 수 회의 데드타임을 적용하기 때문에 데드타임의 영향을 최소화 할 수 있으면서도 실제전류 검출에 있어 발생하는 문제점을 어느 정도 해결한 실용적 기술로 평가된다.^[7]

본 논문에서는 PWM 전압원 인버터의 새로운 스위칭 방법으로써, 전류의 극성에 따라 상하암 소자를 선택하여 스위칭함과 동시에 전류의 극성이 바뀌는 순간에 있어서도 실제 상하암 소자가 단락을 일으킬 가능성이 있는 경우에만 데드타임이 적용되는 새로운 데드타임 최소화 스위칭 방법을 제안하였다. 제안하는 휴지기간 최소화 방법은 데드타임 $5 [\mu\text{sec}]$ 이하, 10kHz 스위칭의 단상 인버터에 적용할 때, 0.9 이하의 전압 변조율 또는 부하역률 0.43 이상의 수동부하의 경우에는 데드타임이 전혀 적용되지 않기 때문에 변조방법에 따른 이상적인 출력을 얻는 것이 가능하다. 또한 인버터의 출력전류를 제어하는 경우, 실제전류의 검출에 의존하지 않고 지령전류의 극성에 의하여 상하암 소자를 독립적으로 스위칭 시킬 수 있음을 제시하였다. 따라서 실제 전류의 검출에 의한 전류 극성절환 시점 판단 시 발생하는 모든 문제점을 해결할 수 있으며, 전류 극성절환 시 전류의 단속 현상을 최소화함과 동시에 압단락 방지를 위하여 실제적으로 필요한 시간만이 데드타임으로 적용되므로 데드타임에 의한 영향을 거의 완벽하게 해결할 수 있다. 뿐만 아니라 스위칭 주파수 및 출력 주파수의 고주파화에 있어서도 스위칭 방법 자체가 주는 제약은 없다는 장점을 갖는다.

본 논문에서는 제안하는 PWM 전압원 인버터의 새로운 스위칭 방법의 구체적인 알고리즘 및 이의 특성을 해석하였으며, 모의 실험 및 실험 결과를 통하여 제안한 방법의 실용적 가능성을 보이고자 하였다.

II. 기존의 스위칭 방법

그림 1에 브리지 한 암의 회로를 표시하였다. 교류측에 연결된 상을 A 라하고 A 상에 흐르는 전류 i_A 의 정방향을 그림에서와 같다고 하면 i_A 의 양의 전류는 스위칭 소자 T_p 또는 환류 다이오드 D_p 를 통하여 흐르고 i_A 의 음의 전류는 스위칭 소자 T_n 또는 환류 다이오드 D_n 을 통하여 흐름을 알 수 있다.

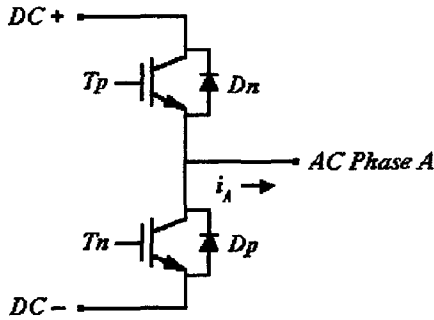


그림 1. 브리지 한 암의 회로
Fig. 1. Circuit configuration of bridge one arm.

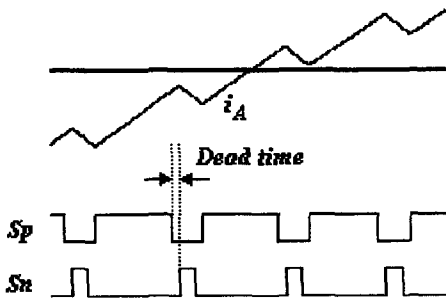


그림 2. 통상적인 스위칭 방법
Fig. 2. Conventional switching method.

통상의 경우에 있어서는 그림 2의 나타난 것과 같이 T_p 의 스위칭신호 S_p 와 T_n 의 스위칭신호 S_n 사이에 스위칭 소자의 턴오프 시간 이상인, 수 μsec 의 데드타임을 삽입하여 변환기를 운전한다. 그림 2에서 전류 i_A 가 음인 경우 S_p 가 T_p 에 인가되어도 i_A 가 그림 1에 나타난 환류다이오드 D_n 을 통하여 흐르고 있기 때문에 T_p 는 온 조건을 만족시키지 못하며 따라서 S_p 의 인가는 무의미함을 알 수 있다. i_A 가 양인 경우에는 S_n 의 인가가 무의미해 진다. 이런 무의미한 스위칭 신호의 인가를 위하여 데드타임을 삽입하게 됨으로써 무시할 수 없는 오차가 발생하게 된다. 따라서 신뢰할 수 있는 제어성능을 위해서는 데드타임에 의한 영향을 반드시 보상해야만 한다. 그러나 그림에 나타난 것과 같이 전류의 극성이 원활하게 절환될 수 있다는 장점이 있다.

그림 3에 기존 데드타임 최소화 스위칭 방법의 일례를 표시하였다. i_A 의 크기를 판단하여 i_A 가 양이 아닌 구간에서는 I_n 을, i_A 가 음이 아닌 구간에서는 I_p 를 1로 하여 I_b 가 1로 세트된 동안에는 스위칭신호 S_p 만

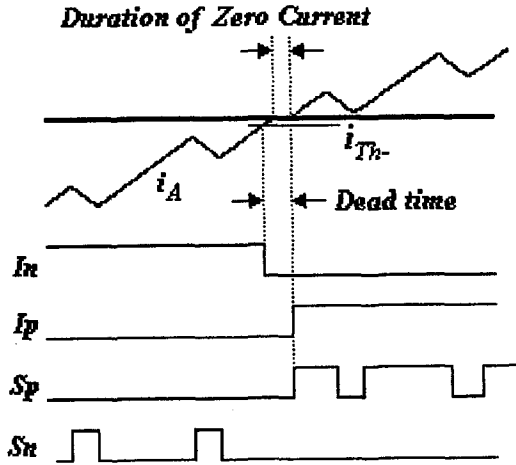


그림 3. 데드타임 최소화 스위칭 방법의 일례
Fig. 3. Example of the dead time minimization switching method.

인가하고, I_n 이 세트된 동안에는 스위칭신호 S_n 만 인가하는 방식으로 전류의 극성이 바뀌는 순간에만 1회의 데드타임을 삽입하여 암단락을 방지하기 때문에 일반적인 스위칭 방법에 비하여 데드타임에 의한 영향이 거의 없으며 구동회로의 전력을 반감시킬 수 있다는 장점이 있다. 그러나 전류가 정확히 0이 되는 순간을 검출하기는 어렵기 때문에, 일례로 전류가 음에서 양으로 절환되어야 하는 경우 i_A 가 그림에 표시한 i_{Th-} 크기가 되면 I_n 을 0으로 리세트시켜 S_n 의 인가를 금지시키고 일정한 데드타임을 삽입한 후 I_p 를 세트시켜 S_p 의 인가를 허용시키기 때문에 그림에 나타난 것과 같이 전류가 0인 전류불연속 현상이 발생할 수 있다. 삽입하는 데드타임이 매우 짧으므로 일반적인 경우에 있어서는 큰 문제가 되지 않지만, i_A 의 주파수가 높아 질수록 문제점이 커진다.

III. 제안하는 스위칭 방법

그림 4에 본 논문에서 제안하는 새로운 스위칭 방법을 나타내었다. 본 방법은 그림 3에 표시한 기존의 데드타임 최소화 방법과는 달리 데드타임을 삽입하는 일반적인 스위칭 방법과 동일하게 전류의 극성이 유연하게 절환될 수 있다.

그림 5에 제안하는 데드타임 최소화 스위칭 방법의 구체적인 스위칭신호 발생 알고리즘을 도시하였다. 그

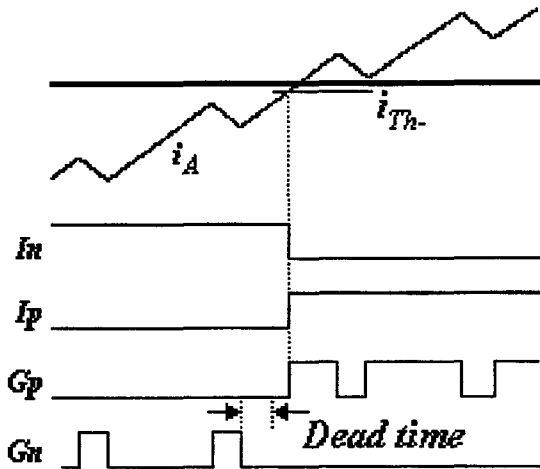


그림 4. 제안하는 스위칭 방법
Fig. 4. Proposed switching method.

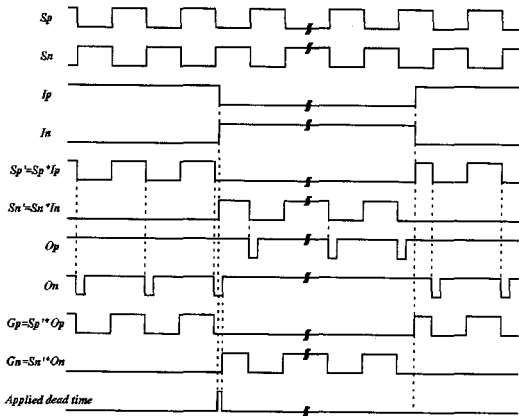


그림 5. 구체적인 스위칭 신호 발생 알고리즘
Fig. 5. Detail switching signal generating algorithm.

림에서, S_p 와 S_n 은 변조 신호이고, I_p 와 I_n 은 상하암의 스위칭 소자 선택신호이다. 먼저, S_p 와 I_p 의 논리곱과 S_n 과 I_n 의 논리곱을 취하여 S_p' 과 S_n' 을 얻어내고 이들의 각 falling edge에서 데드타임을 구한다. 이들 신호를 O_p 과 O_n 라 하면 상하암 스위치에 인가될 게이트 신호 G_p 와 G_n 는 다음 식으로 주어진다.

$$G_p = S_p' * O_p \quad (1)$$

$$G_n = S_n' * O_n \quad (2)$$

그림에서 알 수 있듯, 데드타임이 모든 S_p' 과 S_n' 의 falling edge에서 발생하긴 하지만 실제로 적용되는 데드타임은 전류극성이 절환 되기 직전의 마지막 데드타

입일 뿐이며 이 또한 최소한 전류극성의 절환 시점과 같거나 이보다 앞서기 때문에 실제 적용되는 데드타임은 O_p 또는 O_n 의 시간보다 같거나 작다. 따라서 그림에서와 같이 실제 적용되는 데드타임은 전혀 없을 수도 있다.

수동부하의 단상 인버터의 경우로써 전술한 내용을 구체적으로 고찰하기로 한다.

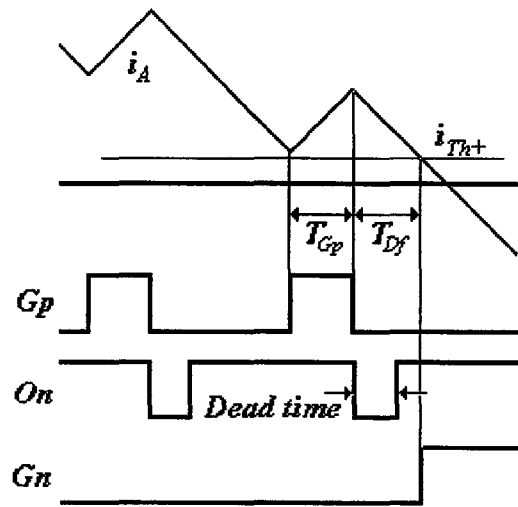


그림 6. 전류 극성절환 시의 상황
Fig. 6. Configuration at the current polarity changing.

그림 6에서 상암 스위칭 소자의 마지막 게이트신호 G_p 가 T_{Gp} 동안 세트(高)를 유지하다가 리세트(低) 되면 i_A 는 그림 1에 도식한 환류다이오드 D_b 를 통하여 환류하게 된다. i_A 가 환류에 의하여 감소를 하다가 i_{Th+} 와 만나게 될 때까지의 환류기간을 T_{Df} 라 하자. 스위칭의 한 주기 내의 짧은 기간이므로 T_{Gp} 동안의 i_A 평균 변화율 크기와 T_{Df} 동안의 i_A 평균 변화율 크기가 같다고 보면 식 (3)이 성립한다.

$$T_{Df} > T_{Gp} \quad (3)$$

이 경우, 데드타임을 T_d 라고 하면 전류극성 절환시 데드타임이 적용되지 않을 조건은 식 (4)와 같다.

$$T_{Df} \geq T_d \quad (4)$$

한편, 식 (3)으로부터 만일 T_d 가 식 (5)를 만족한다

면 식 (4)를 충족시킬 수 있음을 알 수 있다.

$$T_{Cb} \geq T_d \tag{5}$$

즉, 식 (5)는 전류극성 전환 시 데드타임이 적용되지 않는 충분조건식이 된다. 이제 인버터의 전압변조율과 스위칭 주기를 각각 a , T_s 라하고, 부하역률각을 α 라 하자. 또한 현재 스위칭 주기에서 전류의 위상을 π 라 근사하면 T_{Cb} 는 식 (6)으로 표현된다.

$$T_{Cb} = \frac{1 - a \sin \alpha}{2} T_s \tag{6}$$

따라서 식 (5)와 식 (6)으로부터 데드타임이 적용되지 않을 조건은 식 (7)이 된다.

$$a \sin \alpha \leq 1 - \frac{2T_d}{T_s} \tag{7}$$

임의의 α 에 대하여 식 (7)을 만족하는 a 의 범위는

$$a \leq 1 - \frac{2T_d}{T_s} \tag{8}$$

가 되고 임의의 a (단, $0 < a < 1$)에 대하여 식 (7)을 만족하는 α 의 범위는

$$\alpha \leq \sin^{-1} \left(1 - \frac{2T_d}{T_s} \right) \tag{9}$$

가 된다. 이를 부하역률을 이용하여 표시하면

$$\cos \alpha \geq 2 \sqrt{\frac{T_d}{T_s} \left(1 - \frac{T_d}{T_s} \right)} \tag{10}$$

가 된다.

그림 7은 부하역률 및 전압변조율에 따른 데드타임이 적용되지 않는 운전영역을 보여준다. 광범위한 영역에서 데드타임이 적용되지 않는 이상적인 동작을 할 수 있음을 알 수 있다. 그러나 능동부하의 경우에는 역기전력의 크기에 비례하여 그 영역이 좁아지게 된다.

IV. 전류제어 시의 스위칭 방법

유도전동기의 벡터제어에의 응용 시 등 인버터 출력 전류를 제어하는 경우에 있어서 있어서는, 그림 8에 나타낸 것과 같이 지령전류의 극성에 따라서 상하암 스위칭 소자를 선택하여 PWM 전압원 인버터를 구동할 수 있음을 밝히고자 한다.

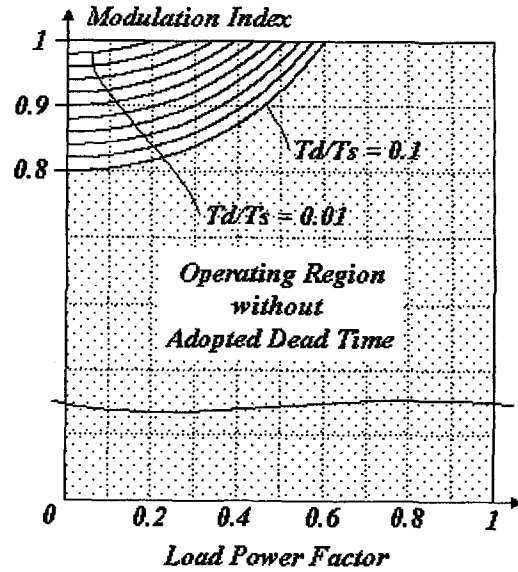


그림 7. 데드타임이 적용되지 않는 스위칭 동작 영역
Fig. 7. Switching operating region without adopted dead time.

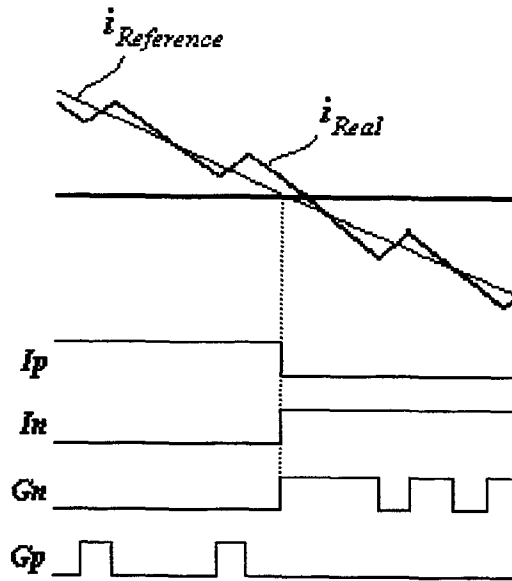
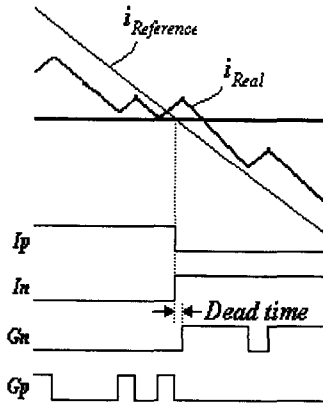


그림 8. 전류제어 시의 스위칭 방법
Fig. 8. Switching method for the current control.

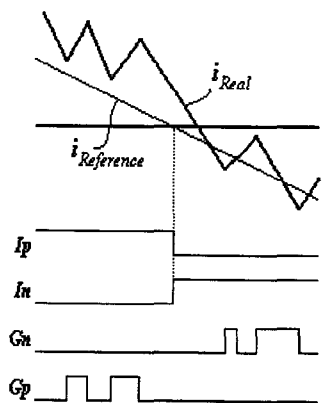
위칭소자를 선택하여 PWM 전압원 인버터를 구동할 수 있음을 밝히고자 한다.

그림 4에 있어서는 실제 전류를 검출하여 상하암 스위칭 소자 선택신호 I_p 와 I_n 를 발생시킨다. 그러나 인버터의 출력 전류를 제어하는 경우에는 그림 8에서와

같이 지령전류의 극성에 따라서 스위칭 소자 선택신호 I_p 와 I_n 을 발생하는 것이 그림 4와는 다르다. 즉 지령 전류가 양일 경우에는 상암 소자만 스위칭을 행하고 지령전류가 음일 경우에는 하암 소자만 스위칭을 행하여 전류를 제어하여도 실제전류의 극성절환 시 전류의 단속현상이 발생하지 않고 유연하게 극성절환이 이루어질 수 있음을 알 수 있다. 전류제어의 방법으로써 어떠한 방법을 취하든 전류제어가 올바르게 행하여진다면, 그림 8에 나타난 것과 같이 지령전류는 실제 전류의 맥동 폭 내에 위치하게 되며 이 지령전류의 극성에 따라서 상하암 스위칭 동작이 가능함과 동시에 그림의 경우와 같이 데드타임이 거의 적용되지 않을 것임을 예측할 수 있다.



(a) in case of positive error



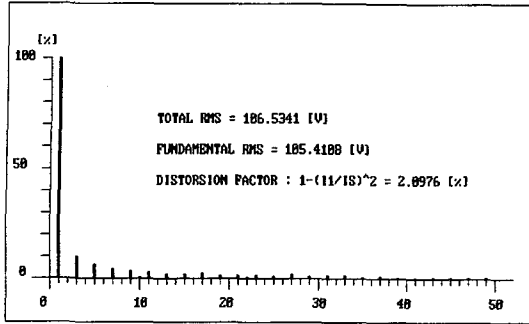
(b) in case of negative error

그림 9. 전류제어 에러 시의 스위칭 상황
Fig. 9. Configurations of switchings when the current control error is present.

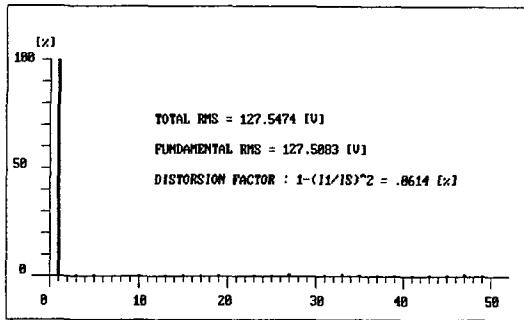
다음으로는 만일 전류제어 성능이 좋지 못하거나 지령전류 또는 부하의 급격한 변화가 있게 될 경우에 대하여 고찰하기로 한다. 그림 9의 (a)와 (b)에 실제전류가 지령전류에 대하여 다소 큰 오차를 가지고 있을 경우를 나타내었다. 그림 9의 (a)는 오차가 양일 경우이고 그림 9의 (b)는 오차가 음일 경우이다. 먼저, 오차가 음일 경우, 지령전류의 영점에서 상하암 스위칭 소자를 바꾸게 되면 상암의 스위칭신호가 제거되기 때문에 오히려 더 빨리 실제 전류가 영으로 감소하게 되므로 순시적인 전류제어의 측면에서는 기존의 스위칭 방법보다 오히려 장점이 된다. 오차가 양일 경우에 있어서는 하암의 스위칭신호가 금지되어 있기 때문에 지령전류보다 앞서서 실제전류가 음이 되는 상황을 방지할 수 있으므로 이 또한 기존의 스위칭 방법보다 장점이 된다. 결국 어떠한 경우에 있어서는 본 논문에서 제안한 새로운 데드타임 최소화 방법은 전류제어를 행하는 경우에 있어서, 실제전류의 검출이 필요 없이 지령전류의 극성 정보만으로도 상하암 스위칭 소자를 선별하여 운전하는 것이 가능하다. 따라서 실제전류를 검출할 때의 문제점인 전류검출기의 오프셋과 드리프트, 검출계통의 노이즈, 스위칭에 의한 서지전류, 영전류 부근에서의 채터링 등이 아무런 제약을 주지 못하기 때문에 인버터의 전류제어 시 실용적으로도 상당한 유용성을 가질 수 있을 것으로 기대된다.

V. 모의실험 및 실험 결과 고찰

먼저 컴퓨터 모의실험에 의하여 본 논문에서 제안한 새로운 스위칭 방법의 특성을 고찰하기로 한다. 인버터 출력단 전압은 직류링크 전압이 스위칭 주파수로 변조된 것이므로 전압 파형에 대한 고찰은 어렵다. 따라서 출력전압에 대한 고조파 분석결과를 살펴보기로 한다. 그림 10에 직류링크 전압 200 [V]의 단상 인버터를 삼각파 비교 PWM으로 스위칭 주파수 20 [kHz], 전압변조율 0.9로 운전한 경우의 출력전압에 대한 고조파 분석결과를 나타내었다. 그림 10의 (a)는 통상적인 스위칭 방법으로 데드타임을 4[μsec]로 운전하였을 경우이고 그림 10의 (b)는 본 논문에서 제안한 방법으로 운전하였을 경우이다. 통상적인 방법에 의하여 운전하였을 경우 약 2.1%의 왜형율을 보이고 있으나 제안한 방법의 경우에는 약 0.06%의 왜형율을 가짐으로써 출력전압의 왜형이 거의 발생하지 않음을 알 수 있다. 또한



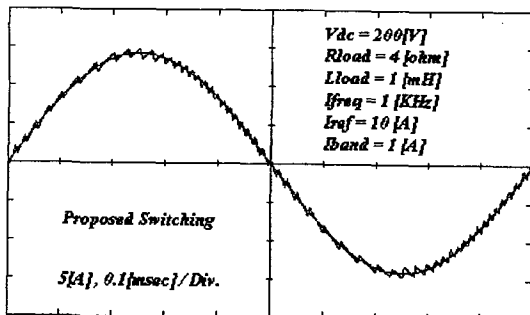
(a) in case of conventional switchings



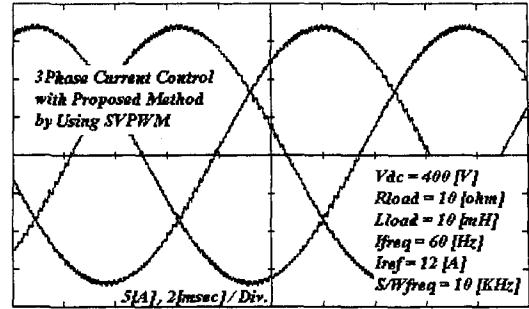
(b) in case of proposed switchings

그림 10. 출력전압에 대한 고조파 분석 결과
Fig. 10. The results of hamornic analysis for the output voltage.

이론적 출력전압값 127.3 [V]에 대하여 통상적인 방법으로 운전하였을 경우에는 기본파 전압의 크기가 105.4 [V]로 약 17%의 큰 오차가 있지만 본 논문에서 제안한 방법의 경우에는 출력전압의 오차가 약 0.15% 정도로 이는 모의실험 상에서도 발생할 수 있는 아주 작은 오차로 거의 완벽한 이론값을 출력할 수 있음을 예측할 수 있다.



(a) simulation result of hysteresis current control for the single phase inverter



(b) simulation result of SVPWM current control for the three phase inverter

그림 11. 제안한 스위칭 방법의 전류제어 모의실험 결과

Fig. 11. Simulation results of current control with the proposed switching method.

그림 11은 본 논문에서 제안한 스위칭 방법을 PWM 전압원 인버터의 전류제어에 적용시킨 컴퓨터 모의실험 결과이다. 그림 11의 (a)는 단상 인버터의 히스테리시스 전류제어에 적용시킨 경우이고, 그림 11의 (b)는 삼상 인버터의 공간벡터 변조법에 의한 전류제어에 적용시킨 경우이다. 각각에 대한 상세한 모의실험 조건은 그림상에 함께 표시하였다. 두 경우 모두 전류제어를 행하고 있기 때문에 지령전류의 극성 판단에 의한 상하암 스위칭 소자 선택에 있어 아무런 문제 없이 전류의 극성이 원활하게 절환됨을 볼 수 있다. 본 논문에 제시한 파형으로는 관측이 어렵지만, 전류의 단속 구간 없이 극성이 절환됨을 확인할 수 있었다.

다음은 단상 인버터의 전류제어에 본 논문에서 제안한 방법을 적용한 실험 결과를 살펴보기로 한다.

먼저 12에 실험에 적용한 새로운 데드타임 최소화 스위칭 방법의 구현 회로를 나타내었다. 일반적인 스위칭 방법의 회로에 단지 And 게이트 두 개와 Not 게이트 한 개만 추가하면 간단하게 구현이 가능함을 알 수 있다. 물론 이는 실제전류를 사용하지 않고 지령전류의 극성을 이용하는 경우이다. 프로세서 등에 의하여 전류를 제어하는 경우에는 프로세서가 스위칭신호에 부가하여 1bit의 지령전류의 극성 정보를 추가로 출력하면 되고 선형의 지령전류가 있을 경우에는 비교적 한 개로 간단히 지령전류의 극성을 판별할 수 있을 것이다.

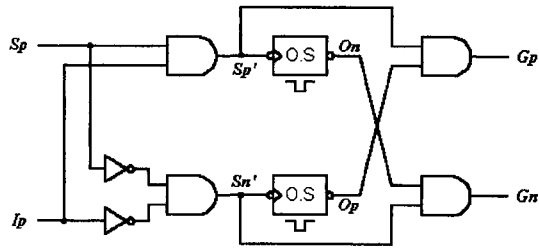
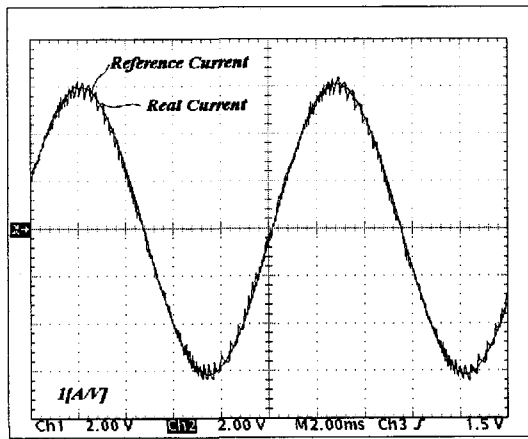
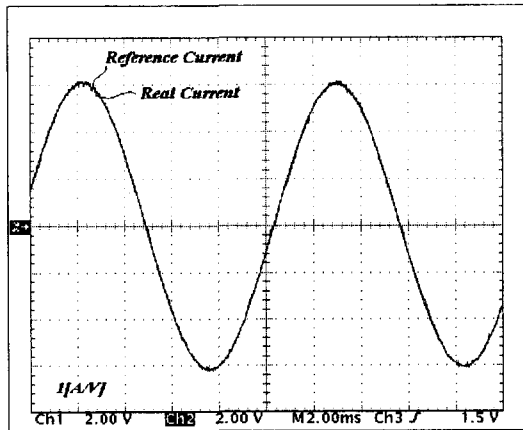


그림 12. 제안한 스위칭 방법의 구현 회로
Fig. 12. Implementation circuit for the proposed switching method.



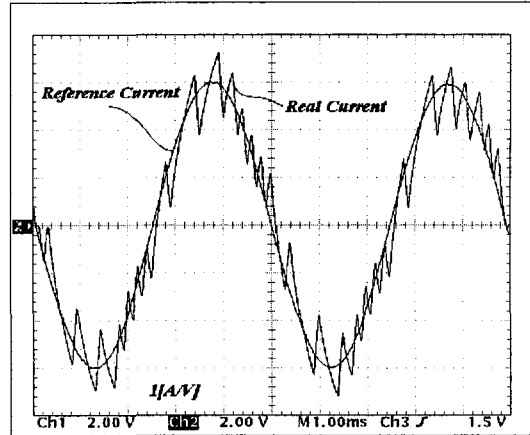
(a) in case of 20kHz switchings



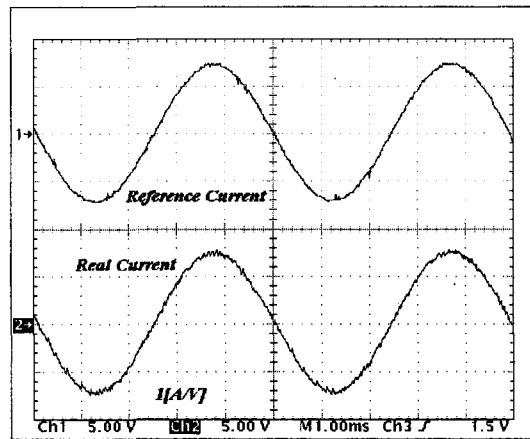
(b) in case of 200kHz switchings

그림 13. 100Hz 정현파 전류 응답
Fig. 13. 100Hz sine wave current responses.

그림 13, 14, 15는 직류전압 200 [V]로 운전되는 단상 인버터의 전류제어에 본 논문에서 제안한 스위칭 방법을 적용시킨 실험결과로 부하로는 2 [mH], 8 [Ω]의 수동부하를 적용한 실험 결과이다.



(a) in case of 10kHz switchings



(b) in case of 100kHz switchings

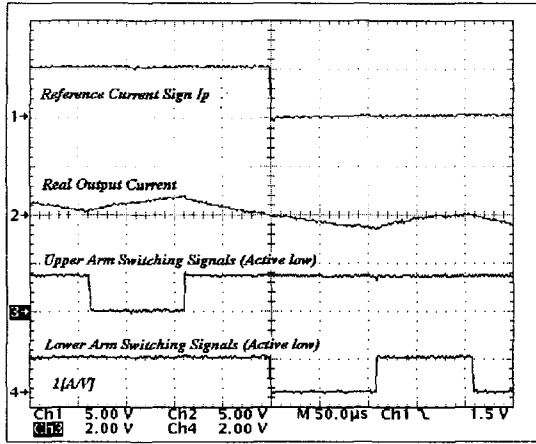
그림 14. 200Hz 정현파 전류 응답
Fig. 14. 200Hz sine wave current responses.

먼저 그림 13은 최대전류 6 [A], 100 [Hz]의 정현파 전류응답을 보여준다. 그림 14의 (a)와 그림 13의 (b)는 각각 20 [kHz], 200 [kHz] 샘플링의 뱅뱅 전류제어를 행한 결과이다. 지령전류에 대한 추종 능력이나 전류극성 전환시의 특성에 있어서 매우 양호함을 알 수 있고, 스위칭 손실이 문제가 되지 않는다면 고주파 스위칭에 의하여 완벽한 정현파 전류를 얻을 수 있음을 확인할 수 있다.

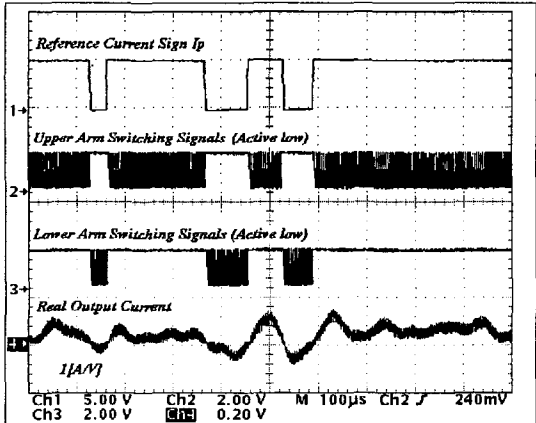
그림 14는 200 [Hz] 정현파 전류지령에 대하여 스위칭 주파수를 각각 10 [kHz], 100 [kHz]로 제한한 히스테리시스 비교 방식의 전류제어를 적용한 것으로 그림 14의 (a)의 경우는 전류의 극성전환이 유연하게 이루어지고 있음을 검증하기 위하여 실시된 실험 결과로 전류의 단속 없이 극성전환이 이루어짐을 확인할 수 있

다. 그리고 그림 14의 (b)로부터 200 [Hz]라는 다소 높은 출력 주파수의 경우에도 본 논문에서 제안한 스위칭 방법에 의하여 전류 제어가 매우 양호하게 이루어지고 있음을 확인할 수 있다.

및 높은 주파수의 스위칭에 대하여도 본 논문에서 제안한 스위칭 방법이 잘 구현되고 있음을 보여준다. 한편, 그림 15에서 모든 스위칭 신호는 부신호로 표시되어 있는데 이는 실험에 사용한 게이트 구동회로가 부신호로 동작되기 때문에 그러한 것이다.



(a) in case of 10kHz switchings



(b) in case of 200kHz switchings

그림 15. 극성전환 시의 전류파형 및 스위칭 신호
Fig. 15. Waveforms of the current and switching signals at polarity changing.

끝으로 그림 15에 그림 14의 조건에서 운전할 경우의 전류 극성전환 시의 스위칭 신호 파형을 나타내었다. 즉, 그림 15의 (a)는 스위칭 주파수 10 [kHz]일 때의 지령전류의 극성정보, 상압 소자의 스위칭 신호, 하압 소자의 스위칭 신호 및 실제 전류 파형을 나타내는 것으로 전류 극성전환 시 데드타임이 적용되지 않는 경우임을 확인할 수 있다. 또한 그림 15의 (b)는 스위칭 주파수 100 [kHz]일 때의 경우로 미소한 전류 상황

VI. 결 론

본 논문에서는 기존의 데드타임 최소화 방법보다 더욱 고성능의 제어를 피할 수 있는 새로운 데드타임 최소화 방법을 제안하고 제안한 방법의 특성을 해석하였으며, 모의실험 및 실험 결과로써 제안한 방법의 타당성을 검토하였다. 그 결과 본 논문에서 제안한 방법은 전류극성 전환 시 실제 암단락이 일어날 가능성이 있는 동안에만 데드타임이 적용됨으로써 어떠한 스위칭 방법보다도 데드타임의 영향을 극소화시킬 수 있으며, 수동부하의 경우 광범위한 영역에서 데드타임이 전혀 적용되지 않는 이상적인 스위칭이 가능함을 밝혔다.

그리고 전류제어의 경우에 있어서는 실제 전류의 극성을 검출하지 않고 지령전류의 극성을 이용하여 상하압 스위칭 소자를 선택함으로써 실제 전류의 영점을 검출하는데 발생하는 제반 제약으로부터 벗어날 수 있음을 확인하였다. 이로써 전류제어를 행하는 인버터 급전 유도전동기의 벡터제어, 능동 전력필터, PWM 컨버터 등에 실용적으로 본 방법이 활용될 수 있을 것으로 판단된다.

본 연구에서는 제안한 새로운 스위칭 방법의 타당성을 검증하기 위하여 수동부하로만 실험을 행하였으나, 추후 연구과제로써 본 논문에서 제안한 방법을 고속서보 교류전동기의 벡터제어와 능동 전력필터에 적용하여 그 활용성을 입증하고자 한다.

참 고 문 헌

[1] Takashi Sugawawa, Katsuhiro Mizuno, Takayuki Matsui and Toshiaki Okuyama, "Fully Digital Vector Controlled PWM VSI-Fed ac Drives with an Inverter Dead-Time Compensation Strategy", IEEE Trans. IA, Vol. 27, No. 3, pp. 522-559, 1991.
[2] David Leggate and Russel J. Kerman, "Pulse

- Based Dead Time Compensator for PWM Voltage Inverters", IEEE IECON Conf. Rec., Vol. 1, pp. 474-481, 1995.
- [3] Seung-Gi Jeong and Min-Ho Park, "The Analysis and Compensation of Dead-Time Effects in PWM Inverters", IEEE Trans. on IE., Vol. 38, No. 2, pp. 108-114, 1991.
- [4] Jong-Woo Choi and Seung-Ki Sul, "A New Compensation Strategy Reducing Voltage/Current Distortion in PWM VSI Systems Operating with Low Output Voltages", IEEE Trans. on IA, Vol. 31, No. 5, pp. 1001-1008, 1995.
- [5] 조규민, "스위칭 데드타임에 의한 인버터 출력 전압의 오차 해석", 대한전자공학회 논문지, 36권 S편 제 11호, pp. 1366-1373, 1999
- [6] Ravindra P. Joshi and Bimal K. Bose, "Base/Gate Drive Suppression of Inactive Power Devices of a Voltage-FED Inverter and Precision Synthesis of AC Voltage and DC Link Current Waves", IEEE IECON Conf. Rec., pp. 1034-1040, 1990.
- [7] Jung-Soo Choi, Ji-Yong Yoo, Seung-Won Lim, Young-Seok Kim, "A Novel Dead Time Minimization Algorithm of the PWM Inverter", IEEE IAS Conf. Rec., Vol. 4, pp. 2188-2193, 1999.
- [8] 김남정, 이을재, 오원석, 조규민, "브리지 형태 PWM 변환기의 데드타임 최소화 방법", 대한전기학회 하계학술대회 논문집 F권, pp. 2715-2720, 1999
- [9] 조규민, 유완식, 김희준, "PWM 인버터 데드타임의 영향과 대책", 대한전자공학회 회로 및 시스템연구회/전력전자연구회 합동학술발표회 논문집, pp. 79-89, 1999
- [10] 인치각, 오원석, 조규민, 유완식, "인버터 출력 전류제어를 위한 새로운 스위칭 방법", 대한전기학회 추계학술대회 논문집 A권, pp. 375-377, 1999

 저 자 소개

曹 圭 珉(正會員) 第 36卷 S編 第 11號 參照
 현재 유한대학 정보통신과 조교수

劉 完 植(正會員) 第 34卷 S編 第 6號 參照
 현재 특허청 사무관

金 南 正(正會員)
 1957년 4월 17일생. 1986년 서울산업대 전기공학과 졸업. 1989년 고려대 대학원 전기공학과 졸업(공학석사). 1996년 고려대 대학원 전기공학과 졸업(공학박사). 현재 특허청 사무관