

RF용 MCM-D 기판 내장형 인덕터

추철원* · 박성수 · 백규하 · 이희태 · 김성진 · 송민규
한국전자통신연구원 회로소자기술연구소

Embedded Inductors in MCM-D for RF Application

Chul-Won Ju*, Seong-Su Park, Kyu-Ha Park, Hee-Tae Lee,
Seong-Jin Kim and Min-Kyu Song

Micro-Electronics Technology Laboratory, Electronics and Telecommunications Research Institute
Yusong P.O.Box 106, Taejon 305-600, Korea

초 록: RF(Radio Frequency)용 MCM(Multichip Module)-D 기판 내장형 인덕터를 개발하였다. MCM 기술은 고밀도 패키징 기술로서 주로 디지털회로에 많이 적용되어 왔으나, 최근에는 아날로그회로 및 디지털회로가 혼재된 혼성신호 및 초고주파 회로에도 적용되고 있다. 혼성신호에서는 능동소자 주변에 많은 수의 수동소자가 연결되므로 MCM-D 기판에 수동소자를 내장시키면 원가절감과 시스템의 크기 축소 및 경량화를 이룰 수 있을 뿐 아니라, 성능과 신뢰성을 향상시킬 수 있다. 본 논문에서 MCM-D 기판은 Cu/감광성 BCB(Benzocyclobutene)를 각각 금속배선 및 절연막 재료로 사용하였고, 금속배선은 Ti/Cu를 각각 1000 Å/3000 Å로 스퍼터한 후 fountain 방식으로 전기 도금하여 3 μm Cu를 형성하였으며, 인덕터는 coplanar 구조로 하여 기존의 반도체 공정을 이용하여 MCM-D 기판에 인덕터를 안정적으로 내장시키고 전기적 특성을 측정하였다.

Abstract: We developed embedded inductors in MCM-D substrate for RF applications. The increasing demand for high density packaging was the driving forces to the development of MCM-D technology. Most of these development efforts have been focused on high performance digital circuits. However, recently there is a great need for mixed mode circuits with a combination of digital, analog and microwave devices. Mixed mode modules often have a large number of passive components that are connected to a small number of active devices. Integration of passive components into the high density MCM substrate becomes desirable to further reduce cost, size, and weight of electronic systems while improving their performance and reliability. The proposed MCM-D substrate was based on Cu/photosensitive BCB multilayer and Ti/Cu is used to form the interconnect layer. Seed metal was formed with 1000 Å Ti/3000 Å Cu by sputtering method and main metal was formed with 3 μm Cu by electrical plating method. The multi-turn spiral inductors were designed in coplanar fashion. This paper describe the manufacturing process of integrated inductors in MCM-D substrate and the results of electrical performance test.

1. 서 론

정보통신 시스템의 고기능화 및 고성능화(고속화)에 따라 고밀도실장 및 고속(고주파) 배선기술이 필요하다. MCM은 하나의 기판위에 베어(bare)칩 상태의 반도체소자들을 실장시키기 때문에, MCM기판의 회로 점유밀도는 90% 정도로 높아 통상 10%에 불과한

Printed Circuit Board(PCB)에 비해 밀도면에서 큰 차이가 있으며 베어칩 간의 거리가 짧아 배선(Interconnection)의 길이가 짧아지므로, MCM을 적용하면 시스템의 소형화, 고속화를 이룰 수 있어서 시스템 특히 휴대 단말기와 같은 시스템에 적용하면 고밀도실장으로 인하여 휴대 단말기의 크기를 최소화시킬 수 있다. 현재까지 MCM 패키징 기술은 주로 디지털소자에 적용되

어 왔으나,¹⁾ 요즘에는 디지털, 아날로그, RF 소자가 혼합된 혼성회로(mixed mode circuit)에 많이 사용되고 있는 실정으로²⁾ 휴대폰, 무선 LAN, GPS 등과 같은 무선통신용 혼성신호에서는 수동소자의 수가 능동소자에 비하여 20:1 정도³⁾의 비율로 많기 때문에 기판 표면에서 차지하는 면적 비율이 크다. 따라서 이들 수동소자를 기판 내부에 실장시키면 시스템의 크기, 무게, 제조비용 등은 작아지면서 성능 및 신뢰성은 오히려 좋아지기 때문에 최근 수년 전부터 수동소자를 기판에 내장시키려는 연구가 수행되기 시작했다. 현재까지는 주로 MCM-L기판⁴⁾이나 MCM-C⁵⁾기판에 수동소자를 내장(embedding)시키는 방법에 관한 연구가 이루어지고 있으며 MCM-D기판에서는 한 기판에 한 개의 수동소자를 내장시키는 방법⁶⁾에 관해서 연구되고 있다. 본 논문에서는 MCM-D기판을 제조하기 위하여 실리콘 웨이퍼 위에 전기도금으로 Cu 금속배선을 형성하고, 유전율이 낮은 감광성 폴리머인 BCB를 코팅하여 절연층 및 비아 홀을 형성하였다. 금속 배선층간 연결상태를 분석하기 위하여 비아 단면을 SEM으로 측정하였으며, 이렇게 제작된 MCM-D 기판 내부에 인덕터를 내장시키기 위하여 상호 공정 안정성이 보장될 수 있는 되는 공정 및 구조로 수동소자를 제작하여 MCM-D기판과의 공정 안정성과 전기적특성을 고찰하였다.

2. 설계 및 공정

가. 설계

인덕터의 특성중에 가장 중요한 것은 인덕턴스(L)와 quality factor(Q)이다. 나선형 인덕터에서 기판, dielectric 및 도선의 재료등이 정해진 상황에서 L과 Q에 미치는 주요한 설계변수는 배선 폭, 배선 간격, 인덕터의 내경, 회전수라고 알려져 있다. 따라서 본 논문에서도 Table 1에 나타난 것처럼 이들을 인덕터의 설계변수로 사용하였다.

Table 1. Design rule of spiral inductor

Width (μm)	10, 20, 30, 40
Space (μm)	10, 20, 30, 40
Din (μm)	150, 300, 450
Turn Numbers	2, 4, 6, 8
GND	Full, Mesh, Non

나. 공정

실험용 기판(substrate)은 비저항 1~25 $\Omega\text{-cm}$, 결정

면 <100>인 p형 실리콘 웨이퍼를 사용하였으며 시험패턴은 다음과 같은 공정순서로 제작하였다. 먼저 웨이퍼 위의 모든 먼지와 불순물을 제거하기 위하여 실리콘 웨이퍼를 50%의 HCl용액에 세척하고 플라즈마 화학증착(PECVD: Plasma Enhanced Chemical Vapor Deposition)방식으로 질화막(Si_3N_4)을 증착한 후 ground metal을 형성하였다. 이 실험에서 사용한 금속배선은 전기도금으로 형성한 Cu를 사용하였으며, 절연막으로는 PECVD Si_3N_4 와 감광성 폴리머인 BCB를 사용하였다. 금속배선은 seed metal과 main metal로 구분하여 형성하였는데, seed metal로 Ti/Cu를 스퍼터(sputter) 방법으로 각각 1 μm 이하로 증착하였고, main metal은 감광막을 사용하여 도금될 금속배선을 패터닝(patterning)한 후 전기도금 방식으로 Cu를 3 μm 도금하여 형성하였다. PECVD Si_3N_4 는 MCM-D 기판에 형성되기 때문에 MCM-D 기판공정과 상호 안정성이 보장되어야 하므로, 이 기판에서 사용하는 절연막인 BCB의 Tg보다 낮은 200°C에서 1 μm 이하로 증착하였으며, BCB는 건조 후 7 μm 가 되도록 공정을 진행하였다. 금속배선층은 절연막에 형성된 비아 홀을 통하여 연결되는데 BCB 인 경우에는 스펀(spin) 코팅 후 EV contact aligner장비를 사용하여 노광(exposure)하고, puddle 방식을 사용하여 현상액에 넣어 현상하고 210°C에서 soft bake하여 형성하였다. 그러나 BCB의 경우 puddle방식에 의한 비아홀 형성 후에도 비아홀 밑면에는 500 Å 정도의 얇은 막이 남는다. 따라서 이 얇은 막을 제거하기 위하여 본 실험에서는 soft bake 후 ECR CVD 장비에서 C_2F_6 를 이용한 플라즈마 cleaning을 10 mtorr, 300°C에서 상하 마그네트 전류 90A/90A, 2.45 GHz의 마이크로 웨이브를 1 kW 인가하여 60초간 수행하였다. 이렇게 비아홀이 형성되면 기판 전면에 Ti/Cu를 1 μm 이하로 증착하고, 감광막을 도포한 후 비아홀과 금속배선을 패터닝하고 전기도금방식으로 두께 3 μm 인 Cu로 비아홀과 금속배선을 동시에 형성한 다음, 감광막을 제거하고 seed metal로 사용한 Ti/Cu를 습식식각 하였다.

3. 측정 및 분석

Fig. 1은 puddle 방식의 현상시 회전속도에 따른 코팅, 현상, soft bake 및 hard bake 후 두께 변화를 나타낸 것이다. Fig. 1에서 보듯이 BCB의 두께는 현상과정에서 초기두께의 33~37%가 감소되고, soft bake과정에서 3~5%정도가 감소되어 최종적으로 코팅두께의 38~40%정도가 감소되는 것을 알 수 있다.

Fig. 2는 BCB의 해상도를 관찰하기 위하여 제작한

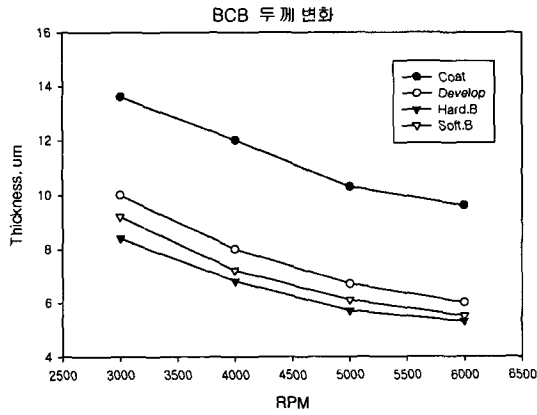


Fig. 1. BCB thickness variation with process and spin speed.

선폭 10, 15 μm인 시험 패턴이다. Fig. 2에서 선폭 10 μm인 패턴에서는 패턴 밑바닥에 BCB 잔류물이 소량 있는 것을 알 수 있고, 선폭 15 μm인 패턴은 잔류물 없이 패턴형성이 잘 되었다. 10 μm 패턴의 밑바닥 잔류물은 이후 플라즈마 식각공정에서 제거될 수도 있지만, 안정적으로 현상과정에서 BCB의 해상도는 15 μm인 것으로 나타났다. 또한 BCB 패턴 형성시 slope는 85도 이상으로 slope 특성은 좋았다.

Fig. 3은 BCB 절연막에 형성된 via contact metal의 단면을 보기 위하여 시편을 에폭시로 몰딩후 기판에 내장된 나선형 인덕터의 비아를 grinding한 후 질산으로 에칭하고 SEM으로 촬영한 사진으로 비아를 통한 금속 배선층의 연결은 잘 되었음을 알 수 있으며, Fig. 4는

Table 2. Dimensions and characteristics of the investigated four turn spiral inductors without ground

W	S	Din	L (nH)	Q _{max}	f _{max}	Q (2GHz)	f _{res}
		150		3.83	1.3	3.23	6.6
10	10	300		3.36	1.3	2.38	3.7
		450		2.47	1.3	1.14	2.6
		150	7.2	5.62	1.3	4.15	6.0
20	10	300		4.21	1.3	2.09	3.4
		450		3.67	1.3	0.88	2.4
		150	6.91	8.38	1.2	3.45	5.1
30	10	300		5.18	1.2	1.82	3.1
		450		3.52	1.2	0.62	2.3
		150	8.05	10.67	1.2	2.84	4.5
40	10	300		5.66	1.1	1.37	2.8
		450		3.73	1.1	0.27	2.1
		150	8.64	10.08	1.1	1.96	3.8
40	20	300		5.39	1.1	0.76	2.4
		450		3.41	1.1	0.21	1.9
		150	9.48	8.46	1.1	1.98	3.7
40	30	300		5.03	1.1	0.87	2.5
		450		3.46	1.1	0.04	2.0
		150	11.5	8.75	1.1	1.65	3.3
40	40	300		4.90	1.1	0.66	2.4
		450		2.09	1.1	0.04	2.0

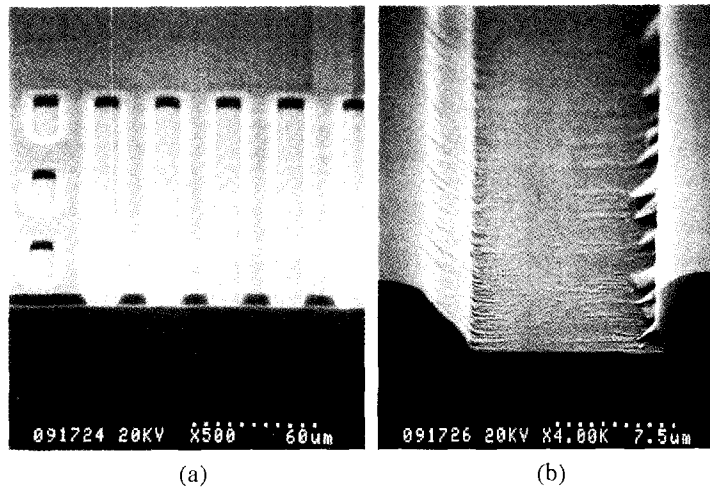


Fig. 2. SEM showing BCB pattern, (a) width 15 μm and (b) width 10 μm.

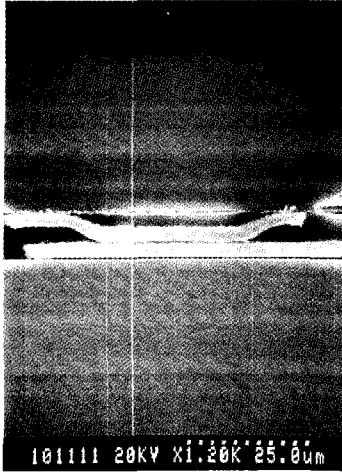


Fig. 3. SEM showing cross section of via contact.

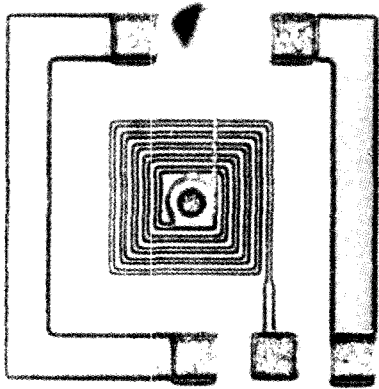


Fig. 4. Photograph of embedded inductor in MCM-D.

금속배선 층에 형성된 나선형 인덕터이다.

Fig. 5는 인덕터의 전기적 특성을 해석한 절차를 설명한 흐름도이다. 먼저 모든 인덕터에 대해 HP-8510B Network Analyzer를 사용하여 0.5 GHz에서 10 GHz 주파수 영역에 대해 0.1 GHz step으로 S-parameters를 측정하였다. S-parameters 측정 결과로부터, Q_{\max} factor가 5 이하인 인덕터는 저항성분에 의한 손실이 커서 사용하는데 문제가 있으므로 등가 회로 해석과 인덕턴스나 기생인자를 추출하는 것이 의미가 없으므로 제외시켰고, Q_{\max} factor가 5 이상의 인덕터에 대해 전기적 특성을 해석하였다. 측정된 S-Parameter로부터 주파수 영역에 대해 인덕터의 Quality Factor를 식(1)에 의해 계산하였다. 그런데, 본 실험에서 2 ports S-parameters를 측정하였으므로 인덕터에 50 Ω 부하가 걸려있는 조건이 되어 Q factor의 실수부는 Z_{in} 에서 부하 50 Ω를 빼서 계산하였다.

마이크로전자 및 패키징학회지 제7권 제3호 (2000)

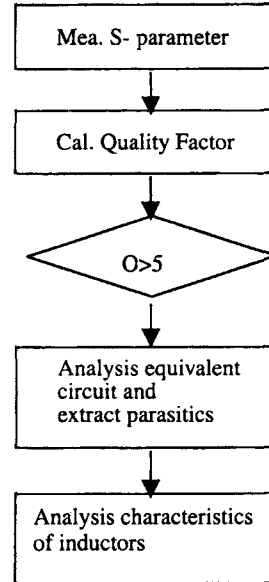


Fig. 5. Analysis flow of Inductor.

$$Q = \frac{\text{Imag}(Z_{in})}{\text{Real}(Z_{in} - 50)}, \text{ where } Z_{in} = \frac{50 \cdot (S_{11} + 1)}{1 - S_{11}} \quad (1)$$

Table 2는 회전수가 4회이고 ground plane이 없는 인덕터의 maximum quality factor (Q_{\max}), Q_{\max} 일때의 주파수(f_{\max}), 2 GHz에서의 quality factor ($Q_{2\text{GHz}}$), 공진주파수(f_{res})를 측정 결과로부터 구한 값을 나타낸 것이다. Table 2에서 알 수 있듯이, 배선 폭, 배선 간격, 내경이 Q_{\max} , f_{res} 에 미치는 영향을 분석해보면 다음과 같은 특징을 보여주고 있다. 먼저, Q_{\max} factor 특징은 1) 선폭과 간격이 일정할 때, 내경이 증가할수록 Q_{\max} 는 감소하고, 2) 선간격과 내경이 일정할 때, 선폭이 증가할수록 Q_{\max} 는 증가하며, 3) 선폭과 내경이 일정할 때, 선간격이 Q_{\max} 에 미치는 영향은 1), 2)에 비하여 크지 않은 것을 알 수 있었다. Q_{\max} 를 나타내는 f_{\max} 는 1.1~1.3 GHz 영역으로 설계변수에 크게 영향을 받지 않았지만, 배선 폭, 간격, 내경이 작을수록 높은 것을 알 수 있었다. 또한, 공명주파수 f_{res} 의 특징은 1) 선폭과 간격이 일정할 때, 내경이 증가할수록 f_{res} 는 감소하고, 2) 선간격과 내경이 일정할 때, 선폭이 증가할수록 f_{res} 는 감소하며, 3) 선폭과 내경이 일정할 때, 선간격이 증가할수록 f_{res} 는 감소한다. 결국, 인덕터의 크기가 증가할수록 f_{res} 는 감소하는 경향을 보여주고 있다.

인덕터의 등가회로도인 인덕터의 구조, 치수, 사용재료 등에 따라 조금씩 다른데, 전기적, 물리적 특성이 가급적 효과적으로 나타내도록 하는 것이 필요하다. 따라

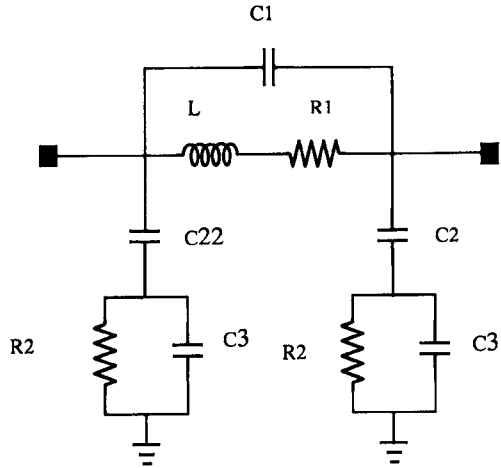


Fig. 6. Circuit schematic of lumped element model for spiral inductor.

Table 3. Fitted model values for the spiral inductors with 40 μm width. (S: conductor space, Din: inner diameter)

S/Din	10/150	10/300	20/150	20/300	30/150	30/300
L, nH	8.05	12.08	8.64	12.28	9.48	12.81
R1, Ω	2.12	3.51	3.51	1.81	1.8	1.81
C1, pF	0.11	7E-4	1E-4	1E-5	1E-5	1E-5
R2, Ω	321	74	112	68	105	73
C2, pF	0.59	0.38	0.4	0.43	0.41	0.41
C3, pF	0.06	0.34	0.33	0.14	0.14	0.15

서, 본 실험에서도 HP-Libra Simulator를 활용하여 다양한 등가회로도들 측정결과를 비교, 분석하였다. 이러한 시도를 통해, Fig. 6에 나타낸 등가회로도가 Cu/BCB 다층배선기술로 Si wafer 상에 제작된 내장형 인덕터의 전기적 특성을 비교적 정확하게 나타내는 것을 확인할 수 있었다. 등가회로도에서 나선형 배선의 인덕턴스와 저항 성분은 각각 L_1 과 R_1 로 나타내었고, 나선형 배선구조에서 배선간에 발생하는 캐패시턴스는 C_1 으로 나타내었다. 그 밖의 기생인자로서 Si 기판과 나선형 배선 사이에 삽입되어 있는 BCB 폴리머 dielectric에 의한 캐패시턴스는 C_2, C_3 으로 나타내었고, Si 기판에 의한 저항과 캐패시턴스 성분을 각각 R_2, R_3 와 C_4, C_5 로 나타내었다. Table 3은 선폭 40 μm인 인덕터의 추출된 파라미터를 나타낸 것이다.

Fig. 7은 내경 및 선 간격 변화에 따른 회전수 4인 인덕터의 Q값을 나타낸 것으로, 일정한 선폭 및 턴수에서 선폭 간격이 감소하면 Q값은 증가하고, 내경이 증가하면 Q값은 감소하는 것을 알 수 있고, Fig. 8은 인덕터의

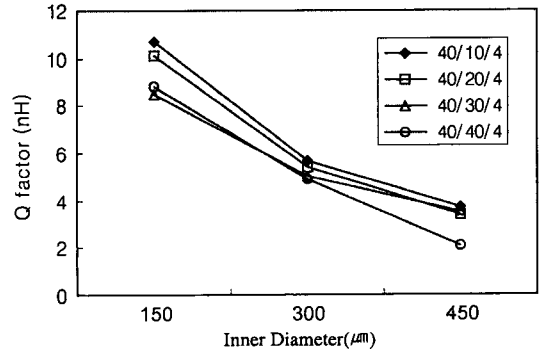


Fig. 7. Q factors of the spiral inductor with different metal spacing as a function of inner diameter (width :40 μm, space: 10-40 μm, turns: 4).

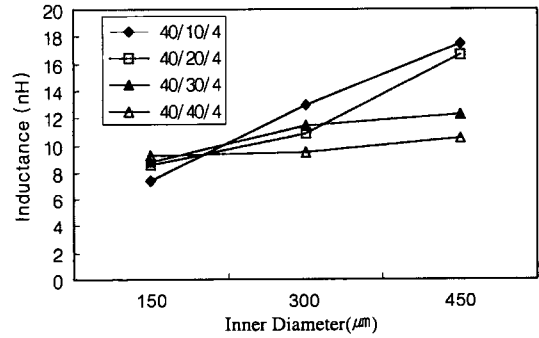


Fig. 8. Measured inductance of the different spiral inductor as a function of inner diameter (width:40 μm, space:10-40 μm, turns: 4).

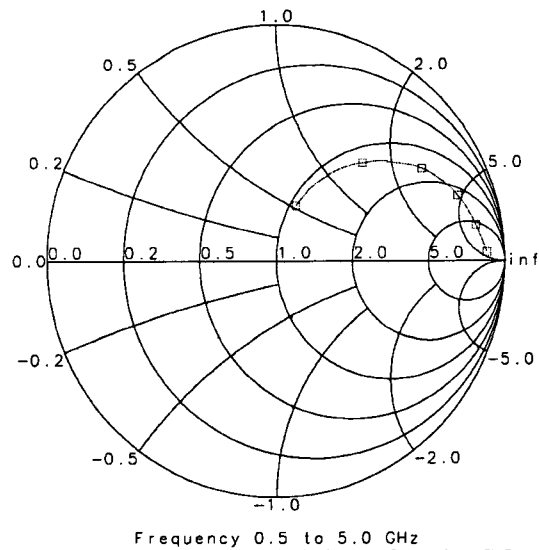


Fig. 9. S-parameter of 40/10/4 inductor from 0.5 GHz to 10 GHz.

L값을 나타낸 것으로 내경이 증가하면 L은 증가하고, 선 간격이 감소하면 L은 감소한다

Fig. 9은 선폭, 간격 및 턴수가 각각 40 μm , 10 μm , 4인 인덕터를 0.5 GHz~10 GHz까지의 주파수 범위에서 측정한 S-parameter이다.

4. 결 론

MCM-D 기관 내장형 인덕터를 설계하고 Si 웨이퍼 위에 제작하여 0.5 GHz에서 10 GHz 주파수 영역에 대해 전기적 특성을 측정하였다. Cu/BCB 다층 배선공정을 이용한 나선형 인덕터에서 설계변수가 인덕턴스, Q factor, f_{res} 등의 영향을 측정과 해석을 통해 전면 혹은 격자형 Ground plane이 있는 경우 Q_{max} factor가 5 이상인 인덕터를 얻기 힘들었으며, Q factor를 높이기 위해서는 ground plane을 없애는 것이 유리한 것을 알 수 있었다. 또한 Q_{max} factor는 내경이 증가할수록 Q_{max} 는 감소하고, 선폭이 증가할수록 Q_{max} 는 증가하며 선간격이 Q_{max} 에 미치는 영향은 크지 않는 것을 알 수 있었다. Q_{max} 를 나타내는 f_{max} 는 1.1~1.3 GHz 영역으로 설계변수에 크게 영향을 받지 않았지만, 배선폭, 간격, 내경이 작을수록 높은 것을 알 수 있었다. 그리고 제작한 인덕터중에서 선폭, 간격 및 회전수가 각각 40 μm , 10 μm , 4인 인덕터에서 Q_{max} 는 10.6 이고 f_{max} 는 1.3이었다. 따라서 제작된 인덕터는 저주파수 대역의 RF에 활용할 수 있을 것으로 보인다. 실리콘 기관은 loss가 있기 때문에 절연막 층을 두껍게 하거나 세라믹 기관을 사용하면 인덕터의 특성은 향상시킬 수 있을 것으로 기대된다.

참고문헌

1. Claudio Truzzi, Eric Beyne, and Edwin Ringoot, "MCM-D for high speed digital applications-Electrical modeling and performance evaluation", 1997 International Conference on Multichip Modules, pp. 29-34, IEEE, 1997.
2. A. D. Smith, G. Akerling, B. J. Dalrymple, and R. D. Sandell, "Superconducting Multichip Modules for Microwave and Digital Applications", 1995 International Conference on Multichip Modules, pp. 370-374, IEEE, 1995.
3. "National Electronics Manufacturing Technology Road Maps-1998", National Electronics Manufacturing Initiative Inc., 214 Rock Hill Road, Herndon, VA 22070-4005.
4. Raymond L. Brown, W.R. Dick Smith, "Embedded Passive Functions for RF and Mixed-Signal Circuits", Proc. International Conference on Multichip Modules, pp351-356, IEEE, 1997.
5. K.L.Coates, C-P.Chien, Y-Y.R.Hsiao, D.J. Kovach, M.H.Tanielian, "Highly Reliable Embedded Thin Film Resistors in Cu/PI MCM-Ds for Aerospace Applications", 49th Electronic Components and Technology Conference, pp .93-98, IEEE, 1999.
6. Philip Pieters, Steven Brebels, Eric Beyne, "Integration of Passive Components for Microwave Filters in MCM-D", Proc. International Conference on Multichip Modules, pp357-362, IEEE, 1997.