

고주파 MCM-C용 내부저항의 제작 및 특성 평가

조현민 · 이우성 · 임 욱 · 유찬세 · 강남기 · 박종철

전자부품연구원 통신부품연구센터
451-860, 경기도 평택시 진위면 마산리 455-6

Fabrication and Characterization of Buried Resistor for RF MCM-C

H.M. Cho, W.S. Lee, W. Lim, Y.S. Yoo, N.K. Kang, and J.C. Park

Telecommunication Component Research Center, Korea Electronics Technology Institute(KETI)
451-860, PyungTaek, Korea

(2000년 1월 7일 접수, 2000년 1월 21일 게재승인)

초 록: 기판과의 동시소성에 의한 고주파 MCM-C (Multi Chip Module-Cofired)용 저항을 제작하고 DC 및 6 GHz 까지의 RF 특성을 측정하였다. 기판은 저온 소성용 기판으로서 총 8층으로 구성하였으며, 7층에 저항체 및 전극을 인쇄하고 via 를 통하여 기판의 최상부까지 연결되도록 하였다. 저항체 페이스트, 저항체의 크기, via의 길이 변화에 따라서 저항의 RF 특성은 고주파일수록 더욱 DC 저항값에서부터 변화되는 양상을 보였다. 측정결과로부터 내부저항은 저항용량에 관계없이 전송선로, capacitor, inductor 성분이 저항성분과 함께 혼재되어 있는 하나의 등가회로로 표현할 수 있으며, 내부저항의 구조 변화에 의한 전송선로의 특성임피던스 Z_0 의 변화가 RF 특성을 크게 좌우하는 것으로 보여진다.

Abstract: Co-fired resistors for high frequency MCM-C (Multi Chip Module-Cofired) were fabricated and measured their RF properties from DC to 6 GHz. LTCC (Low Temperature Co-fired Ceramics) substrates with 8 layers were used as the substrates. Resistors and electrodes were printed on the 7th layer and connected to the top layer by via holes. Deviation from DC resistance of the resistors was resulted from the resistor pastes, resistor size, and via length. From the experimental results, the suitable equivalent circuit model was adopted with resistor, transmission line, capacitor, and inductor. The characteristic impedance Z_0 of the transmission line from the equivalent circuit can explain the RF behavior of the buried resistor according to the structural variation.

1. 서 론

회로의 밀도를 높이기 위한 소자의 집적기술은 새로운 기술로서 많은 주목을 받고 있다. 특히 MCM-C (Multi Chip Module-Cofired)는 저온동시소성(Low Temperature Co-fired Ceramics, LTCC) 기판의 적층공정 기술과 미세패턴 인쇄기술을 통해 다층 세라믹 기판 내부 및 상부에 수동소자 및 능동소자를 3차원적으로 배열하는 기술로서 많은 연구 및 실용화가 진행되고 있다. 수동소자 중 저항을 LTCC 기판 내부에 위치시키는 경우는 외부 저항과 달리 기판과 동시 소성이 이루어지며 기판과 저항체와의 반응성 및 저항 용량값의 미세

조정이 불가능한 점 때문에 개발이 보다 지연되었다. 내부 저항의 고주파 특성은 저항체 페이스트 및 기판의 재료 특성, 저항의 구조에 따라 큰 차이를 보이게 된다. MCM-C 제작을 위한 저항체 설계 특히, GHz 이상의 고주파에서는 기생성분들에 의한 상당한 특성 변화가 발생한다. 따라서, 고주파용 MCM-C에 있어서 내부 저항의 안정성 및 특성의 정량화는 상당히 중요한 요소이며, 기판 내부에 들어가는 모든 소자의 경우처럼, 내부저항 역시 via와 전송선로를 통해서 외부와 연결되는 것을 감안한 설계 및 특성 추출이 이루어져야 한다. 내부저항 및 동시소성용 저항에 관한 연구결과들은 주로 저항체 페이스트 및 공정변수에 의한 저항용량의 구현

에 초점이 맞추어져 왔으며, RF 특성에 대한 고찰은 K. Druec *et al.*¹⁾ 등 일부 연구자들에 의해서만 이루어 졌다. 또한 저항용량에 따라서 내부저항의 증가회로는 두가지로 나누어서 제안되어 왔으나, 본 논문에서는 저항용량에 관계없이 사용가능한 하나의 증가회로를 추출하고, 외부와의 연결에 의한 RF 특성변화를 분석하여 회로 시뮬레이션의 정확성에 기여하고자 하였다. 또한, 고주파용 MCM-C 제작을 위한 저항체 구조 설계를 위해 내부저항을 용량별로 제작하고 DC 및 RF 특성을 측정하였다.

2. 실험 방법

저항의 제작전에 페이스트들과 기판간의 수축거동에 의한 정합성을 확인하기 위한 시편을 제작하였다. 저항체 페이스트를 비롯하여, 전극으로 사용된 모든 페이스트들을 각각 실험하여 페이스트와 기판과의 부정합에 의한 기판의 변형이 일어나는지를 확인하였다. 기판으로 사용된 DuPont사의 951AT green tape를 8층으로 적층하고 최상부의 전면에 페이스트를 도포, 소성하여 시편을 제작하였다. 기판과 페이스트간의 수축거동의 차이에 의해 발생한 Camber는 Fig. 1에서 보는 바와 같이 지면에서의 높이와 시편의 대각선 최단거리의 비를 표시하여 정합성의 정도를 나타내었다.

내부저항은 LTCC 기판 및 스크린 인쇄공정을 이용한 후막 공정으로 제작되었다. LTCC용 기판은 DuPont 951 AT Tape($\epsilon_r = 7.8$, $t = 114 \mu\text{m}$)를 사용하였으며, 내부저항체용 페이스트는 Dupont 사의 저항 페이스트($10 \Omega \sim 10 \text{K}\Omega/\square$)를 사용하였다. 내부전극으로는 Ag 페이스트, 외부전극으로는 측정시의 편의성을 위해 납땀이 가능한 Ag-Pd 페이스트를 사용하였다. 저항체는 총 8층으로 제작하였으며, 저항과 외부와의 연결을 via를 통해 최상부로 연결하고, 최상부에는 마이크로스트

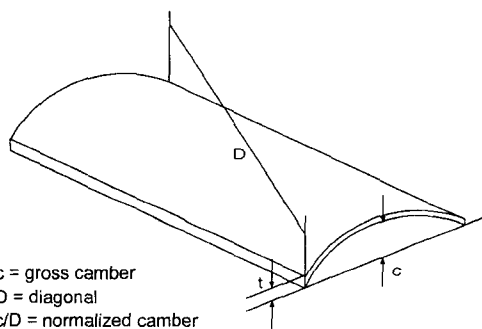


Fig. 1. Measuring method of the normalized camber.

립 라인을 만들어 측정에 이용하였다. 적층공정을 거친 시편은 최대 온도 850°C 에서 25분동안 유지하는 소결공정을 거쳤다.²⁾ 저항의 구조변화에 따른 RF 특성을 고찰하기 위하여 저항체의 크기는 각각 0.4, 0.6, 0.8 mm Sq.로 제작하였고, via의 길이는 저항체가 위치한 층수에 따라 각각 0.07, 0.14, 0.21 mm로 하였으며, via의 직경은 0.17 mm로 고정하였다. 측정의 편의를 위해 시편의 전체 크기는 $3 \text{mm} \times 4 \text{mm}$ 로 제작하였다.

제작된 저항은 DC 저항 용량값을 측정하고, 100 MHz ~6 GHz 까지의 고주파 특성을 S11 Parameter를 추출하는 1-port 방법으로 측정하였다. 측정에 사용된 계측기는 HP 8753D Network Analyzer로서 cable 까지의 calibration을 마친 후, 측정이 이루어지는 치구 끝단에서 short bar를 이용하여 normalize 하는 작업을 통해 측정의 정확성을 기하고자 하였다.

3. 결과 및 고찰

3-1. 기판과 페이스트와의 정합성

Fig. 2는 실험에 사용된 저항체 및 Ag, Ag-Pd 페이스트와 기판과의 수축거동의 정합성을 확인하기 위한 측정의 결과로서 작은 값을 나타낼수록 정합성이 잘 이루어진 것을 나타낸다. 저항체의 경우, 저항체 내의 유리성분이 기판내의 유리성분과 반응하게 되는데,³⁾ 고저항체에서는 이러한 유리성분의 함유량이 많아 기판과의 정합성이 우수하지만 RuO_2 와 같은 전도성 물질이 많이 들어가 있는 저저항체 페이스트의 경우는 정합성이 크게 떨어지는 것으로 나타났다. 따라서, 낮은 저항용량에서는 동시소성의 경우에 기판이 변형되는 것을 막기 위해서 저항체의 폭은 1 mm이하가 되도록 제작했다. 또한 전극 페이스트인 Ag, Ag-Pd 전극의 경우는 수축에 의한 변형이 거의 일어나지 않아 아무런 문제없이

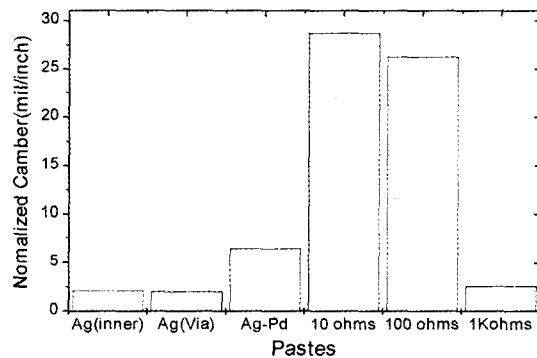


Fig. 2. Normalized camber of the various pastes.

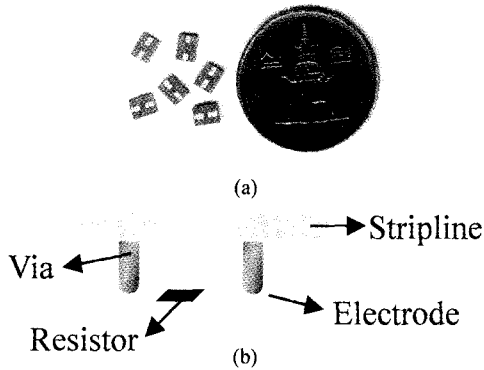


Fig. 3. Samples and the structure of the buried resistor, (a) Buried resistor sample with striplines (3 mm x 4 mm) and (b) Schematic diagram of the structure.

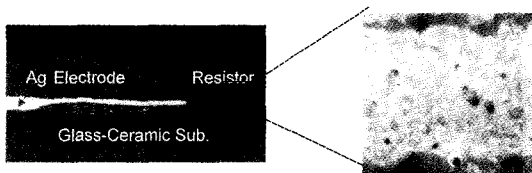


Fig. 4. The cross sectional view of the buried resistor.

사용할 수 있었다.

3-2. 내부저항의 제작

Fig. 3은 제작된 내부저항의 사진 및 기본 구조이며, Fig. 4는 제작된 내부저항의 단면 광화사진을 보여주고 있다. 수축률 차이에 의한 camber 현상이 거의 일어나지 않았음을 확인할 수 있다. 저항체는 기판과의 반응을 최소화할 수 있는 전도성 물질로 RuO₂를 기반으로 하고 있으며, 절연체 matrix 사이를 그물망 구조로 연결되어 존재하는 것을 볼 수 있다. Fig. 5는 10 Ω ~ 1 KΩ/□의 페이스트를 사용하여 제작한 내부저항의 용량값과 용량값의 안정성을 보여주고 있다. 저항체의 크기 및 aspect ratio 변화에 따른 저항용량의 변화를 확인하기 위해 실험용 패턴을 제작하고 측정한 결과, 저항체의 크기 및 aspect ratio 변화에 따라서 구현 가능한 저항용량을 얻을 수 있었다. 같은 aspect ratio에서의 저항 용량의 변화는 인쇄공정에서 기인한 것으로 생각된다.⁴⁾ 용량값의 안정성은 대부분 표준편차 ±6% 이내의 안정성을 보여 trimming 공정이 불가능한 내부저항으로서 충분히 사용할 수 있을 것으로 보여진다.

3-3. 내부저항의 고주파 특성

Fig. 6은 용량의 변화에 따른 내부저항의 RF 거동을

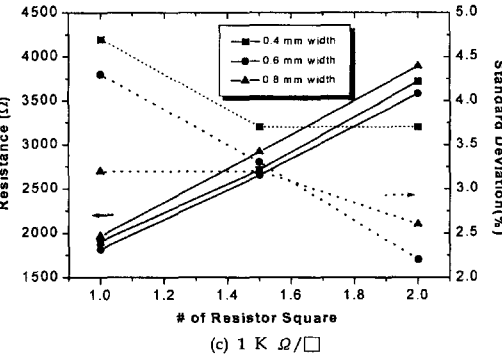
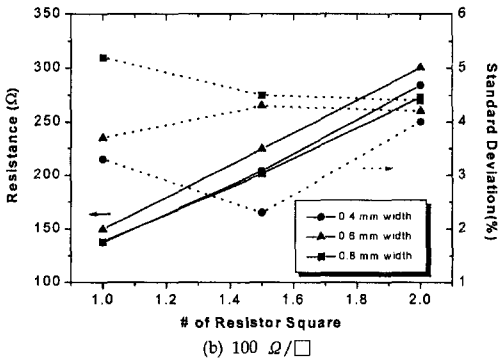
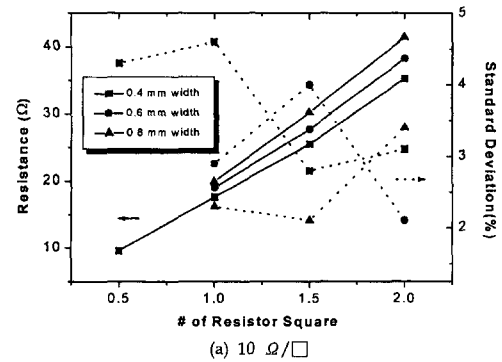


Fig. 5. Resistance and tolerance of the buried resistor fabricated by various pastes.

스미스 차트로 나타낸 것이다. DC 저항값을 나타내는 실수축에서 시작하여 주파수가 증가함에 따라 저 저항에서는 +jX, 고 저항에서는 -jX 평면에서 시계 방향으로 회전하는 거동을 보이고 있다. 2.5 GHz 이하의 주파수에서는 임피던스의 실수성분, 즉 저항이 DC 저항 용량에서부터 10% 이내에 존재하지만 그 이상의 주파수에서는 급격한 차이가 발생함을 확인할 수 있었다. 이상적인 저항이라면 저항성분만이 존재하게 되므로 주파수에 따라 변하지 않고 스미스 차트의 실수축 위의 한 점에만 존재하는 RF 특성을 보이게 된다. 하지만, 저항내부에 존재하는 기생성분에 의해 주파수 변화와 비

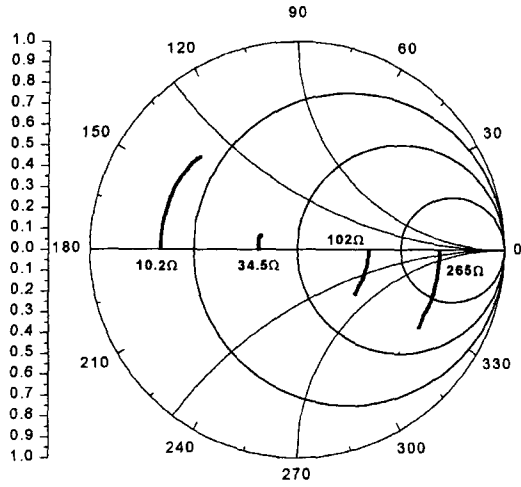


Fig. 6. RF characteristics of the buried resistor (smith chart format).

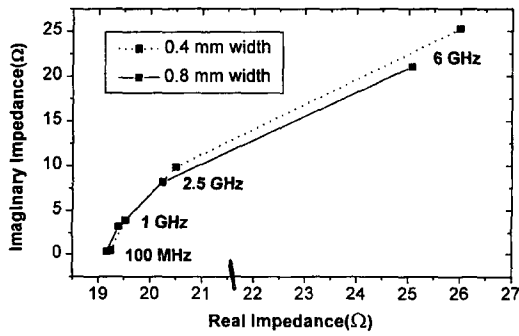


Fig. 7. RF behavior of the buried resistors with different resistor size (100 MHz~6 GHz).

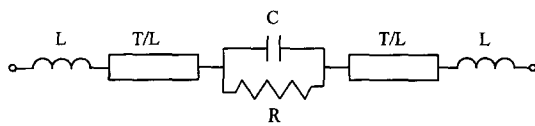
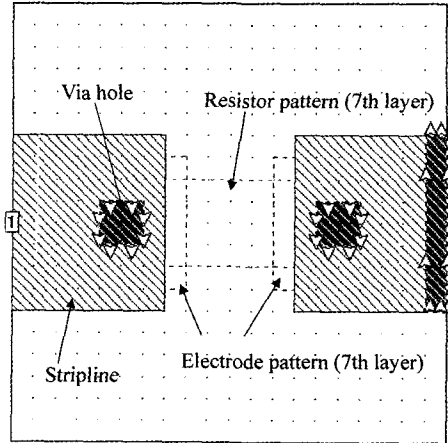
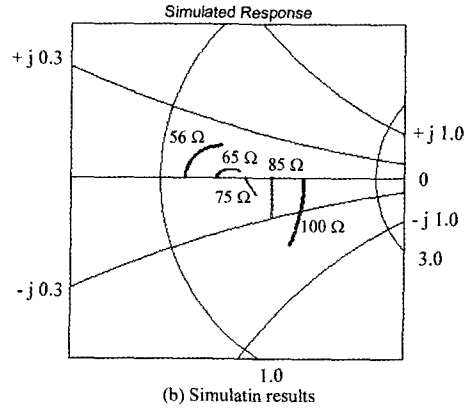


Fig. 8. Equivalent circuit for the buried resistor.

레하여 변화하는 RF 특성을 가지고 있음을 확인할 수 있었다. Fig. 7은 유사한 저항용량을 가진 다른 크기의 내부저항의 RF 특성을 보여주고 있다. 전송선로이론에 의하면 전송선로는 그 폭에 따라서 다른 특성임피던스 Z_0 를 가지게 된다. 저항체를 전송선로로 가정한다면, 저항체의 크기에 따라서 다른 특성임피던스를 가지므로 RF 특성에 변화가 발생한 것으로 설명할 수 있다. 이러한 내부저항의 고주파 특성 측정결과와 시뮬레이션을 통해 저항성분과 함께 전송선로 및 inductance, capacitance 성분이 혼합된 Fig. 8의 등가 회로를 얻을



(a) Structure of the buried resistor for the simulation(top view)



(b) Simulatin results

Fig. 9. Structure simulation of the buried resistor.

수 있었다. 등가회로의 capacitance 성분은 저항체 자체에서 나오는 것으로 보여지는데, 이는 capacitance 성분이 저항의 구조와는 상관없이 저항값의 변화에 따라서 증가하는 양상을 보이기 때문이다.¹⁾ 이러한 결과는 구조 시뮬레이터를 이용한 예측치에 의해서도 확인할 수 있었다. Fig. 9는 구조 시뮬레이터를 이용한 내부저항의 시뮬레이션 결과로서 저항의 구조는 변하지 않은 상태에서 저항용량이 증가할수록 capacitance 증가에 의해 -jX 평면으로 이동하는 결과를 보이고 있다. 하지만, inductance 성분은 저항 자체에 의한 기생성분 보다는 주로 저항과 외부전극과의 연결을 위한 via에서 얻어지는 것으로 생각되며, via에 의해 발생하는 inductance는 1층 당 약 0.07 nH의 값을 가지고 있음을 확인하였다.

4. 결 론

LTCC 기판을 이용한 고주파 MCM-C용 내부저항을

제작하고 그 특성을 측정한 결과 내부저항체의 종류 및 크기에 따라서 DC 저항용량 및 RF 특성이 달라짐을 확인할 수 있었다. 특히 측정된 내부저항의 RF 특성분석을 통해 내부저항을 전송선로로 가정하여 저항용량의 크기에 관계없이 하나의 등가회로를 구성할 수 있었다. 내부저항의 등가회로는 저항성분과 함께 capacitance 및 전송선로 성분이 혼합되어 있으며 via에 의한 inductance 성분이 포함되어 있다. 내부저항의 구조변화에 따른 RF 특성변화는 등가회로에서 전송선로의 특성 임피던스 Z_0 의 변화에 기인한 것으로 보여진다.

참고문헌

1. K. Drüe and H. Thust, "RF-Behavior of Printed Resis-

- tors in the Frequency Range up to 6 GHz," Proceedings of the 1996 International Symposium on Microelectronics, Minneapolis, Minnesota, Oct 8-10, pp. 66-70, 1996.
2. J.R. Rellick and A.P. Ritter, "Non-trimmed Buried Resistors in Green Tape™ Circuits," Technical Report from DuPont, 1998.
3. H. Thust, K. Drüe, and T. Thelemann, "Performance of Buried Resistors in Green Tape 951," Proceedings of the 1997 International Symposium on Microelectronics, Philadelphia, Pennsylvania, Oct 14-16, pp. 48-53, 1997.
4. M.R. Ehlert and P.S. Munoz, "Effect of Processing Variables on the Co-Fired Properties of Thick Film Resistors in LTCC," Proceedings of the 1998 International Symposium on Microelectronics, San Diego, California, November 1-4, pp. 952-957, 1998.