

전류원 방식 푸시-풀 공진형 인버터로 구성된 단일단 고역률 형광등용 전자식 안정기

蔡均, 柳泰夏, 曹圭亨

Electronic Ballast using Current-Fed Push-Pull Resonant Inverter with Single-Stage Power Factor Correction Circuit

Gyun Chae, Tae-Ha Ryoo, Gyu-Hyeong Cho

요약

형광등용 전자식 안정기의 개발에 있어서, 최근 선전류 고조파 성분의 제한에 관한 여러 가지 규제를 만족시키기 위해 역률 개선 회로를 추가하는 것이 권장되고 있다. 본 논문에서는 자려식 전류원 방식 푸시-풀 공진형 인버터의 전력 트랜스포머의 2차측과 별도의 한 개의 커패시터를 사용함으로써 역률 개선을 수동소자로만 이용하여 전류원 방식의 공진형 인버터를 채택하는 형광등용 전자식 안정기를 저가격화, 고역률화하는 것을 목적으로 한다.

ABSTRACT

A novel low-cost, simple and unity-power-factor electronic ballast is presented. The proposed electronic ballast employs a bypassing capacitor and load networks composed of ballast capacitors and small charge pump capacitors as power factor correction circuit combined with the secondary winding of the transformer in the self-excited current-fed push-pull resonant inverter(CF-PPRI), resulting in cost-effectiveness and higher efficiency. By analyzing the principles of power factor correction mathematically, optimum design guidelines are presented. Since the lamps are used in power factor correction stage, the input power is automatically adjusted according to the number of the lamps..

Key Words : passive power factor correction, fluorescent lamp, electronic ballast

1. 서론

IEC 61000-3-2와 같은 국제표준의 권장 및 채택으로 형광등용 전자식 안정기에 대해 선전류 고조파 성분의 제한, 높은 입력 역률 개선(Power Factor Correction - PFC)에 대한 요구가 점차 커지고 있다. 실제로 제품화되어 생산되고 있는 전자식 안정기에 있어서는 국내와 국외에서의 생산 및 판매에서는 그 권장 내용이 약간은 다르다. 국내의 경우 저가격의 전자식 안정기 제품의 역률과 THD는 대체적으로 각각 0.95이상과 20%이내의 조건을 만족하고 램프전류의 Crest Factor(CF)는 1.7이하를 의무화하다시피 한다. 외국은 제품의 가격과 기능별로 등급을 두어 각 등급에 맞는 조건을 요구하는데 일반적으로 국내 제품이 외국에서 판매되기 위해서는 국내에서보다 상

당히 까다로운 시험과 조건을 요구받고 있다. 기본적으로 역률, THD, CF를 각각 0.99 이상, 약 5%, 그리고 1.5이하의 특성을 원하고 있다. 여기에 경쟁력을 가지기 위해서는 저가격화라는 과제가 하나 더 추가가 되어야 한다. 따라서, 현재 단일단 구성의 공진형 인버터에 관한 연구가 활발히 진행되고 있다^[1-7]. 특히, 부피와 무게면에서 불리한 인덕터를 사용하는 대신에 커패시터를 이용하여 전하 펌프원리를 적용한 역률 개선 회로가 최근 들어 발표되면서 고역률 기능과 저비용 설계라는 두 가지 목적을 쉽게 구현할 수가 있게 되었다.

본 논문에서는 낮은 입력 전압에서 좋은 특성을 보이는 전류원 방식의 병렬 공진형 푸시-풀 공진형 인버터를 사용한 전자식 안정기에 적합한 역률 개선 회로를 제시하고, 적절한 설계 방법을 제시하고자 한다.

2. 단일단 역률개선회로의 구현

2.1 제안된 단일단 역률개선의 기본 원리

전자식 안정기를 단일단으로 구성하기 위해서는 입력 정류단과 공진형 인버터를 연결시켜 주는 회로가 추가되어야 하며 그 회로는 공진형 인버터의 임의의 한 부분을 이용하여야 가능하다. 이러한 개념에서 역률 개선의 원리를 접목시켜야 하는데 그림 1에서 이를 구현하기 위한 기본 개념을 제시하고 있다.

그림 1은 제안된 전자식 안정기의 간략화된 등가 회로를 보이고 있다. 제안된 역률 개선 회로는 공진형 인버터의 전력 트랜스포머의 2차측에 나타나는 전압을 의미하는 고주파 전압원(V_{HF}), 형광램프의 등가저항과 부하 안정용 소자로 구성된 부하 임피던스(Z_L)과 역률 보정용 소자(Z_P)로 구성되어 있다. 전력 트랜스포머의 2차측과 연결된 역률 개선원을 그림 1에서처럼 테브난 등가회로로 변환시켜 역률개선의 원리를 살펴보자.

우선, 입력전원에서 1에 가까운 역률을 얻기 위해서는 주어진 입력 전압 V_{src} (혹은 V_R)에서 독립된 전압원 V_{eq} , 직류 전압 V_{dc} 의 관계가 다음과 같이 설정되어야 한다.

$$V_{eq(peak)} = V_{R(peak)} = V_{dc} \quad (1)$$

식 (1)에서 $V_{eq(peak)} = V_{dc}$ 조건은 입력 전압이 영일 때 전류 i_{PF} 의 크기가 영임을 보장하기 위함이다. 만일 $V_{eq(peak)}$ 가 V_{dc} 보다 크다면, 입력 전압이 영일 때 V_{eq} 과 V_{dc} 의 차이에 해당하는 전압이 Z_{eq} 에 걸리게 됨으로써 전류 i_{PF} 가 유기되어 그림 2에서처럼 전압이 영인 지점에서 불연속적인 형태의 입력 전류가 형성된다. 반대로 $V_{eq(peak)}$ 가 V_{dc} 보다 작다면, $V_{eq(peak)}$ 가 $V_x (= V_{dc} - V_R)$ 를 초과할 때까지 다이오드 $D_{p1} - D_{p4}$ 가 도통이 되지 않기 때문에 입력 전류의 파형에 불연속 구간이 생기게 된다.

한편, V_{dc} 가 $V_{R(peak)}$ 보다 작다면 입력 전원 전압의 최대치 부근에서 입력으로부터 다이오드 $D_{p1} - D_{p4}$ 를 통해 직접 직류 전원 커패시터 C_{dc} 를 충전하기 위한 전류가 흐르게 되어 입력 역률 특성을 저하시키게 된다. 따라서 V_{dc} 와 $V_{R(peak)}$ 의 크기를 같게 하거나 직류 전압 V_{dc} 가 입력 전원 전압의 최대치보다 높게 설정하는 것이 바람직하다.

그림 1의 등가회로에서 수식적인 역률 개선 조건을 유도하기 위해서 임피던스 Z_L, Z_P, V_{HF} 를 식(2)로 가정한다.

$$\begin{aligned} Z_L &= R_L + jX_L, Z_P = R_P + jX_P \\ V_{HF} &= K \cdot V_{dc} \angle \theta \end{aligned} \quad (2)$$

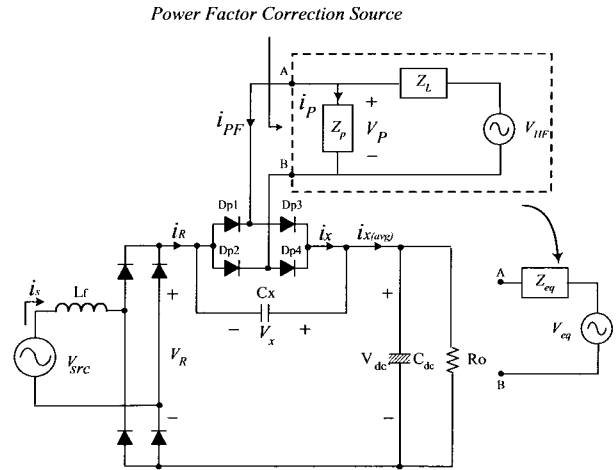


그림 1 제안된 역률 개선 방식의 등가 회로도
Fig. 1 Equivalent single-stage PFC scheme

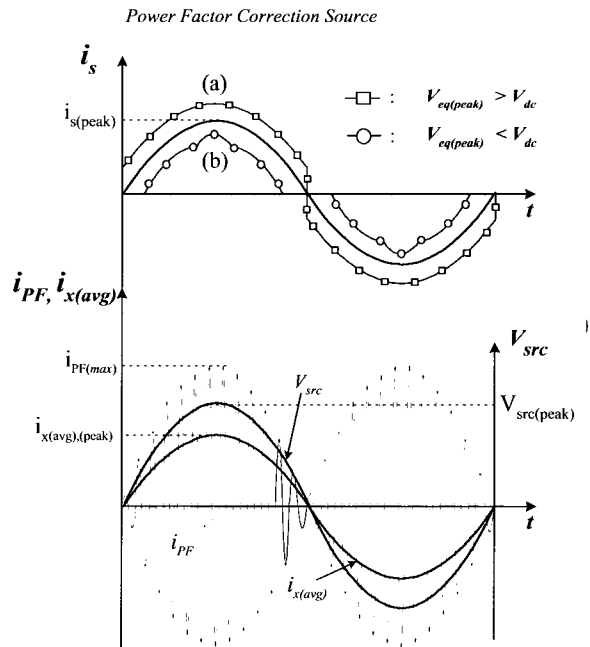


그림 2 역률 개선 동작시 각 부분의 전압, 전류 파형
Fig. 2 Waveforms of the proposed PFC circuit

이때, Z_P 를 간단히 하기 위해서 커패시터만 이용하여 구성한다면 $R_P=0, X_P<0$ 가 된다. 이를 이용하여

등가 전압 V_{eq} 과 등가 임피던스 Z_{eq} 을 구하면 다음과 같다.

$$Z_{eq} = Z_L // Z_P \approx \frac{X_P \cdot X_L}{X_P + X_L} \angle \left(-\frac{\pi}{2} + \phi \right) \quad (3)$$

$$V_{eq} = \frac{X_P}{\sqrt{R_L^2 + (X_L + X_P)^2}} K V_{dc} \angle \left(-\frac{\pi}{2} - \alpha \right) \quad (4)$$

여기서, ϕ 와 α 는 등가임피던스와 전압의 위상각이다.

역률 개선에 필요 조건인 식(1)의 조건과 $X_L \gg R_L$ 을 만족한다고 가정한다면, X_P 와 X_L 의 관계를 수식(5)와 같이 구할 수 있다. 식(5)에서 보면 X_L 의 값이 고정되었다고 가정할 때, 고주파 전압원 V_{HF} 의 크기가 커질수록 X_P 의 값은 작아짐을 알 수가 있다. 이는 전압원 V_{HF} 의 크기가 커질수록 입력 전류의 역률은 큰 값의 커패시터를 X_P 의 위치에 삽입함으로써 조정이 가능함을 의미한다

$$\frac{X_P}{X_L} = \frac{K-1}{K^2-1}, X_P > 0, X_L > 0, K > 0 \quad (5)$$

만일 직류 링크 커패시터의 전압 V_{dc} 가 입력전압의 최고치와 동일한 크기라면, 입력 전압이 거의 최고치에 도달했을 때 입력전류의 피크값은 전류 i_{PF} 를 통해 다음과 같이 구할 수가 있다.

$$\begin{aligned} |i_{PF}| &= \left| \frac{V_{eq}}{Z_{eq}} \right| = \frac{(X_L + X_P) \cdot K \cdot V_{dc}}{X_L \cdot \sqrt{R_L^2 + (X_L + X_P)^2}} \\ &\approx \frac{K \cdot V_{dc}}{X_L} \end{aligned} \quad (6)$$

$$\begin{aligned} i_{s(peak)} = i_{x(avg)(peak)} &= \frac{2}{\pi} \cdot i_{PF(peak)} \\ &= \frac{2}{\pi} \cdot \frac{K \cdot V_{dc}}{X_L} \end{aligned} \quad (7)$$

$$\therefore I_{S(RMS)} = \frac{\sqrt{2}}{\pi} \cdot \frac{K \cdot V_{dc}}{X_L} \quad (8)$$

실제로 X_P 는 커패시터로 구성될 수 있으므로 커패

시턴스 값을 출력 전력과 연계시켜 다음과 같이 구할 수가 있다. 이때 전체 효율을 η 로 가정하면 다음과 같다.

$$C_P = \left(\frac{K^2 - 1}{K - 1} \right) \cdot \frac{\pi \cdot P_{out}}{\eta \cdot \omega_{HF} \cdot V_{s(peak)} \cdot K \cdot V_{dc}} \quad (9)$$

한편, 식(9)에서 제시한 역률 조정용 커패시터의 값은 입력 전압의 피크값과 직류 링크 전압이 같다고 가정한 상태에서 얻은 것이다. 그러나 실제로 입력으로부터 직접 커패시터를 충전하는 경로가 발생하여 직류 링크 전압을 높일 필요가 있기 때문에 식(10)과 같이 식(9)에서 얻은 C_P 의 값보다는 작게 설계하고 실험으로 결정하는 것이 타당하다.

$$C_P \leq \left(\frac{K^2 - 1}{K - 1} \right) \cdot \frac{\pi \cdot P_{out}}{\eta \cdot \omega_{HF} \cdot V_{s(peak)} \cdot K \cdot V_{dc}} \quad (10)$$

2.2 제안된 단일단 전자식 안정기의 구성

앞 절에서 제시한 설계 방법에 따라 구체적으로 형광등용 전자식 안정기를 구성한다면 그림 3과 그림 4와 같이 구성할 수가 있다. 본 절에서는 구체적으로 역률 개선회로의 회로 정수와 전력 트랜스포머의 권선비와의 관계들을 정해서 설계에 응용하고자 한다. 그림 1의 임피던스 Z_L 은 부하 램프(lamp1, lamp2), 안정용 커패시터(C_{b1} , C_{b2}), 초기기동 및 필라멘트 예열용 커패시터(C_{st1} , C_{st2})로 구성되어 있다. 임피던스 Z_P 는 작은 인덕터와 커패시터의 간단한 조합으로 구성이 될 수 있으나, 본 논문에서는 간단히 커패시터 C_P 로만 구성이 된 구조를 제시하고자 한다. 앞절에서 V_{HF} 는 직류 링크 전압 V_{dc} 의 K 배로 가정을 하였는데 이는 식(11)에서처럼 전력 트랜스포머의 1차와 2차의 권선비로 결정을 할 수가 있다

$$V_{HF} = \frac{n_2}{n_1} \cdot \frac{\pi}{2} \cdot V_{dc} = \frac{\pi}{2} \cdot n \cdot V_{dc} \quad (11)$$

따라서, K 값은 식(12)와 같이 결정될 수 있다.

$$K = \frac{n_2}{n_1} \cdot \frac{\pi}{2} = \frac{n \cdot \pi}{2} \quad (12)$$

식(5)는 식(13)에 의해 다음과 같이 변환될 수 있다.

$$\frac{X_P}{X_L} = \frac{2}{n\pi + 2}, (n > 1, X_P > 0, X_L > 0) \quad (13)$$

Z_L 은 여러 개의 소자들로 구성되어 있으므로 이를 간단히 $R_L + jX_L$ 의 형태로 변환하여 이를 식 (13)과 연결해서 수식적으로 풀어보면, 다음과 같이 C_p 와 Z_L 의 각 커패시터와의 관계를 구할 수 있다.

$$C_p = (n\pi + 2) \cdot \frac{C_b \cdot C_{st}}{C_b + C_{st}} \quad (14)$$

C_b 와 C_{st} 는 각각 C_{b1} , C_{b2} 와 C_{st1} , C_{st2} 를 의미한다.

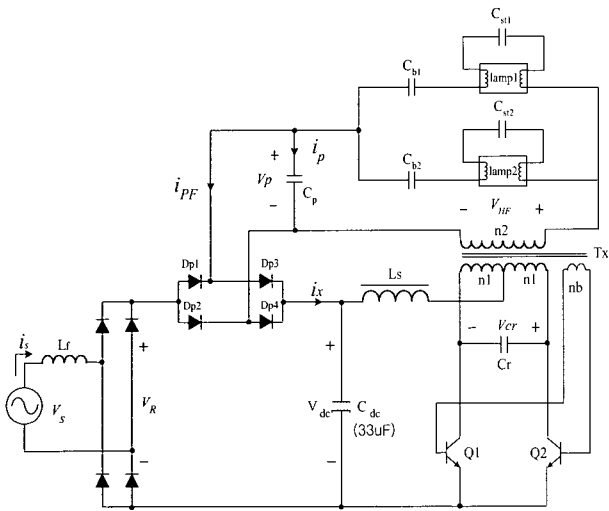


그림 3 제안된 역률 개선 회로를 가진 전자식 안정기(1)
Fig. 3 Electronic ballast with proposed PFC circuit(1)

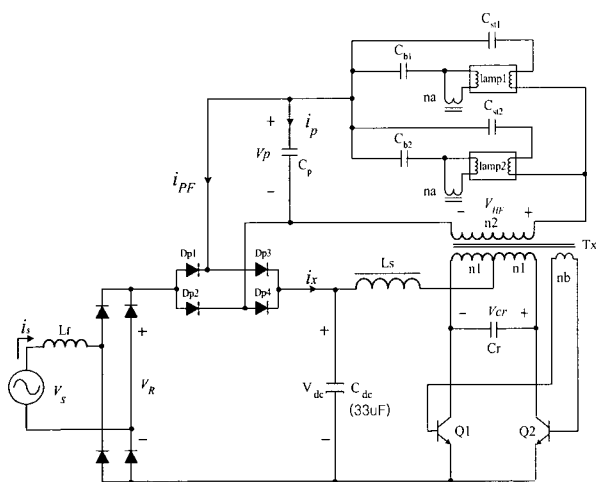


그림 4 제안된 역률 개선 회로를 가진 전자식 안정기(2)
Fig. 4 Electronic ballast with proposed PFC circuit(2)

한편, 상기 그림 1의 제안된 회로에서 Z_L 의 구성을 그림 4와 같이 바꾸어 회로를 형성시킬 수도 있다. 그

림 4에서의 역률개선은 커패시터 C_b 와 C_{st} 를 통해서 이루어진다. 그림 4의 회로는 그림 3의 회로보다 램프의 초기 기동시에 안정적으로 동작을 할 수 있다. 그림 3의 회로에서는 초기 램프의 기동 특성과 역률을 맞추기 위해 실험적인 보정작업이 그림 4에서보다 더 요구가 됨을 실험을 통해 확인할 수 있었다.

그림 4의 회로에서 구성 소자의 정수를 구하기 위해 위에서 유도된 수식을 이용하면 식 (15)와 같은 관계식을 얻을 수 있다.

$$C_p = (n\pi + 2) \cdot (C_b + C_{st}) \quad (15)$$

그림 3과 그림 4의 다른 회로 정수들이 동일하게 사용된다고 가정하면, 식 (14)와 (15)를 통해 그림 4의 C_p 가 더 큰 전압이 걸리기 때문에 더 큰 값을 요구됨을 알 수 있다.

3. 실험 및 고찰

본 논문에서 제시된 전자식 안정기를 간단한 시제품 형태로 구성하여 실험을 하였다. 40W 일반 형광등 2개를 구동하였으며 동작 주파수는 약 25kHz, 입력 전원은 120VAC, 입력 전력은 약 75W로 동작을 시켰다. 실험에 사용된 입력 필터(Lf)는 3mH를 사용했으며 다른 회로정수는 다음과 같다.

표 1 실험에 사용된 회로 정수(그림 3 회로)

Table 1 Components and parameters of the experiment (Circuit of Fig. 3)

C_{b1}, C_{b2}	3.3nF/400V	C_{st1}, C_{st2}	1nF/1600V
C_r	15nF/1600V	C_p	8.2nF/400V
L_s	10mH (EI2519 120T)	L_r	5mH (EI2519 85T)
T_x	EI40 ($n_1 : n_2 = 1 : 3.5, n_b = 1T$)		

표 2 실험에 사용된 회로 정수(그림 4 회로)

Table 2 Components and parameters of the experiment (Circuit of Fig. 4)

C_{b1}, C_{b2}	3.3nF/400V	C_{st1}, C_{st2}	1nF/1600V
C_r	15nF/1600V	C_p	15nF/400V
L_s	10mH (EI2519 120T)	L_r	5mH (EI2519 85T)
T_x	EI40 ($n_1 : n_2 = 1 : 3, n_b = 1T, n_a = 1T$)		

표 1과 표 2에서 제시된 회로 정수는 앞 절에서 도출된 수식을 통해 얻어진 것이며, 사용된 인덕터와 트랜스포머는 별도의 계산을 통해 구성 하였다.

우선, 그림 3에 제시된 회로에 대한 실험 결과를 살펴보면 다음과 같다. 그림 5는 입력 전원 전압과 전류를 나타낸 것이다. 측정된 역률(PF)과 총 고조파 왜율(THD)는 각각 0.994와 8% 이다. 그림 5의 전류 파형에서 최대치 부근에서 펄스성의 전류 모양이 보이는 것은 실험에서 나타난 직류 전압 Vdc의 크기가 입력 전원 전압의 최대치보다 크지 않기 때문에 나타나는 충전 전류이다. 이러한 전류의 모양은 입력의 필터를 조정하거나, Cb의 크기를 조절하면 없앨수가 있다.

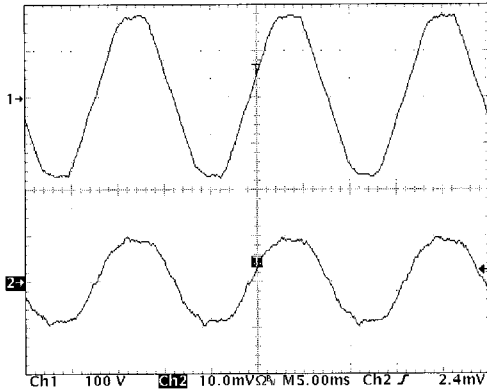


그림 5 제안된 전자식 안정기(1)의 입력 전압, 전류 파형
Fig. 5 Experimental results of the input voltage(top) and current(bottom) (100V/div, 1A/div)

그림 6과 그림 7은 램프 전압과 전류 파형을 각각 여러 전원 전압 주기 동안 측정된 것과 고주파 공진의 한 주기동안 확대한 것을 나타낸 것이다.

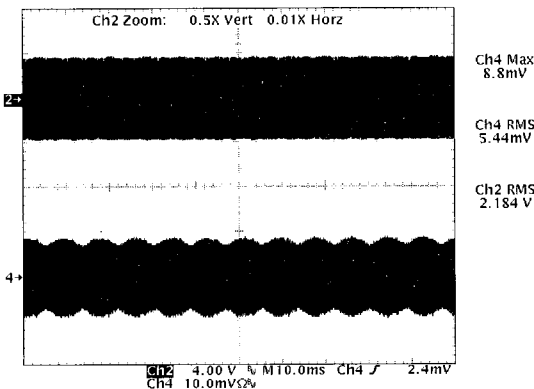


그림 6 제안된 전자식 안정기(1)의 램프전압, 전류파형
Fig. 6 Experimental results of the lamp voltage(top) and current(bottom) (200V/div, 0.5A/div)

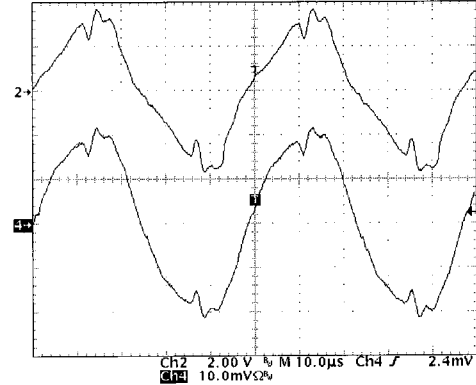


그림 7 제안된 전자식 안정기(1)의 공진 한 주기 동안의 램프 전압, 전류 파형
Fig. 7 Experimental results of the lamp voltage(top) and current(bottom) during one resonance period (100V/div, 0.2A/div)

그림 6에서 측정된 램프 전류의 Crest Factor (CF)는 약 1.62로 나타나 램프의 수명에 큰 영향을 끼치는 CF의 권장치인 1.7이하를 만족한 것을 알 수 있다. 그림 7에는 램프의 공진 전압, 전류의 한 주기동안만 확대한 것을 나타내고 있는데, 파형에 각각 불연속적인 계단과가 나타남을 볼 수 있다. 이는 전력 트랜스포머의 1차측에서 나타나는 스위칭 작용에 의해 전류의 방향이 급격히 바뀌는 과정에서 회로의 커패시터 성분을 통한 경로가 이루어짐으로써 일어나는 과도현상이다. 이러한 과도 현상이 전류의 CF에 상당한 영향을 미치는 것으로 알려져 있으나 그 크기는 트랜스포머와 2차측의 커패시터 값을 적절히 조정하면 최소화시킬 수가 있다.

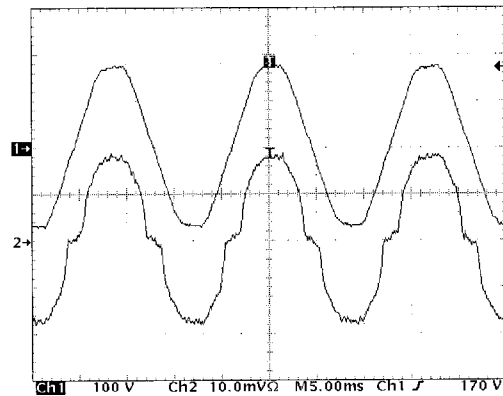


그림 8 제안된 전자식 안정기(2)의 입력 전압, 전류 파형
Fig. 8 Experimental results of the input voltage(top) and current(bottom) (100V/div, 0.5A/div)

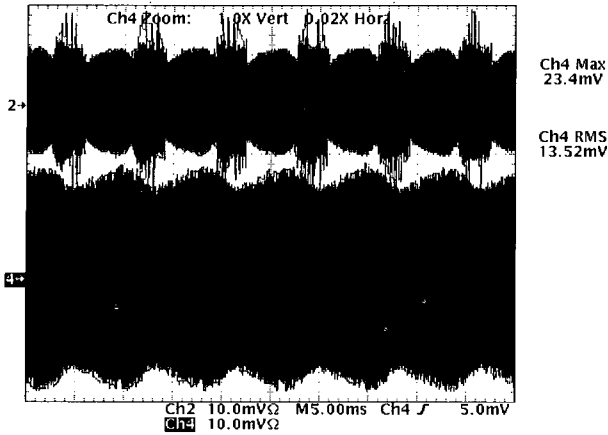


그림 9 제안된 전자식 안정기(2)의 역률 개선 전류 파형 및 램프 전류 파형

Fig. 9 Experimental results of the i_{PF} (top) and current(bottom) (1A/div, 0.2A/div)

다음으로 그림 4에 제시된 전자식 안정기의 실험 결과를 살펴 보면, 그림 8에 측정된 입력 전압과 전류의 파형을 보이고 있다. 측정된 입력 역률과 총고조파 왜율은 각각 0.993과 8%이다.

그림 8에서 나타난 전류파형의 Crossover Distortion은 커패시터 C_b 의 양단에 나타난 전압보다 큰 직류 전압 V_{dc} 에 의한 현상이다. 즉, 입력 정류 전압의 크기와 커패시터 C_b 양단에 걸리는 전압의 합이 직류 전압 V_{dc} 의 크기보다 작다면 다이오드 $D_{p1} - D_{p4}$ 가 도통을 하지 않기 때문이다. 이러한 직류 전압과 커패시터 C_b 의 값, CF, PF등은 모두 연관성을 가지고 있기 때문에 상호간의 보정작업이 필요한 것이다.

그림 9는 그림 4의 회로에서 역률 보정을 위한 전류 i_{PF} 와 램프 전류를 나타낸 것이다. 그림 9에서 보면, 입력 전압이 거의 최고치일 때는 커패시터 C_b 의 양단에는 거의 전압이 걸리지 않기 때문에 트랜스포머의 2차측에 흐르는 전류의 대부분은 입력을 통해서 흐르게 되고, 입력 전원 전압이 거의 영일 때는 대부분의 전류가 C_b 를 통해서 흐르게 되므로 입력쪽으로는 거의 전류가 흐르지 않게 됨을 알 수 있다. 램프 전류의 CF는 약 1.65로 측정이 되어 기준치를 만족한 것으로 나타났다.

4. 결론

본 논문에서는 새로운 형태의 저비용 고효율 전자식

안정기를 제시하였다. 제안된 역률 개선 회로는 저전압 입력에 유리한 전류원 방식의 푸시-풀 공진형 컨버터의 전력 트랜스포머의 2차측에 부가된 부하 회로와 입력 정류단 사이에 간단한 커패시터를 첨가함으로써 저비용의 단일단으로 구성된 것이다. 역률 개선의 원리를 수식적으로 표현하여 역률 개선용 커패시터의 적절한 값을 유도하였으며 실험을 통하여 0.99이상의 역률, 10% 미만의 입력 전원 전류의 THD, 1.65이하의 램프 전류의 CF 특성을 얻음으로써 제안된 전자식 안정기의 동작을 확인하였다.

본 논문에서 제안된 역률 개선 회로는 현재 특허 출원중임.

참고 문헌

- [1] Arun Ganesh and Bryce Hesterman " An electronic ballast with a novel low-cost power factor correction circuit ", IEEE IAS98 Record. pp. 2025-2031.
- [2] J. Qian, F. C. Lee and T. Yamauchi " A new continuous input current charge pump power factor correction electronic ballast" , IEEE IAS97 Record, pp. 2299-2306.
- [3] Jorge A. Sierra and Walter Kaiser, " Comparison of fluorescent lamp stabilization methods in the current-fed push-pull inverter" , IEEE IAS98 Record, pp. 2099-2104.
- [4] Y. R. Yang and C. L. Chen, "A self-excited half-bridge series-resonant ballast with automatic input current shaping", IEEE PESC96 Record, pp.881-886, 1996.
- [5] J. Spangler, B. Hussain, and A.K. Behera, " Electronic ballast using power factor correction techniques for loads greater than 300Watts", IEEE APEC91 Record, pp.393 - 399, 1991.
- [6] W. J. Roche and H. W. Milke, Fluorescent lamp starting aids how and why they work, *J. Illuminating Engineering Society*, pp. 29-37, Oct. 1974.
- [7] M. H. Kheraluwala and S. A. El-Hamamsy, Modified Valley Fill High Power Factor Electronic Ballast for Compact Fluorescent Lamps, in *IEEE PESC*, 1995, pp. 10-14.

저 자 소 개



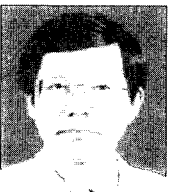
채 균(蔡均)

1968년 8월 6일생. 1993년 경북대 전자공학과 졸업. 1996년 한국과학기술원(KAIST) 전기 및 전자공학과 졸업(석사). 2000년 한국과학기술원(KAIST) 전기 및 전자공학과 졸업(박사). 현재 UPD(주) PDP 회로 개발팀 선임 연구원



류태하(柳泰夏)

1969년 2월 2일생. 1994년 경북대 전자공학과 졸업. 1997년 한국과학기술원(KAIST) 전기 및 전자공학과 졸업(석사). 현재 동 대학원 박사과정 재학.



조규형(曹圭亨)

1953년 4월 19일생. 1975년 한양대 공대 전자공학과 졸업. 1977년 한국과학기술원(KAIST) 전기 및 전자공학과 대학원 졸업(석사). 1981년 동 대학원 졸업(공학박). 1982년~1983년 Westing house R&Dresearcher. 1989년~1990년 Univ. of Wisconsin-Madison

Visiting Professor. 현재 한국과학기술원(KAIST) 전기 및 전자공학과 교수.