

화학적기상증착법에 의한 구리박막의 전기전도도 개선에 관한 연구

A Study on the Enhancement of Electrical Conductivity of Copper Thin Films Prepared by CVD Technology

조남인*, 김용석**, 김창교***

(Nam-lhn Cho*, Yong Suk Kim**, and Chang Kyo Kim***)

Abstract

For the applications in the ultra-large-scale-integration (ULSI) metallization processing, copper thin films have been prepared by metal organic chemical vapor deposition (MOCVD) technology on TiN/Si substrates. The films have been deposited with varying the experimental conditions of substrate temperatures and copper source vapor pressures. The films were then annealed in a vacuum condition after the deposition, and the annealing effect to the electrical conductivity of the films was measured. The grain size and the crystallinity of the films were observed to be increased by the post annealing, and the electrical conductivity was also increased. The best electrical property of the copper film was obtained by in-situ annealing treatment at above 400°C for the sample prepared at 180°C of the substrate temperature.

Key Words(중요용어) : CVD (화학적기상증착), Metallization (배선공정), Thin film (박막), Electrical conductivity (전기전도도), ULSI (고집적회로)

1. 서 론

차세대 반도체 집적회로의 금속배선 재료로서 화학적기상증착법에 의한 구리박막 (CVD-Cu : Copper films grown by chemical vapor deposition) 의 형성 기술을 조사하는 것이 본 실험의 목적이다. 화학적기상증착법에 의한 구리박막은 현재의 알미

늄 배선기술을 대체하는 차세대 금속배선 기술로서 유망시 되어 꾸준한 연구가 진행되어 왔으나[1-8], 그것은 CVD-Cu 라인의 건식식각 문제, 구리박막의 확산방지막 문제, 구리박막의 전기전도도를 더욱 개 아직도 CVD-Cu 박막이 반도체 제조공정에서 자리 잡기 위해서는 해결되어야 되는 문제점이 있는데, 선시켜 라인이 가늘어짐에 따른 회로의 속도와 잡 음마진을 향상시키는 문제 등이다. 이들 문제 중에서 구리박막의 전기적 성질을 개선시킬 수 있는 효과적인 방법으로 습득하기 위하여 구리박막을 제작 하고 그 물성을 분석하였다.

다가오는 정보화 사회에서 각종 시스템의 성능은 급격히 향상될 것이며 기능도 다양화할 것이다. 따라서 전자 시스템을 구성하는 반도체 부품도 소형 화하고 있는 가운데 반도체 집적회로의 집적도가

* : 선문대학교 전자정보통신공학부
(충남 아산시 당정면 갈산리 100번지,
Fax : 0418-541-7426
E-mail: nicho@omega.sunmoon.ac.kr)

** : 선문대학교 물리학과

*** : 순천향대학교 정보기술공학부

2000년 1월 3일 접수, 2000년 5월 12일 심사완료

증가하고, 2000년대 초에는 G급의 집적도를 가진 DRAM 기억소자가 등장할 것이다. 2002년경에 개발될 것으로 예상되는 4G DRAM 기억소자는, 현재의 64M DRAM소자의 동작전압 3.3V와 최소선폭의 0.25 μm 에서 동작전압 1.5V와 최소선폭 0.13 μm 으로 크게 감소할 것이다[9]. 이처럼 집적도를 높인 차세대 반도체의 개발은 종래의 공정기술로는 한계에 부딪힐 것으로 예상되며 이를 극복하기 위한 새로운 기술이 요구된다. 잠적회로 내부에서 소자와 소자, 또는 소자와 외부회로를 연결하는 금속배선 공정도 현재의 스퍼터링 (sputtering) 기술에 의한 알루미늄 (Al) 라인으로는 한계가 있다고 보여진다. Al은 반도체 산업의 초창기부터 낮은 용점 특성 때문에 사용되기 시작하였으며, 지금까지도 가장 중요한 금속배선기술이 되어 있다. Al에 의한 금속배선은 물성 특성 상 비저항이 낮다는 장점이 있지만 소자의 크기가 작아지고 연결 선폭이 미세한 경우 신뢰성에 문제가 발생할 수 있다. Al 재료가 가지고 있는 문제점으로는 Al이 실리콘(Si) 기판으로의 확산성과 용해도가 크기 때문에 전자소자의 얇은 접합을 파괴하여 소자의 단락을 초래하는 현상과, Al이 가지고 있는 electromigration에 대한 낮은 저항 성질을 들 수 있다. 이로써 Al 재료는 가늘고 긴 연결 라인으로 사용하기에는 적합하지 않게 될 것이다. 현재 반도체 집적회로 제조라인에서 사용하는 배선재료로의 Al은 0.5%의 구리가 함유된 원재료가 이용되는데, 이 Al 재료의 사용도 차후에는 집적회로 내부의 소자와 소자 간을 연결하는 1층 배선에만 국한될 것으로 예상된다. 또한 초고집적 회로에서는 다층 금속배선 공정이 요구되는 바, via hole의 연결부분에서 측면연결을 보장하는 좋은 증착임 (step coverage) 특성을 나타내야 하는데 화학적증착기술이 스퍼터링이나 전자빔 증착기술보다 월등함이 알려져 있으므로 차세대 반도체 공정의 금속배선공정에서 Al을 대체하는 물질에 대한 화학적증착기술에 관한 연구가 요구된다. 다층 배선을 고려할 때, 차세대 반도체의 금속 배선공정으로 화학적 기상증착법(CVD : Chemical Vapor Deposition)에 의한 구리의 사용이 유용하다고 판단되고 있으며, 많은 연구가 진행되어 온 것도 이 때문이다. 구리는 비저항은 1.67 $\mu\Omega \cdot \text{cm}$ 로 낮고 electromigration 저항성이 우수하여 금속박막의 단면적이 감소하여도 소자의 동작속도 및 신뢰성을 유지할 수 있다. 특히 1990년 대에 들어와 열적으로 안정하고 우수한 증발특성을 가진 β -diketonate 계열의 여러 Cu 화합물들이 합성되어 CVD 공정의 전구체 (precursor)

로서의 적합성이 시험되었다.

그 중 heafluoropentadionato vinyltrimethylsilane copper(I) [(hfac)Cu(I)VTMS]은 상온에서 액체상태로 존재할 뿐만 아니라 증기압이 높고 비교적 열적으로 안정하므로 최근 많은 연구자들이 이를 이용한 CVD-Cu 형성을 시도하고 있다[1-7]. 지금까지 CVD-Cu에 대한 연구들은 주로 Cu 박막의 증착방법과 박막의 물리적, 화학적 특성조사에 집중되어 있으며, 유기금속전구체를 이용한 구리박막의 형성 기구도 보고된 바 있다[8]. 그러나 열처리에 따른 박막의 전기적 특성변화에 대한 심도있는 조사는 아직 이루어지지 않았다. 일반적으로 금속박막은 열처리나 후속공정에 의해 미세구조의 변화가 일어나며 미세구조의 변화는 박막의 전기적 특성에 직접적으로 영향을 미치게 된다. 따라서, 열처리 후의 구리박막의 특성 변화를 조사함으로써 열처리가 소자의 동작속도나 신뢰성에 미칠 영향을 예상할 수 있으며 열처리에 의한 배선특성의 향상을 꾀할 수 있다[2]. 본 실험에서는 금속유기화학증착법(MOCVD : Metal Organic Chemical Vapor Deposition)을 채택하여 구리박막을 증착하였으며, 구리박막의 전기적 성질을 G DRAM급의 초고집적 회로에서 요구하는 수준으로 향상시킬 수 있는 방안의 하나로 200 $^{\circ}\text{C}$ 내외의 낮은 온도에서 구리박막을 증착한 뒤 후속공정을 수행하여 전기적 특성을 개선시키는 방법을 시도하였다. CVD-Cu 박막은 전구체의 구조상 탄소 등 불순물을 포함하고 있으므로 화학반응 중에 이들 불순물이 박막에 포함될 수 있으므로 증착 시에 순도가 높은 구리를 얻는 조건을 먼저 찾으려 하며, 후속공정으로는 ex-situ 및 in-situ 열처리를 통하여 구리 박막의 미세구조를 변화시켜 박막의 전기전도도를 증대시키는 공정 기술을 알아보았다.

2. 실험 방법

실험의 진행은 그림 1에서 보는 바와 같이 먼저 구리 박막을 증착시킬 모재를 준비하는 단계로부터 시작한다. 모재로는 TiN 박막을 사용하였는데 TiN 박막은 구리박막의 확산방지 물질로서 알려져 있으며, 구리박막을 안정적으로 증착할 수 있다. TiN 박막은 질소 분위기 안에서 스퍼터링에 의해 실리콘웨이퍼 위에 Ti를 증착하여 얻었으며, 이때 TiN 박막의 두께는 100nm 정도로 하였다. 다음, (hfac)Cu(I)(VTMS)를 전구체 원료로 이용하여 준비된 모재 위에 구리 박막을 증착하였다. 구리박막

의 증착 시의 주요 실험변수는 모재의 온도와 반응 용기 내의 구리증기압이었다. 구리박막이 증착된 시편은 in-situ 및 ex-situ 방식으로 열처리한 다음 전기적 특성 변화를 조사하였다. 열처리 온도는 최대 600 °C 까지 변화시켰다. 준비된 구리박막 시편은 as-deposit 된 시편, ex-situ 방식으로 열처리된 시편, in-situ 방식으로 열처리된 시편으로 구별된다. 열처리 방식에 따른 구리 박막의 미세구조 변화와 비저항에 미치는 영향을 알아보기 위하여는 박막의 표면형상, 미세구조, 전기비저항 등을 각종 분석장치를 이용하여 측정하였다.

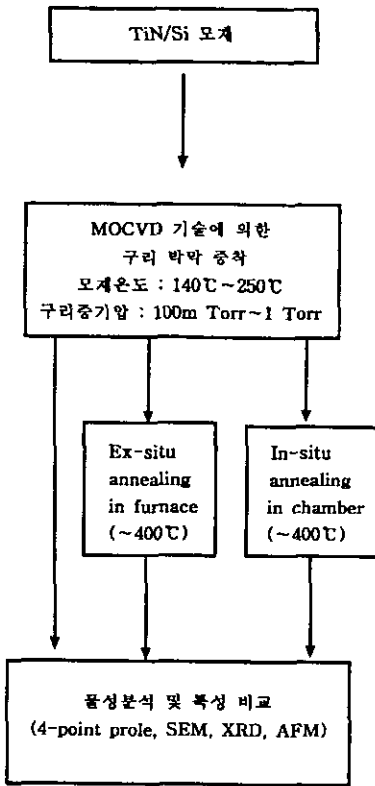


그림 1. 시편준비를 위한 공정 흐름도

Fig. 1. Process flow for specimen preparation

구리박막의 증착은 본 실험을 위하여 구성된 MOCVD 장치를 이용하였는데, MOCVD 구리증착 장치는 반응용기, 배기시스템, 가스주입시스템의 3 부분으로 구성되었다. 가스주입시스템은 화학적 증

착에 필요한 반응기체의 유량을 적절히 조절하여 반응용기에 전달한다. 실험에 사용되는 유기금속 전구체원료(MO precursor)인 [Hexafluoropentadionato Vinyltrimethylsilane Copper(I)VTMS]는 상온에서는 액체 상태이나 끓는점이 50 °C로 매우 낮기 때문에 전구체를 bubbler에 위치시켜 구리박막 증착 공정 중 45 °C로 가열하여 증기압을 높임으로써 증기 상태로 반응용기로 전달한다. 가열 시에는 균일한 온도가 유지되도록 실리콘 오일 안에 전구체 용기를 담고 전기히터로서 오일을 가열한다. 실험에서 사용하는 가스는 헬륨 (He)과 질소 (N₂)로서 구리 전구체와는 반응하지 않는다. 순도 99.999%의 헬륨은 증기상태의 전구체를 증착이 일어나는 반응용기로 오염없이 이동시키는 역할을 하는데, 유량은 MFC (Mass Flow Controller)를 사용하여 0~200 SCCM 범위 내에서 조절하였다. 구리박막은 200 °C 내외의 온도에서 증착이 가능하고 불균등화 화학반응에 의해 빠른 증착속도를 나타내는 것으로 알려져 있다[4-5]. 반응용기는 반응기체들이 화학적 반응에 의하여 모재 위에 구리박막이 증착되는 가장 중요한 부분이다. 반응용기 내에서 모재가 위치하는 곳은 가열장치로서 600 °C까지 온도를 상승시킬 수 있는데, 사용되는 가열장치로는 램프히터를 이용하였다. 배기시스템은 진공펌프와 배기판으로 구성되는데, 진공펌프는 분자터보펌프와 오일로터리펌프가 직렬로 연결되어 있다. 박막의 증착 전에는 분자터보펌프를 가동시켜 10⁻⁶ Torr 이하의 진공도를 유지시킨다. 이 초기 진공은 반응용기를 세척하는 효과를 가져온다. 이상의 준비를 거친 뒤 모재 위에 구리박막을 증착하게 된다. 증착반응 중에는 오일로터리펌프만을 가동시켜 반응용기 안의 압력을 일정하게 유지하였다. 증착 중 반응 용기 내의 조건은 다음과 같다. 구리증착 시, 모재의 증착온도는 140 °C~250 °C, 반응용기 내의 압력은 100 mTorr~1,000 mTorr 사이에서 변화시켰다. 반응용기 안의 구리의 증기압력은 He의 흐름량에 따라 달라지는데, 대부분의 실험에서 He의 유량은 120 SCCM, 반응용기 내의 압력은 600 mTorr로 고정하였다. 이 실험 조건은 반복실험을 통해 가장 신뢰성 있는 조건으로 조사되었다. 한편, 증착 중의 기판온도는 구리의 순수도를 좌우하는 가장 중요한 변수이며, 증착속도 등의 증착특성에도 반응용기 내의 압력보다 큰 영향을 미치는 것으로 조사되었다. 이상의 과정을 거쳐 준비된 구리박막 시편에 대하여 진공 열처리를 수행하였다. 열처리 온도는 250 °C~600 °C의 변화를 주었으며, 열처리하는 약 10분 동안 진행하였

다. 열처리 도중 용기 내의 진공도는 터보분자펌프를 이용하여 5×10^{-6} Torr 이하로 유지하였다. 열처리는 ex-situ 방법과 in-situ 방법을 모두 사용하였다. Ex-situ 열처리는 quartz tube 안에 구리박막이 증착된 시편을 넣고 진공을 유지한 채, tube를 열처리 온도의 3-zone furnace 안에 10분 간 방치한 후, tube를 furnace에서 빼내는 순서로서 이루어 졌다.

In-situ 열처리는 MOCVD 장치 내에서 이루어 졌다. 구리 증착 후 유기금속 진공채 증기 공급을 차단하고 곧 바로 모재의 온도를 상승시키며 10분 간 열처리 온도를 유지시키도록 하였다. 구리박막 증착 시와 달리 in-situ 열처리 중에는 터보분자펌프를 가동시켜 진공용기의 진공도를 5×10^{-6} Torr로 유지하였다. In-situ 열처리가 완료된 후에도 시편의 온도가 상온이 될 때까지 고진공 상태를 유지하였다. 시편의 온도가 30 °C 이하로 내려가면 고순도 질소기체로 진공용기를 purge 하고, 시편을 용기 밖으로 꺼내어 물성을 분석하였다. 시편의 물성분석은 구리박막의 비저항 측정부터 수행하였다. 구리박막의 비저항 측정은 4-point probe (CMT-SR100, 창인물산)을 이용하였는데, 구리박막의 두께를 감안하여 박막의 비저항을 정밀하게 측정할 수 있었다. 구리박막의 두께와 모재인 TiN 박막의 두께는 주사형 전자현미경(Scanning Electron Microscopy ; SEM)을 이용하여 정밀하게 측정하였다. 사용된 SEM은 모델 JSE-840A (일본 JEOL 사 제품)를 사용하였는데, 전자의 가속전압은 20 kV로 고정한 후 시편의 단면을 관찰함으로써 박막의 두께를 측정하였다. 한편, SEM으로 10,000 - 50,000 배의 고배율로서 표면형상을 관찰하였는데, 이 표면형상으로서 구리박막의 결정상태를 대략 알 수 있었으며, 구리박막의 grain 크기 등을 측정하였다. 구리박막의 표면형상 및 표면거칠기는 AFM (Atomic Force Microscopy)로서 더욱 상세하게 관찰할 수 있었다. AFM 장치는 미국 Park Scientific Instruments (PSI) 사의 Auto Probe CD를 사용하였다. 그 외에도 구리박막의 결정성은 XRD (X-Ray Diffraction) 회절기술로 물성을 분석하였으며, XRD 장치로는 일본 Rigaku 사의 D/Max-Rc 모델을 이용하였다.

3. 실험결과와 고찰

유기금속화학증착법에 의해 제작된 구리박막은 200 °C 정도의 낮은 온도에서 증착되기 때문에 in-situ 또는 ex-situ 열처리방법에 의해 박막의 전기적 성질을 개선시킬 수 있었으며, 이러한 성

질 향상은 구리박막의 그레인 크기 (grain size) 와 결정성 (crystallinity) 증가에 기인하는 것을 관찰할 수 있었다. 더욱이 구리박막이 증착되는 진공용기 안에서 곧바로 in-situ 열처리 방법이 증착 후 진공을 깨고 열처리하는 ex-situ 방법보다 효과적으로 전기 전도도를 증가시킬수 있음을 알 수 있었다. 그림 2는 증착 시의 모재온도에 따른 구리박막의 비저항 값을 4-point probe로 측정한 실험 결과를 보여 주고 있다. 그림에 표시된 비저항값은 같은 시편에 대하여 서로 다른 5 군대를 측정 한 후 평균값을 나타낸 것이다. 열처리는 ex-situ 및 in-situ 방법이 병행 수행되었으며, 그림에서 x 표시는 as-deposit 된 시편, 검은 원형 표시는 ex-situ 열처리된 시편, 검은 세모 표시는 in-situ 열처리된 시편에 대해 비저항을 측정한 결과를 나타내고 있다. 그림에서 표시된 실험치는 400 °C까지의 열처리 온도에서 가장 좋은 결과를 표시하고 있다. 이 결과는 열처리가 비저항을 개선하는데 매우 효과적임을 보여주고 있다. 이

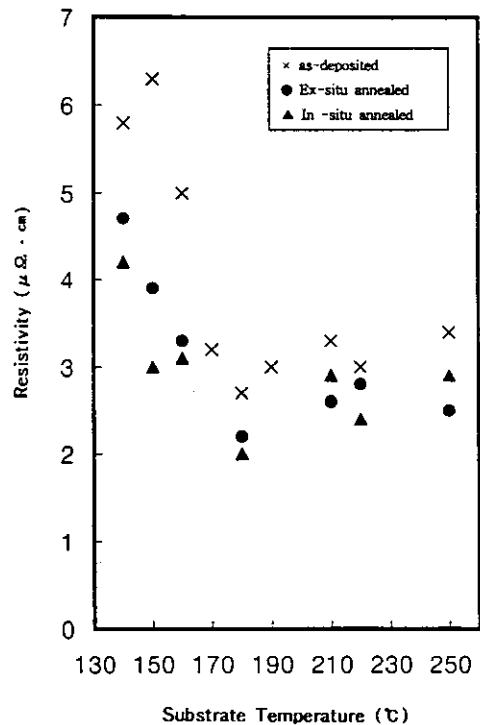


그림 2. 증착시의 모재온도에 따른 구리박막의 비저항

Fig. 2 Electrical resistivity of copper films along the deposition temperature

러한 효과는 낮은 온도에서 준비된 시편에서 더욱 두드러지게 나타난다. 150 ℃의 모재온도에서 준비된 시편의 경우, $6.32 \mu\Omega \cdot \text{cm}$ 의 비저항이 ex-situ 열처리 후 $3.87 \mu\Omega \cdot \text{cm}$ 로 크게 감소됨을 알 수 있다.

또한 ex-situ annealing 보다 in-situ annealing이 더욱 효과적임을 알 수 있다. 가장 전기전도도가 좋은 시편은 180 ℃의 모재온도에서 구리박막을 증착한 뒤, 400 ℃ 이상의 온도에서 in-situ annealing한 시편에서 얻을 수 있었으며, 이때 구리박막의 비저항은 $1.98 \mu\Omega \cdot \text{cm}$ 이다. 이는 같은 시편을 ex-situ annealing 한 경우의 비저항 값인 $2.16 \mu\Omega \cdot \text{cm}$ 보다 좋은 결과이다.

비저항 측정 실험에서 알 수 있는 또 다른 결론은 구리박막 증착 시의 모재온도에 최적치가 있다는 것이다. 즉, 증착 시의 모재온도가 180 ℃인 경우, 구리박막의 비저항이 최소치를 나타내었으며, 이 온도를 중심으로 모재온도가 증가 또는 감소할 경우, 박막의 비저항이 증가한다는 결과를 나타내므로 최적의 모재온도는 약 180 ℃임을 알 수 있었다. 이 현상은 열처리 전후의 3종류 시편이 모두 가지고 있는 공통된 성질이다. As-deposit 한 시편인 경우, 150 ℃의 증착 온도에서 $6.32 \mu\Omega \cdot \text{cm}$ 의 비저항 값은 180 ℃의 증착온도에서 $2.61 \mu\Omega \cdot \text{cm}$ 로 감소하고, 250 ℃의 증착온도에서는 다시 $3.34 \mu\Omega \cdot \text{cm}$ 로 증가함을 알 수 있다.

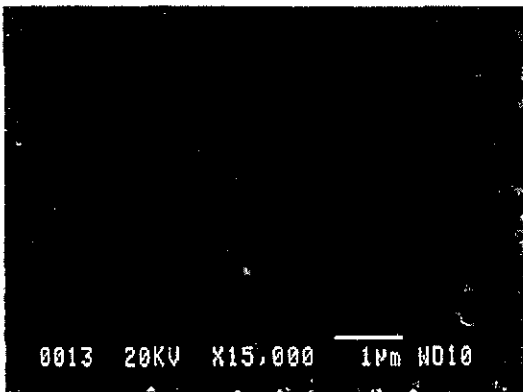


그림 3. SEM으로 관찰된 구리박막의 표면 (증착온도 : 220℃)

Fig. 3. SEM surface of copper thin film (deposition temperature : 220℃)

비저항이 개선 또는 열화되는 원인을 알기 위해 구리박막의 그레인 크기를 측정하였다. 준비된 대부분의 구리 박막이 다결정성 구조 (polycrystalline structure)를 가지고 있음은 SEM의 표면형상 관찰과 XRD 회절에 의한 박막의 결정성 관찰에서 확인할 수 있었다. SEM 표면사진을 이용하여 그레인 크기를 측정할 때는 그림 3과 같다. 이 그림은 구리박막을 220 ℃에서 증착된 시편을 SEM으로 표면형상을 관찰한 결과인데, 구리박막의 그레인 크기를 측정하여 평균값을 취하면 약 $0.69 \mu\text{m}$ 임을 알 수 있다. 시편의 SEM의 표면형상으로부터 측정된 그레인 크기를 구리박막의 증착온도의 함수로 나타낸 것이 그림 4이다. 그림에서 as-deposit 한 시편은 검은색으로, 400 ℃에서 in-situ annealing 후의 시편은 검은 세모로 표시하였다. 두 종류의 시편 모두 증착온도가 증가하면 구리박막의 그레인 크기 역시 증가함을 알 수 있다. As-deposit 한 시편인 경우, 그레인 크기는 증착온도 140 ℃의 시편에서 약 $0.29 \mu\text{m}$ 이던 것이 250 ℃의 경우 $0.85 \mu\text{m}$ 정도까지 변화되는 추세를 보여 주고 있다. 한편 400 ℃에서 in-situ annealing 후의 그레인 크기 변화를 보면 (검은 세모), 열처리에 의한 그레인 크기의 뚜렷한 증가를 알 수 있다. 증착온도 180 ℃의 시편인 경우, $0.54 \mu\text{m}$ 에서 $0.73 \mu\text{m}$ 로의 큰 변화를 보여주고 있다.

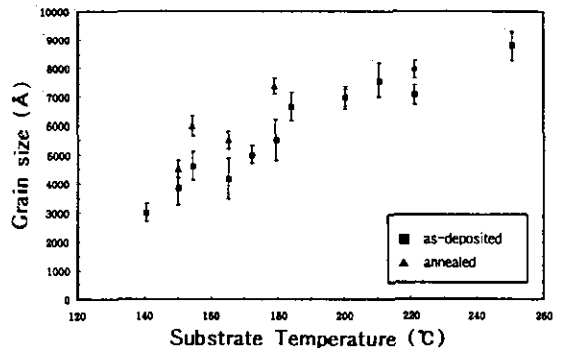


그림 4. 증착 시의 모재온도에 따른 구리박막의 그레인 크기 변화

Fig. 4. Grain size of copper films as a function of deposition temperature

그림 4에서 또 하나 특기할 내용은 증착 시의 모재온도가 구리박막의 그레인 크기를 증가시키는데 열처리방법 보다 훨씬 효과적이라는 것이다. 그림에서 증착 시 250 ℃의 모재온도인 경우 그레인 크기는 0.85 μm 이지만 150 ℃의 모재온도에서 증착한 뒤 400 ℃에서 열처리를 거치더라도 그레인 크기는 0.58 μm 이하임을 알 수 있다. 이 그레인 크기 측정 결과는 박막의 비저항 측정결과를 설명할 수 없다. 그림 4에서 보는 바와 같이, 그레인 크기는 증착온도의 증가에 따라 연속적으로 증가함을 알 수 있으며, 이러한 결과는 비저항 측정결과 중 180 ℃ 이하의 영역에서 모재온도 증가에 따라 비저항이 감소하는 현상을 설명할 수 있으나, 180 ℃ 이상의 모재온도에서 비저항이 증가하는 추세를 설명할 수 없다. 따라서 이 비저항 감소 추세의 원인은 단순히 그레인 크기 증가가 아님을 알 수 있다. 180 ℃ 이상의 증착온도에서 박막의 비저항이 증가하는 원인 중 하나로 구리 그레인 크기가 커짐에 따라 그레인 간의 간격이 커지고, 이로써 그레인 간의 전기적 연결이 나빠지는 것을 들 수 있다[10]. 다른 하나는 구리박막의 순수도가 나빠짐으로써 비저항이 커진다는 원인을 들 수 있다. 이미 보고된 바와 같이[7], 180 ℃ 이상의 모재온도에서 구리를 증착하면 구리 전구체에 포함된 미량의 탄소가 화학반응에 가담하며 구리 박막의 순도를 낮추는 결과를 관찰할 수 있었다. 따라서 고집적회로의 배선에 구리재료를 사용하기 위해서는 박막의 순수도를 유지함이 필수적임이라고 할 수 있다. 그러나, 이처럼 as-deposited 구리 박막이 갖는 가장 우수한 비저항 값은 2.64 $\mu\Omega \cdot \text{cm}$ 정도이므로 박막의 전기전도도를 더욱 개선시키는 기술이 요구되는데, 저온 증착에 이은 고온 열처리가 한 방안이 될 수 있다.

그레인 크기의 변화와 시편 표면의 굴곡 형태 변화를 AFM 분석 장치로서 더욱 자세하게 알아 보았다. 그림 5과 그림 6의 AFM 분석결과에서, 그레인 크기가 열처리를 거친 후 현격하게 커짐을 알 수 있으며, 열처리 전에 비하여 열처리 후에는 표면의 거칠기가 완화되고 굴곡의 수가 줄어들어도 알 수 있다. 이러한 현상은 열처리 온도가 높아질수록 두드러졌다. As-deposited 시편에서 작고 많은 그레인에 의해 표면거칠기가 매우 심하지만, 열처리된 시편에서는 그레인 크기 성장에 따라 시편의 표면에서 높낮이는 커지나 표면 거칠기는 개선됨을 알 수 있다. 이는 구리박막의 전기전도도가 개선되는 한 원인으로 볼 수 있다.

구리박막의 전기전도도 개선의 원인을 더욱 자세

히 알기 위해 XRD 분석장치로서 박막의 결정성을 조사하였다. XRD 분석결과, 열처리 후 구리박막의 orientation이 (111), (200), (220)인 회절 강도가 모두 as-deposited 시편에 비해 50% 정도 커짐을 알 수 있었다. 그림 7은 구리박막의 증착온도와 열처리 온도 변화에 따른 구리박막 orientation (200)의 회절강도 변화를 보여주고 있다.

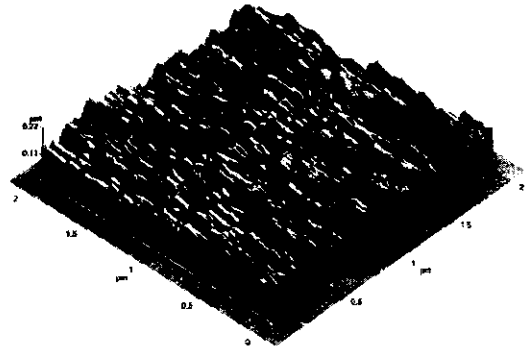


그림 5. 180℃에서 증착된 구리박막의 AFM 표면 상태

Fig. 5. AFM state of surface for copper thin films prepared at 180℃

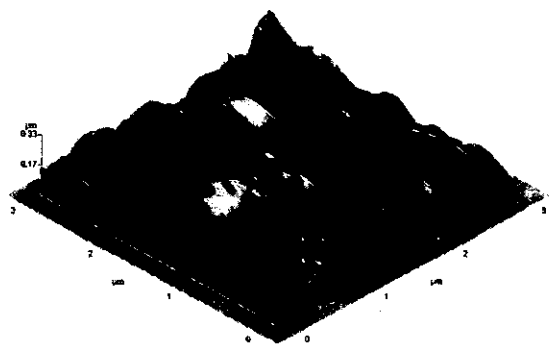


그림 6. In-situ 열처리된 구리박막의 AFM 표면 상태

Fig. 6. AFM state of surface for copper thin films after in-situ annealing

그림에서 x 표시는 as-deposit 된 시편, 검은 원형 표시는 ex-situ 열처리된 시편, 검은 세모 표시는 in-situ 열처리된 시편을 나타낸다. As-deposit 한 시편의 회절강도는 증착온도의 함수로 표시하였고, 열처리한 시편의 회절강도는 열처리온도의 함수로 표시하였다. 열처리 후 회절강도가 커짐을 확인할 수 있었으며, 이러한 결정성 증가가 전기 전도도 개선의 다른 원인이라고 할 수 있다. 그러나 ex-situ 열처리와 in-situ 열처리 후의 회절강도에는 뚜렷한 차이를 발견할 수 없다. 그럼에도 불구하고

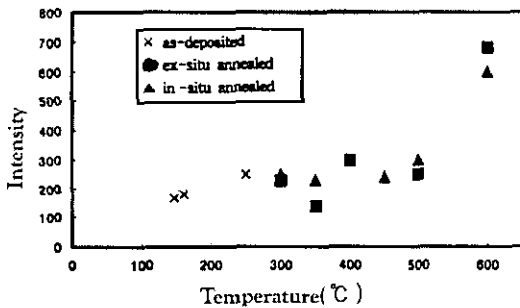


그림 7. 증착온도와 열처리온도에 따른 구리박막의 (200) 회절강도 변화

Fig. 7. (200) diffraction intensity of copper films along the deposition temperature and the annealing temperature

고 in-situ 열처리한 시편의 전기전도도가 더 향상되는 것은, ex-situ 열처리로 하기 전에 구리박막이 대기에 잠시 노출됨으로써 대기 중의 산소나 질소, 수증기, 또는 탄소 등에 의해 박막표면의 순수도에 큰 영향을 미치는 것이라 사려된다[11].

4. 결 론

반도체 집적회로의 배선공정에 응용할 수 있는 구리박막을 MOCVD 기술에 의해 TiN/Si 모재 위에 증착하였다. 구리박막은 모재 온도와 구리 증기압을 변화시켜 준비하였으며, 준비된 구리박막은 전기전도도를 증가시키기 위하여 진공 열처리 과정을 거쳤다. 진공열처리는 구리 증착을 수행한 뒤 곧바로 진공용기 안에서 열처리를 수행하는 in-situ 방식과 준비된 구리박막을 진공용기에서 꺼낸 뒤 다른 진공로를 이용한 ex-situ 방식을 병행하였으며, 이렇게 준비된 시편의 전기비저항을 측정하

였다. 구리박막은 200 °C 정도의 낮은 온도에서 증착되기 때문에 in-situ 또는 ex-situ 열처리방법에 의해 박막의 전기적 성질을 개선시킬 수 있었으며, 이러한 성질 향상은 구리박막의 그레인 크기 (grain size) 와 결정성 (crystallinity) 증가에 기인하는 것을 관찰할 수 있었다. 가장 좋은 전기적 성질을 보인 결과는 180 °C의 모재온도에서 구리박막을 증착한 뒤 400 °C에서 in-situ 열처리한 시편에서 얻어졌으며, 이때 구리박막 비저항은 $1.98 \mu\Omega \cdot \text{cm}$ 값을 나타내었다. In-situ 열처리 과정이 없이 250 °C의 모재온도에서 구리박막을 증착한 시편은 $3.41 \mu\Omega \cdot \text{cm}$ 정도의 큰 비저항 값을 나타내었는데, 이것은 구리 전구체에 포함되어 있는 탄소 성분이 구리박막의 형성 반응에 가담하여 구리박막에 포함되기 때문인 것으로 추정하였다. 따라서, 높은 전기전도도를 얻기 위해서는 구리 증착시 180 °C 이하의 낮은 모재 온도가 요구됨을 알 수 있었다. 높은 모재온도나 높은 열처리 온도는 구리박막의 그레인 크기를 증가시키고, 박막의 결정성을 높이는 것을 알 수 있었으나, ex-situ 열처리한 경우는 공기 중의 탄소, 산소, 수증기 등의 영향에 의해 구리박막에 미량의 산소 및 불순물이 포함될 수 있으므로 in-situ 열처리 공정이 구리박막의 전기전도도를 개선시키는 적합한 기술이라고 할 수 있다.

감사의 글

이 논문은 1998년도 한국학술진흥재단의 학술연구비에 의하여 지원되었으며 이에 감사드립니다.

참고문헌

- [1] N.I. Cho and Y. Sul, "Preparation of copper films by metal organic chemical vapor deposition on various substrates", *Materials Science and Eng.*, Vol. B72, pp.184-188, 2000.
- [2] W.J. Lee, J. S. Min, S. K. Rha, N.S. Chun, D. W. Kim and C. O. Park, "Copper chemical vapor deposition using copper(I) hexafluoroacetylacetonate trimethylvinylsilane" *J. Materials Sci. in Electronics*, Vol. 7, pp. 111-117, 1996.
- [3] R. Kroger, M. Eizenberg, D. Cong, N. Yoshida, L.Y. Chen, S. Ramaswami, and D. Carl, "Properties of copper films prepared by chemical vapor deposition for advanced

- metallization of microelectronic devices", *J. Electrochem Soc.*, Vol. 146, No. 9, pp. 3248-3254, 1999.
- [4] T. Kouno, H. Niwa, and M. Yamada, "Effect of TiN microstructure on diffusion barrier properties in Cu metallization", *J. Electrochem Soc.*, Vol. 145, No. 6, pp. 2164-2167, 1998.
- [5] E.S. Choi, S.K. Park, and H.H. Lee "Growth and resistivity behavior of copper films by chemical vapor deposition", *J. Electrochem Soc.*, Vol. 143, No. 2, pp. 624-627, 1996.
- [6] N. I. Cho, D. I. Park, C. K. Kim and Y. S. Kim, " A study on copper thin film growth by chemical vapor deposition onto silicon substrates", *J. Kor. Association of Crystal Growth*, Vol.6, No. 3, pp. 318-326, 1996.
- [7] N. I. Cho and D. I. Park, "Microstructure of copper thin films by chemical vapor deposition" *Thin Solid Films*, Vol. 308, pp. 465-469, 1997.
- [8] A. Jain, K.M. Chi, T.T. Kudas, and M.J. Hampden-Smith, "Chemical vapor deposition of copper from hexafluoroacetylacetonate copper(I) trimethylvinylsilane" *J. Electrochem Soc.*, Vol. 140, No. 5, pp. 1434-1439, 1993.
- [9] 미국 반도체산업협회 (Semiconductor Industry Association ; SIA) 1997.
- [10] H.K. Shin, K.M. Chi, M.J. Hampden-Smith, T.T. Kudas, J.D. Farr, and M. Paffett, "Hot wall chemical vapor deposition of copper from copper(I) compounds", *Chem. Mater.*, Vol. 4, pp. 788-795, 1992.
- [11] D. W. Kim, " The effects of the annealing condition on the property of the MOCVD copper films, *Kor. J. Material Research*, Vol. 7, No. 10, pp. 884 - 890, 1997.