

## 반도체 집적회로 배치설계에 관한 소고



김 동 진  
(한국지식평가 컨설팅(주) 기술이사)

### 1. 들어가는 말

1993년 9월 1일자로 시행된 '반도체 집적회로의 배치설계에 관한 법률'은 반도체 집적회로 배치설계를 지적재산으로 인정하고 이를 보호하기 위해 제정된 법이다.

반도체 집적회로의 배치설계에 관한 법률은 기존의 지적재산권으로 보호하기 힘든 부분이 많으며, 반도체 집적회로 배치설계의 복제 및 모방을 방지하는 것은 산업계의 건전한 발전을 방해하며 개발자의 개발 의욕을 감소시키므로 이를 적절히 보호하기 위한 새로운 제도가 필요하다는 국제적인 조류에 따라 탄생되었다.

반도체 칩에 관한 보호 논의는 미국을 중심으로 시작되어 미국, 일본 및 유럽공동체를 포함한 세계 각국이 반도체 칩을 보호하기 위한 법률을 제정하였으며, 우리 나라 또한 반도체 집적회로 배치설계에 관한 법률을 시행하여 현재에 이르고 있다.

이는 배치설계가 경험칙에 근거한 시행착오의 되풀이를 통해 이루어지는 현실을 감안할 때 특허의 요건인 신규성, 진보성을 충족시키기 힘들고, 배치설계의 라이프 사이클이 짧아 특허 제도로 보호하기 힘들며, 업계의 관행인 Reverse Engineering 을 인정하면서 반도체 집적회로의 무단 복제를 방지하는데 어려움에 따른 것이다.

이하에서 반도체 집적회로 배치설계의 보호의 필요성, 현

행 법률에 따른 보호 요건 및 앞으로의 전망에 대해 간략히 살펴보기로 한다.

### 2. 반도체 집적 회로 배치설계 보호의 필요성

#### 2.1 반도체 집적회로

우리법 제 2 조에서는 '반도체 집적회로'란 반도체 재료 또는 절연재료의 표면이나 반도체 재료의 내부에 한 개 이상의 능동 소자를 포함한 회로 소자들과 이들을 연결하는 도선이 분리될 수 없는 상태로 동시에 형성되어 전자회로의 기능을 가지도록 제조된 중간 및 최종 단계의 제품으로 정의하며, '배치설계'는 반도체 집적회로를 제조하기 위하여 각종 회로 소자 및 그들을 연결하는 도선을 평면적 또는 입체적으로 배치한 설계로 정의하고 있다.

우리법에서 정의하는 배치설계(Layout Design)는 미국의 'Mask Work', 일본의 '회로 배치(Circuit Layout)', 및 유럽의 'Topography'에 대응하는 개념으로서 각국에서 규정하는 대상에 대한 표현은 다르지만, 실질적인 보호 대상은 동일하다.

#### 2.2 반도체 집적회로의 배치설계 보호의 필요성

반도체 집적회로 보호에 대한 논의는 1970년대 후반 미국에서 시작되어 SCPA(Semiconductor Chip Protection

Act)가 1984년 미 의회를 통과되었다. 반도체 칩을 개발하는데는 많은 비용이 소요되지만 반도체 칩의 복제는 적은 비용으로 가능하고 기존 법 체제로는 적절한 보호가 불가능함을 알았기 때문이다.

반도체 집적회로의 제조과정은 일반적으로, 시스템 설계, 상기 시스템의 논리회로 설계, 논리 회로의 트랜지스터 회로 설계, 회로의 공간적 배치설계, 및 제조의 순서로 이루어지는데, 이 중에서 회로의 공간적 배치설계를 제외하고는 거의 모두가 특허에 의해 보호 가능하다.

회로배치설계는 실제회로소자의 2차원 또는 3차원적 배치설계로 층마다 설계되는 것으로서 자연법칙을 이용한 기술적 사상의 창작이라는 특허의 보호 대상으로서의 발명의 정의에 해당한다고 볼 수 있다. 그러나 회로배치설계의 창작 작업이 경험에 의한 시행착오의 반복에 따른 부분이 많으며, 회로배치설계 자체가 특허의 또다른 요건인 신규성과 진보성을 갖추었다고 보기 어려우므로 특허로서 보호받기는 부적절한 면이 없지 않다.

따라서, 배치설계의 개발 비용이 전체 반도체 집적회로의 개발에 있어서 상당한 비중을 차지하는데 비하여 배치설계에 대한 기존 특허제도에 의한 보호가 미흡하므로 이를 보완하기 위해 새로운 제도를 강구하게 되었다.

### 3. 외국의 立法例

#### 3.1 미국

미국에서 1979년 초 Mask Work 를 보호하기 위한 입법화가 본격적으로 시작되었는데, 이는 그 당시 반도체 산업의 종주국이었던 자국의 위치가 일본 등에 의해 흔들리게 되자 반도체 산업에서의 우위를 유지하기 위한 노력의 일환이라 할 수 있다. 이러한 노력에 따라 1983년 6월 11일 특별법으로 하원 본 의회에서 통과되었고, 이 하원법에 수정 조항과 경과규정이 추가되어 1984년 11월 8일 발효되었다. 미국의 반도체칩 법은 그 보호대상을 반도체칩 제품의 구조에 표현된 형상 및 배치인 'Mask Work'로 규정하고 있으며, 보호요건으로서 독창성을 요구한다. 또한, 우리 나라, 일본 및 유럽 공동체의 보호법과는 달리 'Mask Work'가 반도체 칩에 고정된 것을 보호 요건으로 하고 있으며, 등록은 'Mask Work' 이 칩 제품에 고정된 이후에 가능하다. 미국의 반도체 칩 법에 의한 권리는 'Mask Work'를 등록하거나 상업적으로 이용함에 의해 발생하고 기간은 설정등록일 또는 상업적 이용일로부터 10년이다. 침해구제에 있어서, 침해금지 또는 손해배상청구는 가능하나 형사처벌 규정은 없다.

#### 3.2 일본

일본은 1986년 1월 1일부터 반도체 집적회로의 회로 배치

에 관한 법률을 시행하였다. 일본의 회로 배치법은, 우리의 배치설계법과 유사하게 보호 대상인 회로 배치에 대한 정의의 규정이 있으나, '창작'에 대한 정의의 규정은 없다. 일본의 회로 배치법에 의한 권리는 설정등록으로 발생되며, 권리 기간은 설정 등록일로부터 10년이다.

#### 3.3 유럽

EC 이사회는 1986년 12월 16일 '반도체 제품의 토포그래피의 법적보호를 위한 지침'을 공포하고 EC 가맹국에 대해 반도체 칩 보호법제를 발효시킬 것을 촉구하는 이사회지령을 내렸다. 이를 받아들인 독일, 프랑스, 네델란드 등의 EC 가맹국들이 점차적으로 보호입법을 제정하고 있다. 유럽 공동체 지침에서는 'Topography'라는 용어를 사용하며 '고정 또는 코드화 여부에 상관없이 반도체 제품을 구성하는 층들의 3차원 패턴'을 의미한다. 유럽 공동체 지침에서는 창작과 자신의 지적 노력의 결과로 얻어진 토포그래피만이 보호받을 수 있다고 규정하고 있으며, EC 가맹국들은 반도체 토포그래피를 최소 상업적 이용일로부터 2년 이내에 공적기관에 정식으로 등록 신청을 하지 않는 경우에는 토포그래피에 대한 독점권이 존재하지 않거나 더 이상 적용되지 않는다는 규정을 둘 수 있도록 함으로써, 등록이 보호의 요건인지 여부를 각 가맹국들이 결정할 수 있다.

#### 3.4 WTO/TRIPs(지적재산권 분야)

6절에서 반도체 칩의 보호를 규정하고 있으며, 제 35 조에서 "IC 배치설계보호에 관한 조약(Treaty On Intellectual Property in respect of Integrated Circuits: IPIC, 일명 워싱턴 조약)"과의 관계에 있어서 대부분의 IPIC 조약 규정을 적용한다고 규정하고 있다. 참고로 IPIC 조약은 1989. 5. 26. WIPO 주관 하에 워싱턴에서 채택된 조약으로서 반도체 칩에 관한 지적소유권을 보호하기 위한 조약이다.

본 협정에 따른 보호범위는 배치설계 뿐만 아니라, 2 차적으로 배치설계가 내장된 IC 칩 및 IC 가 내장된 컴퓨터, 통신기기 등의 최종 제품까지 포함된다. 이는 불법제조자의 방지를 위한 보호의 실효성을 위해 최종 제품을 포함시켜야 한다는 선진국의 의견이 반영되었기 때문이다. 그러나 최종 제품을 조립하는 최종제품 제조자는 구입한 IC 칩이 타인의 IC 배치설계권을 침해한 것인지 알기 어려우므로, 최종 제품 제조자 보호를 위해 배치설계권을 침해한 집적회로인 줄 모르고 구매한 선의의 구매자는 보호하는 원칙을 제 37조 1항에서 규정하고 있다. 그러나 권리자가 IC 칩의 불법 사용을 통고한 후에는 불법으로 간주된다. 본 협정에 의한 권리의 보호 기간은 등록 제도를 채택하고 있는 국가의 경우 등록출원일로부터, 등록제도를 채택하고 있지 않은 국가의 경우에는 최초의 상업적 이용일로부터 10년이 경과하기 전에는 종료되지 않는다.

### 3.5 기타

아일랜드, 호주, 스페인, 이탈리아, 룩셈부르크, 포르투갈, 캐나다, 오스트리아, 벨기에, 러시아가 반도체 집적회로에 관한 보호법을 제정하였으며, 이중, 아일랜드, 오스트리아, 벨기에, 러시아를 제외한 모든 국가는 등록주의를 취하고 있다.

## 4. 반도체 집적회로의 배치설계에 관한 법률의 내용

### 4.1 보호 대상

본법의 목적은 반도체 집적회로의 배치설계에 관한 창작자의 권리를 보호하는 것이다. 따라서, 본법에 따라 보호되는 것은 독자적으로 창작된 배치설계이다.

#### 4.1.1 창작성

배치설계의 창작은 타인의 배치설계를 모방하거나 복제하지 않고 배치설계 제작자가 지적 노력의 결과로서 통상적이 아닌 배치설계를 제작하는 행위를 말한다. 여기서 통상적인 요소의 조합으로 구성되었을 경우라도 전체적으로 보아 창작성이 있는 배치설계의 제작 행위도 창작으로 본다. 이는 배치설계가 기존의 회로소자를 이용하여 완성되는 점을 고려한 것으로서, 조합의 구성단위가 분리되면 통상적이고 평범할지라도 전체적으로 볼 때 통상적인 것들과는 다른 것이 되도록 노력이 가해지고 또한 독자적인 기여 부분이 있는 것이라면 보호하기 위한 것이다. 또한 창작성은 동일성과는 별개의 문제로서 만약 이미 다른 사람이 창작한 배치설계와 동일한 경우라도 창작물인 한 창작성을 인정받을 수 있으며, 이를 이용하는 것이 타인의 권리의 침해가 되지 않는다. 배치설계는 개발 당시의 기술을 이용하여 거의 같은 시기에 동일 또는 극히 유사한 배치설계를 창작하는 일이 충분히 가능하며 이 경우 창작한 각자를 보호하는 것이 합당하다고 볼 수 있다. 그러나, 타인의 배치설계에 사소한 변경을 가한 것에 불과할 경우에는 새로운 창작으로 보기 어려우며 이를 이용하는 것은 타인의 권리의 침해에 해당한다고 볼 수 있다.

#### 4.1.2 배치설계

배치설계란 트랜지스터 등의 능동소자를 하나 이상 포함한 회로 소자에 대하여, 이들 회로 소자와 이들을 연결하는 도선이 분리될 수 없는 상태로 형성되어 전자회로의 기능을 가지도록 제조된 중간 및 최종 단계의 제품을 제조하는데 필요한 회로 소자 및 연결 도선의 평면적 또는 입체적으로 배치한 설계로 정의된다. 따라서 본법의 보호 대상은 소자 및 연결 도선의 공간적인 배치로서, 소자나 연결 도선 자체가 아니므로 회로 소자 및 연결 도선의 모양과 특성은 본법의 보호대상이 아니다. 그러나 상기 회로 소자 및 연결 도선의 모양과 특성이 특허법 및 실용신안법에 의해 보호될 수 있음은 자명하다.

### 4.2 배치설계의 등록

창작성 있는 배치설계를 소정의 절차에 따라 특허청장에게 설정 등록함으로써 배치설계권이 발생한다. 배치설계권은 설정 등록된 배치설계를 영리 목적으로 이용하는 권리를 독점하는 권리로서 대세적인 권리이다. 그러나 물권과 같이 점유를 할 수 없으며 배치설계라는 추상물을 대상으로 함으로써 그 존재를 객관적으로 직접 인식할 수 없다. 따라서, 제 3자 누구에게든 행사할 수 있는 배치설계권의 내용을 공적기관에 등록하는 형식을 통해 공시할 필요가 있다.

설정 등록시 창작성 등의 실제 심사하지 않으나 본법에 의한 취소 사유에 해당할 경우에는 그 설정등록을 취소할 수 있다.

#### 4.2.1 등록 신청인

배치회로를 창작한 창작자 또는 그 승계인에 의해 신청 가능하다. 배치설계가 2인 이상의 창작자에 의해 이루어진 경우에는 창작자 전원에 의해 신청되어야 한다. 공동창작의 경우 창작자 일부에 의한 신청은 설정등록신청의 각하 대상이나, 설정등록 취소사유에는 해당하지 않는다.

또한 본법은 특허법의 직무 발명의 관한 규정과 달리, 국가, 법인, 단체 및 그 밖의 사용자(이하 "법인등"이라 한다)의 업무에 종사하는 자가 창작한 배치설계는 계약이나 근무 규칙 등에 달리 정함이 없는 한 그 "법인등"을 창작자로 본다. 이는 배치설계가 현실적으로 한 개인의 노력에 의해 이루어지기 어려우며, 배치설계가 통상적으로 어느 정도 규모 사업체에서 이루어지는 현실을 반영한 것이다.

#### 4.2.2 신청 기간

설정등록의 신청은 배치설계 창작자 또는 그 승계인이 영리를 목적으로 최초로 이용한 날, 즉 최초의 상업적 이용일로부터 2년 이내에 하여야 한다. 이는 창작자와 이용자간의 이익균형을 도모하고 양질의 배치설계를 등록시켜 배치설계 등록 제도를 원활하게 하기 위함이다.

상기 기간 동안 창작자는 배치설계에 대한 검증의 기회를 가지며, 최초의 상업적 이용일로부터 2년 동안 설정 등록 신청이 되지 않는 경우에는 그 배치설계의 자유로운 이용이 가능하여 기술 개발 및 산업 발전에 기여할 수 있게 된다.

#### 4.2.3 신청 절차

신청인, 창작자의 서지적 사항, 반도체칩의 명칭, 창작 및 상업적 이용연월일, 반도체칩의 구조, 기술, 기능 및 간단한 설명이 기재된 배치설계권 설정등록 신청서 및 첨부자료를 특허청에 제출한다.

각 층이 구별될 수 있는 배치설계의 도면 또는 사진, 신청인인 창작자임을 증명하는 자료, 및 반도체 집적회로 샘플 4

개는 반드시 첨부자료로 제출되어야 하는데, 상업적 이용전에 신청하는 경우에는 샘플이 제작되지 않을 수도 있으므로 이 경우에는 반도체칩 표면을 20 배 이상 확대한 사진으로 샘플을 대체할 수 있다.

상기 신청시 배치설계를 나타내는 도면 또는 사진에 관하여 타인에게 완전한 공개를 원하지 않을 경우에는 비밀보호 신청서를 제출한다.

참고로, 배치설계의 비밀보호제도는 제출되는 자료의 범위를 비밀이 보장될 수 있는 축소된 형태로 제출 가능하도록 하여 비밀을 보호하는 제도이다.

### 4.2.3 심사 및 등록

설정등록신청서 및 첨부서류에 대한 형식적인 방식 심사가 이루어지며, 신청 각하 사유에 해당하지 않는 신청에 대해서는 배치설계권의 등록이 이루어진다. 배치설계권의 등록으로 배치설계권이 발생하며 설정등록권자는 설정등록된 배치설계를 영리를 목적으로 이용하는 권리를 독점한다. 또한 배치설계권을 목적으로 하는 전용(통상)이용권 및 이들 권리를 목적으로 하는 질권 및 권리의 이전, 변경, 및 소멸 또한 등록이 가능하다.

### 4.2.4 등록의 표시

배치설계권자, 전용이용권자 또는 통상이용권자는 설정등록된 당해 배치설계를 이용하여 제조한 반도체 집적회로 및 그 포장에 특허청장이 정하는 바에 의하여 그 배치설계의 등록 표시를 할 수 있다.

## 5. 배치설계권의 보호범위

### 5.1 존속기간

배치설계권의 존속기간은 설정등록일로부터 10년이며, 단 상업적 이용일로부터 10년 또는 배치설계의 창작일로부터 15년을 초과하지 못한다.

### 5.2 보호범위

배치설계권은 창작성이 있는 배치설계를 설정등록함으로써 발생하는 권리이다. 이 권리의 보호객체는 일차적으로 배치설계이지만 "이용"이라는 개념을 통해 그 배치설계에 의해 제조된 반도체 집적회로와 그 반도체 집적회로를 포함한 최종 제품에 이르기까지 보호범위가 확장되고 있다.

이는 배치설계권자의 권리를 효율적으로 보호하기 위하여, 실질적인 상품유통의 대상인 IC 나 IC를 포함한 최종 제품의 단계에서 배치설계의 불법복제를 규제해야 하기 때문이다.

배치설계권자는 설정등록된 배치설계를 영리적으로 이용하는 권리를 독점한다. 여기서 "이용"은, 배치설계를 복제하

는 행위; 배치설계에 의해 반도체칩을 제조하는 행위; 및 배치설계, 그 배치설계에 의해 제조된 반도체칩 또는 그 반도체칩을 사용하여 제조된 물품을 양도, 대여하거나 전사(양도나 대여의 목적으로) 또는 수입하는 행위를 말한다.

### 5.3 효력의 제한

배치설계권의 효력이 제한되는 경우는 비영리적 목적의 사용과 Reverse Engineering 에 의한 복제 등이며, 창작성이 있는 동일한 배치설계에도 효력이 미치지 않는다.

여기서 Reverse Engineering 은 제품의 해석에 의해 그것이 구현된 제조방법, 기술수준, 노하우를 분석하여 자신의 기술 수준 향상을 도모하는 행위로서, 반도체 관련 분야에서는, 다른 반도체칩을 생산하기 위해 이전의 제품을 연구, 분석하여 신제품을 생산하는 것이 관행으로 되어 있었고, 이는 반도체 업계의 발전에도 도움이 되고, 연구, 분석에 의해 공중에게 이익을 주는 것이므로 합법적이라 인정되고 있었기 때문이다.

또한, 침해품인 것을 알지 못하고 선의로 구입한 자와 권리자 사이의 이익을 형평의 원칙에 따라 조절하기 위해 선의의 구매자는 제품에 대한 권리를 인식하기 이전에 발생한 행위에 대해서는 책임을 지지 않도록 하고 있다.

법에 의해 배치설계권의 효력이 제한되는 구체적인 경우는 다음과 같다.

- (1) 교육, 연구, 분석 또는 평가 등의 목적이거나 개인의 비영리적인 사용을 위한 배치설계의 복제 또는 그 복제의 대행
- (2) 연구, 분석 또는 평가 등의 결과 창작성이 있는 배치설계
- (3) 배치설계권자가 아닌 자의 창작성이 있는 동일한 배치설계
- (4) 적법하게 제조된 IC 등을 인도받은 자의 IC 등에 대한 이용행위
- (5) 불법 제조된 IC 등을 선의이며 과실없이 인도 받은자, 즉 선의자의 이용행위(그러나, 선의자가 불법 제조를 인식한 후에는, 배치설계권자 또는 전용 이용권자가 상기 선의자의 이용 행위 및 이용을 위한 보유 및 운송 행위에 대해 이용료를 청구할 수 있다).

### 5.4 배치설계권자에 대한 보호수단

배치설계권의 침해 또는 침해의 우려에 대한 민사적 구제조치 또는 예방 조치로서 침해 중지 및 예방 청구권, 손해 배상 청구권, 보상금 청구권, 및 이용료 청구권이 있으며, 권리를 침해한 자에 대해 3년 이하의 징역 또는 5천만원 이하의 벌금형에 처하는 형사적 구제 수단이 있다.

## 6. 배치설계법에 관한 전망

본법이 제정된 이후 본법에 대한 무용론이 제기되어 왔다. 그 이유는 반도체칩 보호법이 가장 먼저 제정된 미국에서도 반도체칩 보호법에 따른 분쟁발생 사례가 거의 없으며 국내에서도 반도체 칩집회로 배치설계에 관한 분쟁이 거의 발생하고 있지 않기 때문이다. 이처럼 배치설계에 관한 분쟁이 거의 발생하지 않는 이유는 복제 비용이 예상외로 많이 들어 이를 직접 복제한다는 것이 현실적으로 불가능하며, 반도체 칩 업체가 특허법에 의한 보호를 더 선호하고 있으며, 컴퓨터를 이용한 반도체칩 설계 기술의 발달로 반도체칩 분석시 분석기법을 이용함으로써 이전과 같이 경쟁사의 Mask Work 그대로 복제하는 경우가 거의 없으며, 반도체 업체가 소량 생산 위주의 주문형 반도체산업으로 전환되고 있으므로 경쟁사의 반도체 배치설계를 그대로 모방한다는 것이 의미가 없어졌기 때문이라는 견해가 있었다. 그러나 아래의 통계와 같이 배치설계권의 설정등록이 법 시행 이후 꾸준히 증가되고 있음을 볼 때, 반도체 칩집회로 배치설계에 관한 법률의 무용성 논란은 어느 정도 해소되어 가고 있다고 생각된다. 또한 90년 이후 표준화된 재사용가능 배치설계를 하나의 반도체 기관 위에 집적시키고 필요한 배선을 하여 제품을 개발하는 SOC(System On a Chip) 방법등에 의하여 재사용가능 배치설계 블록을 이용한 배치설계 방법이 중요성을 더해 가고 있는 지금에 있어서 본법의 활용이 더욱 기대된다.

구분	'93	'94	'95	'96	'97	'98	누계	점유율
내국인	4	24	54	129	100	106	417	46.7
외국인		21	86	90	135	143	475	53.3
합계	4	45	140	219	235	249	892	100

-배치설계권 설정등록 현황(특허청 '99 통계자료)

## 7. 맺음말

지금까지 간략하게 반도체 칩집회로의 배치설계에 관한 법률을 살펴보았다. 본법은 산업 발전에 따른 새로운 지적재산권을 적극 도입하고 체계화시키는 방향으로 나아가는 긍정적인 시도라 할 수 있다.

영업 비밀 보호권, 컴퓨터 프로그램 보호권과 함께 신지적재산권으로 불리우는 반도체 칩집회로 배치설계권은, 기존 법체제로는 완벽히 보호하기 어려운 반도체 칩집회로 배치설계를 보호하기 위해 자연 발생적으로 발생한 것으로서, 배치설계를 새로운 법체제로 보호하는 것은, 배치설계의 산업상 중요성에 비추어 볼 때 올바른 산업 발전 유도라는 지적 재산권의 목적에 부합하는 것이다.

마지막으로 반도체 칩집회로 배치설계에 관한 법률에 대한 진술한 내용들이 본법의 이해와 활용에 조금이라도 도움이 되었기를 바라면서, 본법이 반도체 산업의 성장 발전에 보탬이 되리라 기대해 본다.

## 참고 문헌

- (1) David Ladd et al., "Protection for Semiconductor Chip Masks in the United States", Max Planck Institute, 1986
- (2) 지적소유권연구회역, "미국지적소유권해설", 특허청, pp725-740, 1988
- (3) "일본 반도체칩집회로보호법 축조해설", 특허청
- (4) 정문영, "반도체 칩집회로 배치설계 보호에 관한 연구", 연세대학교 산업대학원 석사논문집
- (5) 이준서, "반도체 칩집회로 배치설계 보호에 관한 고찰", 국제특허연수원, 1995
- (6) "반도체칩집회로 배치설계권의 내용과 등록절차", 특허청, 1995
- (7) 박왕렬, "반도체칩집회로 배치설계권의 탄생과 우리 기업의 대응방안", 월간 지적재산, 1994
- (8) 전용진, "반도체칩 보호, 문제점과 그 의의", 월간 지적재산, 12월호, 1992

## 저 자 약 력

성명 : 김 동 진

❖학력

1995.2 경북대학교 전자공학과 졸업

❖경력

1994.4~1995.3 코리아나 특허법률사무소 변리사

1999.3~2000.4 남&남 국제특허법률사무소 변리사

2000.4~현재 가산특허법률사무소 변리사

2000.4~현재 한국지식평가 컨설팅(주) 기술이사

✧ E-mail: kdj@kspat.co.kr