

정전유도 전력소자의 특성 및 동향

박종문*, 변영복**

(한국전기연구소 산업전기연구단 선임연구원*, 책임연구원**)

1. 서론

전력 반도체가 전력전자 분야에서 전력제어 소자로 광범위하게 이용되어 왔다. 전력 반도체는 개별소자, 모듈형 소자, 지능형 모듈, 스마트 파워 IC로 분류된다. 이러한 전력 반도체는 현재 전력전자 응용에서의 대용량화(고전압, 대전류), 고주파화, 고기능화의 요구로, 소용량 소자에서는 스마트 파워 IC화, 중용량에서는 지능형 모듈화가 빠르게 진행되고 있으며, 중·대용량 소자에서는 고전압, 대전류 및 고주파화를 위한 저손실 신구조 소자가 제안되고 있다. 특히 중·대용량 소자에서 음향 노이즈 및 소자의 전력 손실을 줄이기 위한 저손실, 고주파 소자(음성 주파수 이상 동작)의 필요성이 절실히 요구되고 있으며, 이러한 요구에 부응하여 신구조 소자가 제안되고 있다.

기존의 중·대용량 소자인 사이리스터, GTO (Gate Turn-off Thyristor) 사이리스터를 대체할 수 있는 신구조 소자로서 중용량급의 경우 바이폴라와 MOSFET의 장점을 결합한 IGBT(Insulated Gate Bipolar Transistor) 소자가 주목을 받고 있으며, 대용량 소자에서는 GTO 소자의 특성을 개선시킨 GCT(Gate-Commutated Thyristor) 등이 제안되어 왔다. 그러나 이러한 소자들도 기존 소자의 동작특성을 따르기 때문에 대용량, 저손실, 고주파화를 동시에 만족시키기에는 소자 구조상 한계에 직면해 있다. 정전유도 소자(static induction devices)는 이러한 한계를 극복할 수 있는 새로운 구조의 대전력, 고주파 소자로 제안되고 있다.

정전유도 소자는 일반적인 전력소자(대용량 사이리스터, GTO, IGBT 등)에서 구현하기 어려운 장점, 즉 주파수 특성을 저하시키지 않고도 고내압, 대전류 동작이 가능하다. 이러한 정전유도 소자에는 정전유도 트랜지스터(SIT, static induction transistor), 정전유도 사이리스터(SITh, static

induction thyristor), 정전유도 에미터 다이오드(SIED, static induction emitter diode) 등 여러 종류가 제안되고 있다. 정전유도 트랜지스터에서 드레인 전류는 다수 캐리어(majority carrier)에 지배되고, 공핍된 n-에피층의 강한 전계 때문에 소스에서 드레인으로 이동하는 캐리어는 포화속도로 이동하게 된다. 따라서 고내압화를 위해서 n-에피층을 두껍게 하더라도 소자의 스위칭 속도에 제약을 주지 않게 된다. 그리고 드레인 전류가 온도에 부정적 특성(negative temperature coefficient)을 나타내기 때문에 소자 동작시 열적으로 안정한 특성을 갖게 된다.

결과적으로 이러한 특성들로 인해서 정전유도 소자가 고주파 동작이 가능하면서, 고전압 및 대전력 소자에 유용한 구조로 제안되고 있다. 그러나 대부분의 정전유도 소자는 통상적인 전력 반도체와는 달리 게이트 신호가 없을 때 온-상태가 되고, 전류를 차단시키기 위해서는 게이트에 역바이어스 전압을 걸어 주어야 한다. 이것은 전력전자 응용에서의 온, 오프 동작에 큰 제약으로 작용하고 있다. 그럼에도 불구하고 현재 제한적으로 고주파 유도가열, 펄스파워 전원기술, 마이크로웨이브 증폭기, 플라즈마 발생기 등 고주파, 대전력이 필요한 분야에 응용이 예상된다.

2. 정전유도 소자의 종류 및 동작특성

정전유도 소자는 기본적으로 JFET(Junction Field-Effect Transistor)로부터 구조 및 동작특성을 변화시킨 형태로, 일본의 니시자와(Nishizawa) 등에 의해서 제안되었다. 그림 1과 같은 소신호 JFET는 p⁺-게이트 바로 밑의 n-형 영역에 형성된 채널을 통해서 전류가 흐른다. 그림에서 게이트에 역바이어스(-전압)를 인가하면 p-n 접합영역의 공핍층이 확장되면서 전도되는 영역이 줄어들게 되고, 결국은 소자가 차단

된다. 이러한 구조의 JFET는 전류가 수직방향으로 흐르는 구조로 되어있지 않기 때문에 전력소자에서 요구되는 대전류, 고내압 소자를 구현하기가 어렵게 된다. 따라서 이러한 JFET의 단점을 개선하고 전력소자에 응용할 수 있는, 소자의 수직방향으로 전류가 흐를 수 있도록 그림 2와 같은 정전 유도 트랜지스터(SIT, Static Induction Transistor)구조가 제안되었다.

그림 2의 정전유도 트랜지스터는 망상(mesh)의 p⁺ 매물 게이트를 소자 내에 형성한 구조로 되어 있다. 이러한 구조를 만들기 위해서는, 우선 n⁺ 기판에 고저항의 n⁻-에피층을 형성하고, n⁻-에피층에 매물 게이트를 위한 p⁺를 확산시키고, 그 위에 n⁻-에피층을 형성하며, 최종적으로 n⁻-소스 층을 확산하여 제작한다. 그림에서처럼 매물 게이트인 p⁺ 사이에 형성된 n⁻영역의 폭이 좁기 때문에 게이트와 소스 사이의 역바이어스 전압의 세기를 조절해서 전류-전압 특성을 제어할 수 있다.

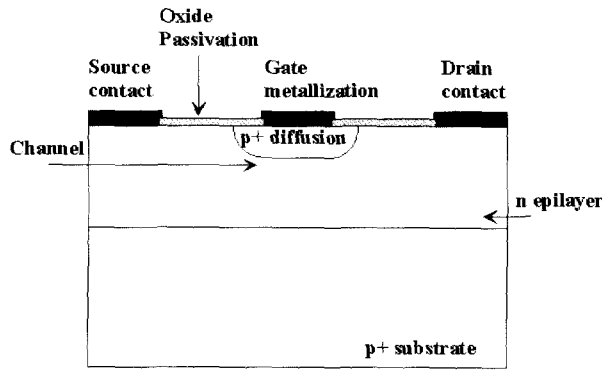


그림 1 JFET 구조

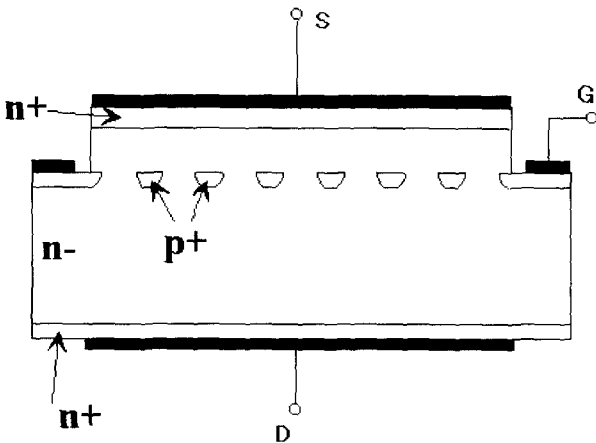


그림 2 정전유도 트랜지스터 구조

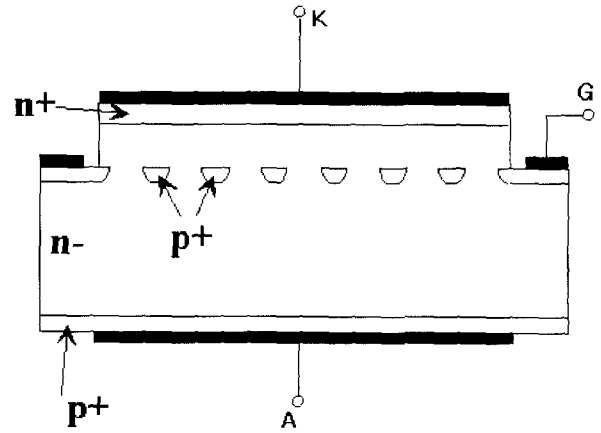


그림 3 정전유도 사이리스터 구조

그림 3은 정전유도 사이리스터(SITh, Static Induction Thyristor)를 나타내며, p⁺ 기판에 n⁻-에피층을 올린 3단자 구조로 되어 있다. 이 구조가 비록 사이리스터와 비슷한 특성을 나타내지만 동작과정은 일반 사이리스터와는 매우 다르며, FCD(Field-Controlled Diode) 또는 FCT(Field-Controlled Thyristor)라고도 불린다.

그림에서 p⁺ 층에서의 캐리어 주입으로 전도변조(conductivity modulation)가 일어나게 되며, 결과적으로 정상동작시 소자의 온-저항이 낮아지게 된다. 정전유도 사이리스터는 높은 게이트 전압을 인가할 수 있기 때문에 큰 dV/dt를 견딜 수 있고, 다른 반도체 소자에 비해서 전자파 노이즈에 덜 민감하다. 또한 다수 캐리어를 제어하기 때문에 스위칭 특성이 캐리어 수명에 덜 좌우되므로 고주파 응용에 적합하다.

2.1 정전유도 트랜지스터의 동작특성

정전유도 트랜지스터는 게이트 전압에 의해서 제어되고, 다수 캐리어가 소스에서 드레인으로 흐른다는 점에서는 JFET와 비슷하다. 그러나 정전유도 트랜지스터는 채널저항이 상대적으로 매우 작아서 포화전류 특성이 나타나지 않고, 출력저항이 낮으며, 트랜스컨덕턴스(transconductance)가 높고, 부성 온도특성을 나타낸다. 그림 2에 매물 게이트정전유도 트랜지스터의 기본구조를 나타냈으며, 그림 4 및 5에 각각 플래너(planar) 및 트렌치(trench) 형 소자구조를 나타냈다. 그림 4에서 소스(+ 전압)와 게이트(- 전압)에 역전압을 인가하면, p⁺-n 접합 부근의 공핍층이 소스와 드레인 사이의 전도채널을 좁혀서 저항이 커지게 된다. 게이트-소스 사이의 인가전압 -V_{GS}가 충분히 커지게 되면 공핍층이 늘어나서 그림 6처럼 채널이 없어지게 된다. 여기서 V_{GS}가 감소하거나 극성이 변하게 되면 공핍층 폭이 감소해서 소스와 드레인 사이에 전도채널이 다시 형성된다. 이 채널의 컨덕턴스(conductance)

는 드레인-소스 전압 V_{DS} , 게이트-소스 전압 V_{GS} 및 소자구조에 의해서 결정된다.

통상적으로 정전유도 트랜지스터는 게이트 바로 밑의 도너 농도가 매우 낮고, 게이트 접합 사이의 폭이 매우 좁기 때문에, 게이트에 역바이어스 전압을 인가하지 않은 상태에서도 확산된 불순물 농도에 의해서 전위장벽이 형성될 수 있다. 이 경우 전도 채널이 형성되도록 게이트 사이의 간격을 설계해야 한다. 그림 4 및 5의 구조에서 일반적으로 게이트 사이의 거리는 1-10 μm 로 설계한다. 또한 정전유도 트랜지스터는 전류가 다수 캐리어에 지배되기 때문에 소자의 주파수 특성은 캐리어 수명에 의존하기보다는 게이트-소스 사이의 커패시턴스 C_{GS} 및 소스 층 저항 R_S 에 의해서 지배된다. 다수 캐리어 소자이기 때문에 고주파 동작에 유용하지만, 고전압화를 위해서는 도핑농도가 낮은 넓은 n 층이 필요하기 때문에 전도 채널저항 R_{on} 이 커지고, 따라서 소자의 통전능력에 제약을 받게 된다.

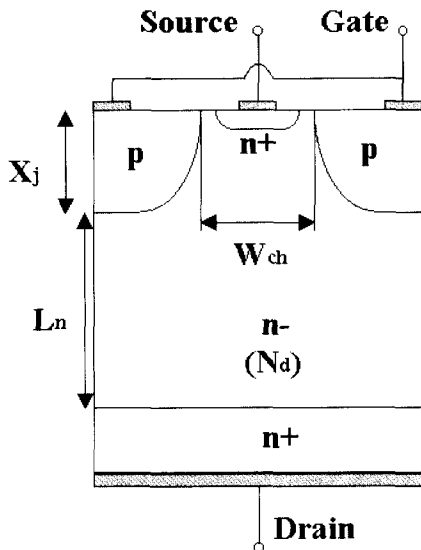


그림 4 플래너 구조 정전유도 트랜지스터

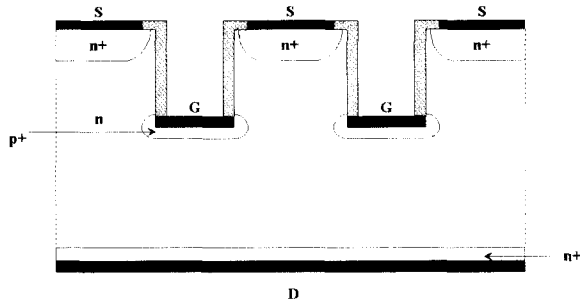


그림 5 트렌치 구조 정전유도 트랜지스터

이러한 전도채널 저항 R_{on} 은 게이트-소스 접합에 순바이어스 전압을 인가해서 감소시킬 수 있다. 이 경우 과잉 캐리어가 n(그림 4) 층 또는 n 층(그림 5)으로 주입되고, 과잉 캐리어에 의한 전도변조에 의해서 R_{on} 이 상당히 낮아지게 된다. 그러나 과잉 캐리어가 소멸되기 위해서는 캐리어 수명에 좌우되기 때문에 결과적으로 고주파 동작에 제약을 주게 된다.

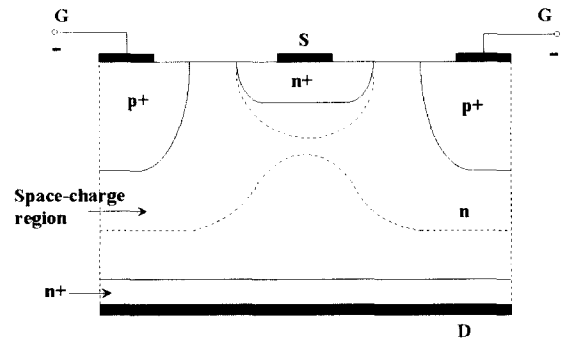


그림 6 정전유도 트랜지스터의 공핢층 영향

2.2 정전유도 사이리스터의 동작특성

정전유도 사이리스터는 정전유도 트랜지스터의 n+ 기판 대신에 p+ 기판에 n-에피층 형성하고 소자를 구성하게 된다. 이 소자는 FCT(Field- Controlled Thyristor) 또는 FCD(Field- Controlled Diode) 라고도 불리운다. 그림 3 및 그림 7, 그림 8에 여러 구조의 정전유도 사이리스터를 나타냈다. 그림에서 게이트(G)-캐소드(K) 사이에 역바이어스 전압을 인가함으로써 n-n'에 형성된 전도채널을 제거하고, 반대로 게이트-캐소드 전압 V_{GK} 를 0 또는 순방향으로 인가해서 전도채널을 형성한다.

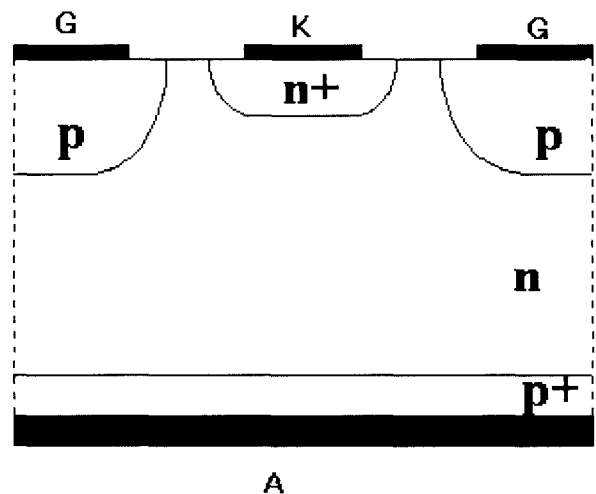


그림 7 플래너 구조 정전유도 사이리스터

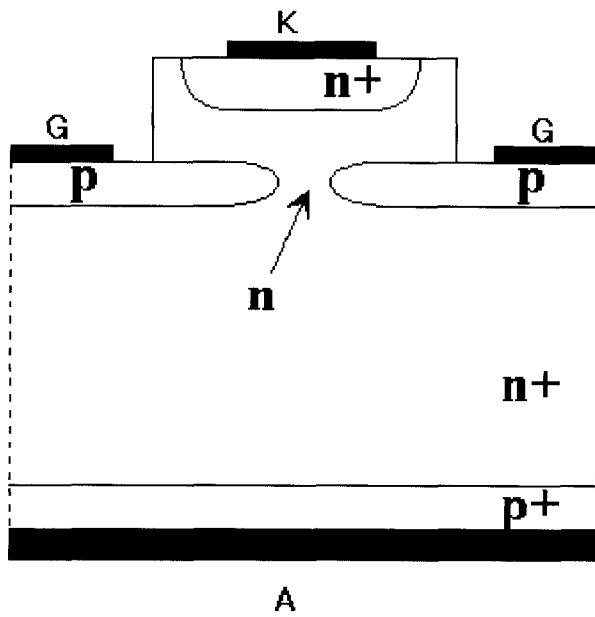


그림 8 메사(mesa)형 정전유도 사이리스터

전도채널이 형성된 다음에는 정전유도 사이리스터는 p^+n^+ 다이오드처럼 동작하게 되고, 결과적으로 소자의 온-상태 특성은 다이오드와 비슷한 경향을 나타낸다. 정전유도 사이리스터가 온-상태로 된 다음에는, n^+ -캐소드 및 p^+ -애노드 영역에서 동시에 바이폴라 주입이 일어나기 때문에 게이트 전류가 제거되기 전에는 공핍층을 제어할 수 없게 된다. 따라서 캐리어 수명이 소자의 스위칭 특성에 영향을 주게 된다. 소자의 역방향 특성은 게이트-애노드 영역 사이의 p^+np^+ 층 항복전압에 영향을 받는다.

정전유도 사이리스터는 일반적인 사이리스터와 마찬가지로, 소자를 차단시키기 위해서는 캐리어의 바이폴라 주입을 억제시켜야 한다. 이렇게 하기 위해서는 캐소드-애노드 사이의 전압이 역바이어스 되거나 게이트에 역바이어스 전압을 인가해야 한다. 한편 차단된 소자를 턴-온시키기 위해서는, 게이트-캐소드 전압을 순방향으로 인가해서 게이트-캐소드 사이의 커패시턴스를 충전시켜 전자-정공 주입이 가속되도록 한다.

3. SiC 정전유도 소자

광대역 반도체 재료 중 하나인 SiC(Silicon Carbide)는 전기물성적으로 전력 반도체의 핵심요소 중 하나인 고전압을 구현할 수 있으며 캐리어의 전송 특성상 고주파 대역에서의 소자특성이 우수함이 이론적, 실험적으로 이미 입증되어 선진 각국에서는 차세대 고효율, 고주파 및 고온용 반도체로 주목을 받고 있다.

목을 받고 있다.

SiC는 원소 주기율표에서 4족 원소 중 원자번호가 작은 Si와 C가 강한 공유결합을 이루고 있는 화합물이다. 따라서 SiC는 가벼우면서도 우수한 기계적 성질, 열적 안정성, 내산화 및 부식저항성 등을 가지고 있으므로 오래 전부터 발열체 및 고온 구조용 재료로 널리 사용되어 왔다. 최근에는 고온에서의 전기적 성질 및 광학적 성질의 우수성이 밝혀짐에 따라 고온에서 작동되는 광학재료 및 반도체 소자 등에 응용이 기대되고 있다. SiC는 고전계에서 전자의 포화속도가 Si나 GaAs보다 2 배정도 크고, 전자 이동도, 열전도도가 높으며, 300 K에서 절연 파괴 전계가 Si나 GaAs보다 10 배 정도 높기 때문에 고주파, 전력용 재료로서 매우 유망하다.

SiC 소재를 사용한 첫 번째 정전유도 소자가 1995년에 보고되었다. 아직은 f_{max} 는 MESFETs에 기술에 뒤지나, 175 MHz에서 38 W의 출력파워를 나타냈다. 4H-SiC 정전유도 트랜지스터는 더 높은 전자 이동도로 인해 6H-SiC 보다 더 좋은 특성을 나타낸다. SiC 정전유도 트랜지스터는 HDTV를 위한 초고주파 고효율 증폭기로 이용하기 위해서 주로 제안되었으며, 현재 개발된 모듈은 470-806 MHz의 주파수범위에서 작동하고, 200 W의 평균 출력파워를 갖는다.

현재 Northrop Grumman에서는 0.5 μ m의 게이트 폭의 SiC 정전유도 트랜지스터로부터 600 MHz에서 1.36의 출력밀도를 얻었다. 또한 Northrop Grumman에서는 비교적 저주파 대역(0.1 GHz 이상 1 GHz 미만)에서의 UHF 방송 시스템 부품소자인 정전유도 트랜지스터 개발이 완료되어 이미 양산단계에 있다. Purdue 대학에서는 3 GHz에서 1.2 W/mm 출력밀도를 나타내는 소자를 개발 발표하였다. 그리고, 일본의 Hitachi사에서 발표한 게이트 길이 2 μ m, 채널폭 1 μ m을 갖는 4H-SiC 정전유도 트랜지스터는 200 A/cm²에서 0.25 V 온-전압, 10 V 역바이어스 게이트 전압특성을 나타냈다. 그림 9에 SiC 정전유도 트랜지스터 구조를 나타냈다.

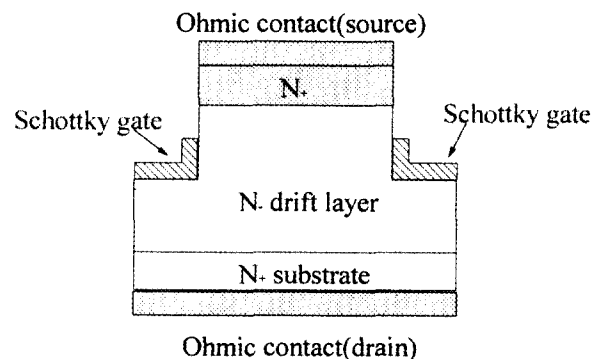



그림 9 SiC 정전유도 트랜지스터

4. 맺음말

정전유도 소자는 아직까지는 제한적으로 이용되고 있으며, 여러 종류의 소자구조의 개발이 진행되고 있다. 이 소자는 고주파 유도가열, 펄스파워 전원기술, 마이크로웨이브 증폭기, 플라즈마 발생기 등 고주파, 대전력이 필요한 분야에 응용이 예상된다.

현재 일본 등의 반도체 제조업계에서는 AM/FM transmitter, 유도가열장치, 고전압 저전류전원장치(1000V, 5A), 초음파 발생기 등의 응용분야를 위해서 Si 정전유도 트랜지스터를 생산하고 있으며, 신뢰도, 노이즈, 방사선 내성 측면에서 볼 때 MOSFETs에 비해 우수한 특성을 갖고 있다. SiC 정전유도 소자는 소재의 우수한 물성으로 인해서 세계적으로 활발히 연구되고 있으며, 일부는 고주파 증폭기 등에 활용되고 있다. 

참 고 문 헌

- [1] Nishizawa, J.-I., "High-Frequency High- Power Static Induction Transistor", IEEE Trans. on Electron Devices, Vol. ED 25, No. 3, March, 1978.
- [2] Nakamura, Y. 외, "Very High Speed Static Induction Thyristor", IEEE Trans. on Industry Applications, Vol. IA-22, No. 6, November/ December, 1986.
- [3] Benda, V., Gowar, J., Grant, D. A., "POWER SEMICONDUCTOR DEVICES - Theory and Applications", John Wiley & Sons., 1999.
- [4] 산업자원부, "SiC 반도체 기술개발", 2000.
- [5] Ortolland, S., "4H-SiC SIT DEVICE FOR RF HEATING APPLICATIONS", IEE, 1998.
- [6] Yura, M., 외, "Static Induction Emitter Diode(SIED)", ISPSD'1998.

〈 저 자 소 개 〉



박종문(朴鍾文)

1961년 3월 19일생. 1983년 한양대학교 공과대학 전자공학과 졸업. 1986년 동 대학원 전자공학과 졸업(석사). 1988년~현재 한국전기연구소 전력반도체연구그룹 선임연구원.



변영복(卞永福)

1961년 3월 23일생. 1984년 부산 대학교 공과대학 전기기계공학과 졸업. 1986년 동 대학원 전기공학과 졸업(석사). 1998년 동 대학원 전기공학과 졸업(공학박). 1986년~현재 한국전기연구소 전력전자연구그룹 책임연구원. 1998년~현재 영남

대 대학원 전기공학과 겸임교수.