

主 題

# 초고속 대용량 라우터 기술

한국전자통신연구원 이형호, 이규호, 주성순

차 례

- I. 서 론
- II. 라우터 및 초고속 대용량 라우터
- III. 라우터 기술의 발전 과정 및 동기
- IV. 초고속 대용량 라우터 기술
- V. 초고속 대용량 라우터시스템
- VI. 결 론

## 요 약

본 고에서는 코어 백본 시스템으로 사용될 수 있는 수준으로 고성능, 대용량화한 고성능 라우터시스템을 초고속 대용량 라우터로 정의하고, 초고속 대용량 라우터에 포함되어야 할 기술을 분석하였다. 또한 현재 출시되었거나 출시 예정인 초고속 대용량 라우터 및 고성능 라우터시스템을 간단히 소개하였다.

## I. 서 론

최근의 인터넷 증가 추세와 더불어 등장하기 시작한 고성능 라우터에는 기존의 라우터와는 다른 기술적 사항들이 요구되어지고 있다. 그 대표적인 것이 라우터의 고속화, 대용량화이다. 라우터의 기술이 급속히 발전하게 되는 배경과 이유는 무엇보다도 인

터넷의 폭발적인 성장이 최근까지 있어왔고, 이러한 성장속도는 앞으로도 계속될 전망이다. 인터넷 트래픽은 70년 중반부터 매년 2배 이상씩 증가해 왔고, WWW(World Wide Web)의 출현 이후 최근에는 3~4개월에 두배씩 증가하는 것으로 보고되고 있다. 또한 인터넷 트래픽이 비디오나 음성데이터 같은 실시간 데이터를 수용하는 시기에 와 있다.

인터넷 트래픽의 지속적인 증가로 미루어 볼 때 코어 백본 시스템으로 사용될 초고속 대용량 라우터의 요구는 더욱 커질 것이다. 코어 스위치와 코어 라우터 시장은 1999년에 10억달러 이던 것이 2003년에는 50억달러에 이를 것으로 보고되고 있으며, 2001~2003년 사이에 코어 스위치 또는 라우터들이 기존의 회선교환방식의 교환기를 점차 대체할 것으로 보인다. The Yankee Group 보고에 의하면 테라비트 라우터 시장이 1998년에 3.3억달러이던 것이 2000년에는 두 배가 넘는 7.4억달러가 될 것

으로 전망된다[1].

여기에 맞추어 고성능 라우터시스템은 IP (Internet Protocol) 패킷 포워딩 용량을 증대시키고, 라우터의 접속 링크 속도를 높이며, 또한 서비스 품질을 보장하는 방향으로 발전하고 있다. 기술 측면에서 초고속 대용량 라우터도 이와 동일한 분야의 기술연구가 요구된다. 특히 시스템을 고성능화 또는 대용량화하기 위한 기술 및 코아 백본망에서 요구되는 사항들을 수용하기 위한 기술 등이 포함되어야 할 것이다.

본 고에서는 고성능 라우터시스템의 기술 발전에 대해 기술하였으며, 특히 코아 백본 시스템으로 사용될 수 있는 수준으로 고성능, 대용량화한 시스템을 초고속 대용량 라우터로 정의하고, 현재 출시되었거나 출시 예정인 초고속 대용량 라우터 및 고성능 라우터시스템을 간단히 살펴 보기로 한다. 본 고의 2장에서는 초고속 대용량 라우터를 정의하고, 3장에서는 라우터기술의 발전과정과 동기에 대해, 4장에서는 초고속 대용량 라우터를 위한 기술발전 동향에 대해 언급하였다. 그리고 5장에서 선진외국에서 개발되고 있는 초고속 대용량 라우터 및 고성능 라우터시스템 예를 제시하고, 6장에서 결론을 맺었다.

## II. 라우터 및 초고속 대용량 라우터

라우터는 입력측 링크와 출력측 링크 사이에 IP 패킷을 전달함으로써 인터넷 네트워크 구성 요소들을 연결시켜주는 장치이다. 이러한 연결은 입력된 IP 패킷에 포함된 3계층 주소에 따라 목적지까지의 최적 경로상에 있는 다음 노드로 보냄으로써 이루어진다. 따라서 라우터의 기본 구성요소에는 일반적으로 여러종류의 링크를 수용하는 입출력 포트와 입출력 포트간 패킷 교환을 수행하는 스위칭 유니트, 그리고 라우팅 프로토콜을 수행하는 프로세서 등이 포

함한다.

패킷이 입력포트를 통해서 입력되면 입력포트에 서는 패킷에 포함된 3계층 주소 정보를 추출하여 라우팅테이블 lookup 방법에 의해 출력포트 정보를 얻는다. 새로운 출력포트 정보를 얻은 패킷은 스위칭 유니트를 통하여 해당 출력포트로 전달된다. 이러한 과정에서 데이터링크 계층 프로토콜이 수행되고, TTL(Time-To-Live) 값의 감소, 새로운 헤더에 대한 checksum의 계산, 에러 메시지 송신등의 기능들이 또한 포함된다.

라우터시스템 내에서 일어나는 이와 같은 일련의 과정들은 매 패킷마다 이루어지며 패킷 트래픽의 속도가 빠를수록 라우터시스템에서 수행되어야 하는 각 단계별 과정도 빨리 이루어져야 하며, 그 속도 요구조건을 만족시키지 못할 경우 병목현상이 발생하여 전체 라우터시스템의 성능에 영향을 미치게 된다. 최근에 인터넷 트래픽의 폭발적인 증가에 따라 이와 같은 성능분제는 더욱 부각되고 있는 실정이다.

이와 같은 역할을 하는 라우터는 적용되는 영역에 따라 시스템 규모와 성능이 다르게 사용된다. 흔히 적용되는 영역의 종류에 따라 액세스 라우터, 엔터프라이즈 라우터 및 백본 라우터등으로 구분할 수 있고, 또한 성능과 시스템의 규모에 따라 소형 라우터, 고속 라우터, 초고속 라우터등으로, 또는 구체적인 성능규모를 나타내는 식의 기가비트 라우터, 테라비트 라우터등으로 분류되기도 한다.

고속 라우터와 초고속 라우터에 대한 분명한 경계를 지을 수는 없다. 다만 인터넷의 증가와 더불어 기존 라우터의 성능향상이 급속히 요구되어진 시점에서 기존 라우터의 성능개선을 위한 새로운 기술들을 도입한 새로운 구조의 라우터시스템을 고속 라우터라 하였고, 그러한 고속 라우터시스템중 특히 코아 백본 시스템으로 사용될 수 있는 수준으로 고성능, 대용량화한 시스템을 본 고에서는 초고속 대용량 라우터로 정의하였다.

### III. 라우터 기술의 발전 과정 및 동기

초기의 라우터는 라우팅 기능을 처리하는 프로세서의 성능에 비해 링크를 통한 데이터의 전달속도가 빠르지 않았고, 또한 라우터를 통하는 트래픽이 커지지 않았기 때문에 프로세싱 환경과 여기서 실행되는 소프트웨어로 구현되었다. 이러한 방식에서는 성능향상을 위한 기술로 프로세서의 고성능화와 시스템 버스의 고속화등이 시도되었다. 그러다가 광전송 통신 등의 전송기술의 발달로 데이터 전송속도가 프로세서의 처리속도보다 빨라지고, 네트워크를 통한 트래픽양이 증가하여 프로세서에 의한 라우팅 처리 과정이 병목현상의 주된 원인이 되었다. 이러한 문제를 해결하기 위하여 여러가지 기술들이 개발되었다. 특히 컴퓨터의 병렬처리 기술을 도입하여, 태스크와 데이터 전달을 병렬처리화하는 한편 라우팅 과정의 패킷 포워딩 부분을 분리하여 프로세서의 부담을 줄이는 방향으로 진행되었다[2][3]. 이와 동시에 고속 스위치 등의 고속 데이터 교환 방식을 도입하고, 시스템 구조적 측면에서도 하나의 라우팅 유닛을 공유하는 서버형 구조에서 각 라인접속 유닛마다 포워딩 유닛을 포함하게하는 분산형 구조로 발전하게 되었다.

〈그림1〉은 포워딩 기능의 위치와 시스템구조적 입장에서 라우터시스템 모델을 분류한 것이다.

라우터의 기술이 급속히 발전하게 되는 배경과 이유는 무엇보다도 인터넷의 폭발적인 성장이 최근까지 있어왔고, 이러한 성장속도는 앞으로도 계속될 전망이다기 때문이다. 인터넷 트래픽은 70년 중반부터 매년 2배 이상 증가해 왔고, WWW의 출현 이후 최근에는 3~4개월에 두배씩 증가하는 것으로 보고되고 있다. 미국 ISP(Internet Service Provider)들 중에는 매년 100%의 성장율이 보고되기도 하며, 국내에서도 IMF 상황을 극복한 시점인 '99년에 60%이상의 성장율을 기록하고 2002년경의 호스트가 160만개를 상회할 것으로 추산되고 있다. 한편

인터넷 백본의 트래픽은 1년에 1000%씩의 증가추세에 있고, 인터넷 트래픽이 비디오나 음성데이터와 같은 실시간 데이터를 수용하는 시기에 와 있다. 〈그림2〉는 미국에서의 네트워크 트래픽 증가 추세를 보인 것이다.

### IV. 초고속 대용량 라우터 기술

네트워크 환경의 급속한 변화에 따라 라우터 관련 기술에도 큰 발전과 변화가 이루어지고 있다. 본 장에서는 그 중 가장 두드러진 기술적 발전으로 스위칭 능력의 고속화, IP 패킷 포워딩의 고성능화, 시스템 구조의 분산화, 링크 접속 기능의 광대역화, QoS의 고신뢰화, 망관리의 지능화등에 대한 내용을 살펴보기로 한다. 이와는 별도로 초고속 대용량 라우터와 관련하여 일본 Real Internet Consortium(RIC)[4]의 초병렬 라우터 구조 연구동향에 대해 함께 소개하기로 한다.

#### 1. 스위칭 능력의 고속화

라우터시스템 내부에서의 패킷 데이터 전송방식으로서, 초기 라우터에서는 시스템 버스를 사용하였으나 데이터 교환의 고속화를 위하여 스위치를 사용하게 되었다. 따라서 고속 또는 초고속 라우터시스템에서는 스위치 기술이 가장 주된 연구대상 기술중의 하나이다. 초고속 라우터를 위한 스위치 설계 기술은 스위칭 단위 데이터 길이의 고정성(fixed-length)/가변성(variable-length)과 버퍼의 위치 등이 주된 고려 대상이다.

고정 길이 스위칭 단위는 주로 ATM 셀 스위칭 방식에서 많이 연구되어 왔으며, 라우터의 고속화를 위해 가변길이를 갖는 패킷을 고정길이 단위로 나눔으로써 스위칭 기능의 고속화를 실현할 수 있다. 그러나 가변길이의 패킷을 고정길이의 단위 데이터로

나누어 스위칭하고자할 때 스위치의 입력과 출력 부분에서는 주어진 패킷을 고정길이데이터 유니트로 나누어 스위치로 보내고, 또한 스위치에서 출력된 일련의 데이터 유니트들을 다시 패킷으로 조립하여야 하는 SAR(Segmentation and Reassembly) 기능이 필요하다. 라우터에 입출력되는 패킷 트래픽의 속도에 맞게 SAR 작업의 성능도 따라주어야 한다. 이는 고정길이 스위칭 방식을 사용한 스위치의 고속화에 있어서 큰 부담이 될 수 있다. 실제적으로 링크 속도가 OC-192(10Gbps)가 되었을 때 이를 지원할 SAR기능 구현은 또 다른 속제가 될 것이다.

버퍼의 위치에 따른 스위치의 구조는 입력버퍼 스위치, 출력버퍼 스위치, 그리고 공유버퍼 스위치로 크게 구분된다. 입력버퍼 스위치는 논블로킹(nonblocking) 스위치인 크로스바(crossbar)나 batcher-banyan 스위치를 사용하며, 스위치의 동작 속도가 입력 라인의 속도와 동일하여 링크의 고속화에 유리하고, 스위치 내에 메모리가 없기 때문에 ASIC으로 구현하기도 좋다. 그러나 입력 버퍼를 FIFO로 운영할 경우, HOL(Head Of Line) 블록킹 때문에 기본적인 입력버퍼 스위치는 최대 스루풋이 58%로 낮은 것이 단점이다. 지연 및 스루풋 성능면에서 가장 좋은 것은 출력 버퍼 스위치로서, 일반적으로 버스 구조를 취한다. 이상적인 출력 버퍼 스위치는  $N \times N$  스위치에서 최대  $N$ 개의 패킷을 한 타임 슬롯 내에 받아들일 수 있으며, 이를 위해서는 버스의 대역폭이  $NV$ ( $V$ : 입력링크속도)이고 출력버퍼의 액세스 속도가  $(N+1)V$ 가 되어야 한다. 출력 버퍼 스위치는  $N$ 배의 내부속도 증가가 필요하기 때문에 구현할 수 있는 스위치 용량이 제한된다. 공유버퍼 스위치는 논리적으로 출력 버퍼 스위치와 동일한 구조이며 단지 출력 버퍼를 공유해서 버퍼 크기를 크게 줄일 수 있다는 장점을 지녔다. 여기서는 공유메모리의 속도가  $2NV$ 가 되어야 하기 때문에 용량 확장에 제한이 있다는 단점이 있다. 그러나 10Gb/s 내지 20Gb/s 용량의 공

유버퍼 스위치는 현재의 기술로 구현이 가능하고, 성능이 우수하기 때문에 많은 상용 ATM 스위치들이 채택해 왔다.

한편 기가비트 라우터에서는 링크 속도와 총 스위치 용량이 높아짐에 따라, 내부 속도 증가가 요구되는 공유 버퍼형이나 출력 버퍼형 보다는 입력 버퍼형 스위치를 채택하고, 입력 버퍼형 스위치의 성능이 낮은 단점을 보완하기 위하여 VOQ(Virtual Output Queuing)구조 등을 도입하고 있다.

## 2. IP 패킷 처리의 고속화

라우팅 기능을 프로세싱 환경에서 실행되는 소프트웨어로 구현했을 때 그 처리 성능이 패킷의 입력 속도를 따라가지 못하는 경우 병목현상이 발생한다. 라우팅 과정에서도 입력된 패킷에 새로운 헤더정보를 붙여 다시 송신하는 패킷 포워딩 부분이 트래픽의 흐름속도에 종속되는 부분이다. 라우팅 기능을 고속화하기 위해서 우선 패킷 포워딩 부분을 분리시킨 고속 포워딩 엔진 기술이 개발되었다. 또한 시스템 구조적 측면에서 포워딩 엔진 유니트를 공유하는 형태인 서버형 구조 보다는 포워딩 엔진을 각 라인 접속 유니트에 위치시키는 분산형 구조를 지향해 가는 추세이다.

스위치를 사용하는 분산구조형 라우터시스템에서는 라우팅 기능중 패킷의 흐름과 제어를 분리하여 패킷 흐름을 2계층 수준에서 통합처리 되도록 하였기 때문에 패킷 포워딩 처리 속도를 높일 수 있을 뿐 아니라 패킷이 한 곳으로 집중되는 현상을 막을 수 있다.

ATM 망에서의 LANE(LAN Emulation) 기반 MPOA(Multiprotocol Over ATM)(5)나 MPLS(Multiprotocol Label Switching)(6) 기술 등도 이러한 방식으로 개발된 기술이다.

패킷 포워딩의 고속화에는 구체적으로 두 가지 레벨의 병렬처리 기술이 포함되어 있다고 볼 수 있다.

하나는 여러 개의 포워딩 엔진 유닛을 구성하여 여러 패킷이 동시에 처리되도록 하는 것과 다른 하나는 패킷 포워딩 처리 과정에서 병렬성(parallelism)이 최대한 활용될 수 있도록 하는 것이다. 하나의 패킷의 포워딩 과정에서는 입력된 패킷에 대한 새로운 헤더정보를 얻기 위한 IP 주소 테이블 룩업 과정이 주된 고속화 연구대상이다[7~9].

현재의 ASIC 기술로는 10 Gb/s 라인 속도까지의 IP 주소 룩업을 할 수 있을 것으로 예측하고 있다 [10]. 일 예로, Alliance 사에서는 66Mpps (Mega Packet Per Second)의 성능을 얻을 수 있으며 엔트리가 64K개인 IP 포워딩 프로세서를 발표한 바 있다 [11].

IP 포워딩 엔진에서 구현이 어려운 것은 새롭게 요구되고 있는 패킷 구분(packet classification) 기능 혹은 패킷 필터링(packet filtering)이다. 패킷 구분은 원래 방화벽(firewall) 같은 보안을 위해서 필요했지만, 최근에는 IETF(Internet Engineering Task Force)의 Differentiated Service(DiffServ)를 위해서, 그리고 RSVP(Resource ReSerVation setup Protocol)나 MPLS 등과 같은 패킷 흐름별 서비스를 제공하기 위해 필요하게 되었다. DiffServ를 위해서는 패킷 흐름을 구분할 필요는 없지만 패킷이 누구로부터 오는 것이며 어떤 클래스에 속하는 것인지 망의 에지(Edge)에서 구분하고 policing까지 해야 하며, 망의 코어에서는 TOS(Type Of Service) 값에 따라 패킷을 구분하여 차별화된 서비스를 제공해야 한다.

패킷 구분을 위해서는 목적지 IP 주소 뿐만 아니라, source IP주소, source/destination port number, protocol field 등까지도 볼 필요가 있는데, 이를 미리 설정된 다양한 패킷 필터링 규칙들과 비교해야 하는 작업을 매 패킷마다 해야 되기 때문에 IP 주소 룩업보다 훨씬 어려운 작업이다. 패킷 구분을 고속화하기 위해서는 무엇이 최적의 패킷

구분자(packet classifier)인지에 대한 연구와 함께, 설정된 수백, 수천개의 패킷 구분 규칙에 따라 입력 패킷의 헤더에 있는 패킷 구분자 항목을 고속으로 검색하는 방법이 요구되며, 이러한 분야에 대한 연구는 아직 미진한 상태이다.

### 3. 인터넷 백본에서의 QoS 보장

인터넷 전화나 방송, VPN(Virtual Private Network) 등과 같은 실시간 혹은 대역폭 요구 서비스들이 늘어남에 따라 best-effort 서비스에만 의존하고 있는 인터넷에 QoS(Quality of Service) 기술이 주요 과제로 등장하게 되었다. 이와 같은 QoS 보장 문제는 최근 DWDM(Dense Wavelength Division Multiplexing)과 같은 광전송망 기술에 의해 다소 완화될 수는 있지만 궁극적으로 QoS문제는 여전히 남아있다는 것이 일반적인 견해이다.

인터넷에서 QoS 보장방법에는 섬세한(fine-grained) QoS를 보장할 수 있는 RSVP와 거친(coarse-grained) QoS를 보장하는 DiffServ가 있다. RSVP는 흐름별 자원 예약 프로토콜로서 라우터에서 모든 흐름의 상태 정보를 관리해야 한다는 문제 때문에 확장성이 떨어져서 백본에서 사용하기는 힘들고 캠퍼스나 기관의 사설망에서 사용될 수 있는 방법이다.

DiffServ는 흐름별로 트래픽을 관리하지 않고, 패킷을 클래스별로 분류해서 처리하기 때문에 RSVP와 같은 확장성의 문제가 없다. 순수 IP 라우터 기반의 백본망에서는 RSVP와 같은 자원예약(resource reservation) 프로토콜 없이는 섬세한 QoS를 보장할 수 없는데, RSVP는 확장성의 문제로 망의 코어에 사용되기 힘들기 때문에, DiffServ 기반의 거친 QoS를 보장해야 할 것이다. 음성 트래픽 같은 경우는 DiffServ 에서 높은 우선순위의 클래스를 할당하는 것으로 충분히 QoS를 보

장받을 수 있을 것으로 보이는데, 이는 차세대 인터넷이 음성 트래픽을 수용한다고 하더라도 절대적인 양에서 데이터 트래픽보다는 훨씬 적을 것이라고 예상되기 때문이다.

이러한 QoS를 지원하기 위해서 패킷 구분, 버퍼 관리, 출력 링크에서의 패킷 스케줄링 등이 라우터에 포함되어야 할 기능이다. 패킷 구분은 서로 다른 요구조건을 갖는 패킷들을 클래스 별 혹은 흐름 별로 구분하는 기능으로서, MPLS나 DiffServ에서는 망의 입구에서 수행하여야 한다. 그리고 클래스 별 혹은 흐름별 큐잉(per-flow queueing)을 통해 다른 클래스의 트래픽에 영향받지 않고 CoS(Class of Service)나 QoS를 보장할 수 있어야 한다.

일반적으로 흐름별 큐잉이 섬세한 QoS 제어를 보장하므로, 흐름이 구분되는 MPLS 라우터에서는 흐름별 큐잉을 할 필요가 있으며, DiffServ 라우터는 흐름의 구분이 없으므로 클래스별 큐잉을 해야 한다.

버퍼 관리에서 폭주시 패킷 폐기 방법으로는 RED(Random Early Detection)가 주로 사용된다. 버퍼가 넘칠 때 패킷을 폐기하면 해당 라우터를 거치는 대부분의 TCP 연결에서 폭주를 인식하고 TCP의 backoff 알고리즘에 의해 윈도우 크기를 동시에 급격히 줄이는 등 TCP 연결간의 동기화 문제가 발생한다. 이러한 TCP 동기화 문제를 해결하기 위해 코아 라우터는 RED로 폭주가 되기 전에 랜덤하게 패킷을 제거하여 TCP backoff 시점을 분산시키면 TCP 연결에 대해 큰 효과를 볼 수 있다. RED에 의한 패킷 폐기 시에는 큐 길이와 패킷의 제약 준수 여부, 우선 순위 등을 고려해야 한다.

저장된 패킷의 전송 시에는 각 큐별로 정해져 있는 대역과 지연 요구조건을 만족시킬 수 있도록 적절한 스케줄링이 필요하다. 스케줄링 방법으로는 WFQ(Weighted Fair Queuing)가 가장 좋다고 얘기되나 구현의 복잡도 등을 고려할 때,

WRR(Weighted Round Robin)이나 DRD(Deficit Round Robin) 등을 많이 사용한다.

## 5. 초고속 대용량 라우터 기술

초고속 대용량 라우터는 주로 코아 백본시스템에 적용될 것이다. 코아 백본 라우터는 단순한 트래픽 처리 능력의 증가만을 의미하는 것이 아니며, 여러 ISP들이 백본을 통하여 서로 관계되어지기 때문에 효과적인 서비스를 위하여 에지 디바이스에서 트래픽을 분류하고 코아 라우터는 서비스 요구사항이 만족되도록 서로 전달해 줄 수 있는 역할을 하여야 한다. 따라서 코아 라우터도 에지에서 실행된 QoS 분류 정보를 알고 있어야 하고, 코아 라우터에서도 주어진 QoS 분류 정보를 기반으로 트래픽의 흐름이 제어 및 관리되어야 한다. VPN서비스는 에지에서 결정된 QoS 체계가 코아에서도 여전히 보장되어야 하는 한 예가 된다.

표1은 성능과 기술, 그리고 응용 측면에서 라우터를 구분하여 비교한 내용이다. 초고속 대용량 라우터는 고속 라우터와 비교하였을 때 동일한 분야의 기술연구가 요구된다. 다만 초고속 대용량 라우터는 시스템을 고성능화 또는 대용량화하기 위한 기술, 예를 들면 고 대역폭의 링크접속이나 스위칭 고속화 능력을 향상시키기 위해 optical 기술을 사용한다든지 하는 부분이 있고, 코아 백본망에서 요구되는 사항들을 수용하기 위한 시스템 이중화, 고신뢰성 QoS보장, 그리고 복잡한 망관리의 지능화에 대한 기술등이 포함될 것이다. 그 외에 처리되어야 하는 트래픽의 양이 대규모가 됨에 따라 대규모 트래픽 엔지니어링 기술도 초고속 대용량 라우터시스템 개발에 포함되어야 할 분야이다. 초고속 대용량 라우터에 포함될 기술분야는 다음과 같이 요약될 수 있다.

- 초고속 라우터시스템 기술
- 초고속 스위치: 수백기가급-테라급

항목	라우터	고속라우터	초고속라우터
데이터처리능력	● 수기가급이하	● 수십기가급-수백기가급	● 수백기가급-테라급
라우팅프로토콜처리 방식	● 소프트웨어	● 고속계층3처리 지원 ● 포워딩 엔진	● 고속 포워딩 엔진
성능향상 방법	● 프로세서의 고성능화 ● 백플레인, 버스의 고속화 ● 스위치의 고속화	● 포워딩 기능의 분리 고속화 ● 고성능 스위치	● 포워딩 기능의 초고속화 ● 초고속 스위치 ● 광기술 활용
주요기술	● 고속 B/P. Bus	● 포워딩 엔진 기술 ● 고속 계층3 처리 기술 ● 고속 스위치 기술 ● QoS 기술	● 초고속 포워딩 엔진 기술 ● 초고속 스위치 기술 ● 고신뢰성 QoS기술 ● 광기술(광스위칭, 광링크) ● 지능적인 ● 대규모 트래픽 엔지니어링 기술 ● 액티브 네트워크 기술적용
링크 속도	● OC-3 ● 10M/100M 이더넷	● OC-3/OC-12 ● 10M/100M/GE	● Oc-48 ~ OC-192 ● 광링크 기술
시스템구조	● 서버형 구조	● 멀티 서버형 구조 ● 분산형 구조	● 완전 분산형 구조
적용영역	● SOHO ● 소규모 LAN 에지	● LAN/WAN 에지 또는 백본 ● 캠퍼스/엔터프라이즈 백본	● 코어 백본 ● 캐리어 코어 ● 공중 인터넷 백본

표1. 성능과 기술, 응용 측면에서의 라우터 분류표

- Optical switching 기술
- Optical link기술(DWDM)
- OC-192이상의 링크 접속 기술
- 고성능 패킷포워딩 기술(링크당 10Mpps 이상)
- Core backbone지원 기술: 이중화
- 대규모 트래픽에 대한 트래픽 엔지니어링 기술
- 고신뢰성 QoS 보장기술
- 대규모 백본망 관리 기술

## 6. 리얼 인터넷 컨소시엄

일본의 산업체와 대학에서 Real Internet

Consortium을 구성하여 초고속 고기능 인터넷을 위한 QoS관련 프로토콜과 고속 라우터 아키텍처, RSVP등의 기술에 대한 연구를 진행하고 있다. 여기에는 Hierarchical QoS Link Information Protocol (HQLIP), Superhigh Performance parallel router architecture, Scheduling 연구 그룹을 포함한 7개 워킹 그룹으로 구성되어 있다. 그 중에서도 Superhigh performance parallel router architecture 연구 그룹에서는 초고속 고기능 라우터의 실현을 위해 여러 개의 단위 라우터시스템을 병렬로 배치하고 이들을 통합하여 전체적으로 초고속 라우터 성능을 제공토록 하는 방법을 연구 중에 있다. 주요 연구 대상은 적절한 로

드 및 기능의 분산을 통한 효과적인 QoS 보장 및 멀티캐스트 그룹의 관리이다. 또한 초병렬 라우터의 구조, 라우팅 처리의 병렬화 방식 및 프로토콜 연구, WDM기술을 이용한 초병렬 라우터간 링크 방안 연구 등도 주요 연구분야에 포함된다.

## V. 초고속 대용량 라우터시스템

고속 라우터급의 세계 시장은 70%이상을 Cisco가 점유하고 있는 것으로 추산되며, 이에 대항하기 위해 타 회사에서는 수백기가급 및 테라급의 초고속 대용량 라우터를 개발 중에 있다. 선진 외국의 고성능 라우터시스템으로는 수십기가급으로부터 테라급 시스템까지 있다. 수십기가급 라우터로 BBN사의 MGR(50Gbps급), Cisco사의 GSR12012(60Gbps급), Packet Engine사의 52Gbps급 라우터가 네트워크에 적용되고 있는 단계이다. 또한 수백기가급 이상의 라우터시스템으로서 Cisco사가 320Gbps급, Neo Network사가 512Gbps급 라우터를 개발 중에 있고, Pluris사는 고도 병렬처리 구조를 채택하고 10Gbps 인터페이스를 지원하는 1.25Tbps 라우터시스템을 개발 중에 있다. 테라급 라우터시스템으로는 Avici사의 TSR(Terabit Switch Router)와 Lucent사의 Nexabit 등을 들 수 있다. 선진 외국 수준에서 볼 때 OC-192(10Gbps) 인터페이스 기술과 포트당 최대 7Mpps IP 패킷 포워딩 기술, 6.4Tbps의 스위칭 패브릭기술 등이 개발완료된 것으로 보인다.

본 장에서는 그 중 초고속 대용량 라우터와 관련하여 Foundry Networks사의 NetIron 400 & 800 Internet Core Router, Avici사의 TSR(Terabit Switch Router), Ericsson사의 AXI 540, Juniper사의 M-40, Lucent사의 Nexabit, Unisphere사의 CRX 등에 대해 간략히 알아보기로 한다.

표2는 이들 시스템에 대한 제품규격과 특징, 구조와 성능, 라우팅과 QoS기능, 소프트웨어 구조, 시스템 신뢰도 등을 비교한 내용이다.

Avici사의 TSR은 Carrier class router로서 최대 32 테라비트 스위칭까지의 scalability를 제공한다. 베이(Bay)라 부르는 하나의 스위칭 유닛은 400Gbps(200Gbps full duplex) 스위칭 능력을 제공하고, 7개의 베이를 back-to-back 방식으로 서로 연결하여 하나의 라우터시스템을 구성하여 최대 5.6 Tbps (=400x14)의 성능을 제공한다. Avici사의 TSR은 트렁크방향으로 OC-48 ~ OC-192를, 액세스 방향으로 OC-3 ~ OC-12의 접속 기능을 제공한다. OC-192는 2000년 1/4분기에 출시될 예정이다. TSR은 고정길이 데이터에 의한 스위칭을 하지만 완전한 ATM 스위치라기 보다는 IP지원 최적화를 위한 고정길이의 셀 스위치인 셈이다.

Ericsson사는 Torrent 시스템에 기반한 AXI 540와 Juniper 시스템에 기반한 AXI 520등 두가지 모델을 각각 공중 IP 망의 고성능 에지 라우터와 코어네트워크 라우터로 제시하고 있다. AXI 540은 시스템당 최대 40K 가상 IP 인터페이스와 22 Mpps 이상의 포워딩 성능을 제공한다. QoS지원 기능으로 VC-based QoS와 DiffServ를 제공하고 있다. Juniper사의 M-40은 DS-3부터 OC-48까지의 라인 인터페이스 제공하는 인터넷 백본 라우터이다. M-40시스템은 모든 패킷(크기 40~9192 Bytes)에 대하여 최대 40Mpps 포워딩 처리 성능 제공하고, 51.2Gbps (half duplex) 스위칭 능력을 제공할 수 있는 공유메모리와 출력버퍼형 스위치 패브릭을 포함하고 있다. OC-192 라인 접속 기능은 제공하나 상용칩 버전은 아직 출시하지 않고 있다. Lucent사의 Nexabit NX64000은 멀티 테라비트 인터넷 백본 라우터이다. 이 시스템은 DWDM optical connection을 포함하며,



Company & Products Name	AVICI TSR	ERICSSON AXI 540	JUNIPER M40	LUCENT NX64000	UNISPHERE CRX-64000
Product Category	Edge/Core Router	Edge Router	IP Router	Core Router Frame Relay Switch	Core Router
Number of slots	40	15	32	6	NA
Interface cards	OC3-OC192(PPP, POS, MPLS)	OC3, OC12, DS3, 10/100/1000M Ethernet	OC3-OC48, GE, DS3	OC3-OC192, DS3	NA
DWDM interface	No	No	No	Yes	No
Switch Fabric	Distributed routing with three dimensional toroidal mesh interconnect	Shared memory, multistage switch fabric	Shared memory	Proprietary-patents	Shared memory
Centralized/Distributed	Distributed for both forwarding and routing functions	Centralized (redundant)	Centralized ASICs coordinating flow of packets	Proprietary-patents	Redundant switch fabrics in each CRX shelf
Buffer Capacity/Location	32MB input and 32MB output per linecard Expandable to 128MB input and 128MB output per linecard	Output queuing	Output buffered 128MB of shared output memory located on interface card	Buffer capacity is expandable	Switch fabric has minimal internal buffering. Backpressure mechanism
Min./Max. switching capacity	10Gbps 1.6 Tbps 6.4 Tbps full duplex	>20 Gbps >22 Mpps	51.2Gbps(Half duplex) Up to 8 OC48 line rate Packet FE	6.4 Tbps	40Gbps non-blocking 40Gbps~320Gbps
Max. BW based on line interface	200 Gbps full duplex (80)OC48 full duplex	15xGE=15 Gbps 15xOC12=9.33 Gbps	51.2Gbps(Half duplex)	160 Gbps (16xOC192/64xOC48)	20 Gbps (8xOC48)
Fixed length packet switching	Yes, 36 byte FLITs	Yes, 48 byte units	Yes, 64 byte cells	No	Yes, 64 byte cells
Max. throughput with min sized packets	250 Mpps per chassis 48 byte packets	>22 Mpps 40 byte packets	40 Mpps All sizes, 40 to 9192 byte	NA	~397 Bpps 40 byte packets
Routing protocol supported	BGP-4, IS-IS, OSPF	IS-IS, OSPFv2, RIP-2, IRDP, BGP-4 PIM-S, PIM-D, DVMRP, IGMP	BGP4, OSPF and ISIS, PIM-SM, PIM-DM, DVMRP	IS-IS, OSPFv2, BGPv4, DVMRP	BGP-4, OSPF and IS-IS RIP
Route table memory	320 MB of DRAM	NA	512 MB	One million routes	512 MB
Max. routing table capacity	250 K routes	400K unicast routes 64K S-G multicast routes per port and 400 IBGP/EBGP peers	2 M entries	1 M	250K route IP forwarding table
IP multicast support	Q3 Q0	Yes	Yes	Yes	Future
Supported ATM service classes	UBR, CBR	UBR+PCR shaping per VC	CBR, VBR, UBR	No (ATM-like QoS)	CBR, VBR-rt, VBR-nrt, UBR
SVC or PVC	ATM PVCs=41K, IP LSPs=4K	PVCs 120K/system, 2K/port	PVCs 600 VCs/interface 300 VCs/chassis	NA	PVCs and SVCs 128K VCs min.
MPLS support	RSVP-TE 100s of LSPs per sec.	MPLS, RSVP and LDP	MPLS, RSVP signaling	Yes	MPLS, RSVP, LDP. CR-LDP
IP flow classification	Yes	Yes	No	Yes	Yes
Per-VC or per-flow queuing	No	Yes	Yes	NA	Yes
Software version	IPriort 2.0	IPaction	JUNOS Release 3.3	NX-IS	NA
Redundant components	All components	Switch fabric, Route processor, Power supply, Fan All hot-swappable	Power supply Cooling	All components	Control processor, Switch fabric, Line cards, and I/O modules, Power supply, Fan

표 2. 초고속 대용량 및 고성능 라우터시스템 비교

NX64000 시스템은 기존의 스위치 패브릭 구조 탈피한다고 하나 구체적인 내용은 아직 알려지지 않고 있으며, 6.4 Tbps의 스위칭 능력과 DS-3로부터 최대 OC-192의 라인접속 기능을 제공한다. 2000년 1/4분기에 첫 제품 출시 때 포함시키는 것으로 목표로 현재 OC-192접속용 ASIC을 자체 개발 중이며, OC-768에 대한 연구도 진행 중에 있는 것으로 알려지고 있다

Unisphere사의 CRX-64000은 40~320 Gbps 년블로킹 ATM/IP 스위칭 능력을 보유하고, OC-3~OC-48 라인접속 기능과 시스템당 최대 64 x OC-48 포트를 제공하는 코어 IP 백본 라우터이다. 코아에서 요구되는 시스템의 고신뢰성을 지원하기 위하여 CPU, 라인카드, Power, Fan 등 모든 시스템 컴포넌트를 이중화하고 새로운 버전으로 업그레이드가 용이 하도록 소프트웨어는 모듈라 방식으로 구현되어 있다.

Silicon Access사는 테라비트 라우터에서 사용될 수 있는 새로운 개념의 칩셋을 개발 중에 있다. Silicon Access사의 테라비트 라우터 칩셋은 smart memory 기술에 기반한 제품이다. 테라비트 라우터시스템들은 일반적으로 10~100개의 2.4Gbps~10Gbps 라인접속 능력을 제공할 수 있고 동시에 고도의 QoS 보장 기술이 포함될 것으로 보인다. 10Gbps 라인접속 기능은 30M IP packets per second (worst case)를 생성함을 의미한다. QoS처리를 위한 메모리 액세스를 하나의 패킷당 20~30회라고 했을 때, 10Gbps 라인카드는 초당 최대 900M 메모리 액세스를 하여야 한다. Moore의 법칙대로 라면 기존의 메모리 기술로는 테라비트 라우터의 개발시기에 맞추어 이러한 요구조건을 만족시킬 수가 없을 것이다.

Silicon Access사는 이러한 요구조건을 만족시킬 수 있는 smart memory기술을 개발하였다. Smart memory는 특정 알고리즘에 기반한 로직을 고속(7.5ns) 광폭(>4Kbits)의 메모리에 접목

시켜 구현한 기술이다. 이러한 smart memory기술은 1000 Gbps BW 메모리까지 구현가능한 것으로 Silicon Access사측에서는 보고 있다. Silicon Access사는 이러한 smart memory기술에 의한 첫번째 테라비트 라우터 칩셋으로 현재 어드레스 서치 능력이 가장 뛰어난 네트워크 어드레스 프로세서들 개발 중에 있다.

## VI. 결 론

인터넷 트래픽의 지속적인 증가로 미루어 볼 때 매우 짧은 기간 내에 코어 백본 시스템으로 사용될 초고속 대용량 라우터의 요구는 더욱 커질 것이다. 초고속 대용량 라우터시스템에 요구되는 기술은 IP 패킷 포워딩 용량을 증대시키고, 라우터의 접속 링크 속도를 높이며, 또한 서비스 품질을 향상시키는 고성능 라우터시스템 기술 발전 방향과 특별히 다르지 않다. 다만 시스템을 고성능화 또는 대용량화하기 위하여 광스위칭이나 광 링크 접속기술등이 포함될 수 있으며, 시스템의 고신뢰성등 코어 백본망에서 요구되는 사항들을 수용하기 위한 기술등이 추가로 포함되어야 할 것이다. 따라서

- 10Mpps급 이상의 IP패킷 포워딩 실현을 위한 록업 알고리즘과 구현 기술
- OC-192(10Gbps) 급 이상의 IP 헤더처리 기술
- 멀티캐스팅과 브로드캐스팅을 지원하는 테라급 스위칭 패브릭 설계 및 구현 기술
- 고 신뢰성 QoS 알고리즘 및 라우팅 프로토콜 구현 기술
- 지능형 라우터 유지보수 및 망관리 기술 등이 초고속 대용량 라우터에 포함되어야할 주요 기술이 될 것이다.

이 밖에 트래픽 대규모 증가에 따른 망관리의 복잡성이나 멀티캐스트의 그룹관리 등을 효과적으로

다룰 수 있는 액티브 네트워크 기술이 초고속 대용량 라우터시스템에 적용될 전망이다.

cisco의 독점적인 세계시장점유에 대항하기 위하여 타사에서는 수백기가급 및 테라급에 초고속대용량라우터들이 개발되고 있다. 대표적인 것들로는 수십기가급 라우터로 BBN사의 MGR(50Gbps급), Cisco사의 GSR12012(60Gbps급), Packet Engine사의 52Gbps급 라우터가 네트워크에 적용되고 있는 단계이다. 또한 수백기가급 이상의 라우터시스템으로서 Cisco사가 320Gbps급, Neo Network사가 512Gbps급 라우터를 개발 중에 있고, Pluris사는 고도 병렬처리 구조를 채택하고 10Gbps 인터페이스를 지원하는 1.25Tbps 라우터 시스템을 개발 중에 있다. 또한 Avici사는 40Gbps 인터페이스를 수용하고 광교환기술을 적용한 수 Tbps급 라우터를 개발 중에 있다. OC-192 (10Gbps) 인터페이스 기술과 포트당 최대 7Mpps IP 패킷 포워딩 기술, 6.4Tbps의 스위칭 패브릭기술 등은 선진국에서 이미 개발완료된 것으로 보인다.

앞으로의 인터넷 백본 망은 광스위치 및 전송기술이 갖는 고속성등의 장점으로 궁극적으로는 광 인터넷으로 될 것으로 예상된다. 그러나 완전 광 기술에 의한 시스템 및 네트워크의 구성에는 기술적 한계가 여전히 존재하고 또한 경제성 문제를 고려할 때 상당 기간 동안 테라비트 라우터와 같은 초고속 라우터시스템과 일부 광기술을 적용한 장치가 공존하게 될 것으로 보인다.

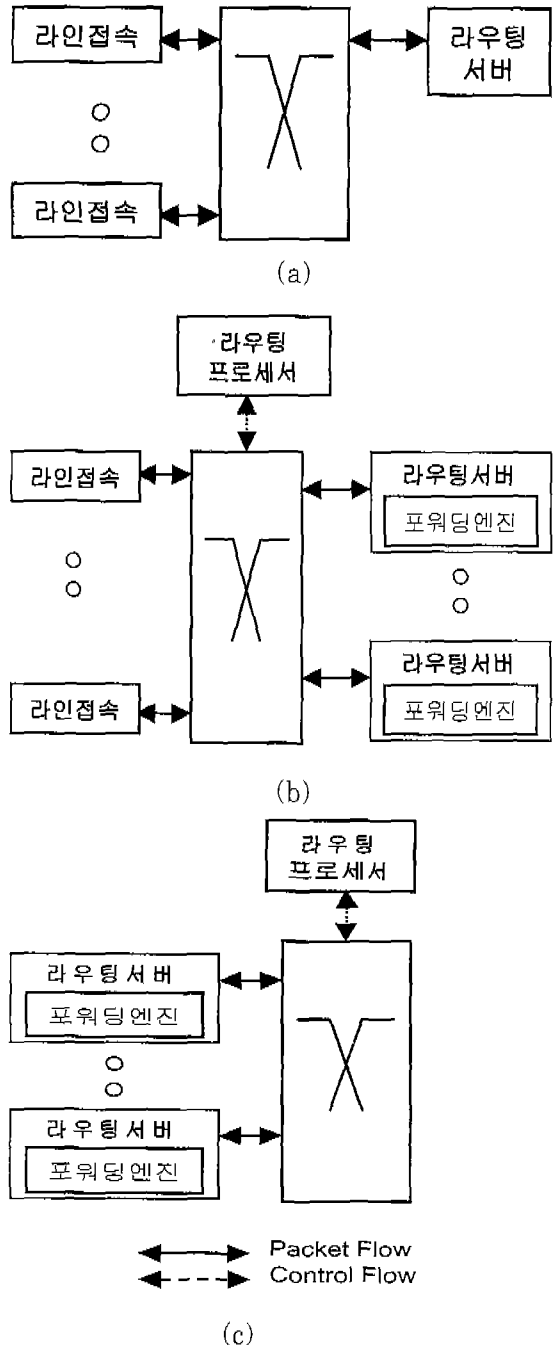


그림1. 라우터시스템 모델:

- (a) 서버형 라우터시스템
- (b) 포워딩 엔진을 포함하는 서버형 라우터시스템
- (c) 분산형 라우터시스템

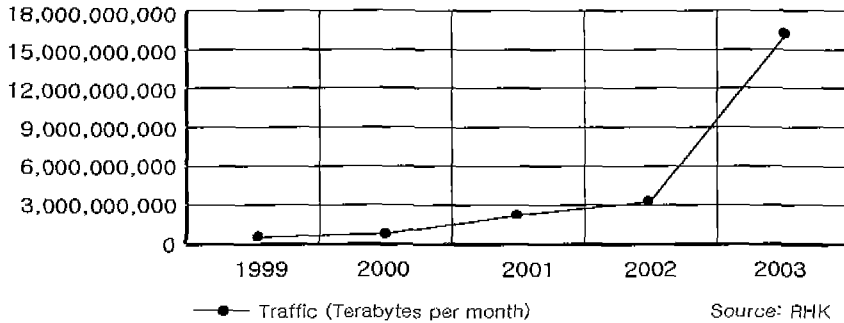


그림 2. 미국 네트워크 트래픽 증가 추세

## ※참고문헌

- [1] The ATM & IP Report, Broadband Publishing Corporation, Vol. 7, No. 1, December 1999.
- [2] [http://www.netreference.com/Docuements/WhitePapers/ROSM\\_wp/Route-Once\\_wp.html](http://www.netreference.com/Docuements/WhitePapers/ROSM_wp/Route-Once_wp.html)
- [3] [http://www.iprg.nokia.com/about/technology/papers/ieee\\_comm96.html](http://www.iprg.nokia.com/about/technology/papers/ieee_comm96.html)
- [4] <http://www.real-internet.org>
- [5] The ATM Forum, MPOA Specification, Version 1.0 (AF-MPOA-0087.000), July 1997.
- [6] <http://www.ietf.org/internet-drafts/draft-ietf-mpls-arch-06.txt>, August 1999.
- [7] W. Doeringer, G. Karjoth, and M. Nassehi, "Routing on Longest-Matching Prefixes," IEEE/ACM Trans. Networking, vol. 5, no. 1, pp.86-97, Feb. 1996.
- [8] S. Nilsson and G. Karlsson, "Fast address lookup for Internet routers," Proc. of IFIP 4th Int. Conf. Broadband Communi-
- [9] M. Waldvogel et al., "Scalable high speed IP routing Lookup," Proc. ACM SIGCOMM'97, France, Sept. 1997.
- [10] Ross Callon, "Technologies for the core of the Internet," Tutorial Presentation of NGN'99, 1999.
- [11] <http://www.alliancesemi.com/press/990628.html>



이 형 호

- 1977년 서울대학교 공업교육과 전자전공(공학사)
- 1979년 한국과학기술원 전기 및 전자공학과 (공학석사)
- 1983년 한국과학기술원 전기 및 전자공학과 (공학박사)
- 1984년~1986년 미국 AT&T Bell 연구소 방문 연구원
- 1996년~1998년 충남대학교 공과대학 전자공학과 겸임교수
- 1991년~1998년 대한전자공학회 회지편집위원장
- 1991년~1998년 대한전자공학회 전자교환연구회 전문위원장
- 1996년~1999년 IEEE ComSoc APB MDC의장
- 1998년~현재 대한전자공학회 이사
- 1998년~현재 통신위원회 전문위원
- 1999년~현재 한국통신학회 교환연구회 위원장
- 1983년~현재 ETRI 교환전송기술연구소 라우터기술연구부장, 책임연구원

주관심분야 : B-ISDN망, ATM교환, 고속LAN 및 라우터 기술, 인터넷, 신호처리, 패킷통신, 무선ATM, IMT2000, 지능망

### 주 성 순

- 1980년 한양대학교 전기공학과 (학사)
- 1982년 서울대학교 전기공학과 (석사)
- 1989년 서울대학교 전기공학과 (박사)
- 1996년~1997년 아리조나 주립대학교 방문 연구원
- 1991년~현재 대한전자공학회 학회지 편집위원회 부위원장
- 1983년~현재 한국전자통신연구원, 라우터S/W팀장, 책임연구원

주관심분야 : 통신시스템 지능제어, 초고속망 설계, 고속라우터



이 규 호

- 1980년 경북대학교 전자공학과 (공학사)
- 1982년 경북대학교 대학원 전자공학과 (공학석사)
- 1998년 The University of Gent, Belgium, 정보/컴퓨터공학과 (공학박사)
- 1986년~1988년 미국 AIT Inc, 연구원
- 1983년~현재 한국전자통신연구원(ETRI) ATM-LAN 팀장, 책임연구원

주관심분야 : High-end Switched Router System Architecture, ATM-based Network, High-speed Protocol Implementation Technology, Parallel Processing Architecture, System Modeling and Development Methodology