

# $S^4 - PFC$ 에서 보조회로를 이용한 입력 전류 파형의 개선

(Input Current Shaping in  $S^4 - PFC$  Converter with Auxilliary Switch)

이성백\* · 김태웅\*\* · 이장현\*\*\*

(Sung-Paik Lee · Tai-Woong Kim · Jang-Hyun Lee)

## 요 약

본 논문은 제한 권선을 갖는  $S^4 - PFC$  컨버터에서 기존의 DC 버스 전압 제한 능력과 높은 효율을 유지하면서 입력 전류 파형을 개선시킬 수 있는 저비용의 보조회로를 제안하였다. 제안한 컨버터를 검증하기 위하여 제한 권선을 갖는 컨버터를 분석하였다. 제안한 컨버터의 성능을 입증하기 위해 상용 라인 입력 전압범위에서 5[V], 65[W] 출력과 스위칭 주파수 100[kHz]에서 동작하는 컨버터 설계하였다. 그리고 실험을 통하여 기존 컨버터에 비하여 라인 전류 파형의 첨두값이 50[%] 감소하고 라인 주기에서 전력이용률이 증가하였다.

## Abstract

In this paper, We present a low cost auxiliary circuit of  $S^4 - PFC$  converter with the feedback winding, which can improve the input current waveform with the maintenance of limited DC Bus Voltage and high efficiency. The converter with feedback winding was analyzed to demonstrate the proposed converter. In order to verify the performance of the proposed converter, we designed the converter which operates at the output of 5[V], 65[W] and switching frequency of 100[kHz] within the universal line voltage. Implemented converter has decreased line current peak value by 50[%] compared with the conventional converters and the power utilization was increased in the line period

## 1. 서 론

### 1.1 역률 보상의 필요성

일반적으로 상용 교류 라인으로부터의 브리지 다이오드와 커패시터로 이루어진 정류기의 경우, 라인 전류 파형의 왜곡과 저역률의 문제를 가져오게 된다. 이러한 저역률은 EMI의 발생, 왜곡 전류 파형으로 인한

전원 전압의 왜곡과 다른 주변 시스템에 대한 영향 그리고 교류전원전력의 낮은 이용률의 문제 등을 발생시키는 원인이 된다. 이로 인해 최근 IEC 1000-3-2 [1]와 같은 국제적인 규격은 역률과 라인 전류 고조파 성분에 대한 제약을 두고 있기 때문에 역률 보상 기능을 갖는 컨버터의 구성이 일반화되고 있다.

### 1.2 발전 방향

역률보상 기능을 갖는 전원의 구성은 기존의 브리지 다이오드와 커패시터로 이루어진 비제어형 정류기 대신에 역률보상단을 DC/DC 또는 DC/AC 컨버터의 앞단에 위치시키는 이단 방식이 일반적이다. 그림 1과

본 연구는 광운대학교 학술지원비에 의해 이루어짐

\*정회원 : 광운대 전자공학과 교수,

\*\*정회원 : 광운대 전자공학과 졸(박사)

\*\*\*정회원 : 광운대 전자공학과 석사과정

접수일자 : 1999년 10월 18일

같은 이단방식의 경우 1에 가까운 고역률과 정확한 출력의 제어 성능을 갖게 된다. 그러나, 두 번에 걸친 전력변환과정으로 인한 효율의 저하, 또한 추가적인 역률 보상단과 제어회로로 인해 소자수가 증가하게 되고 따라서 비용이 증가하는 단점을 갖게 된다.

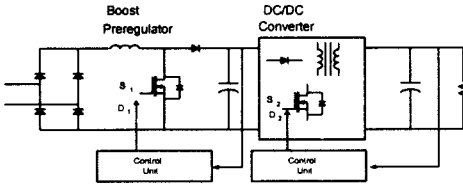


그림 1. 이단 방식 컨버터의 블록 다이어그램  
Fig. 1. Block diagram of two-stage converter

특히, 저전력 응용분야에 있어서 비용은 설계상의 중요한 고려사항으로 앞서 설명한 이단 방식은 적합하지 않다. 이러한 이유로 최근 이단 방식의 고역률, 입력과 출력간의 절연, 그리고 정확한 출력의 제어능력을 하나의 단으로 결합시키는 단일단 방식에 대한 다양한 연구가 진행되어 왔다[2~4]. 그러나, 이러한 방식들은 경부하 조건에서 높은 DC 버스 스트레스 문제로 인하여 실제적인 구현에 있어서 문제를 갖게 된다.

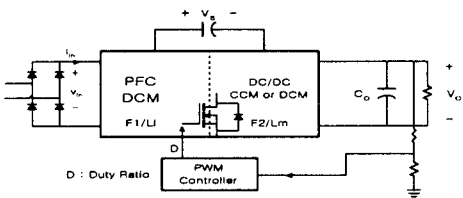


그림 2.  $S^4$ -PFC AC/DC 컨버터의 블록도  
Fig. 2. Block diagram of  $S^4$ -PFC AC/DC converter

단일단 방식의 블록 다이어그램을 보여주는 그림 2에서 컨버터는 단지 하나의 스위치와 제어회로로 이루어져 있다. 일반적으로, 기능적인 블럭인 F1(L1)은 각각의 스위칭 주기 내에서 전류가 영으로 되는 불연속모드(DCM) 동작과 라인 반주기에 대하여 일정한 듀티비를 가지고 동작하는 부스트 컨버터의 자동적인 역률보상 기능을 갖고, F2(Lm)은 연속모드(CCM)이나 불연속모드에서 동작할 수 있다.

## 2. 제안한 컨버터의 분석과 설계

단일단 방식의 DC 버스 스트레스를 제안하기 위한 다양한 기술들이 연구되어 왔지만 단순한 구조로 인해 제한 권선을 갖는  $S^4$ -PFC 컨버터를 분석하고 이러한 컨버터 성능을 유지하면서 동시에 입력 전류 파형을 개선하기 위한 보조회로를 갖는 컨버터에 관하여 설명하도록 한다.

### 2.1 제한 권선을 갖는 $S^4$ -PFC 컨버터

그림 3은 실제 제한 권선  $n_2$  를 갖는 BIFRED[2]이다. PFC단은 역률보상을 얻기 위해 라인 주기에 대하여 거의 일정한 듀티비를 가지고 DCM에서 동작하는 부스트 컨버터이고, 일반적인 PWM 전압 제어방식에 의해 제어되는 DC/DC 컨버터는 CCM에서 동작한다.

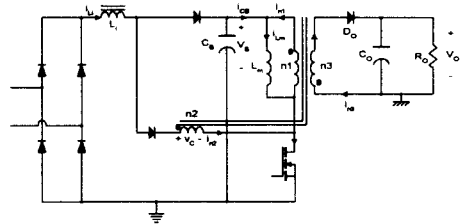


그림 3. 제한 권선  $n_2$  를 갖는  $S^4$ -PFC 컨버터  
Fig. 3.  $S^4$ -PFC converter with feedback winding  $n_2$

스위치 온 상태에서의 입력 전류는 식 (1)과 같다.

$$i_{Li} = \frac{|v_{in}| - V_c}{L_i} t \quad (1)$$

식 (1)에서 스위치 온-상태  $V_c = n_2/n_1 V_B$  이다. 위 식에서 알 수 있는 바와 같이 입력 전압과 전류 파형을 나타내면 그림 4와 같다.

그림 4에서 라인 전류가 영이 되는  $t_1$  과  $t_2$  는 식 (2), (3)과 같다.

$$t_1 = \frac{\sin^{-1}(V_c/V_{in, pk})}{2\pi} \cdot T_{line} \quad (2)$$

S<sup>4</sup>-PFC에서 보조회로를 이용한 입력 전류 파형의 개선

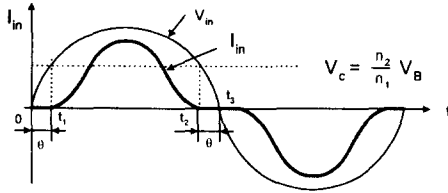


그림 4. 궤환권선을 갖는 컨버터의 입력 전압과 전류 파형

Fig. 4. The input voltage and current waveform of the converter with feedback winding

$$t_2 = T_1/2 - t_1 \quad (3)$$

식 (1)과 (2)에서, 부하가 경부하로 변화할 때 입출력 간의 전력 불균형은 DC 버스에 저장되어 DC 버스 전압을 상승시키게 되지만, 궤환 전압에 의해 입력 전류가 제한되고, 또한 라인의 영전류 구간이 증가해 입력 전력을 제한함으로써 DC 버스 전압을 제한하는 효과를 가지게 된다. 스위치 주기동안의 라인전류의 첨두치는 식 (4)와 같다.

$$I_{pk(t)} = \frac{V_{in(t)} - V_C}{L_i} \cdot DT_s \quad (4)$$

이 때 부스트 인덕터  $L_i$  에서의 평균 전압은 항상 영이기 때문에 식 (5)와 같이 된다.

$$(V_{in(t)} - V_C) \cdot D = (V_B - V_{in(t)}) \cdot d_{2(t)} \quad (5)$$

여기서  $d_{2(t)}$  는  $L_i$  의 방전시간으로 식 (5)를 전개하면 식 (6)이 된다.

$$d_{2(t)} = \frac{V_{in(t)} - V_C}{V_B - V_{in(t)}} \cdot D \quad (6)$$

스위칭 주기에서 평균 입력 전류는 식 (7)이 된다.

$$I_{av_{in}} = \frac{1}{2} (I_{pk(t)} \cdot D + I_{pk(t)} \cdot d_{2(t)}) \quad (7)$$

식 (4)와 (6)을 식 (7)에 대입하면 평균 입력 전류는 아래와 같이 주어진다.

$$I_{av_{in}} = \frac{V_{in(t)} - V_C}{2L_i} D^2 T_s \frac{V_B - V_C}{V_B - V_{in(t)}} \quad (8)$$

라인 반주기에 대하여 교류라인 전원으로부터의 에너지는 식 (8)과 순시 전압과의 곱 형태로 주어지기 때문에 식 (9)와 같이 주어진다.

$$E_{in} = \int_{t_1}^{t_2} (V_{in(t)} \cdot \left( \frac{V_{in(t)} - V_C}{2 \cdot L_i} \cdot D^2 \cdot T_s \cdot \frac{V_B - V_C}{V_B - V_{in(t)}} \right)) dt \quad (9)$$

정상상태조건하에서 평균 입력 에너지는 출력에너지와 동일하다.

$$E_{in} = E_{out} \quad (10)$$

이때 라인 반주기 동안의 출력 에너지는  $L_m$  의 동작모드에 따라서 달라지게 된다.

먼저,  $L_m$  이 CCM에서 동작한다면, 동일한 듀티비를 가지고 다른 에너지를 제공할 수 있다. 즉 출력 에너지는 듀티비와 무관하게, 식 (11) 이 된다.

$$E_{out} = P_o \cdot T_{line}/2 \quad (11)$$

식 (9)과 (11)식을 (10)식에 대입하면 벌크 커패시터에 대한 전압을 표현하게 된다.

$$\frac{1}{T_{line} \cdot L_i} \cdot D^2 \cdot T_s \cdot V_{m\_pk} \cdot V_B \left(1 - \frac{n_2}{n_1}\right) \cdot \int_{t_1}^{t_2} \sin(\omega \cdot t) \cdot \frac{V_{in\_pk} \cdot \sin(\omega \cdot t) - \frac{n_2}{n_1} \cdot V_B}{V_B - V_{in\_pk} \cdot \sin(\omega \cdot t)} dt - P_o = 0 \quad (12)$$

위 식으로 알 수 있는 것처럼, 벌크 커패시터 전압  $V_B$  는 부하에 의존적이다.

다음으로  $L_m$  이 DCM에서 동작한다면, 출력전력은 듀티비와 벌크 커패시터 전압의 함수로 나타낼 수 있다. 출력전력은 식 (13)과 같이 된다.

$$E_{out} = V_B \cdot \frac{V_B}{2 \cdot L_m} \cdot D^2 \cdot T_s \cdot \frac{T_{line}}{2} \quad (13)$$

라인의 반 주기동안의 입력과 출력사이의 전력평형을 적용하면, 회로 파라미터와  $V_B$  의 관계를 나타내게 된다.

$$\frac{2}{T_{line}} \frac{L_m}{L_i} \cdot \frac{V_{in\_pk}}{V_B} \cdot (1 - \frac{n_2}{n_1}) \int_{t_1}^{t_2} \sin(\omega t) \cdot \frac{V_{in\_pk} \cdot \sin(\omega t) - \frac{n_2}{n_1} \cdot V_B}{V_B - V_{in\_pk} \cdot \sin(\omega t)} dt - 1 = 0 \quad (14)$$

식 (14)은 벌크 커패시터 전압이 부하와 무관함을 보여준다. 즉,  $V_B$  는 회로 파라미터  $L_m/L_i$ ,  $n_2/n_1$  와 입력전압에 의해서 결정되고 부하는 벌크 커패시터에 영향을 미치지 않는다.

앞에서 설명한 바와 같이,  $L_m$  이 과부하에서 CCM에서 동작한다면, 벌크 커패시터 전압  $V_B$  는 식 (12)에 의해 정의된다. 부하가 감소하게 될 때,  $V_B$  는 증가하게 된다. 이론적으로, 이 전압은 1000 volts 까지 높아질 수 있지만, 실제로는 출력 전력이 특정 값으로 감소할 때,  $L_m$  는 DCM에서 동작하기 때문에  $V_B$  전압은 1000 [V]까지 상승하지는 않는다. 이때, 부하가 더 감소할지라도  $V_B$  는 일정하게 유지된다.

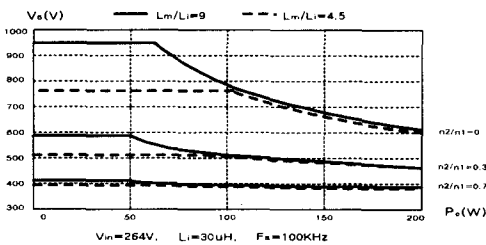


그림 5. 벌크 커패시터 전압과 출력 전력 사이의 관계  
Fig. 5. The relationship between bulk capacitor voltage and output power

위의 분석을 기초로 하여, 특정한 회로 파라미터와 함께, 출력전력의 변화에 대한 실질적인 벌크 커패시터 전압  $V_B$  의 궤적을 살펴보면 그림 5와 같다.

최대 벌크 커패시터 전압은  $L_m$  이 과부하에서 CCM이나 DCM에서 동작하는 것과는 무관하게, 단지  $L_m/L_i$ ,  $n_2/n_1$  와 입력전압에 의해 결정된다. 스위치 전류 스트레스를 저감시키고 효율을 개선하기 위하여, 과부하에서  $L_m$  은 CCM에서 동작하도록 설계되어야 한다. 부하가 감소할 때, 벌크 커패시터 전압은 증가할 지라도  $L_m/L_i$  와  $n_2/n_1$  를 적절하게 설계함으로써 원하는 값으로 제한될 수 있다. 두 파라미터의 효과는 아래에서 설명된다.

a)  $L_m/L_i$

고정된  $n_2/n_1$  에 대하여  $L_m/L_i$  가 작으면 작을수록  $V_{B-max}$  는 작아진다. 스위치 전류 스트레스를 감소시키고 DCM 동작을 유지하기 위하여 가능한  $L_i$  는 최대치로 설계되어야 한다. 더 작은  $L_m/L_i$  은 더 작은  $L_m$  이 사용된다는 것을 뜻한다. 그러나 작은  $L_m$  은 출력 리플을 감소시키는 데 있어서 제한된 효과를 가지기 때문에 큰 출력 커패시터가 필요하게 된다. 특정한  $n_2/n_1$  값에서 최대 출력 리플 커패시터 전압과  $L_m$  의 값 사이에 있어서 절충점이 존재하게 되고, 출력 리플을 결정하게 된다.

b)  $n_2/n_1$

증가된  $n_2/n_1$  과 함께  $V_{B-max}$  는 감소하게 되고  $L_m/L_i$  에 덜 민감하게 된다. 따라서 원하는 최대 벌크 커패시터 전압에서, 더 큰  $n_2/n_1$  에 선택함에 따라서 큰  $L_m/L_i$  가 선택될 수 있다. 이것은 큰  $L_m$  에 대하여 작은 출력 리플 특성을 갖게 된다. 게다가 제한 권선  $n_2$  는 스위치의 전류 스트레스를 감소시킬 수 있어 높은 효율을 얻을 수 있다.

그림 3. 에서 보이는 바와 같이  $n_1$ ,  $n_2$  그리고  $n_3$  는 이상적인 트랜스포머이다. 시 구간  $[t_1, t_2]$  에서 스위치가 턴 온 될 때, 식 (15)가 성립한다.

$$i_{Li} \cdot n_2 = i_{n1} \cdot n_1 \quad (15)$$

따라서 그림 3에서 알 수 있듯이 스위치 전류는 식 (16)이 된다.

S<sup>4</sup>-PFC에서 보조회로를 이용한 입력 전류 파형의 개선

$$i_s = i_{CB} + i_{Li} = (i_{Lm} - i_{Li} \cdot \frac{n_2}{n_1}) + i_{Li} \quad (16)$$

식 (16)으로부터  $n_2$  이 커질수록 스위치 전류가 감소함을 확인할 수 있다. 결국, 궤환 권선이 적절한 수의 권선을 가지고 있다면, 코아에 저장되는 에너지의 일부는  $i_{Li}$  로부터 직접적으로 얻어지고, 전류 스트레스를 감소시키게 된다.

결과적으로 스위치의 전류 스트레스와 최대 벌크 커패시터 전압을 감소시키기 위하여 큰  $n_2/n_1$  이 바람직하다. 그러나 라인 주기의 영전류 구간은 큰  $n_2/n_1$  비와 함께 커지고, 역률을 감소시키게 된다. 역률과  $n_2/n_1$  비 사이의 절충점은 최대  $L_m/L_i$  와 스위치 전류 스트레스를 결정하게 된다.

## 2.2. 제안된 방식과 동작효과

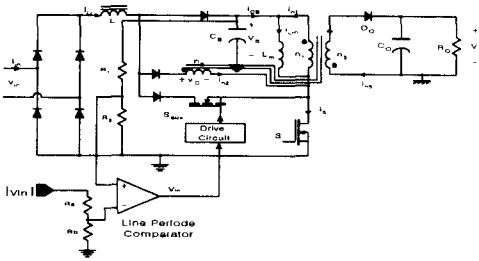


그림 6. 보조회로  $S_{aux}$  를 갖는 S<sup>4</sup>-PFC 컨버터  
Fig. 6. S<sup>4</sup>-PFC converter with auxiliary switch  $S_{aux}$

2.1 절에서 설명한 바와 같이  $n_2/n_1$  이 크면 클수록 DC 버스 스트레스 제한 효과와 스위치 스트레스 저감시킬 수 있고 또한  $L_m/L_i$  의 설계허용 범위가 커지게 되어 출력 리플에 대한 특성을 개선시킬 수 있는 장점을 갖게 되지만 입력 전류 왜곡은 점차적으로 커지게 된다. 따라서 DC 버스 스트레스 제한 효과와 스위치 스트레스 저감으로 인한 효율을 최적화하고 동시에 입력 전류 파형을 개선시킬 수 있도록 보조회로를 이용한 방식을 위의 그림 6에서 보여주고 있다. 보조회로는 입력 전압에 대한 궤환 신호와 DC 버스에 대한 궤환 신호를 비교한다. 그림 4의 정류된 입력 전압이 권선비  $n_2/n_1$  에 의해 궤환된 전압보다

작게되는 라인 영전류 구간에 대하여 보조 스위치를 동작시킴으로써 새로운 지로를 형성시키게 된다.

그림 7은 각기 다른 권선비에 따른 보조스위치의 게이팅 신호와 입력 전류 파형을 보여주고 있다.

앞 절에서 설명한 바와 같이  $n_2/n_1$  가 증가함에 따라서 효율 개선과 DC 버스 스트레스 저감의 효과를 볼 수 있고, 이때의 라인 전류의 왜곡에 대하여 기존의 영전류 구간에서 보조 스위치가 동작함으로써 라인 전류 파형의 개선효과를 가져오게 된다. 또한, 이 구간에서의 전력 공급으로 인해 보조회로를 갖지 않을 경우에 대하여 낮은 첨두 입력 전류를 갖게 되고 이는 결과적으로  $n_2/n_1$  의 궤환 작용으로 인한 스위치 스트레스뿐만 아니라, 라인 주기에서의 입력 전류 첨두 값이 감소하기 때문에 스위치 스트레스 저감효과를 갖게 된다. 보조 스위치를 갖지 않는 컨버터에서의 입력 에너지에 대한 관계식에서 영에서  $t_1$  구간과  $t_2$  에서  $T_s/2$  구간의 라인 전류가 영인 구간에 대한 식을 기존의 궤환 권선을 갖지 않는 컨버터에서의 수식 (2)을 적용하게 되면 원하는 결과식들을 결정할 수 있게 된다. 앞서 설명한 각 각의 회로 파라미터인  $n_2/n_1$  과  $L_m/L_i$  에 관한 결과와 입력 전압의 함수로써 벌크 커패시터 전압  $V_B$  를 결정할 수 있게 된다.

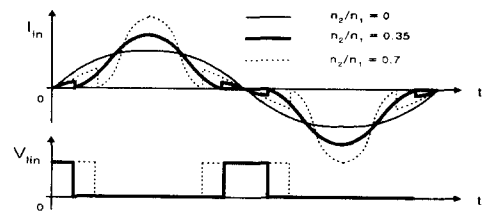


그림 7. 다른  $n_2/n_1$  의 권선비에 대한 라인 전류 파형과 보조 스위치의 게이팅 파형  
Fig. 7. Input current and gating waveforms of auxiliary switch with different  $n_2/n_1$  winding ratio

스위치의 최대 전류 제한조건은 라인 전압의 첨두치에서 고려하기 때문에 라인 전압의 영전압 부근에서 동작하는 보조 스위치로 인한 추가적인 전류 스트레스 저감효과 또한 개선됨을 다음절에서의 실험을 통하여 확인 할 수 있게 된다.

### 3. 실험 및 고찰

실험 세트는 보조회로를 갖지 않는 구조와 보조회로를 갖는 회로를 구성하여 비교 설명하기 위하여 65[W], 출력 전압 5[V], 스위칭 주파수는 100[kHz], 입력 전압은 80[V]에서 120[V] 조건하에서,  $L_i$  는 29[ $\mu$ H],  $L_m$  은 320[ $\mu$ H], 그리고  $n_1 = 24$ ,  $n_2 = 17$ ,  $n_3 = 2.5$ [turns]의 조건하에서 이루어졌다.



(a)



(b)

사진 1. 고정부하 ( $R_L=2\ \Omega$ ) 에서 가변입력에 대한 입력 전압과 전류  
(a) 입력 전압 120 V  
(b) 입력 전압 60 V

Photo 1. Input Voltage and Current in  $R_L=2\ \Omega$   
(a) Input voltage 120 V  
(b) Input voltage 60 V.



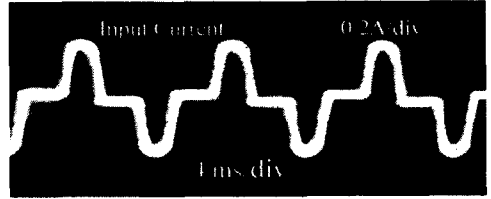
(a)



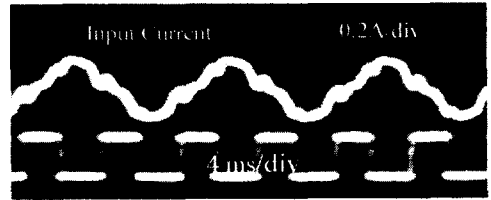
(b)

사진 2. 고정입력 90 V 에서 가변부하에 따른 입력 전압과 전류  
(a)  $R_L=5\ \Omega$  (b)  $R_L=1\ \Omega$

Photo 2. Input voltage and current in input voltage 90 V  
(a)  $R_L=5\ \Omega$  (b)  $R_L=1\ \Omega$



(a)



(b)

사진 3.  $V_m=90\text{ V}$ ,  $R_L=2\ \Omega$  에서 보조회로의 유무에 따른 전류 파형  
(a) 보조회로가 없을 경우  
(b) 보조회로

Photo 3. Current In  $V_m=90\text{ V}$ ,  $R_L=2\ \Omega$   
(a) without auxiliary circuit  
(b) with auxiliary circuit

보조 회로를 갖지 않는  $S^4-PFC$  컨버터에서의 사진 1과 2에서 낮은 입력 전압과 높은 부하조건하에서 입력 전류의 첨두치가 증가함을 확인할 수 있다. 또한 동일한 출력 조건하에서 보조회로를 이용했을 경우에서의 입력 전류 개선효과를 확인하기 위하여, 사진 3을 통하여 보조회로를 추가했을 경우의 입력 전류 파형의 첨두치가 50% 이상 감소하여 라인 주기에서의 스위치 전류 스트레스가 감소하고 실효전류가 크게 감소함으로써 EMI의 개선효과를 확인할 수 있다.

### 3. 결론

제한 권선을 갖는  $S^4-PFC$  컨버터의 설계변수들의 영향에 대하여 DC 버스 스트레스 제한 효과와 고효율을 유지하면서 입력 전류파형을 개선할 수 있는 보조회로를 구성함으로써 입력 파형 개선의 효과를 확인할 수 있었다. 낮은 라인 입력 전압과 과부하 조건하에서 입력 전류의 첨두치는 최대가 되는데 이러한 보조회로를 이용함으로써 본래의 입력 전류 파형 개선의 효과뿐만 아니라, 결과 파형에서 확인할 수 있는 것처럼, 전류의 첨두치를 50% 이상 감소시킴으로써 높은 실효 전류로 인한 EMI 문제를 상당히

S<sup>4</sup>-PFC에서 보조회로를 이용한 입력 전류 파형의 개선

저감시킬 수 있음을 확인할 수 있었다.

그러나, 실제 이러한 컨버터의 보조회로 동작구간에서 트랜스포머의 누설 인덕턴스 성분은 메인 스위치 온-구간에서의 부스트 인덕턴스와 결합되어 전체적인 인덕턴스를 구성하여 입력 전류를 성형하게 되는데, 이러한 궤환 권선  $n_2$ 에서의 누설인덕턴스 성분이 기존 지로상에서 사라지기 때문에 전체적인 인덕턴스가 감소하여 입력 전류의 상당한 왜곡을 가져오는 단점을 가져오게 된다. 따라서 이러한 플라이백 트랜스포머의 설계시 누설 인덕턴스 성분의 영향을 최소화해야 한다.

### 참 고 문 헌

- [1] International Standard IEC 1000-3-2, Electromagnetic Compatibility(EMC), Part 3, First Edition, 1995.
- [2] M. Madigan, R. Erickson and E. Ismail, "Integrated high quality rectifier regulators," IEEE PESC, pp. 1043-1051, 1992.
- [3] R. Redl, L. Balogh and N.O. Sokal, "A new family of single stage isolated power factor correctors with fast regulations of the output voltage," IEEE PESC, pp. 1137-1144, 1994.
- [4] H. Watanabe, Y. Kobayashi, and Y. Sekine, "The suppressing harmonic currents, MS(Magnetic Switch) power supply," IEEE International Telecommunications Energy Conference, pp. 783-790, 1995.

### ◇ 저자소개 ◇

이 성 백 (李成栢)

1940년 12월 27일생. 65년 한양대학교 전기공학과 졸. 87년 한양대학교 대학원 전기공학과 졸(박사). 현재 광운대학교 전자공학과 교수.

김 태 웅 (金泰雄)

1964년 3월 13일생. 88년 광운대학교 전자공학과 졸. 90년 광운대학교 대학원 전자공학과 졸(석사), 95년(주) 이디엔지니어링 5년 재직. 98년 광운대학교 전자공학과 대학원 졸(박사).

이 장 현 (李壯鉉)

1970년 12월 1일생. 98년 광운대학교 전자공학과 졸. 현재 광운대학교 전자공학과 대학원 석사과정.