

수신대역 Cancellation Loop를 갖는 송신단 전력 증폭기 설계

A RX Cancellation Loop Configuration for TX Power Amplifier Module

정용채 · 박준석* · 안 달* · 임재봉**

Yong-Chae Jeong · Jun-Seok Park · Dal Ahn · Jae-Bong Lim

요 약

Feed-forward 기법을 사용하여 송신 전력 증폭기에서 RX 신호들을 제거하기 위한 제거 loop 회로를 제안하였다. 본 논문에서 제안한 제거 loop의 효력을 증명하기 위해 WLL 대역 1W급 증폭기를 제작하였다. 다양한 무선 통신 시스템에서 제안된 제거 loop를 가진 전력 증폭기 모듈을 사용하면 덜 엄격한 RX 대역 감쇠 특성으로 인한 낮은 TX 경로 삽입손실을 갖는 duplexer를 제공할 수 있다. 이 실험은 RX 대역 제거 loop가 없는 전력 증폭기 모듈과 비교할 때 적어도 90%의 향상된 RX 주파수대의 제거 효과를 보인다.

ABSTRACT

The cancellation loop configuration for power amplifier module is proposed to reject the RX signals using feed-forward technique. In this paper, we implement the 1W-ampilfier module of WLL band to show validity of the proposed cancellation loop. The power amplifier module with the proposed cancellation loop can provide low TX insertion path loss due to duplexer and choice of loose RX attenuation characteristic for various wireless communication systems. It shows at least 90 % improved RX rejection characteristic compared to power amplifier module without RX band cancellation loop.

I. 서 론

무선통신 시스템에 있어 시스템의 성능을 충분히 증가시키기 위해서는 소자들과 서브 시스템의 가격을 증가시키는 것이 일반적이다. 다양한 RF 시스템에서 원하는 신호를 분리하는 것은 중요한 관심 부분이다. 수신 경로와 송신 경로간의 신호 격리 정도는 주로 RF 송수신 단의 가격을 좌우한다고 할 수 있다. 송신 경로에서 수신 경로로 유기되는 신호의 격리 특성을 증가시키기 위해서는 송신 대역 통과 여파기의 수신 대역 감쇠 특성을 증가시켜야 한다.

이러한 특성을 갖는 송신 대역 통과 여파기는 필연적으로 송신대역에서의 경로의 손실을 증가하게 한다. 그래서 경로 손실의 증가를 보상하기 위해서 송신 전력 증폭기의 출력용량을 증가시켜야 한다. 또한, 출력 용량이 증가함에 따라 전력 증폭기를 구현 하는데 드는 비용도 같은 비율로 증가하게 된다. 즉, 송수신 신호 격리 특성을 향상시키기 위해서 같은 비율로 시스템의 가격이 증가됨이 고려되어야 한다.

본 논문에서, 송신단에서 수신대역 신호의 제거 특성을 향상시키기 위해서 cancellation loop를 가진 새로운 형태의 전력 증폭기를 제안하였다. 제안된

전북대학교 공과대학 전자정보공학부(Division of Electronics & Information Engineering, Chonbuk National University)

* 순천향대학교 정보기술공학부(Division of Information & Technology Engineering, Soonchunhyang Univ.)

**국민대학교 전자공학부(Division of Electronics Engineering, Kukmin University)

· 논문 번호 : 20000414-040

· 수정완료일자 : 2000년 6월 26일

cancellation loop는 송신단 출력 신호로부터 수신 대역 신호를 분리시키기 위한 수신 대역 통과 여파기를 가지고 있는데, feed-forward 기법의 2차 loop와 매우 유사한 구조를 보인다^{[1]-[5]}. 제안된 cancellation loop의 타당성을 증명하기 위해 WLL 대역에서 1 Watt급 송신대역 전력 증폭기를 구현하였고, 수신 대역 신호를 제거하기 위한 증폭기 모듈을 구현하기 위해서 하이브리드 증폭기를 사용하였다. 송신 모듈을 위해 제안된 cancellation loop 기술은 송신단에서 수신 대역 신호 레벨을 상당히 제거할 수 있다.

II. Cancellation loop의 형태

제안된 cancellation loop는 전력 증폭기의 왜곡신호를 일부 추출하여, 그 신호를 최종 출력단에서 위상이 180도 변화된 신호로 다시 투입함으로써 왜곡신호를 제거하는 기존의 feed-forward 선형화기의 두 번째 loop에 근간을 두고 있다. 그림 1은 제안된 cancellation loop를 가진 송신 대역 전력 증폭기의 블록도를 보여 준다. Feed-forward 선형화 방식의 2차 loop와 본 논문에서 제안한 cancellation loop와의 차이점은 단지 송신단에서 수신 대역 신호를 제거하기 위한 낮은 레벨의 수신 대역 통과 여파기가 사용되었다는 것이다.

전력 증폭기의 출력단에서 추출된 일부 출력 신호는 cancellation loop의 수신 대역 통과 여파기로 주입된다. 따라서 cancellation loop의 수신 대역 통과 여파기 출력단에서는 송신단에서 증폭된 수신 대역 신호들만 나타나게 된다. 이 수신 대역 신호들은 전력 증폭기의 출력단에서 나타나는 수신 대역 출력 신호들을 제거하기 위한 같은 크기의 진폭과 반대 위상을 갖는 신호로 증폭된다. 여기에서 중요한 것은 송신단에서 수신 대역의 신호만을 추출함으로써 cancellation loop의 에러 증폭기의 입력단에 인가되는 신호 레벨이 충분히 작아져서 소용량의 증폭기로 구현할 수 있다는 점에서 매우 중요하다. 실제로 CDMA 주파수 스펙트럼을 이용하는 시스템의 송신단에서 보여지는 수신 대역의 신호는 송신 신호보다 훨씬 작아서 거의 잡음 레벨로 간주된다. 제안된 cancellation loop를 검증하기 위한 실험의 신호원을 벡터 네트워크 분석기로 하였기 때문에, 실제

의 CDMA 주파수 스펙트럼과 유사하게 보이기 위해 그림 1에서 보여지듯 최초 신호원을 송신대역 통과 여파기에 연결하여 수신 대역 신호를 감쇠시켰다.

또 다른 중요한 점은 전력 증폭기 모듈의 출력 선로에서 수신 대역 신호의 제거 정도이다. 충분한 제거를 위해 출력 결합기에서 두 경로 사이에 잘 정합된 진폭과 역위상 특성이 수신 주파수 대역에서 나타나야 한다. 수신 신호 제거 한계는 다음 식과 같이 각각 위상 에러, 진폭 에러의 함수로 주어진다.

$$Cancellation(dB) = 10 \log [\sin^2 \phi_e + (1 - \cos \phi_e)^2] \quad (1)$$

$$Cancellation(dB) = 20 \log [| 10^{E/20} - 1 |] \quad (2)$$

위의 수식에서, ϕ_e 와 E 는 각각 출력 결합기에서 두 경로 사이의 위상 차와 진폭 차이를 표현한 것이다. 제거 한계는 cancellation loop의 소자들에 의해 좌우된다. 진폭 차이는 가변 감쇠기와 에러 증폭기의 이득으로 보상할 수 있으므로 심각한 제약을 일으키지는 않는다. 그러나 주요한 제거 한계는 cancellation loop의 수신 대역 통과 여파기에 의해 발생된다. 보통 대역 통과 여파기는 군속도 지연 시간이 길며, 대역내에서 군속도 지연 시간의 평탄도가 좋지 않아 넓은 주파수 대역에서 좋은 제거 특성을 제한한다. 따라서 수신 주파수 전대역에서 좋은 수신 신호 제거 특성을 얻기 위해서는 그림 1에 나타난 것과 같이 지연 선로가 필요하다.

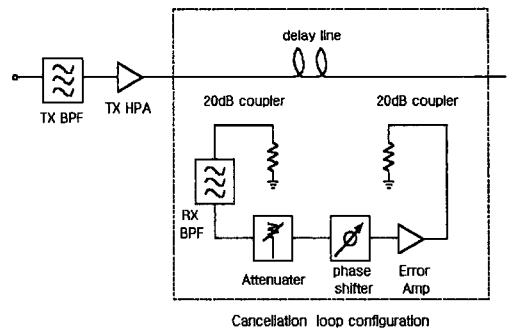


그림 1. 제안된 수신 대역 신호 제거용 대전력 증폭기의 블록도

Fig. 1. The proposed high power amplifier block diagram for cancellation RX signals.

일반적으로 지연 선로는 동축 케이블로 구현하는 것이 일반적이는데, 특히 대전력 신호를 시간 지연시킬 때 굵은 동축 선로를 사용함에 따른 큰 부피, 높은 삽입 손실과 접지의 어려움 등의 여러 가지 제약점들이 발생한다. 이런 문제점들을 해결하기 위해 균속도 지연 대역 통과 여파기가 요구된다.

III. 구현 및 실험

본 논문의 타당성을 보이기 위해 수신 대역 신호 제거 cancellation loop를 가진 WLL시스템용 1 Watts 전력 증폭기를 제작하였다. 참고로 WLL 시스템의 기지국의 송신 주파수 대역은 2.37~2.4 GHz 이고, 수신 주파수 대역은 2.3~2.33 GHz이다. 그림 2는 cancellation loop 실험을 위한 송신 전력 증폭기의 구성도를 보여주며, 그림 3은 cancellation loop에서 사용된 에러 증폭기의 구성을 보여 주고 있다. 그림 4는 송신 전력 증폭기의 특성을 보이고 있는데 이득은 29.82 ± 0.25 dB이고, 반사특성은 -26.5 dB 이하의 특성을 얻었다.

효과적으로 송신단에서 수신대역 신호의 제거 정도를 보이기 위해서 HP8753D 벡터 네트워크 분석기를 이용하여 측정하였다. 따라서 에러 증폭기의 포화를 막고, 기지국 트랜시버의 송신 신호는 송신 주파수 대역에 비해 수신 주파수 대역의 신호 레벨이 매우 억제되어 있으므로 벡터 네트워크 분석기의 신호 출력에 송신 대역 통과 여파기를 사용함으로써 수신 대역 신호를 감쇠시켰다. 그림 5는 송신 대역 통과 여파기로 사용된 SEMCO사의 세라믹 대역 통과 여파기 DFM4R2385CCA의 측정 결과이다. 그림 6은 수신 대역 통과 여파기로 사용된 SEMCO사의 세라믹 대역 통과 여파기 DFM4R2315CCA의 측정 결과이다.

구현된 cancellation loop는 25ns의 균속도 지연을 갖는데 25 ns의 지연 특성을 얻기 위해 semirigid 동축 케이블이 약 5 미터 정도 필요하다^[6]. 그래서, 지연 선로 때문에 주 경로의 삽입 손실은 약 1.75 dB가 된다(직경 0.141" semirigid 동축 케이블에서는 0.35 dB/meter). 이는 cancellation loop에 있는 여러 회로 모듈을 동축 전송선로로 연결하였고 회로 모듈의 소형화를 고려하지 않고 설계함으로써 긴 지연

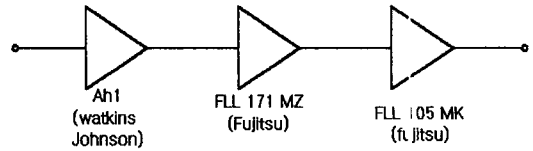


그림 2. 송신단 전력 증폭기의 구성도
Fig. 2. Configuration of TX power amplifier.

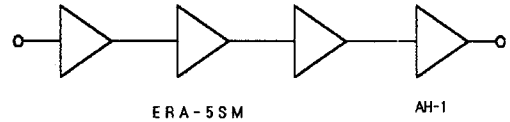


그림 3. Cancellation loop에 사용된 에러 증폭기의 구성도
Fig. 3. Configuration of error amplifier in cancellation loop.

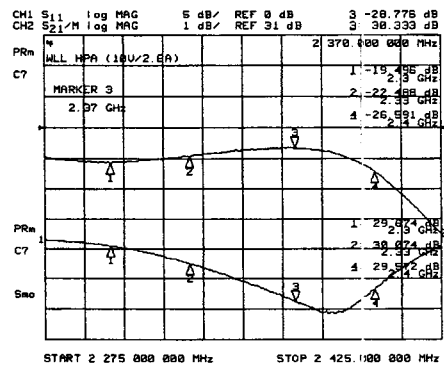


그림 4. 송신단 전력 증폭기의 특성
Fig. 4. Measured characteristic of HPA.

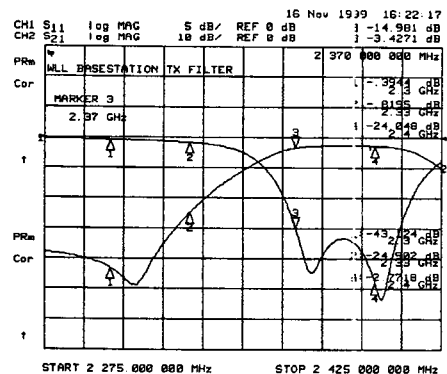


그림 5. 송신 대역 통과 여파기의 특성
Fig. 5. Measured characteristic of TX bandpass filter.

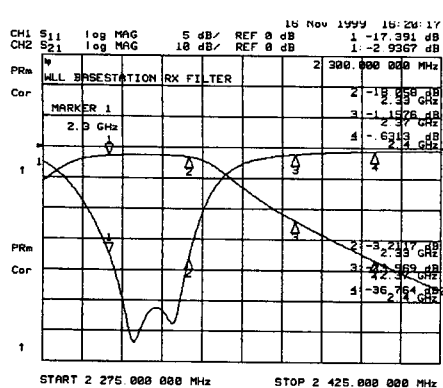


그림 6. 수신 대역 통과 여파기의 특성
Fig. 6. Measured characteristic of RX bandpass filter.

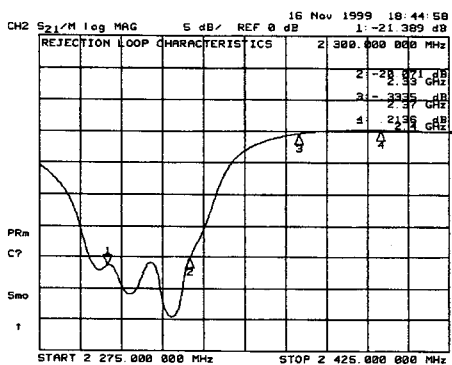


그림 7. 측정된 cancellation loop의 특성
Fig. 7. Measured cancellation loop characteristic.

시간과 큰 삽입 손실을 얻었지만 상용 제품으로 설계한다면 훨씬 작은 지연시간과 상대적으로 더 적은 삽입 손실을 일으키는 회로로 바꿀 수 있을 것이다.

그림 7은 제한된 수신 대역 신호 제거용 대전력 증폭기의 블록도에서 송신 대역 통과 여파기와 전력 증폭기를 제외한 순수 cancellation loop의 전달 특성을 보여 준다. 수신 주파수 대역에서 20 dB 제거 특성을 얻었음을 알 수 있다. 그림 8은 cancellation loop를 사용했을 때와 사용하지 않았을 때의 송신단의 출력 특성을 측정하는 것이다. cancellation loop를 이용함으로써 수신 대역 신호들이 약 20 dBc 정도 감소되었음을 볼 수 있다.

Cancellation loop를 사용하지 않은 송신단의 주파수 spectrum 모양은 그림 8에서 볼 수 있듯이 송신단 전력 증폭기에 인가되는 신호의 주파수 spec-

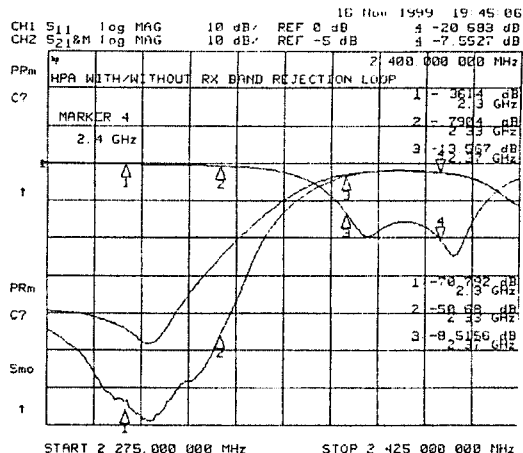


그림 8. Cancellation loop를 사용했을 때와 사용하지 않았을 때의 송신단의 출력 특성
Fig. 8. Comparison of measured TX output with cancellation loop vs. measured TX output without cancellation loop.

trum에 좌우된다. 측정된 전력 증폭기 입력 신호 spectrum에서 수신 대역 제거 정도는 그림 5에서 보여진 수신 대역 통과 여파기의 특성에 따라 약 25 dBc이다. 이동통신 기지국 시스템에서는 수신 대역 격리 특성이 적어도 120 dBc인 송신 대역 신호가 요구된다. 그러므로, 이 전력 증폭기를 갖는 duplexer의 수신 대역에 대한 송신 대역 신호의 격리도는 적어도 95 dBc가 되어야 한다. 대단히 큰 부피와 높은 삽입 손실과 비용을 갖는 duplexer를 이용하여 높은 격리 특성을 수행하기 위해서는 여러 가지 제약이 따른다. 이런 문제점들을 제거하기 위해 수신 대역 격리 특성이 우수한 송신 대역 전력 증폭기 모듈을 설계할 수 있다면 duplexer의 설계를 상당히 용이하게 할 수 있을 것이다. 실제 기지국 트랜시버의 송신 출력 신호 특성이 본 논문에서 전력 증폭기 입력 신호보다 훨씬 좋지만 트랜시버의 송신부와 전력 증폭기에서 백색 잡음들을 증폭시키므로 유사한 결론을 얻을 것이다.

이론적으로, 이상적인 위상 밸런스를 갖는다면 수신 대역 신호의 더 많은 제거 특성도 기대할 수 있다. 그러나 수신 대역 통과 여파기 때문에 cancellation loop에서 3 ns의 군속도 지연 차이가 있다. 이 지연 차이는 수식 (1)로부터 심각한 cancellation

한계를 일으킨다. 또, 지연 선로를 광역 통과 대역과 낮은 삽입 손실을 갖는 지연선로 대역 통과 여파기로 교체하면, 경로 손실과 지연 선로가 차지하는 부피를 감소시킬 수 있다.

IV. 결 론

통신 시스템의 송신 단에서 수신 대역 신호의 제어를 향상시키기 위한 시도의 한 예로써 본 논문에서는 cancellation loop를 갖는 전력 증폭기 모듈을 제안하였다. 제안된 cancellation loop를 적용함으로써 수신 대역 신호는 약 20 dBc가 감소되었다. 따라서, duplexer에서 수신 대역에 대한 송신 대역 격리 특성은 기존의 전력 증폭기 모듈을 사용한 경우보다 더 향상되었다. 이러한 결과는 높은 송수신 격리 특성을 갖는 duplexer를 구현함에 따른 비용, 삽입 손실 그리고 시스템의 용적을 감소시킬 수 있음을 의미한다. 게다가 제안된 cancellation loop는 다양한 형태로 송수신기 시스템에 적용될 것으로 기대된다.

참 고 문 헌

- [1] A .K. Talwar, "Reduction of noise and distortion in amplifiers using adaptive cancellation," *IEEE Trans. on Microwave Theory and Techniques*, vol. 42, no. 6, June, 1994.
- [2] D. Myer, "Design linear feedforward amps for PCN systems," *Microwaves & RF*, Sep., 1994, pp.121-133.
- [3] W. Koprowski, "A high power, low distortion feed-forward amplifier," *RF Design*, July, 1994, pp.48-50.
- [4] R. Vitkovich and D. Myer, "High-power feed-forward amplification system," *Microwaves Journal*, vol. 37, no. 2, Feb., 1994.
- [5] J. Yamas, "An HF dynamic range amplifier using feedforward techniques," *RF Design* July, 1994, pp.50-59.
- [6] K&L Microwave INC., "Cavity and surface-mount delay line filters for feedforward power amplifiers," *Microwaves Journal*, vol. 42, no. 9,

Sep., 1999, pp.212-220.

정 용 채



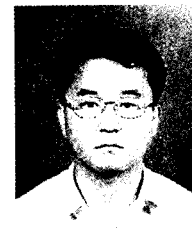
1963년 7월 15일 생
 1989년 2월 : 서강대학교 전자공학(공학사)
 1991년 2월 : 서강대학교 대학원 전자공학과(공학석사)
 1996년 8월 : 서강대학교 대학원 전자공학과(공학박사)
 1991년 2월~1998년 2월 : 삼성전자(주) 정보통신본부 선임연구원
 1998년 3월~현재 : 전북대학교 공과대학 전자정보공학부 및 정보통신연구소 조교수

박 준 석



1969년 8월 12일 생
 1996년: 국민대학교 전자공학과(공학박사)
 1997년 UCLA Post Doc.
 1998년~현재: 순천향대학교 교수
 [주 관심분야] RF 호로 설계 및 모델링

안 달



1961년 10월 15일생
 1990년: 서강대학교 대학원 전자공학과(공학박사)
 1990년~1992년: 한국전자통신연구소 선임연구원
 1992년 9월~현재: 순천향대학교 전자공학과 교수
 [주 관심분야] RF & Microwave 수동소자 설계

임 재 봉



1974년: 서울대학교 전기공학과(공학사)
 1976년: 서울대학교 대학원 전자공학과(공학석사)
 1987년: 서울대학교 대학원 전자공학과(공학박사)
 1991년~1992년: 과학전자공학회 마이크로파분과 전문위원장
 1995년~현재: 한국통신학회 이사
 1989년~현재: 국민대학교 교수