

저 도통손실 특성을 갖는 향상된 영전압 부분 직렬 공진형 DC/DC 컨버터

金 義 成, 李 東 潤, 玄 東 石

An Improved ZVS Partial Series Resonant DC/DC Converter with Low Conduction Losses

Kim Eui-Sung, Lee Dong-Yun, Hyun Dong-Seok

요 약

본 논문에서는 고전력, 고주파 응용에 적합한 저 도통손실 특성을 갖는 향상된 영전압 부분 직렬 공진형 DC/DC 컨버터를 제안한다. 제안된 컨버터는 넓은 범위에서 주 스위치의 영전압 스위칭을 보장하며 주 스위치의 전류 스트레스 감소에 의해 저도통 손실 특성을 이룬다. 또한 제안된 컨버터의 보조회로는 주 전력 흐름과 분리되어 있어 주 회로의 공진 시간동안 유효 듀티비 감소는 발생하지 않는다. 보조 회로는 인덕터, 커패시터, 다이오드 그리고 과포화 리액터의 수동 소자들만으로 구성 되어있다. 따라서 향상된 ZVS PSRC는 전체 시스템의 효율과 전류 스트레스 감소면 에서 개선된 특성을 지닌다. 제안한 컨버터의 동작 원리를 자세히 설명하고 그 타당성을 시뮬레이션과 실험을 통하여 검증하고자 한다.

ABSTRACT

This paper presents an improved ZVS partial series resonant DC/DC converter (PSRC) with low conduction losses, suitable for high power and high frequency applications. The proposed PSRC have advantages of zero-voltage-switching (ZVS) of main switches for entire load ranges and low conduction losses of main switches by decreasing current stresses. Also the reduction of the effective duty cycle is not occurred during the resonant period of the main circuit because the auxiliary circuit of the proposed converter is placed out of the main power path. The auxiliary circuit is composed with passive components, which are an inductor, two capacitors, two diodes, and a saturable inductor. An improved ZVS PSRC has so much characteristics with respect to the overall system efficiency and to the reduction of current stresses. The operation principles of the proposed converter are explained in detail and the various simulated and experimental results show the validity of the proposed converter.

Key Words : Partial Series Resonant DC/DC Converter(PSRC), Saturable Reactor, Pulse-Frequency-Modulation (PFM), Effective Duty, Zero-Voltage switching(ZVS) Turn-On.

1. 서 론

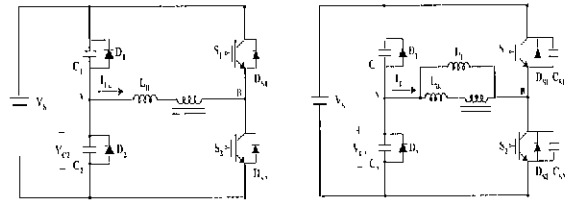
최근 전력용 반도체 소자의 급속한 발달과 제어의 비약적인 진보로 전력 변환 시스템의 스위칭 주파수를 높임으로써 시스템의 소형 경량화를 이룰 수 있게 되었다.

하지만, 스위칭 주파수의 증가는 이에 비례한 만큼의 스위칭 손실이 증가하게 되는 문제점을 가지고 있다. 따라서, 스위칭 동작에서 발생하는 스위칭 손실을 감소시켜 전체 시스템의 효율을 향상시킬 수 있는 소프트 스위칭 즉, 영전압 스위칭 또는 영전류 스위칭 방식에 대해 많은

연구가 활발히 이루어지고 있다.^{[1]-[5]}

최근 이런 소프트 스위칭 기법을 적용한 저가의 고 전력 및 고 주파수 응용에 적합한 부분 직렬 공진형 컨버터 (PSRC)가 개발되어 많은 연구가 이루어지고 있다. 일반적인 PSRC는 주 스위치의 턴-온에 의해 공진 현상이 이루어지며 이로 인해 입력측의 에너지가 부하측으로 전달된다. PSRC의 회로 구성은 커패시터의 전압 스트레스를 방지하기 위해 클램핑-다이오드를 병렬로 연결한 것을 제외하면 일반적인 Half-Bridge 직렬 공진형 컨버터와 비슷한 구조를 가지고 있다. 하지만, PSRC는 클램핑-다이오드를 추가함으로써 두 개의 주 스위치만으로 Half-Bridge 직렬 공진형 컨버터보다 두 배의 전력을 전달하는 특성을 지니며 컨버터의 출력 전력 조절은 펄스 주파수 변조 기법(Pulse-Frequency-Modulation)을 이용하여 이를 수 있다. 이런 기존의 PSRC는 턴-오프 시 주 스위치의 영전류 스위칭 또는 턴-온 시 영전압 스위칭을 행할 수 있다. 이중 영전류 스위칭을 하는 PSRC는 공진 주파수 이하에서 동작하여 고주파 전력을 얻을 수 있고 주어진 최대 스위칭 주파수를 갖는 직렬 또는 병렬 공진형 컨버터와 비교할 때 변압기와 리액터의 크기를 줄일 수 있다 또한, 출력단의 정류 다이오드가 영전류에서 턴-오프하는 장점을 가지고 있다.^{[6],[8]} 그러나, 스위칭 소자의 기생 커패시턴스가 턴-온시 단락전류를 발생하게 되고 턴-오프 시 트랜스포머의 자화전류로 인해 완전한 영전류 스위칭을 이루지 못하여 이로 인한 스위칭 손실과 노이즈가 발생하게 되는 문제점을 가지고 있다. 이런 문제점을 해결하기 위해 최근 영전압 스위칭 특성을 지닌 PSRC가 개발되었다. 영전압 PSRC는 위에서 언급한 영전류 PSRC의 장점을 가지고 있으면서 트랜스포머 병렬에 부가적인 인덕터를 추가함으로써 주 스위치의 영전압 턴-온을 얻을 수 있고 또한 무손실 턴-오프 스너버 커패시터에 의해 턴-오프 시 스위치의 스위칭손실을 감소시킬 수 있다.^[7] 그러나, 영전압 PSRC는 주 전력 회로에 인덕터를 추가함으로써 인한 실질적으로 전력을 전달하는 유효 듀티 (effective duty)의 감소로 인해 전체 시스템 효율이 떨어진다. 이는 입력 전력의 출력측으로의 전달이 추가된 인덕터에 흐르는 전류가 변하는 구간에서만 일어나기 때문이다. 또한, 전체 시스템 효율을 증가시키기 위해 트랜스포머 병렬의 인덕턴스를 증가시키면 전체 부하 범위에서 영전압 턴 온 조건을 보장하지 못하게 되는 문제점을 가지고 있다. 그리고 주 스위치의 턴-온시 공진에 의한 전류와 부가적인 인덕터의 전류로 인한 주 스위치의 전류 스트레스가 증가하게 되고 이로 인한 도통 손실이 증가하는 문제점을 가지고 있다

따라서, 본 논문에서는 고전력, 고주파수 스위칭에 적합한 영전압 턴-온 특성을 갖는 향상된 부분 직렬 공진형 DC/DC 컨버터 (PSRC)를 제안한다. 제안한 컨버터는 기



(a) 기존의 ZCS PSRC (b) 기존의 ZVS PSRC

그림 1 기존의 PSRC

Fig 1 The conventional PSRC

존의 PSRC의 특성을 가지고 있을 뿐 아니라 보조회로를 추가함으로써 넓은 부하 범위에서 주 스위치의 영전압 턴-온 특성을 얻을 수 있으며, 주 전력 흐름에서 보조 회로를 분리함으로써 유효 듀티비의 감소 문제를 해결할 수 있다. 또한, 보조 회로에 과포화 리액터를 추가함으로써 입력전압이 출력측으로 전달되는 구간동안에 전류 스트레스와 그에 따른 도통 손실은 감소로 시스템의 효율을 향상 시키는 장점을 지니고 있다 또한 제안한 보조회로는 수동 소자만으로 간단하게 구성되어 있다. 기존의 PSRC의 문제점을 확인하고, 제안한 컨버터의 자세한 동작원리 및 이론적 해석을 수행하고, 시뮬레이션 및 실험을 통하여 그 타당성을 검증하고자 한다.

2. 본 론

2.1 기존의 PSRC

그림 1(a)는 기존의 영전류 턴-오프 PSRC를 나타내고 있다. 일반적인 Half-Bridge 직렬 공진형 컨버터와 유사한 구조를 가지고 있지만 클램핑-다이오드, D_1 , D_2 로 인해 Half-Bridge 직렬 공진형 컨버터 보다 두배의 출력 조절이 가능하고 공진 주파수 이하에서 동작이 이루어진다.

그림 1(b)는 기존의 영전압 턴-온 PSRC의 전체 시스템이다. 영전류 턴-오프 PSRC의 트랜스포머 병렬에 인덕터 L_p 와 무손실 스너버 커패시터 C_{S1} , C_{S2} 를 추가하였다. 부가적인 인덕터 L_p 를 추가함으로써 턴-온시 주 스위치의 영전압 스위칭이 가능하고 무손실 스너버 커패시터를 이용해 턴-오프시 스위칭 손실 또한 감소하게 된다. 그러나 주 전력 회로 내부에 L_p 의 추가로 인해 유효 듀티비는 L_p 의 값에 의해 결정되는 문제점을 가지고 있다.

그림 2는 주 스위치의 턴-온에 의해 주 회로의 공진이 이루어 질때의 병렬의 인덕터 L_p 에 대한 유효 듀티비가 결정되는 것을 나타내고 있다.

그림 3은 실험을 통해 얻은 트랜스포머 병렬의 인덕터 L_p 의 값과 출력 전압 사이의 관계를 나타내는 그래프이다 인덕터 L_p 의 값을 증가시킴으로써 출력 전압이 증가하게 되며 이로 인해 유효 듀티비가 증가함을 알 수 있다.

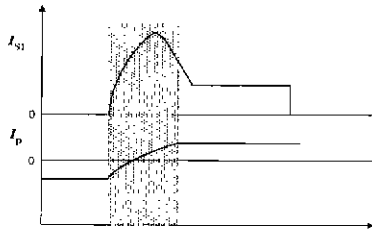


그림 2 병렬의 인덕터 L_p 에 따른 유효 듀티비의 결정
 Fig. 2 Determination of effective duty according to the parallel inductor L_p

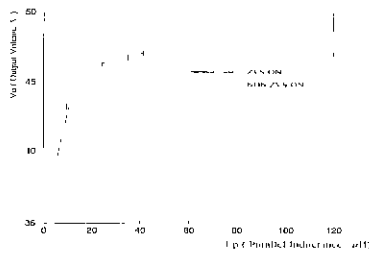


그림 3 트랜스포머 병렬의 인덕터 L_p 와 출력 전압 사이의 관계
 Fig. 3 The relation between a parallel inductor(L_p) of transformer and output voltage(V_o)

그림 3의 그래프로부터 병렬의 인덕터 L_p 값의 증가로 유효 듀티비의 감소를 줄일 수 있지만 그로 인해 주 스위치의 영전압 조건을 만족하지 못하고 영전압 조건을 위한 병렬의 인덕터 L_p 값의 감소는 유효 듀티비 감소의 결과가 됨을 알 수 있다.

22 제안한 PSRC의 구성

그림 4는 제안한 PSRC의 전체 시스템을 보여 주고있다 주 회로는 기존의 영전류 턴-오프 스위칭을 하는 PSRC와 동일한 구조를 가지고 있고, 주 스위치의 병렬에 스너버 커패시터(C_{S1} , C_{S2})를 추가하였다. 보조 회로는 보조 다이오드(D_{a1} , D_{a2}), 보조 커패시터(C_{a1} , C_{a2}), 보조 인덕터(L_a), 과포화 리액터(SL)로 구성되어 있다.

과포화 리액터는 마그네틱 스위치, 즉 단락, 개방 상태로 동작한다 그림 5는 과포화 리액터의 이상적인 자화 곡선이다. 회로 해석의 편이를 위해 모든 소자는 이상적인 특성을 가지고 있고 출력 커패시터 C_o 는 충분히 커서 출력전압 (V_o)은 일정하다고 가정한다.

23 이론적인 동작 파형과 동작 모드

제안한 컨버터의 스위칭 주파수는 일반적인 직렬 또는 병렬 공진형 컨버터와는 다르게 항상 공진 주파수 이하에서 동작한다. 제안한 컨버터의 공진 주파수는 다음과

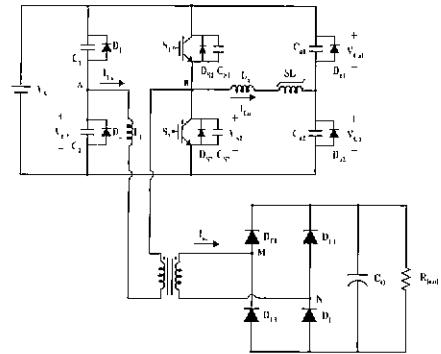


그림 4 제안한 부분 직렬 공진형 컨버터
 Fig. 4 The proposed PSRC topology

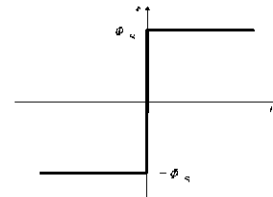


그림 5 과포화 리액터의 이상적인 자화 곡선
 Fig. 5 Ideal magnetization curve of the saturable inductor

같다.

$$f_o = \frac{1}{2\pi} \cdot \sqrt{\frac{1}{L_{lk} C_{res}}} \tag{1}$$

여기서 $C_{res} = C_1 + C_2$ 이다

공진 커패시터 전압 V_{C1} , V_{C2} 는 항상 입력전압 V_s 와 ground 사이에서 공진에 의해 변화하게 된다. 그래서 두 스위치의 전류(commutation)에 앞서 공진 커패시터에 저장된 에너지는

$$E_{Cres} = \frac{1}{2} \cdot C_{res} \cdot V_s^2 \tag{2}$$

로 주어진다. 이 에너지는 주 스위치의 턴-오프에 의해 각 스위칭 반주기의 일부분 동안에 출력측에 전달되고 출력 전력은 식(3)과 같이 주어진다.

$$P_{out} = E_{Cres} \cdot 2 \cdot f_s = C_{res} \cdot V_s^2 \cdot f_s \tag{3}$$

여기서 f_s 는 스위칭 주파수이다. 따라서 식(3)으로부터 평균 출력전력은 간단한 펄스 주파수 변조 기법에 의해 조절됨을 알 수 있다.

제안한 PSRC는 각 반주기 동안 6개의 동작 모드를 가지고 있으며 mode1에서 mode2까지의 동작은 기존의 영전류 턴-오프 스위칭을 하는 PSRC와 동일하고 나머지 mode는 제안한 보조 회로의 동작이다.

그림 6과 7은 각각 제안한 PSRC의 반 주기동안의 이론적 파형과 6개의 동작 모드를 표현하고 있다.

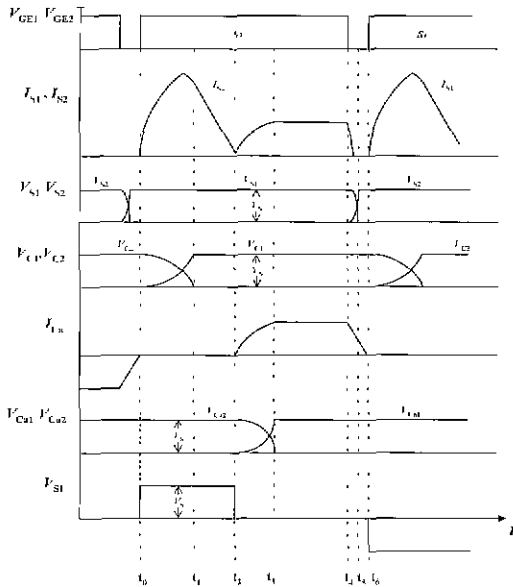


그림 6 제안한 PSRC의 이론적인 동작 파형
Fig. 6 Theoretical operating waveforms of the proposed PSRC

1) Mode 1 (t_0-t_1)

주 스위치 S_2 가 t_0 에서 턴-온 되면 2개의 공진 커패시터 C_1 과 C_2 그리고 변압기 누설 인덕터 L_{lk} 사이에 공진이 발생한다. 이 구간 동안 누설 인덕터 전류 I_{Lk} 는 $V_S \rightarrow C_1 \rightarrow L_{lk} \rightarrow S_2$ 와 $C_2 \rightarrow L_{lk} \rightarrow S_2$ 의 경로로 흐른다.

공진 커패시터 C_1 과 C_2 는 누설 인덕터 전류 I_{Lk} 에 의해 충전,방전 된다. t_1 이후에 C_1 의 전압 V_{C1} 은 클램핑 다이오드 D_1 에 의해 V_S 로 유지되고 공진 커패시터는 충전,방전을 반복하게 된다. 이 모드 동안 공진 커패시터 전압 V_{C2} 와 누설 인덕터 전류 I_{Lk} 는 다음과 같이 주어진다.

$$V_{C_1} = (V_S - V_O) \cdot \cos \omega_o t + V_O \quad (4)$$

$$i_{L_{lk}} = \frac{1}{L_{lk} \omega_o} (V_S - V_O) \cdot \sin \omega_o t - \frac{V_O}{L_{lk}} t \quad (5)$$

여기서, $\omega_o = 2\pi f_o$ 이다.

2) Mode 2 (t_1-t_2)

t_1 에서 공진 커패시터 C_2 의 전압 V_{C2} 는 영전압이 되고 클램핑 다이오드, D_2 는 도통하기 시작하고 누설 인덕터 전류 I_{Lk} 는 $S_2 \rightarrow D_2 \rightarrow L_{lk}$ 의 경로를 통해 흐른다. 이 구간 동안 I_{Lk} 는 선형적으로 감소한다 이 구간 동안 누설 인덕터 전류 I_{Lk} 는 식(6)과 같이 표현될 수 있다.

$$i_{L_{lk}} = i_{L_{lk}}(t) - \frac{V_O}{L_{lk}} \quad (6)$$

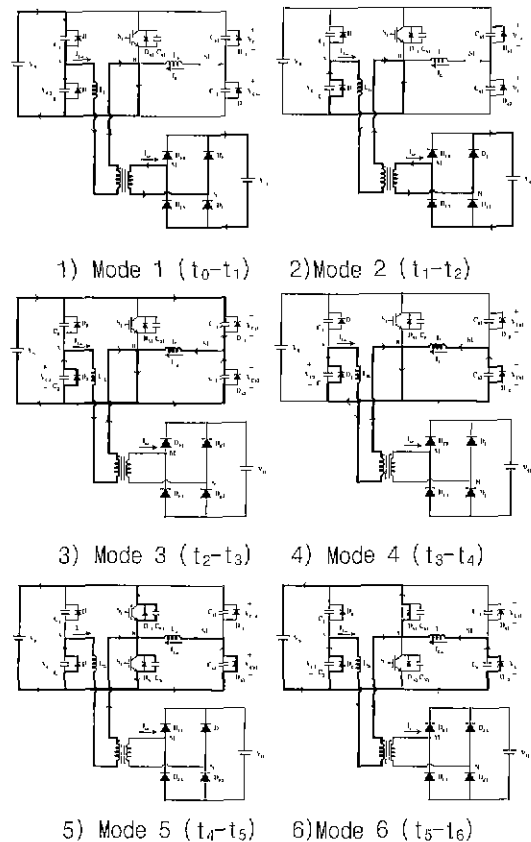


그림 7 제안한 PSRC의 동작 모드
Fig. 7 Operating modes of the proposed PSRC

mode 1과 mode 2 구간 동안에 입력 전력은 출력측으로 전달된다. 이 구간까지 과포화 리액터, SL은 불포화 상태를 유지하고 있다. 즉, 과포화 리액터는 개방 상태에 있어서 과포화 리액터 양단에는 입력 전압 V_S 가 인가되어 있다. 과포화 리액터의 이런 특성은 mode 1과 mode2 구간 동안 주 스위치의 전류 스트레스를 감소시키고 그로 인한 도통 손실의 감소를 가져온다. t_2 이후 트랜스포머의 2차측에는 어떤 전류도 흐르지 않게 되고 트랜스포머 2차측 정류 다이오드는 영전류 조건에서 턴-오프 한다.

3) Mode 3 (t_2-t_3)

t_2 에서 과포화 리액터 SL은 포화 상태, 즉 난락상태가 된다. 과포화 리액터 SL이 포화가 되는 시점 t_2 는 부하량에 따라 변하는 스위칭 주파수에 의해 결정된다. 하지만 mode1와 mode2 구간 동안에는 입력 전력이 출력측으로 전달되고 있으므로 입피던스의 차로 인해 항상 불포화 상태를 유지하게 된다. 과포화 리액터가 포화 상태에 이름에 따라 보조 인덕터 전류 I_{La} 는 보조 인덕터 L_a 와 보조 커패시터 C_{a1}, C_{a2} 사이의 공진에 의해 증가하게 되고

주 스위치의 영전압 턴-온을 이루기 위한 에너지를 보조 인덕터 L_a 에 저장한다. 이 전류는 C_{a1} 과 C_{a2} 를 충전시키고 보조 커패시터 전압 V_{Ca1} 은 t_3 에서 V_S 가 된다. 이 구간 동안 보조 인덕터 전류 I_{La} 는 $V_S \rightarrow C_{a1} \rightarrow SL \rightarrow L_a \rightarrow S_2$ 과 $C_{a2} \rightarrow SL \rightarrow L_a \rightarrow S_2$ 의 경로로 흐른다.

4) Mode 4 (t_3-t_4)

보조 커패시터 C_{a2} 의 전압 V_{Ca2} 는 t_3 에서 영전압이 되고 보조 다이오드 D_{a2} 는 도통하기 시작한다 이 구간동안 I_{La} 는 $L_a \rightarrow S_2 \rightarrow D_{a2} \rightarrow SL$ 을 통해 흐르면서 환류 (freewheeling) 하게된다. 이 구간의 길이는 스위칭 주파수에 의해 결정되고 이것에 의해 출력 전력이 조절되어 진다.

5) Mode 5 (t_4-t_5)

t_4 에서 주 스위치 S_2 는 턴-오프 된다. 그러면 보조 인덕터 전류 I_{La} 는 주 스위치의 스너버 커패시터 C_{S1} , C_{S2} 를 통해 흐른다. t_5 까지 주 스위치의 스너버 커패시터는 충전방전을 하고 주 스위치 S_1 의 양단 전압은 영전압이 된다. 이 구간 동안 I_{La} 는 감소하면서 $L_a \rightarrow C_{S1} \rightarrow V_S \rightarrow D_{a2} \rightarrow SL$, $L_a \rightarrow C_{S2} \rightarrow D_{a2} \rightarrow SL$ 를 통해 흐른다.

6) Mode 6 (t_5-t_6)

t_5 에서 주 스위치 S_1 의 전압 V_{S1} 은 0이 되고 역 병렬 다이오드가 도통하기 시작한다. 이 구간에서 주 스위치 S_1 은 영전압 조건하에서 턴-온 한다. t_6 이후 보조 인덕터 전류는 $D_{S1} \rightarrow V_S \rightarrow D_{a2} \rightarrow SL \rightarrow L_a$ 을 통해 흐르면서 감소한다. 다시 말해, mode 6 구간 동안 보조 인덕터에 남은 약간의 에너지가 입력 전원으로 환원되고 t_6 이후 남은 에너지는 출력측으로 전달된다.

이로써 반주기의 동작이 끝나고 다음 반주기는 mode 1에서 mode 6의 동작을 반복할 것이다

3. 제안한 PSRC의 설계 방법

주 스위치의 영전압 턴-온을 위해서 과포화 리액터의 포화 이후 보조 인덕터에 저장되는 에너지는 주 스위치의 스너버 커패시터를 충전시킬수 있을 만큼 충분히 커야 한다. 이를 위해 보조 인덕터 L_a 에 저장되는 에너지는 다음 조건을 만족해야 한다.

$$E_{La} = \frac{1}{2} \cdot L_{La} \cdot i_{La}^2 \geq \frac{1}{2} \cdot C_T \cdot V_S^2 \quad (7)$$

여기서 $C_T = 2 \cdot C_{S1}$ 은 주 스위치의 스너버 커패시터의 합이다. 따라서, 보조 인덕터 L_a 에 공급되어야 하는 전류는 다음과 같다.

$$i_{La} \geq V_S \cdot \sqrt{\frac{C_T}{L_a}} \quad (8)$$

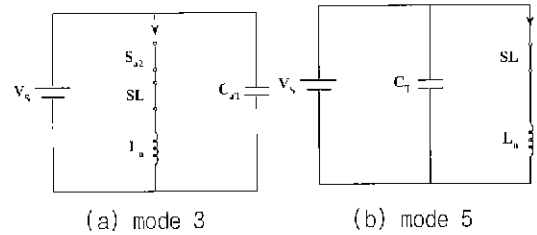


그림 8 mode 3과 mode 5의 자세한 등기회로

Fig 8 Detailed equivalent circuits for mode 3 and mode 5

그림 8(a)의 mode 3 구간의 등가 회로로부터 보조 인덕터에 흐르는 전류는 식(9)와 같이 표현된다.

$$i_{La}(t) = V_S \cdot \sqrt{\frac{C_{aT}}{L_a}} \cdot \sin \omega_{o,a} t \quad (9)$$

여기서 $C_{aT} = C_{a1} + C_{a2}$ 이고 $\omega_{o,a} = \frac{1}{\sqrt{L_a C_{aT}}}$ 이다.

$\omega_{o,a} t = \frac{\pi}{2}$ 에서 보조 인덕터 전류는 최대가 된다.

$$\text{즉, } i_{La, \max} = V_S \cdot \sqrt{\frac{C_{aT}}{L_a}} \quad (10)$$

따라서, 보조 인덕터의 크기는 다음과 같다.

$$L_a \leq C_{aT} \cdot \frac{V_S^2}{i_{La, \max}^2} \quad (11)$$

주 스위치의 최소 dead time은 주 스위치의 스너버 커패시터의 전압이 영전압이 되는 시점이다. 그림 8(b)의 mode 5 구간의 등가 회로로부터 이 동작 모드 동안 주 스위치 S_1 의 전압은

$$V_{S1}(t) = i_{La, \max} \cdot \sqrt{\frac{L_a}{C_T}} \cdot \sin \omega_{o,b} t \quad (12)$$

여기서 C_T 는 스너버 커패시턴스이고 $\omega_{o,b} = \frac{1}{\sqrt{L_a C_T}}$ 이다.

스너버 커패시터의 충전방전이 끝나는 시점은 $\omega_{o,b} = \frac{\pi}{2}$ 이다 따라서, 주 스위치의 최소 dead time은

$$t_{dead, \min} = \frac{\pi}{2} \sqrt{L_a C_T} \quad (13)$$

4. 시뮬레이션 및 실험 결과

기존의 PSRC의 문제점을 확인하고 제안한 PSRC의 타당성을 검증하기 위해서 스위치의 기생 커패시터를 고려하여 시뮬레이션을 수행하였다. 그리고 이론적인 파형과 시뮬레이션 결과를 검증하기 위해 출력 전력 $P_o=800W$, 출력전압 $V_o=48V$, 최대 스위칭 주파수 100KHz의 조건하

에 실험을 수행하였다. 시뮬레이션과 실험에 사용된 소자와 파라미터는 표 1과 같다.

표 1 시뮬레이션과 실험에 사용된 소자와 파라미터
Table 1 Component and parameter of the simulation and experiment

Parameter & Device	Component & Value
V_s (입력 전압)	200V
V_o (출력 전압)	48V
P_o (출력 전력)	800W
f_s (스위칭 주파수, Max)	100KHz
C_1, C_2 (공진 커패시터)	120nF
C_{d1}, C_{d2} (보조 커패시터)	30nF
C_{S1}, C_{S2} (스니퍼 커패시터)	5nF
L_a (보조 인덕터)	10.8 μ H (TDK ferrite core-EI40)
파포화 인덕터	9turns (AMOS AMS-25S-L)
트랜스포머 권수비	1.4:1 (TDK ferrite core-EI70)
누설 인덕턴스	2.3 μ H
R_{load} (부하 저항)	283 Ω
출력 커패시터	330 μ F

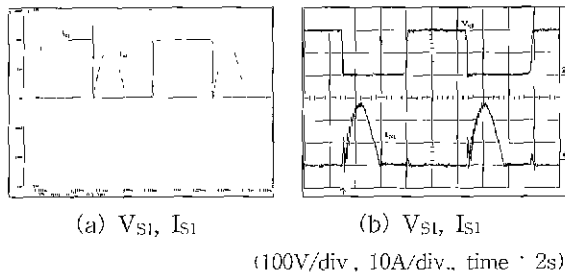


그림 9 기존의 영전류 스위칭을 갖는 PSRC의 시뮬레이션과 실험 결과

Fig. 9 The simulated and experimental results of the conventional ZCS PSRC

기존의 PSRC에 대한 시뮬레이션과 실험은 표 1과 동일한 조건하에서 수행하였고 영전압 부분 직렬 공진형 컨버터의 트랜스포머 병렬의 인덕터 L_p 의 값은 제안한 보조 회로의 보조 인덕터와 동일한 10.8 μ H와 출력 전압이 거의 48V에 가까운 40 μ H에 대해서 각각 수행하였다.

그림 9(a)와 (b)는 그림 1(a)의 기존의 영전류 턴-오프 스위칭을 하는 PSRC 각각의 시뮬레이션 및 실험 결과이다. 그림으로부터 앞에서 언급한 문제점, 즉 턴-온시 심각한 단락전류, 턴-오프 시 트랜스포머의 자화전류로 인해 불완전한 영전류 스위칭의 문제점을 확인할 수 있다.

그림 10과 그림 11는 그림 1(b)의 기존의 영전압 스위칭을 갖는 PSRC의 시뮬레이션과 실험 결과이다. 그림 10은 영전압 턴-온 스위칭을 하는 PSRC에서 트랜스포머 병렬의 인덕터 L_p 의 값이 10.8 μ H인 경우의 시뮬레이션

및 실험 결과이다. 그림 10(a), (b)는 주 스위치의 전압, 전류 파형이다. 추가된 인덕터 L_p 에 의해 주 스위치의 영

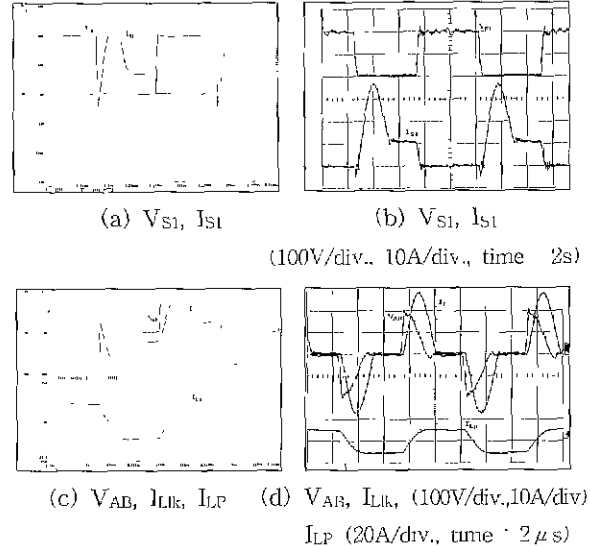


그림 10 $L_p=10.8\mu$ H인 경우, 기존의 영전압 스위칭을 갖는 PSRC의 시뮬레이션과 실험 결과, (full load, $V_o=43.3$)

Fig. 10 The simulated and experimental results of the conventional ZVS PSRC with $L_p=10.8\mu$ H (full load, $V_o=43.3$)

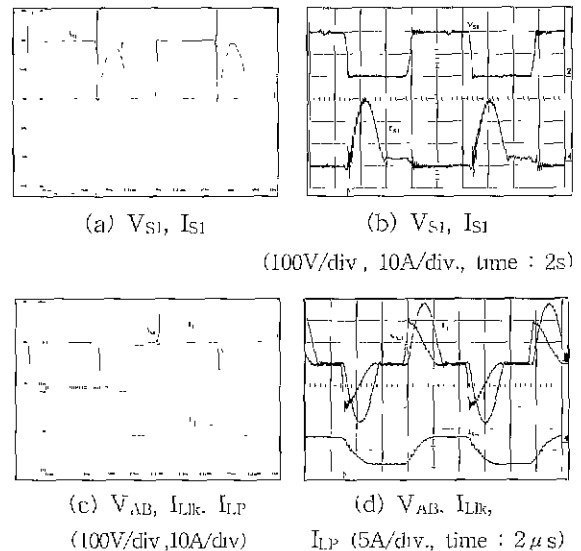


그림 11 $L_p=40\mu$ H인 경우, 기존의 영전압 스위칭을 갖는 PSRC의 시뮬레이션과 실험 결과, (full load, $V_o=48$)

Fig. 11 The simulated and experimental results of the conventional ZVS PSRC with $L_p=40\mu$ H (full load, $V_o=48$)

전압 턴-온이 이루어졌음을 확인할 수 있다. 그림 10(c),

(d)는 트랜스포머 양단 전압과 전류, 그리고 병렬의 인덕터 L_p 에 흐르는 전류 파형이다. 시뮬레이션 및 실험 결과

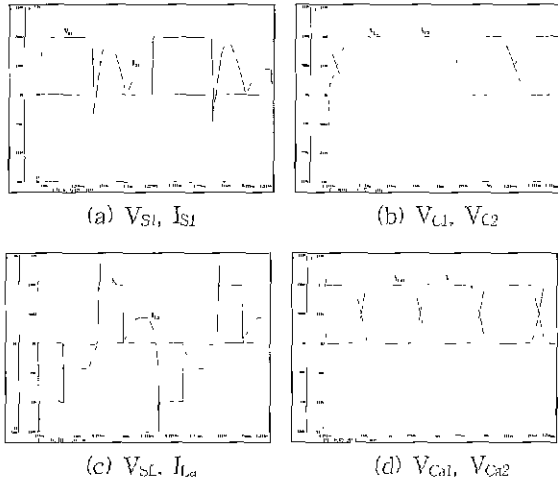


그림 12 제안한 PSRC의 시뮬레이션 파형
Fig. 12 Simulated waveforms of the proposed PSRC

에서 확인할 수 있듯이 인덕터 L_p 의 전류가 반할 때에만 입력 전력이 출력측으로 전달되고 이로 인해 출력 전압 및 전체 시스템 효율이 감소됨을 알 수 있다. 이와 같은 문제는 인덕터 L_p 를 증가시킴으로써 해결할 수 있지만 주 스위치의 영전압 턴-온을 확보하지 못하는 문제점을 가지고 있다. 그림 11은 병렬의 인덕터 L_p 를 $40\mu\text{H}$ 로 증가시켰을 때의 시뮬레이션 및 실험 결과이다. 그림 11(a), (b)의 주 스위치의 전압, 전류 파형에서 주 스위치의 영전압 턴-온 조건을 만족하지 못하여 이로 인한 스위칭 손실이 발생하게 됨을 알 수 있다. 그림 11(c), (d)는 인덕터 L_p 의 증가로 인하여 병렬의 인덕터 L_p 의 전류(commutation)구간이 증가하게 되고 이로 인한 유효 듀티비가 증가함을 알 수 있다.

그림 12는 제안한 PSRC의 시뮬레이션 결과를 보여주고 있다. 그림 12(a)는 주 스위치의 전압과 전류 파형이다. 이론적인 파형과 동일하게 주 스위치는 영전압 조건 하에서 턴-온하고 출력측으로 전력을 전달한 후 과포화 리액터의 포화에 의해 보조 인덕터 전류가 주 스위치를 통해 흐름을 알 수 있다. 그림 12(b)는 주 스위치의 턴-온에 의해 공진 커패시터 C_1, C_2 가 각각 충전되는 것을 보여주고 있다. 그림 12(c)와 (d)는 제안한 컨버터의 보조 회로에 대한 동작 특성을 각각 보여주고 있다. 그림 12(c)는 보조 인덕터를 통해서 흐르는 전류와 과포화 리액터의 양단 전압을 보여주고 있다 이론적 파형에서와 동일하게 과포화 리액터는 임피던스 차에 의해서 포화, 불포화 상태를 유지하고 있음을 알 수 있다. 그림 12(d)는 과포화 리액터의 포화, 불포화 상태에 의한 보조 커패시터

의 충전,방전을 보여주고 있다. 시뮬레이션 결과는 앞에서 설명한 이론적 파형과 일치함을 알 수 있다

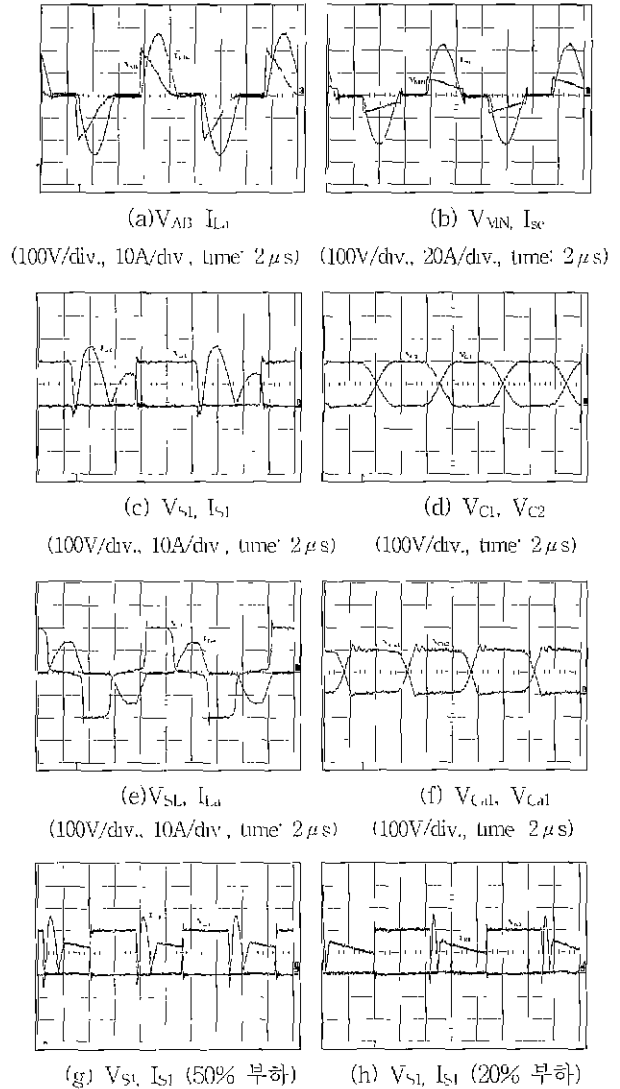


그림 13 제안한 PSRC의 실험 파형
Fig. 13 Experimental waveforms of the proposed PSRC

그림 13은 제안한 PSRC의 실험 파형을 보여주고 있다. 그림 13(a)와 (b)는 각각 트랜스포머 1, 2차측의 전압과 전류이다. 그림 13(c)의 주 스위치 전압, 전류 파형으로부터 주 스위치는 영전압 조건하에서 턴-온 함을 알 수 있다. 그림 13(d)는 공진 커패시터 C_1, C_2 의 전압 파형이고 그림 13(e)는 과포화 리액터의 전압과 보조 인덕터의 전류 파형이다 파형으로부터 시뮬레이션 결과와 동일함을 알 수 있다. 그림 13(f)는 보조 커패시터의 전압 파형이다. 그림의 파형이 이론적 파형과 시뮬레이션 결과에 일

치함을 알 수 있다. 그림 13(g), (h)는 50%와 20%부하시 주스위치의 전압과 전류이다. 부하 변동의 경우에도 주스위치의 영전압 턴-온이 보장됨을 확인 할 수 있다.

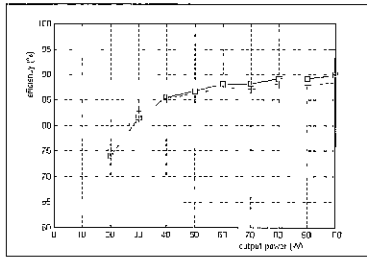


그림 14 제안한 PSRC와 병렬 인덕터의 값이 40 μ H인 영전압 PSRC의 효율 비교

Fig. 14 The efficiency comparison between the proposed PSRC and the conventional ZVS PSRC with $L_p=40\mu$ H

그림 14는 제안한 컨버터와 병렬 인덕터의 값이 40 μ H인 영전압 PSRC의 효율 곡선이다. 고출력 영역에서는 제안한 PSRC의 영전압 턴-온으로 인해 기존의 영전압 PSRC보다 높은 효율을 나타내고 있지만 저출력 영역에서는 전체 시스템 손실중 도통 손실이 차지하는 비중이 높아짐에 따라 제안한 PSRC의 효율이 감소함을 알 수 있다. 제안한 PSRC는 전부하 약 90%의 효율을 보여주고 있다.

5. 결 론

본 논문에서는 고 전압, 고 주파수에 적합한 향상된 부분 기렬 공진형 컨버터를 제안하였고 동작 원리와 이론적 해석, 제안한 보조 회로의 설계 방법에 대하여 자세한 설명을 하였다. 제안한 PSRC를 시뮬레이션을 통해 검증하였고 이론적 해석과 시뮬레이션 결과의 타당성을 실험을 통해 검증하였다. 제안한 PSRC는 기존의 PSRC의 장점을 가지고 있으면서 보조 회로에 의해 넓은 부하 범위에서 주 스위치의 영전압 턴-온을 이룰 수 있었고 보조 회로를 주 전력 흐름에서 분리함으로써 기존의 영전압 PSRC에서의 유효 듀티비의 감소 문제를 해결 할 수 있었다. 또한 보조 회로에 과포화 리액터를 추가함으로써 주 스위치의 진류 스트레스 및 도통 손실을 감소시켰다. 그리고 본 논문에서 제안한 PSRC의 장점을 통해 전체 시스템 효율의 향상을 확인하였다.

이 논문은 기초전력공학공동연구소의 연구비 지원에 의해 연구되었음

참 고 문 헌

- [1] R L Steigerwald, A Comparison of Half-Bridge Resonant Converter Topologies, IEEE Trans Power Electronics, vol. 3, no. 2, pp 174-182, April 1988.
- [2] J A Sabate, V. Vlatkovic, R. B. Redley, F. C. Lee and B. H. Cho, Design Consideration for High-Voltage, High-Power, Full-Bridge Zero-Voltage-Switched PWM Converter, IEEE-APEC Conf Rec, pp. 275-284, 1990.
- [3] M K Kazimierzuk, Class-D Voltage-Switching MOSFET Power Amplifier, IEE Proc, vol. 138, no. 6, pp 285-296, November 1991.
- [4] G Hua, F C. Lee, M. N. Jovanovic, An Improved Zero-Voltage-Switched PWM Converter Using A Saturable Inductor, IEEE-PESC Conf. Rec., pp. 189-194, 1991.
- [5] G Hua, C S Leu and F C Lee, Novel Zero-Voltage Transition PWM Converter, IEEE-PESC Conf Rec., pp. 538-544, 1993.
- [6] P. C. Theron and J. A. Ferreira, A new, Partial Series Resonant Converter for Efficient DC to DC Conversion, PCC-Yokohama, pp 171-176, 1993.
- [7] Philip C. Theron and Jan A. Ferreira, The Zero Voltage Switching Partial Series Resonant Converter, IEEE Trans. Ind. Applicat, vol.31, no.4 pp. 879-886, July/Aug. 1995.
- [8] Michael Andrew De Rooij, Jan A. Ferreira and Jacobus Daniel van Wyk, A Novel Unity Power Factor Low-EMI Uninterruptible Power Supply, IEEE Trans. Ind. Applicat, vol.34, no.4 pp. 870-876, July/Aug. 1998.

저 자 소개



김의성 (金義成)

1975년 9월 25일생. 1999년 한양대학교 전기공학과 졸업(학사). 1999년~현재 동 대학원 전기공학과 석사과정



이동운 (李東潤)

1968년 8월 19일생. 1998년 한양대학교 대학원 전기공학과 졸업(석사). 1998년~현재 동 대학원 전기공학과 박사과정. 1998년~현재 한국과학기술연구원 학생 연구원.



현동석 (玄東石)

1950년 4월 8일생. 1973년 한양대 공대 전기공학과 졸업. 1978년 동대학원 전기공학과 졸업(석사). 1986년 서울대 대학원 전기공학과 졸업(공학박사). 1984~1985년 미국 토레도대학 교환교수. 1988~1989년 원현공과대학 교환교수. 현재 한양대 공대 전기전자공학과 교수. 당 학회 회장.