

HVDC 기술동향(Ⅱ)

(제주-해남 HVDC 시스템)

문익희*, 고승선*, 문형배*, 고봉언**, 우정욱**
 (*한전 제주지사, **전력연구원 송변전기술)

1. 서론

본 고에서는 우리나라에서 처음으로 설치운영중인 제주-해남간 HVDC System의 도입배경과 제어원리에 대하여 살펴보기로 하자.

HVDC System에 의한 전력계통연계가 세계적으로 보편화되어 국가간 또는 이종의 전력계통간 또는 장거리 전력계통의 연계에 사용되고 있고 앞으로 전력계통에서 차지하는 비중이 증대되고 있는 추세이다.

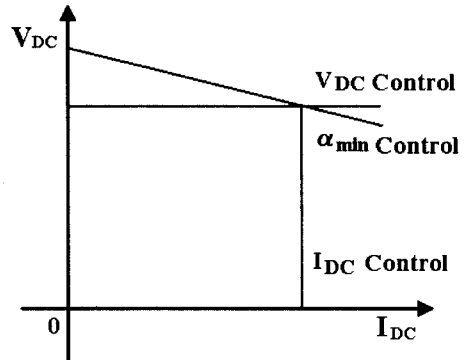
한전의 시스템도 제주와 해남간 약100km의 장거리를 해수케이블방식을 채택하여 연계되었다. 물론 한전이 HVDC System의 해수케이블방식으로 전력계통을 연계시킨 배경은 교류로써는 연계가 불가능하기 때문이지만

- 1) 제주의 전력계통을 유지와 연계시켜 제주지역의 고객에게도 육지의 고객과 동등한 고품질의 전력을 안정적으로 제공하고자 하는 면과
- 2) 제주지역의 부하가 매년 10% 이상씩 증가하는데 반면 제주지역이 세계적인 관광특구로 지정되어 발전소 건립에 어려움이 많고 경제적인 측면에서 발전연료비 원가가 저렴(약 22%)한 육지전력을 사용할 수 있어 제주 전력사업 적자해소에 기여하며
- 3) 발전소 신설에 따른 제주지역의 자연환경을 보존하자는 측면을 고려하였다

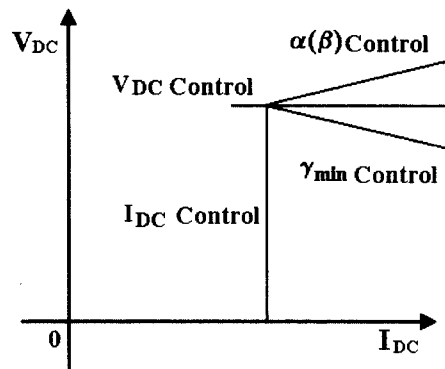
전반적인 HVDC System의 설비구성은 지난 3월호에서 간략하게 살펴보았으며 이번에는 HVDC System의 제어특성에 대하여 기술하고자 한다

2. 본론

2.1 HVDC 시스템의 제어기



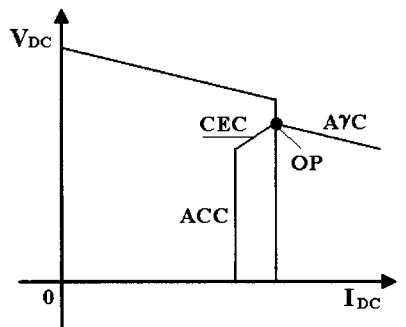
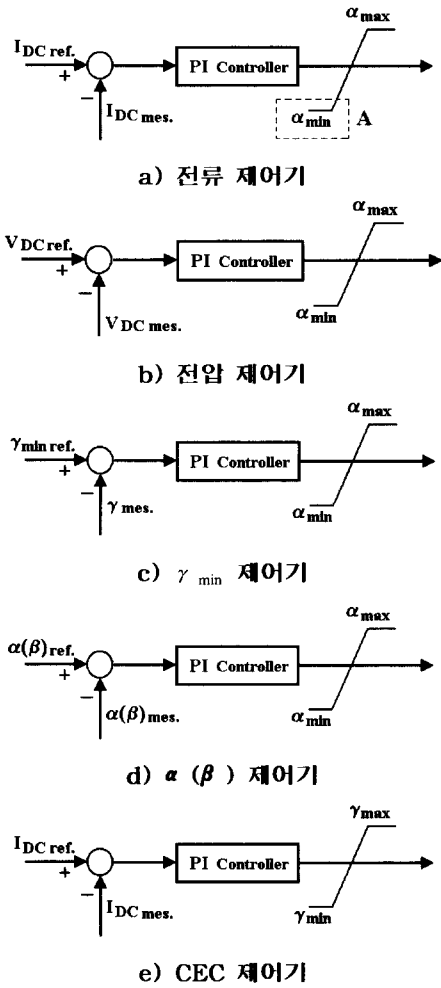
a) HVDC 송전단측 컨버터 제어곡선



b) HVDC 수신단측 컨버터 제어곡선

그림 1. HVDC 시스템의 컨버터 제어 곡선

HVDC 시스템에서 송전단측 제어기로 구성될 수 있는 제어기는 그림 1에서 보는 바와 같이 전류제어기, 전압제어기 그리고 α_{min} 로 구성되어질 수 있다. 또한 수전단측에 부착할 수 있는 제어기로는 전압 제어기, 전류 제어기, γ_{min} 제어기 그리고 β 제어기를 들 수 있다. 여기서, 주의 할 점은 HVDC 시스템의 수전단 측과 송전단 측은 서로 상반된 제어기를 가져야지, 송전단측이 전압 제어, 그리고 수전단측이 전압제어 또는 송전단 측이 전류 제어, 그리고 수전단 측이 전류제어를 하면 서로 동작 교점이 생기질 않아 제어가 불가능해 질 수 있다.



f) 일반적인 HVDC 제어 곡선
그림 2. HVDC 시스템의 제어기 구성

α_{min} 와 γ_{min} 는 제어기의 구성이 쉽고 약한 계통에서 문제가 되는 무효전력의 영향을 최소화 할 수 있다는 장점 때문에 때문에 많이 채용되고 있다. 특히 γ_{min} 제어기는 HVDC 시스템의 수전단 측에서 AC 계통 전압의 저하에 따른 전류 실패(Commutation failure)문제를 해결하기 위해서 채용되는 제어기로서 엄밀히 말해 제어기의 개념보다는 제한적인 기능을 가진다고 할 수 있다.

따라서 α_{min} 제어기는 별도의 제어기로 구성하는 것이 아니라 그림 2에서 보는 바와 같이 제어기의 출력 값을 제한하는 제한기의 α_{min} 값을 설정함으로써 구현될 수 있다. 물론 별도의 α_{min} 제어기를 구성하여 순수하게 HVDC 시스템의 부 제어기로 이용하는 것이 아니라 HVDC 시스템과 연결된 AC 계통의 무효전력과 AC 전압을 제어하기 위해서 추가하는 것도 가능하나 이러한 고려는 HVDC 시스템이 안정적인 동작을 위해서 추가되는 VDCL과 함께 본 고에서는 언급하지 않기로 하겠다.

그림 2의 d)는 인버터 측 HVDC 시스템의 수전단측 제어기에서 $\beta (= \alpha)$ 제어기를 나타내고 있는 것으로서 β 제어기는 인버터 측에서 정류 실패 때문에 많이 사용하지 않고 VDCL이나 CEC 제어기 대용으로 사용하는 것이 일반적이다. 또한 f)에서 CEC제어기는 Current Error Controller의 약자로서 시스템의 모드 변화가 생길 때 전류의 오차에 해당하는 값만큼 수전단 측의 γ_{min} 의 지령값이 증가한다. 이 제어기는 제어 모드 변경시 γ_{min} 제어기의 지령 값이 증가하여 정류실패가 줄어든다는 장점과 제어모드 변경시 Jitter(제어 모드에 변화에 따른 전류나 전류 값의 동요 현상)의 발생을 줄인다.

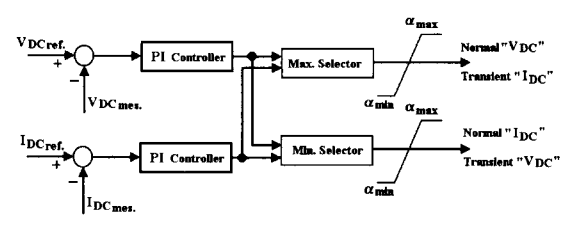


그림 3. HVDC 시스템의 수전단측 제어기

그림 3은 HVDC 시스템의 수전단측 전압/전류 제어기의 제어 블록도를 보여 주고 있는 것으로서 전압/전류 제어기의 출력 값을 최대 값으로 선택할 것인가 아니면 최소 값으로 선택할 것인가 따라 전압과 전류 지령 값이 다르게 선택되어 진다.

예를 들어 전압/전류 출력 값의 최대 선택기를 선택하면 정상상태에서 전압이 선택되어지고 AC 계통의 전압이 낮아지는 것 등에 따른 외부 요인에 따라 제어 모드가 변화하면 전류 제어기가 선택되어 진다.

이러한 제어기의 출력은 실제적으로 제어기의 PI 제어기의 영향 때문에 정상상태에서는 최대 값으로 포화되어진다. 그림 3에서 보여 주는 제어기의 종류에 따라 여러 종류의 제어 모드가 생길 수 있는데 표 1은 대표적인 제어기 형태

에 따른 최대/최소 선택기의 구성을 보여 주고 있다.

실제적으로 HVDC 시스템의 주 제어기는 전류 제어이고 전압 제어기나 α_{min} 그리고 γ_{min} 제어기는 전류를 전송하기 위한 하나의 제어수단일 뿐이다.

따라서 Back-To-Back과 같은 대용량 전력 전송용으로 HVDC 시스템이 이용될 경우에는 제어기의 선택이 큰 문제가 되지 않으나, HVDC 시스템이 고립된 지역이나 섬과 같이 약한 계통에 연결된 경우에는 전류 제어기의 선택이 매우 중요하다.

표 1. 제어기 형태에 따른 최대/최소 선택기

	주 제어기	부 제어기	선택기
Rectifier(1)	전압	전류	Min.
Inverter(1)	전류	전압	Min.
Rectifier(2)	전류	전압	Max.
Inverter(2)	전압	전류	Min.
Rectifier(3)	전압	전류	Max.
Inverter(3)	전류	γ_{min}	Min.
Rectifier(4)	전류	α_{min}	없음
Inverter(4)	γ_{min}	전류	Min.

예를 들어 이탈리아의 사르디안 섬과 본토에 연결된 HVDC 시스템에서는 사르디안 섬에 대규모 발전 시설을 설치하여 본토로 전력을 전송하는 경우이며 우리나라의 제주도와 육지를 연결한 HVDC 시스템은 본토의 전력을 제주도에 전송하는 경우이다.

각각의 경우를 살펴보면 사르디안 섬과 제주도는 매우 약한 계통이기 때문에 주제어기로 전류 제어기를 선택해야 하고 부 제어기로 사르디안 섬은 송전단 측이기 때문에 α_{min} 제어기를 가져야 하고 제주는 수신단 측이기 때문에 γ_{min} 제어기를 부 제어기로 가져야 한다.

그리고, 상대적으로 강한 계통의 AC 계통측 HVDC 제어기는 약한 계통의 HVDC 제어기가 주제어기로 전류 제어기를 갖기 때문에 부 제어기로 전류제어기를 가져야 하고 주 제어기는 전압 제어기가 일반적이거나 계통의 특성에 따라 전압제어기나 γ_{min} 제어기가 될 수 있다.

2.2 HVDC System의 특성곡선

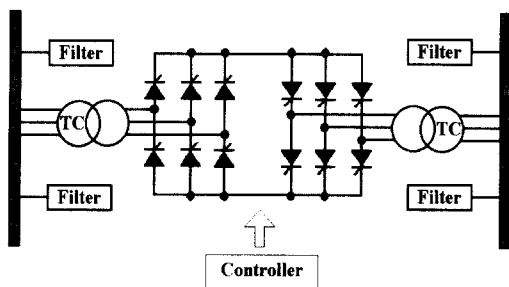


그림 4. HVDC 시스템

HVDC 시스템은 그림 4와 같이 AC전력을 DC전력으로 바꾸는 컨버터와 DC 전력을 AC로 바꾸는 인버터로 구성되어 있는 것이 일반적인 구성이다.

이러한 HVDC 시스템은 컨버터와 인버터를 통합적으로 제어하던지 아니면 개별적으로 제어할 수 있다. HVDC 시스템 제어에서 중요한 사항 중에 하나는 컨버터를 전류제어를 하고 인버터를 전압 제어를 수행하던지 아니면 컨버터를 전압 제어를 하고 인버터를 전류제어를 수행하는 알고리즘이 필요하다. 만약, 컨버터나 인버터를 전압 제어로만 또는 전류 제어로만 사용한다면 시스템이 불안정해 질 수 있다.

그림 5는 제주-해남 HVDC 시스템의 제어 특성 곡선을 나타내고 있는 것으로써 특성 곡선이 의미하는 내용은 다음과 같다.

● ABCC'EF 곡선

이 곡선은 컨버터 제어 특성 곡선(정상 상태)을 보여 주고 있다. 이 곡선은 정상 상태에서 전압 피드백 제어기를 가지고 1.0(p.u)의 전압을 유지하고 있다.

이 루프는 인버터에 있을 수도 있고 컨버터단에 있을 수도 있지만 제주-해남 시스템에서는 해남의 컨버터 단의 제어기로 동작하고 있다.

이 그래프에서 중요한 사항은 컨버터가 최소 α 각 제어기로 동작하지 않고 1.0(p.u) 전압 제어기로 동작한다는 점이다.

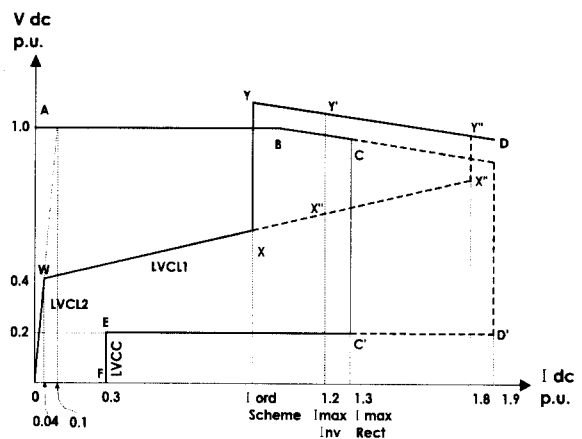


그림 5. 해남에서 제주로 전력을 전송할 때 HVDC 특성 곡선

그리고 CC' 라인은 전류 제어 루프를 나타내고 있는 것으로써 선간 고장이나 선로 지락 고장과 같은 비정상상태에서 컨버터와 인버터가 전압 제어와 전류제어기 동작이 안될 경우에 컨버터는 전류 제어기로 동작하여 컨버터에 흐르는 전류량을 1.3(p.u)로 고정시키는 역할을 한다.

또한 BC 라인은 인버터의 전압이 갑자기 저하된 경우에 YY'Y'' 라인이 ABC 라인(만약 BC 라인이 AB 라인과 같이 일정하다면)과 겹칠 때 2개의 운전점이 생기는 것을 막기 위해서 YY'Y'' 그래프와 같은 기울기를 갖도록 한 것이다.

이때 이 곡선의 기울기는 변압기의 %임피던스 값이다. (YY'Y" 기울기가 변압기의 %임피던스에 의해서 결정되기 때문에)

또한 C'EF 곡선은 일명 VDCL (Voltage Dependant Current Limit)이며 이 곡선의 역할은 교류 계통에 고장에 의해 전압이 떨어짐에 따라 전류의 양을 제한하는 역할을 한다.

● Y"Y'YXW0 곡선

이 곡선은 인버터 제어특성 곡선을 나타내고 있다. 이 제어기는 YX곡선(정상 상태)에서는 전류제어동작을 하고 있으며 YY'Y"곡선에서는 최소 γ 제어를 행한다는 것을 나타내고 있다.

최소 γ 제어기는 최소한의 전류(轉流)각도만을 유지시키면 고정된 각도로 인버터를 동작시키는 방식이다.

그리고 XW0 곡선은 VDCL이며 이 곡선의 기울기는 AC 계통의 상황에 따라 결정해야 한다. 이러한 XW0곡선이 컨버터의 CEF 곡선과 다르게 기울기를 가지고 있는 이유는 XW0 곡선 특성을 가지는 변환기에 연결된 AC 계통 시스템의 단락비(SCR)가 작은 경우 시스템의 안정성을 고려하여 결정된 것이다. 컨버터의 CEF 곡선에 연결된 계통은 인버터(XW0)에 연결된 AC 계통보다는 강한 계통이기 때문에 시스템의 안정도보다 시스템의 빠른 복원력을 갖게 하기 위해서 선택되어진 것이다.

이 곡선에서 주의 깊게 보아야 하는 점은 이 곡선이 컨버터곡선과는 다르게 YX 곡선의 위치가 고정된 것이 아니라는 점이다.

이것은 주파수 제어를 행할 경우(전류 제어)를 행할 경우 주파수의 지령 값은 AC 계통의 조건에 따라 결정되는 것이기 때문에 고정된 값이 아니며 하나의 예를 보여 주고 있다는 점이다.

그리고 HVDC 시스템의 동작 점은 인버터곡선(Y"Y'YXW0)과 컨버터 곡선(ABCC'EF)이 만나는 교점이 동작 점이 되며 그때의 전압과 전류가 컨버터의 전압과 인버터의 전류가 된다.

이상에서 논한 내용 중에서 제어기에 관한 내용을 정리하면 다음과 같다.

컨버터는 전압과 전류 제어 루프를 가지고 있으며 정상 상태(ABC 곡선)에서는 전압제어기가 선택되어 동작하고 과도 상태나 AC측 고장 상태(CC'EF 곡선)에서는 전류제어기가 동작한다.

이때 전류 제어와 전압제어기를 선택하는 기준은 전류 제어 출력값과 전압 제어 출력값을 비교하여 큰 값을 선택하는 최대 선택기(Maximum Value Selector)를 이용한다. 또한, 인버터는 전류 제어 루프와 최소 γ 제어 루프를 가지고 있으며 정상 상태(ABC 곡선)에서는 전류 제어가 선택되어 동작하고 과도 상태 AC측 고장 상태(CC'EF 곡선)에서는 최소 γ 제어기가 동작한다.

이때 전류 제어와 최소 γ 제어를 선택하는 기준은 전류 제어 출력값과 최소 γ 제어 출력 값을 비교하여 작은 값을 선택하는 최소 선택기(Minimum Value Selector)를 이용한다.

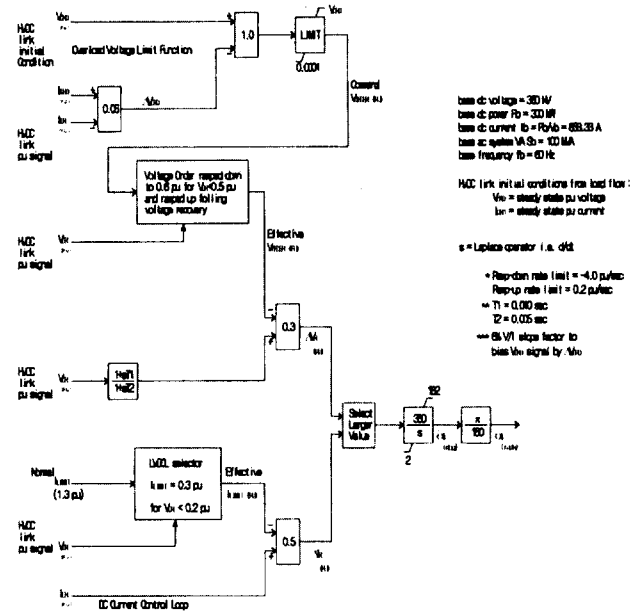


그림 6. 컨버터 제어기의 제어 블럭도

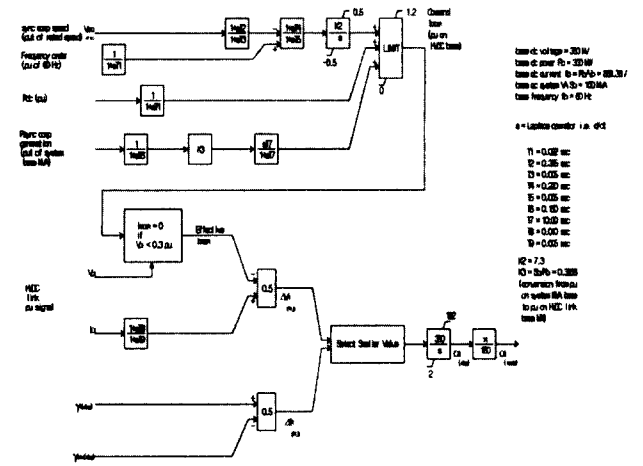


그림 7. 인버터 제어기의 제어 블럭도

그림 6과 7은 컨버터와 인버터의 제어 루프를 보여 주고 있다. 그림 6에 대하여 설명하면 다음과 같다. 컨버터 제어기 모델은 그림 2에 기반을 두어 컨버터 전압을 1 [p.u]로 유지시키기 위해서 지령치와 측정치를 가감하는 전압 제어기가 있으며 전류를 1.3 [p.u]로 유지시키기 위한 전류제어기가 있다. 또한 고장에 따른 전류값을 유지하기 위한 VDCL이 있으며 전압과 전류값 중에서 최대 값을 선택하는 최대 선택기가 있다.

그림 7에 대하여 설명하면 인버터 제어기 모델은 그림 2에 기반을 두어 인버터 전류를 제어하기 위한 지령치와 측정치를 가감하는 전류제어기가 있으며 γ 각도를 최소로 유지하기 위한 최소 γ 제어기가 있다. 또한 고장에 따른 전류값을 유지하기 위한 VDCL이 있으며 전류와 γ 값 중에서 최소 값을 선택하는 최소 선택기가 있다.

그림 7에서 인버터 제어기는 AC 계통의 주파수에 따라

전류 값이 결정되는 주파수 제어기를 가지고 있기 때문에 주파수 지령 값과 주파수 피드백 루프가 있으며 주파수 오차 값이 전류 값으로 환산되어 전류 지령 값이 된다.

HVDC 시스템에서 주파수 제어의 의미를 잠시 생각해 보면, 주파수 제어기는 전력 보내는 계통의 HVDC 컨버터에서도 적용이 가능하고 전력을 받는 계통의 HVDC 컨버터에서도 적용이 가능하다.

그러나, 주파수 제어기가 수전단과 송전단에 설치되어 있을 경우에 제어 의미는 다르다. 즉, 송전 단에 주파수 제어기가 설치되어 있는 경우에는 송전단의 AC 계통의 주파수가 정격 주파수를 유지하면서 주파수 변동에 영향을 미치지 않는 양만큼을 수전 단으로 보내도록 주파수 제어기는 동작한다. 대표적인 예가 이탈리아의 Sardinian 섬의 HVDC 시스템이다.

그러면 반대로, 수전단에 주파수 제어기가 설치되어 있는 경우에는 수전단의 AC 계통의 주파수가 정격 주파수를 유지하는데 필요한 전류 만큼을 송전 단으로부터 받아들이도록 주파수 제어기는 동작한다. 이러한 시스템은 우리나라의 제주 섬이 주된 예이다. 이러한 개념에서 우리는 HVDC의 중요한 용도를 발견할 수 있는데 멀리 떨어진 곳에 발전소 단지를 설치하여 전력이 많이 필요로 하는 도심으로 전력을 전송할 수 있다라는 사실과 전력을 자체 조달하기가 어려운(또는 경제적으로 단가가 안나 오는) 외진 곳에 HVDC 링크를 이용하여 전력을 전송할 수 있다는 점을 확인할 수 있다.

그림 6과 7에서 보여 주는 제어기는 사실 HVDC의 고장을 분석하고 모의하는 데는 어려운 점이 있다. 왜냐하면 HVDC는 컨버터와 인버터로 이루어지기 때문에 고장시나 전력을 가·감발 할 경우에는 그림 6과 7에서 보여 주는 α 각을 조절함으로써 과도 제어동작이 이루어진다. 따라서 이러한 고장 상태를 가정하지 않은 상태에서 제어 모델링은 한계를 가질 수밖에 없다. 다음은 HVDC 시스템의 최대/최소 α 각에 관한 내용을 담고 있다.(다음의 파라미터는 단지 제주-해남 계통에만 유효함을 밝혀 둔다)

- 최소 α 각 : 2도
- 싸이리스터는 최소 바이어스 전압을 가지고 있어야 하기 때문에 최소한의 2도가 선택되었다. 만약 0도에서 스위칭이 되면 이는 게이팅 실패를 유발하는지 모른다.
- 최대 α 각 : 182도
- 실제 Alpha Max. = 160도
- Alpha Min. = 가변
- Alpha Min. 값을 선택하기 위한 기준.

표 2. 최소 α 값을 선택하기 위한 기준

Block D	Forced Retard	Comm. Fail	α Min. Order
1	x	x	140도
0	1	x	140도
0	0	0	100도(Inv.)
0	0	1	70도(Inv.)

위 도표에서 Block D 신호는 모든 싸이리스터 밸브를 Block하기 위해서 필요한 신호이며 Forced Retard 신호는 HVDC 시스템을 감발할 경우에 필요한 신호이다(일종에 Runback 신호).

이때 Block D 신호와 Forced Retard 신호가 같은 최소 α 값을 가지고 있어서 신호를 구분한다는 것이 의미가 없어 보이지만 Block D와 Forced Retard 신호는 최소 α 제어를 제외하고 다른 제어 동작과 다른 Relay와 연결되어 다른 동작을 하기 때문에 의미 있는 신호이다.

또한 Comm. Fail 신호는 인버터 단에서 전류실패(轉流失敗)가 일어난 경우에 동작하는 신호이며 3번째 칸의 100도는 인버터 제어기의 최소 α 각을 나타내고 있다.

그림 8은 컨버터 제어기의 제어 블럭도의 마지막 부분을 좀더 자세하게 나타낸 것으로서 컨버터가 Gammar 제어기로 동작하는 영역을 나타내고 있다.

- Gammar Control $\Rightarrow \alpha$ 가 110도인 경우에 Active \Rightarrow Short 고장시 전류 실패를 막기 위한 제어기)

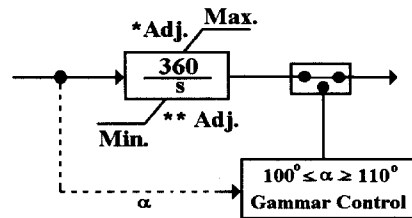


그림 8. Gammar 제어기의 동작 조건

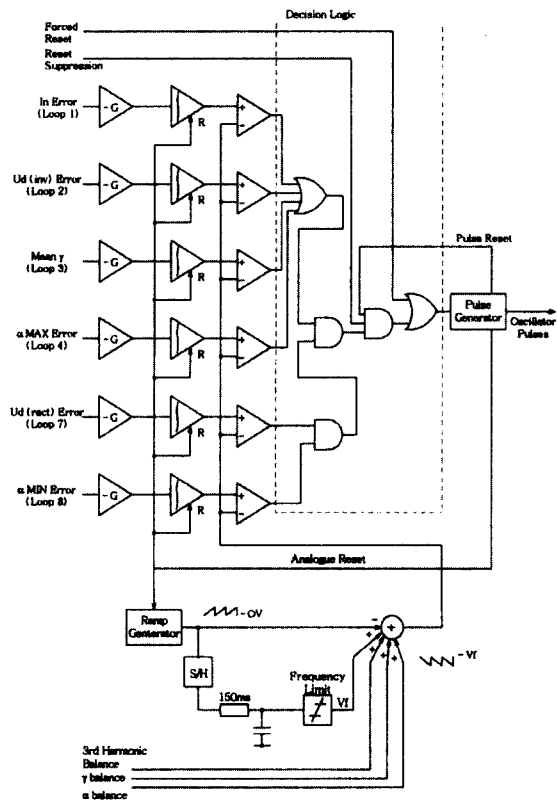


그림 9. HVDC 제어기의 최대/최소 선택기

위에서 논한 HVDC 시스템의 모델링은 전체적으로 소프트웨어로 표현할 수 있지만 제주-해남 시스템은 지령 부분과 통신을 제외하고 주 제어기는 아날로그로 구성되어 있다.

그림 9는 그림 6과 7에서 보여주는 HVDC 모델링의 최대/최소값 선택기의 실제적인 하드웨어 구성을 보여주고 있다. 그림 9의 기본 동작 원리는 영국 Alstom의 Dr. Ainthworth가 60년대 개발한 VCO(Voltage Controlled Oscillator), 일명 등간격 펄스방식(Equidistant Firing Pulse Method)이 기본 이론이며 AND논리와 OR논리를 조합해서 최대/최소값을 선택한다. 이 제어 방식은 현재 세계적으로 6개소의 HVDC 시스템에 설치되어 있는 방식이며 3차 고조파 제거기, α 각 보정기 그리고 γ 각 보정기와 결합하여 사용되어지고 있다. 3차 고조파 제거기는 시스템의 3차 고조파를 완전히 제거할 수 있는 것은 아니며 단지 α 각을 ± 2 도 정도 가감하여 3차 고조파의 양을 어느 정도 줄이는 역할을 하고 있다.

3. 결 론

본 논문은 우리나라의 육지-제주간 HVDC 시스템의 도입 배경과 기본적 제어원리와 실제적으로 필요한 시스템의 동작 원리와 모델링 그리고 비정상 상태에서의 보호 방식을 담고 있다.

본 논문에서 제시하는 내용은 실제 우리 나라에 설치되어 있는 제주-해남 HVDC 시스템의 모델링과 하드웨어적인 결합을 보여 주고 있으며 HVDC를 연구하는 분들에게 조금이라도 도움이 되었으면 한다.

참고문헌

- [1] PSCAD/EMTDC Administration Manual, Manitoba HVDC Research Center, 1994
- [2] Kunder, Power System Stability and Control, 1993.
- [3] HVDC 기술 보고서(1), 전력 연구원, 1999
- [4] Se Il kim, Suk Jin Lee, J L Haddock, M H Baker, 'System Design Characteristics for 300 MW Submarine Link to Cheju', CIGRE Regional meeting, Australia, October 1993.
- [5] J L Haddock, F G Goodrich, Se Il Kim, "Design Aspects of Korean Mainland to Cheju Island HVDC Transmission", Power Technology International (Annual, Sterling Publication Ltd, London), 1993
- [6] B R Andersen, M H Baker, " HVDC Converter Station Design, with particular reference to the 2000 MW HVDC Link Between Great Britain and France", GEC Review, London, 1987.
- [7] L Haddock, C A Brough, "The Application of Transputers to HVDC and SVC Control", CIGRE SC14 International Colloquium, New Zealand, Sept 1993.

- [8] R P Burgess, L D Ainsworth, H L Thanawala, et al, "Voltage/Var Control at McNeil Back-to-Back HVDC Converter Station", CIGRE Report 14-104, Paris, 1990.

저 자 소 개



문익희(文益禧)

1954년 02월 08일생. 1998년 7월 조선대 산업대학원 전기공학과(석사) 졸업, 1995년 10월 송배전기술사 취득. 제주지사 송변전부장 역임. 현재 제주지사 송변전부장 및 제주전력소장 겸직



고승선(高昇善)

1952년 06년 16일생. 1975년 03월 한전입사, 제주지사 송변전부 변전과장, 계통과장 역임. 현재 제주지사 제주전력소 변환과장 (HVDC 담당).



문형배(文炯培)

1964년 08월 18일생. 한남대 전자계산학과 졸업. 1983년 한전입사. 남서울전력관리처 SCADA 담당. 현재 한전 제주지사 제주변환소장



고봉인(高鳳彦)

1960년 02월 28일생. 광운대 전기공학과 졸업. 한전 제주지사 제주변환소장 역임. 현재 한전 전력연구원 송변전기술그룹 선임연구원



우정욱(禹貞旭)

1968년 09월 19일생. 경북대 전기공학과 및 대학원 전기공학과 (석사) 졸업. 현재 한전 전력연구원 송변전기술그룹 선임연구원