

# 도포된 오일의 변화에 따른 Epoxy/EPDM 계면의 교류 절연파괴 특성에 관한 연구

論 文  
49C - 8 - 3

## A Study on the AC Interfacial Breakdown Properties of the Interface between Epoxy/EPDM with Variation of the Spread Oil

裴德權\* · 鄭一亨\* · 吳在漢\*\* · 朴宇鉉\*\*\* · 李基植<sup>§</sup> · 金忠燮<sup>§§</sup> · 李準雄<sup>§§§</sup>  
(Duck-Kweon Bae · Il-Hyung Jung · Jae-Han Oh · Woo-Heon Park · Ki-Sik Lee · Chung-Hyeok Kim · Joon-Ung Lee)

**Abstract** - Many successful developments and microscopic studies have been made on the high quality insulating materials. However, a little attention have given to the macroscopic interface in HV(High Voltage) insulating systems. In this study, AC interfacial breakdown strength and V-t characteristic of the interface between Epoxy/EPDM(ethylene propylene diene terpolymer) are investigated. Electrode system is designed to reduce the charges from electrodes and to have the tangential potentials along the interface between Epoxy/EPDM by FEM(finite elements method). The AC breakdown strength is observed when HV is given to the interface. It is shown that AC interfacial breakdown strength is improved by increasing interfacial pressure and oiling. In particular, it was saturated at certain interfacial pressure level. V-t characteristic is able to extend to the life time of the interface between Epoxy/EPDM. Oiling also plays a good roll in prolongation of the life time.

**Key Words** : Interfacial breakdown strength, Finite elements methods, V-t characteristic, Life exponent, Inverse power law

### 1. 서 론

지중 전력케이블은 그 길이의 유한성으로 인한 케이블 간 접속을 위한 직선접속함과 가공선로와의 접속을 위한 종단접속함 등의 부속재가 필요하다. 일본의 77kV 급 XLPE 케이블 선로의 경우에서도 알 수 있듯이, 이 부분은 케이블 전송 선로에서 전기적으로 취약한 부분이다[1]. 전기적으로 취약한 데에는 여러 가지 원인이 있으나, 그 중 복합절연을 위한 이종 절연재료 간의 계면이 중요한 원인이 된다[2]. 그러므로 계면의 전기적 특성을 정확히 분석하여 정확한 설계 기준을 마련하는 것이 전력 전송 시스템의 신뢰도 향상에 중요하다.

이종 절연재료 간 계면을 평가하기 위한 여러 가지 시도가 있었지만 대부분의 경우 전극이 계면 사이에 위치하게 함으로써 계면에 도포된 오일, 그리스 등의 절연 내력이 계면 절연파괴강도에 많은 영향을 주었고, 전극으로부터의 전하 주입에 의해 계면 절연파괴 강도가 낮게 측정되는 등, 시료 구조의 재현성과 정량적인 해석에 의한 연구가 불충분한 상

태이다[3].

본 논문에서는 HV 절연 시스템에서 형성되는 여러 이종 계면 중 Epoxy/EPDM 계면을 인위적으로 형성한 후, 도포된 실리콘 오일, 온도 등의 변화에 따른 계면의 교류 절연내력 변화를 연구하였으며, 나아가 V-t 특성 분석에 의한 계면의 장시간 파괴 전압을 예측하였다.

### 2. 시료 제작 및 실험 방법

#### 2.1 전극 구조의 설계

절연파괴 진행과정에서 도체로부터 주입되는 전하의 영향을 최대한 줄이기 위하여 구 스테인레스와 원통 구리를 결합한 전극을 좌·우 대칭으로 Epoxy 속에 삽입하고, 각 절연물의 연면 전계가 전계 크기의 대부분이 되도록 전극을 삽입한 두개의 Epoxy 시료 사이에 EPDM을 샌드위치시켜 계면시료를 완성하였다. 전극시스템 설계를 위한 모의 설계도구로는 유한요소법 기반 시뮬레이션 프로그램인 MAGSOFT사의 FLUX2D를 사용하였다.

그림 1에 모의 설계한 시료의 등전위선 분포를 나타내었다. 좌·우 전극 사이의 계면과 등전위선이 수직을 이루므로 계면의 길이 방향으로 전계가 형성되고, 등전위선 중앙으로 갈수록 등전위선 간격이 일정해져 평등전계에 가까운 전계 분포를 가짐을 알 수 있다. 그림 2에서는 좌우 전극 사이(그림 1의 a-b)의 계면 전계 크기 분포와 계면 전계 중 수평성분 전계 크기의 분포를 나타내고 있다. 계면 전계의 대부분을 수평성분이 차지하고있다. 특히, 계면전계가 최대치를 나

\* 正 會 員 : 光云大 電氣工學科 博士課程  
\*\* 正 會 員 : 成和大 電氣科 教授  
\*\*\* 正 會 員 : 檀國大 工學部 博士課程  
§ 正 會 員 : 檀國大 電氣工學科 教授 · 工博  
§§ 正 會 員 : 光云大 工學部 教授 · 工博  
§§§ 正 會 員 : 韓國電氣電子材料學會長 · 工博  
接受日字 : 2000年 4月 14日  
最終完了 : 2000年 7月 24日

타내는 좌우 전극 사이 중앙 부분에서는 수평 성분 전계의 크기가 계면 전계와 같은 값이므로 이 부분이 부분 방전에 의한 트래킹 열화의 시작점이 될 것으로 생각된다[4].

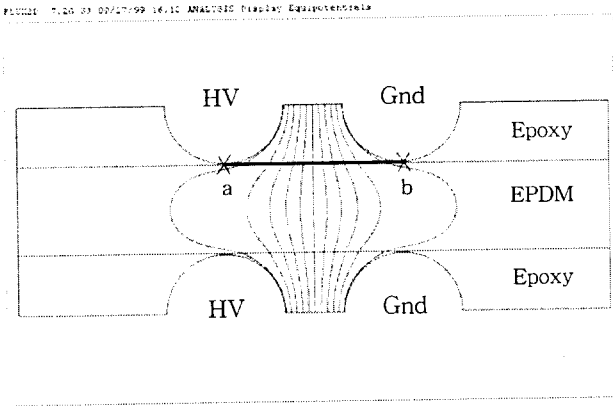


그림 1 시료의 구조와 등전위선 분포  
Fig. 1 Structure of specimen and mapping of equipotential

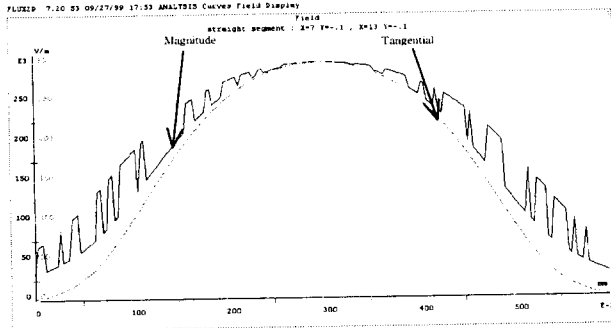


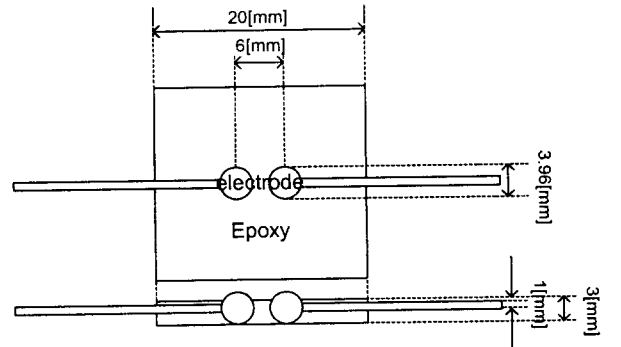
그림 2 계면의 전계 분포(그림 1의 a~b)  
Fig. 2 Distribution of electric field between electrodes(a~b of fig. 1)

2.2 시료의 제작

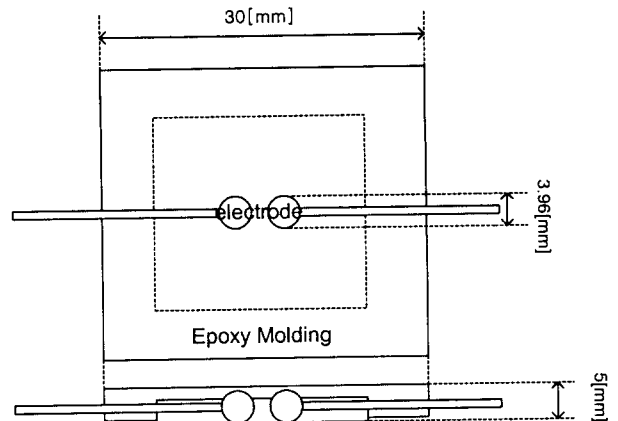
본 연구에서는 CIBA-GEIGY사의 Bisphenol-A형 Epoxy인 Araldite F(Viscosity: 9,000~13,000[mPas] at 25[°C], Epoxy content: 5.2~5.35[equiv/kg], Density: 1.15~1.20[g/cm<sup>3</sup>] at 25[°C], Flash point: >200[°C])와 산무수물 계통의 경화제인 MeTHPA(Methyl Tetra Hydro Phthalic Anhydride)와 로 Epoxy 시료를 제작하였으며, EPDM은 대한전선의 EHV(extra high voltage) 케이블 부속재 재료로 사용되는 것을 사용하였다.

두 재료의 유리 전이 온도는 Epoxy: 90~100[°C], EPDM: -60[°C]로, 이들의 집합으로 형성되는 계면은 탄성이 없는 물질과 탄성이 있는 물질과의 계면이다. 탄성이 있는 EPDM의 경우 계면압 등에 의하여 표면 상태에 의한 보이드, 공극 등의 결합이 탄성이 없는Epoxy보다 쉽게 제거될 수 있으므로, Epoxy의 표면 상태가 계면의 전기적 특성에 보다 많은 영향을 미칠 것으로 예상된다.

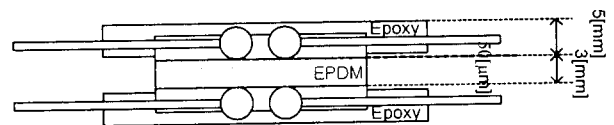
1차 경화시킨 Epoxy의 표면을 사포로 처리하여 전극과 계면의 간격을 50[μm]로 만든 후 노출된 전극 부분을 Epoxy로 한번 더 몰딩하는 방법으로 Epoxy 시료를 제작하였다. 몰딩한 Epoxy를 2차 경화 한 후 EPDM과 결합하여 시료를 완성하였다. Epoxy의 2차 경화 반응에서는 1차 경화 시 반응하지 못한 미반응 구조가 결합되어 더욱 강한 구조를 나타내게 되므로 몰딩에 의해 생성된 Epoxy/Epoxy 계면 사이의 결합력을 강화시킬 수 있었다고 생각된다. 계면절연파괴강도 측정 시 Epoxy/Epoxy 계면에서 발생하는 절연파괴는 없었다. 완성된 시료의 구조는 그림 3과 같다.



(a) Epoxy 시료(Epoxy 몰딩 전)  
(a) Epoxy specimen(before Epoxy molding)



(b) Epoxy 시료(Epoxy 몰딩 후)  
(b) Epoxy specimen(after epoxy molding)



(c) 완성된 시료  
(c) Completed specimen

그림 3 제작된 시료의 구조  
Fig. 3 Structure of manufactured specimen

2.3 교류 계면 절연파괴 강도 측정

Teflon, Acetal 등의 절연재료로 계면압을 인가할 수 있는

계면 절연파괴 장치를 제작하였으며 그림 4에서 이 장치를 나타내고 있다.

실험용 전압은 PULSE ELECTRONIC ENGINEERING Co., LTD.의 IVG-600A를 사용하여 인가하였으며, 전원은 상용 주파수의 교류를 사용하였다. 실험방법은 ASTM D 149-95a의 Method A, Short-Time Test를 참조하여 Current Setting: 10[mA], Rate-of-Rise: 500[V/s]로 하였다.

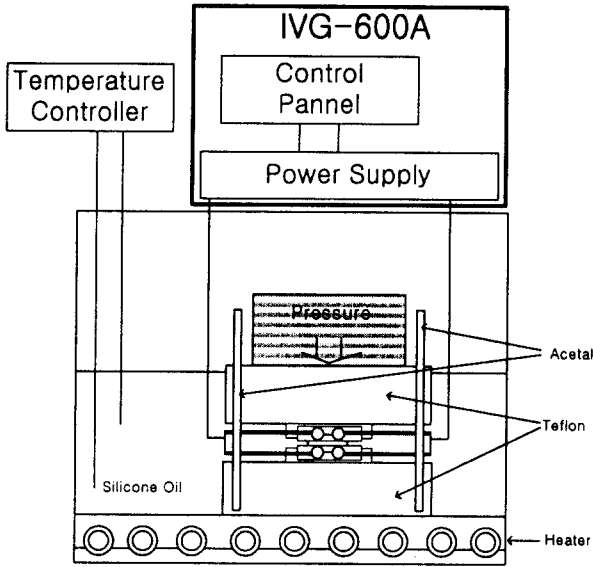


그림 4 계면 절연파괴 시험장치  
Fig. 4 Interfacial breakdown tester

### 3. 실험 결과 및 고찰

#### 3.1 계면압 변화에 따른 교류 계면 절연파괴 강도의 변화

그림 5는 사포(#1200)로 계면과 전극과의 거리를 50[ $\mu\text{m}$ ]로 처리한 시료로 계면압을 2, 3, 4, 5, 6, 7[kgf/cm<sup>2</sup>]로 변화시키면서 상온에서 측정된 교류 계면 절연파괴 강도의 변화를 나타내고 있다. 각 조건별 10회의 파괴실험을 행하여 이 평균값을 교류 계면 절연파괴 강도로 표시하였다.

계면의 절연파괴는 여러 가지 원인이 있지만 계면에서 발생하는 부분방전 현상의 누적에 의한 트래킹 성장이 계면 절연파괴를 일으키는 중요한 원인 중 하나로 알려져 있다. 즉, 계면에 존재하는 보이드나 공극 속의 물질은 고체 유전체보다 낮은 절연 강도를 가지고 있으면서, 유전율도 고체보다 낮으므로 이곳으로의 전계집중에 의해 보이드나 공극의 절연파괴가 일어나면서 트래킹 열화가 진행되어 결국은 계면의 절연파괴를 일으키게 된다[5]-[7]. Epoxy/EPDM 계면에 존재할 수 있는 결함으로는 수분, 도전성 불순물, 보이드, 공극, 돌기 등이 있는데, 계면압의 증가가 이중 절연재료 표면에 존재하는 도전성 불순물 등에 의한 방전을 억제 할 수 없지만, 압력에 의해 보이드, 공극 등의 체적 감소와 이들 내부의 압력을 높여 방전 개시 전압을 높임에 따라 계면의 트래킹 성장을 억제하고, 계면압의 분포를 균일하게 해주므로 계면압 증가에 따라 계면 절연파괴 강도가 증가하였다. 특히, 일정 수준의 압력(5[kgf/cm<sup>2</sup>]) 이후에서 포화되는 경향을 나타내었다. 그

러므로 5[kgf/cm<sup>2</sup>] 정도의 계면압이 계면의 보이드, 공극 등에 의한 부분 방전 진행을 억제하여 계면자체의 절연내력을 가질 수 있는 압력이라 생각된다.

상온에서는 점도 350[cSt]의 실리콘 오일을 도포한 시료(이하 350S)와 점도 12500[cSt]의 실리콘 오일을 도포한 시료(이하 12500S)가 오일을 도포하지 않은 시료(이하 NS) 보다 높은 절연파괴 전압을 가지는 것으로 측정되었다. 계면접촉 부분에 실리콘 오일을 도포함에 따라 결함 접촉면적이 증대되는 효과 외에 기계적 결합을 증대시키고, 계면의 방전 개시 전압을 상승시키므로, 오일의 도포에 의해 교류 계면 절연파괴 강도가 증가한 것으로 생각된다.

계면압이 낮을 때에는 12500S의 계면 절연파괴 강도가 오일을 도포하지 않은 시료보다도 약간 낮았는데, 이는 점도가 높을 경우 오일의 흐름 특성이 나쁘기 때문에 계면에 보이드가 생성될 가능성이 있음을 말해 준다.

그림 6은 파괴된 Epoxy 시료 표면의 현미경 사진인데, 좌·우 구전극 사이의 시료표면에서 트래킹 열화의 흔적을 볼 수 있다.

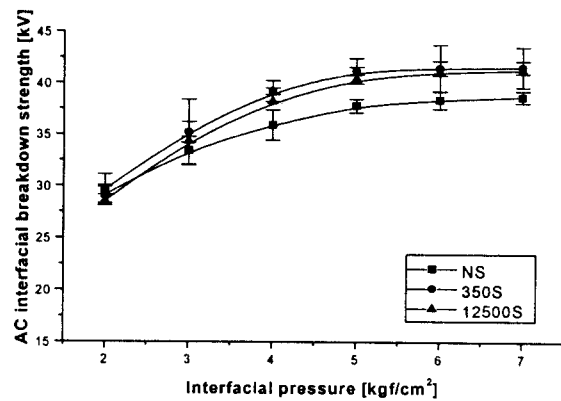


그림 5 계면압에 따른 교류계면절연파괴강도의 변화  
Fig. 5 Variation of the AC interfacial breakdown strength due to interfacial pressure

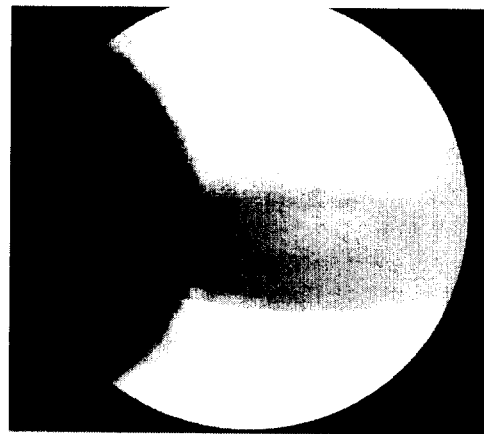


그림 6 파괴된 시료의 표면  
Fig. 6 Surface of specimen after breakdown

3.2 온도 변화에 따른 교류 계면 절연파괴 강도의 변화

그림 7은 온도 변화에 따른 교류 계면 절연파괴 강도의 변화를 나타내었다. 각 조건별 10회의 파괴실험을 행하여 그 평균을 교류 계면 절연파괴 강도로 하였다. IEC(International Electrotechnical Commission)에서 케이블의 정상상태 동작 온도를 90[°C]로 규정하고 있고, 실제 케이블 접속부의 Epoxy/EPDM 계면에서 측정된 온도는 약 70°C이므로[8], 상온에서 90[°C]까지의 범위에서 20[°C] 간격으로 온도를 상승시키면서 절연파괴 실험을 행하였다. 이 때 다른 조건들은 3.1을 기준으로, 계면압: 5[kgf/cm<sup>2</sup>], 표면처리사포: #1200으로 하였다.

NS는 상온 계면 절연파괴 강도를 기준으로 70[°C]에서 4.6[kV], 90[°C]에서 5.9[kV]의 감소를 나타낸 반면, 350S와 12500S의 경우 90[°C]에서 각각 4.7[kV], 3.2[kV]의 감소를 나타내었으므로 실리콘 오일을 도포한 계면의 온도 변화에 따른 교류 계면 절연파괴 강도의 변화가 작은 것으로 나타났다. 이는 계면에 존재하는 결합 속의 물질이 기체인 경우 액체인 경우보다 부분방전 개시전압이 낮고, 온도에 의한 부분방전 개시전압의 하강 폭도 크기 때문인 것으로 생각된다. 또한 실리콘 오일의 내열성이 좋은 것도 오일을 도포한 시료의 교류 계면 절연파괴 강도의 온도 의존도가 낮은 원인 중 하나라고 추정할 수 있다.

상온에서는 12500S의 교류 계면 절연파괴 강도가 350S보다 낮았으나, 70[°C] 이상에서는 12500S의 교류 계면 절연파괴 강도가 높게 측정되었다. 이는 온도 증가에 의한 점도의 감소로 오일의 흐름 특성이 향상되었기 때문으로 사료된다.

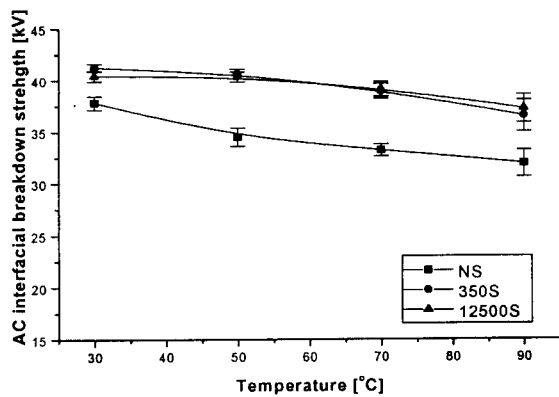


그림 7 온도 변화에 따른 교류 계면 절연파괴 강도의 변화  
Fig. 7 Variation of the AC interfacial breakdown strength due to temperature

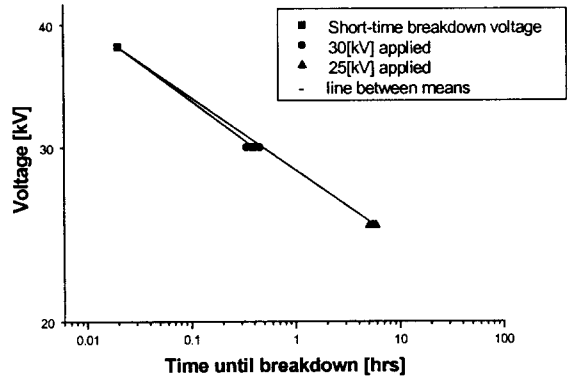
3.3 V-t 특성을 이용한 Epoxy/EPDM의 수명 예측

오일에 대한 세 가지 시료(NS, 350S, 12500S)에 3.1의 교류 계면 절연파괴 전압 이하의 전압을 인가한 후 파괴 시까지의 시간을 측정하여 V-t 특성을 조사하였으며 이를 바탕으로 수명지수 n값을 구하였다.

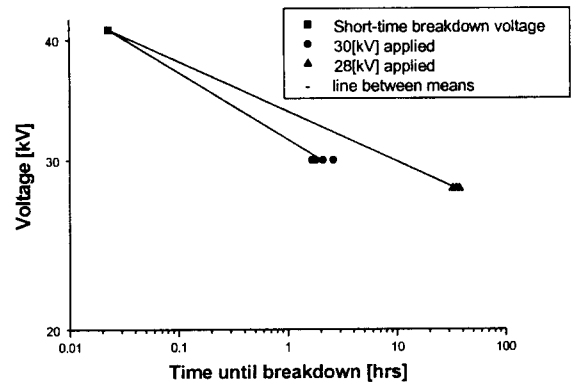
본 논문에서는 "역승법칙(inverse power law)"[1],[9]을 적용하여

$$V_1^n t_1 = V_2^n t_2 \tag{1}$$

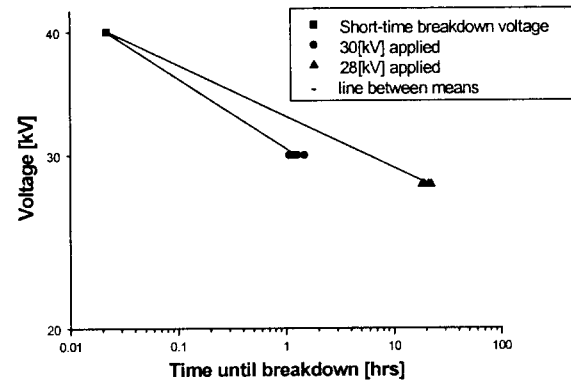
로부터 수명 지수



(a) NS



(b) 350S



(c) 12500S

그림 8. 시료의 V-t 특성

Fig. 8. V-t Characteristic of specimens

$$n = \frac{\log\left(\frac{t_2}{t_1}\right)}{\log\left(\frac{V_1}{V_2}\right)} \quad (2)$$

를 얻을 수 있으며, 수명지수  $n$ 이 구해지면  $t_2$  시간 이후의 파괴 전압  $V_2$ 는

$$V_2 = \sqrt[n]{\frac{t_1}{t_2}} V_1 \quad (3)$$

가 된다.

그림 8은 시료의 V-t 특성을 나타내었다. NS는 30, 25[kV], 350S와 12500S는 20, 28[kV]를 인가하였으며, 인가 전압 별 5개의 시료에 대하여 파괴까지의 시간을 측정하였다. 평균값으로 가장 긴 파괴시간을 가지는 시료는 350S(30[kV] 인가 시 1.83[hrs], 28[kV] 인가 시 33.5[hrs])로, 상온에서의 V-t 특성에서도 낮은 점도의 실리콘 오일을 도포한 시료가 가장 우수하였다. 단시간 파괴전압과 파괴전압 이하의 각 인가전압으로 계산된 수명지수는 350S가 가장 높으며, 같은 시료의 경우 낮은 전압을 인가하였을 경우가 보다 높은 수명지수를 가지는 것으로 나타났다. 이는 인가전압이 높을수록 계면에서 발생하는 부분방전의 양과 횡수가 많기 때문으로 생각되며, 이러한 결과를 볼 때 수명계산을 위한 인가전압이 높을 때 보다 안정적인 예측이 가능할 것으로 사료된다.

표 1 시료의 시간 경과에 따른 파괴 전압

Table 1 Breakdown voltage with time of specimens

수명지수 $n$		1000시간	10000시간	30년(262800시간)
NS	11.78 (minimum)	15.2[kV]	12.5[kV]	9.5[kV]
	12.42 (mean at 30[kV])	16.0[kV]	13.3[kV]	10.2[kV]
	13.30 (mean at 25[kV])	16.9[kV]	14.2[kV]	11.1[kV]
350S	13.74 (minimum)	18.8[kV]	15.9[kV]	12.6[kV]
	14.32 (mean at 30[kV])	19.4[kV]	16.6[kV]	13.2[kV]
	19.21 (mean at 28[kV])	23.5[kV]	20.9[kV]	17.6[kV]
12500S	13.52 (minimum)	18.1[kV]	15.3[kV]	12.0[kV]
	14.02 (mean at 30[kV])	18.6[kV]	15.8[kV]	12.5[kV]
	19.10 (mean at 28[kV])	22.8[kV]	20.2[kV]	17.0[kV]

실제 시스템에서는 계면 접촉부위에 실리콘 오일 등을 도포하므로 실리콘 오일의 종류에 따른 본 실험의 결과에서 30[kV]의 전압을 인가한 경우가 보다 높은 신뢰성을 보장할 수 있을 것으로 사료된다. 각 조건별 수명지수와 이에 의한 장시간 파괴전압을 표1에 나타내었다.

각 경우에서 가장 낮은 수명지수는 NS: 11.78, 350S: 13.74, 12500S: 13.52이다. FEM에 의한 본 시료의 전계는 1[kV]당 0.298[kV/mm]이므로 각 경우의 30년 이후 파괴 전계는 각각 2.83[kV/mm], 3.75[kV/mm], 3.58[kV/mm]이다. 또한, 조사된 420[kV]급 케이블 직선접속재 내부의 Epoxy/EPDM 계면 전계는 1.9[kV/mm]이다. 그러므로 420[kV]급 케이블 직선접속재의 Epoxy/EPDM 계면은 30년 이상의 수명을 보장한다 할 수 있다.

#### 4. 결 론

Epoxy/EPDM 계면의 절연 파괴 특성을 연구한 결과 다음과 같은 결론을 얻었다.

- 1) 실리콘 오일의 도포는 계면에 존재하는 결함을 줄이고, 방전 개시전압을 높여 계면의 절연파괴 강도를 향상시켰다.
- 2) 계면압 증가는 계면에 존재하는 보이드, 공극 등의 체적 감소와 이들 내부의 압력증가, 계면압 분포도 균일하게 할 수 있어 계면의 절연파괴 강도가 증가되었을 것으로 생각되며, 이 값이 포화된 이후에서의 계면 절연파괴 값이 계면 자체의 절연파괴 강도라 할 수 있다. 따라서 실제 시스템의 경우 5[kgf/cm<sup>2</sup>] 정도의 압력을 유지하는 것이 바람직할 것으로 사료된다.
- 3) 오일을 도포하지 않은 시료의 교류 계면 절연파괴 강도는 온도 증가에 따라 감소하는 비율이 점차 증가하였으나, 오일을 도포한 시료는 온도의 변화에 크게 영향을 받지 않는 것으로 나타났다.
- 5) 상온에서의 V-t 특성을 통한 Epoxy/EPDM 계면의 장시간 파괴전압 예측으로 Epoxy/EPDM 계면의 사용 시간에 대한 절연두께 산정의 기반 데이터를 제시하였다.

#### 참 고 문 헌

- [1] Katsumi Uchida et al., " Study on Detection for the Defects of XLPE Cable Lines" IEEE Trans. on Power Delivery, Vol. 11, No. 2, pp. 663-668, April 1996
- [2] Yutaka Nakanishi et al., "Development of Prefabricated Joint for 275-kV XLPE Cable" IEEE Trans. on Power Delivery, Vol. 10, No. 3, pp. 1139-1146 July 1995
- [3] D. Fournier and L. Lamarre, " Effect of pressure and length on interfacial breakdown between two dielectric surfaces," Conference Record of the 1994 IEEE International Symposium on Electrical Insulation, Baltimore, MD, USA, pp. 270-272 June, 7-10, 1992
- [4] M. Nagao et al., "Model Specimens for Testing Interfacial Electrical Insulating Properties in EHV Extruded Cable

Splices and Preliminary Results -Specimen with sphere electrode (EPR- XLPE Interface)-", CIGRE WG. 15-10, 1999

[5] Chinh Dang, "Effect of Surface Condition on the Breakdown strength of Various Dielectric Interface" 1995 International Symposium on Electrical Insulating Materials, pp. 189-192, 1995

[6] J. D. Smith and L. L. Hatfield, "Measurements of the effects of surface roughness on flashover," 1988 Annual Report of Conference on Electrical Insulation and Dielectric Phenomena, Ottawa, Ontario, Canada, pp. 47-52 Oct. 16-20, 1988

[7] 日本 電氣學會 技術 報告 固體 絶緣材料の 界面 效果 調査

專門 委員會 編, "固體 絶緣材料の 界面 效果," pp. 6, 106~122, April 1994

[8] H. Nakanishi et al., "Stability of interfaces for prefabricated joint" 1993 IEEJ National Convention No. 1601, pp. 12, 1993

[9] G. C. Stone, "The Statistic of Aging Models and Practical Reality" IEEE Trans. on Electrical Insulation, Vol. 28 No. 5, pp. 716-728, October 1993

[10] P. Andersen et al., "Development of a 420kV XLPE Cable Systeem for the Metropolitan Power Projection in Copenhagen", CIGRE, WG. 21-201, 1996

저 자 소 개



**배 덕 권 (裵 德 權)**  
 1971년 8월 16일생. 1998년 광운대 공대 전기공학과 졸업(학사). 2000년 동 대학원 전기공학과 졸업(석사). 현재 동 대학원 전기공학과 박사과정  
 Tel : 02-940-5144  
 E-mail : porthos@emlab2.kwangwoon.ac.kr



**이 기 식 (李 基 植)**  
 1952년 3월 30일생. 서울대 1973년 공과대학 전기공학과 졸업(학사). 1977년 동 대학원 전기공학과 졸업(석사). 1985년 동 대학원 전기공학과 졸업(공학). 현재 단국대 공학부 정교수  
 Tel : 02-709-2576  
 E-mail : kisiklee@dankook.ac.kr



**정 일 형 (鄭 一 亨)**  
 1967년 12월 8일생. 1990년 광운대 공대 전기공학과 졸업(학사) 1992년 동 대학원 전기공학과 졸업(석사) 현재 동 대학원 전기공학과 박사과정  
 Tel : 02-940-5144  
 E-mail : jhyung@emlab2.kwangwoon.ac.kr



**김 충 혁 (金 忠 熾)**  
 1959년 9월 27일생. 1983년 광운대 공대 전기공학과 졸업(학사). 1988년 동 대학원 전기공학과 졸업(석사). 1993년 동 대학원 전기공학과 졸업(공학). 현재 광운대 전기공학과 부교수  
 Tel : 02-940-5291  
 E-mail : hyeokkim@daisy.kwangwoon.ac.kr

**오 재 한 (吳 在 漢)**  
 1956년 6월 3일생. 1993년 삼척대 전기공학과 졸업(학사). 1995년 광운대 대학원 전기공학과 졸업(석사). 1997~현재 동 신대 대학원 전기공학과 박사과정. 1997~현재 성화대 대학원 전기과 교수  
 Tel : 0638-434-8025



**이 준 응 (李 準 雄)**  
 1940년 10월 24일생. 1964년 한양대 공대 전기공학과 졸업(학사). 1970년 동 대학원 전기공학과 졸업(석사). 1979년 프랑스 국립 Montpellier 대학원 졸업(공학). 현재 한국전기전자재료학회장  
 Tel : 02-940-5144  
 E-mail : joonung@daisy.kwangwoon.ac.kr



**박 우 현 (朴 宇 鉉)**  
 1950년 6월 25일생. 1976년 한양대 공대 전기공학과 졸업(학사). 1996년 광운대 산업정보대학원 전기공학과 졸업(석사). 현재 단국대 대학원 공학부 박사과정  
 Tel : 02-511-2041  
 E-mail : narapark@netsgo.com