

고속전철 보조전원 장치용 입력직렬-출력병렬 컨버터의 제어 및 설계

論 文
49B-4-9

Control and Design of Input Series-Output Parallel Connected Converter for High Speed Train Power System

金正原* · 柳政植** · 趙普衡***
(Jung-Won Kim · Jung-Sik You · Bo H. Cho)

Abstract - In this paper, the charge control with the input voltage feedback is proposed for the input series-output parallel connected converter configuration for the high speed train power system application. This control scheme accomplishes the output current sharing for the output-parallel connected modules as well as the input voltage sharing for the input series connected modules for all operating conditions including the transients. It also offers the robustness for the input voltage sharing control according to the component value mismatches among the modules. And this configuration enables the usage of MOSFET for a high voltage system allowing a higher switching frequency for lighter system weight and smaller size. The performance of the proposed scheme is verified through the experimental results.

Key Words : Input series-output parallel connected converter, Charge control

1. 서 론

고속전철 보조전원 장치는 승객의 전력에 대한 수요가 늘어남에 따라 점차 출력 사양이 증가하고 있다. 그러나, 보조전원 장치를 장착할 수 있는 공간과 하중에 제한이 있으므로 보조전원 장치의 소형화, 경량화가 요구되고 있다. 일반적으로 스위칭 컨버터의 소형화, 경량화를 위해서는 소자의 스위칭 주파수를 높여야 한다. 높은 스위칭 주파수를 위해서는 고속전철 보조전원 장치의 입력 전압이 최대 700V 정도이므로 IGBT를 사용하여야 한다. 그러나 IGBT는 tail current 현상 때문에 소프트 스위칭 방법을 사용하더라도 스위칭 주파수에 한계가 있다. 이러한 한계를 극복하기 위해서는 고속 스위칭이 가능한 MOSFET을 사용하여야 한다. 그러나 고속전철 보조전원 장치의 입력 전압이 높기 때문에 기존의 브리지 회로에 MOSFET을 사용하기 위해서는, MOSFET을 직렬로 연결하여 사용하여야 한다. 그런데, 스위칭 소자를 직렬 연결하여 사용하는 경우 소자의 특성 차이로 인해 스위치 오프 시 스위칭 소자간의 전압 불균형 현상이 발생하게 된다. 스위칭 소자간의 전압 균형을 유지하기 위해서 사용하는 방법으로는 스너버를 이용하는 수동적 방법과 소자 전압을 직접 제어하는 능동적 방법이 있다. 스너버를 사용할 경우에는 스너버 손실이 발생하여 효율을 저하시키고 스너버 손실은 스위칭 주파수에 비례하므로 스위

칭 주파수에 한계가 있게 된다. 소자 전압을 능동적으로 제어하는 경우에는 복잡한 제어 회로가 요구되며 소자의 스위칭 속도가 빨라짐에 따라 스위칭 과도상태에서 균등한 전압 제어를 하는 것이 매우 어렵다[1-4].

위에서 언급된 문제들은 기존의 회로를 사용하면서도 스위칭 소자를 직렬 연결하여 사용하지 않아도 되는 입력직렬-출력병렬(Input Series-Output Parallel:ISOP) 컨버터 시스템으로 해결할 수 있다[5].

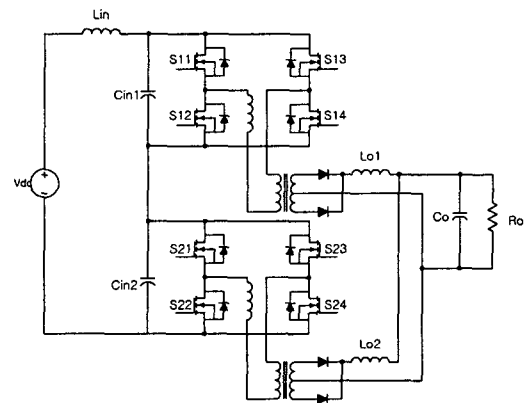


그림 1 입력직렬-출력병렬 영전압 스위칭 풀 브리지 컨버터

Fig. 1 Input series-output parallel connected ZVS full bridge converter

그림 1은 입력직렬-출력병렬 영전압 스위칭(Zero Voltage Switching) 풀 브리지(Full Bridge) 컨버터를 보여

* 正 會 員 : 서울大 大學院 電氣工學部 博士課程
 ** 準 會 員 : (株) 曉星 重工業 研究所
 *** 正 會 員 : 서울大 電氣工學部 教授 · 工博
 接受日字 : 2000年 1月 25日
 最終完了 : 2000年 3月 21日

준다. 이 시스템에서 입력 전압은 직렬 연결된 입력 커패시터에 의해서 나누어지고 출력은 병렬로 연결되어 있다. 직렬 연결된 컨버터에는 입력 커패시터에 의해서 나누어진 전압만 인가되므로 고주파 스위칭을 위해서, IGBT보다 전압 정격이 낮고 스위칭 속도가 빠른 MOSFET을 사용할 수 있다.

본 논문에서는 입력직렬-출력병렬 컨버터에서 과도 상태를 포함한 모든 동작 조건에서 입력 전압 균등 제어와 출력 전류 균등 제어를 위한 입력 전압차 피드백 charge control을 제안한다. 이 방법은 기존의 출력병렬 컨버터 시스템에서 출력 전류를 균등하게 제어할 수 있는 charge control 방법에 입력직렬 컨버터의 입력 전압을 균등하게 제어하기 위해서 입력 전압차 피드백 회로를 추가한 것이다. 본 방법은 기존의 소자 전압을 능동적으로 제어하는 방법에 비하여 시정수가 느린 입력 커패시터의 전압을 제어하므로 제어회로가 간단하고 스위칭 노이즈에 둔감한 특성을 보인다. 그리고, 본 논문에서는 제안된 방법의 소신호 특성 분석을 통한 디자인 방법을 제시하며 5kW 풀 브리지 컨버터 실험을 통하여 제어 방법의 유효성을 검증한다. 또한 IGBT를 사용한 5kW 영전압, 영전류 스위칭(Zero Voltage Zero Current Switching) 풀 브리지 컨버터와의 비교를 통하여 입력직렬-출력병렬 시스템의 장점을 살펴본다.

2. 입력 전압차 피드백 Charge Control을 적용한 입력직렬-출력병렬 컨버터

2.1 시스템 제어 특성

2.2.1 하나의 전압 제어기를 사용하여 제어하는 경우

입력직렬-출력병렬 컨버터의 두 개의 모듈의 소자 값은 서로 완벽하게 일치하지 않는다. 이 경우 각각의 모듈에 출력 전압 제어기가 따로 있는 경우 출력 전압 제어기의 오차나 모듈 소자의 오차에 의해서 출력 전류를 균등하게 나누어지도록 제어하기 어렵다.

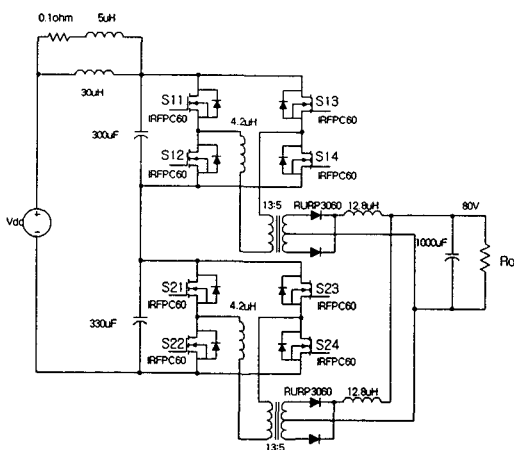


그림 2 시뮬레이션 회로도
Fig. 2 Simulation circuit

또한 두 모듈을 하나의 제어기로 제어하는 경우에도 주 변압기 권선비에 오차가 있을 경우 출력 전류와 입력 커패시터 전압이 불균형을 이루게 된다. 그림 2는 이러한 현상을 시뮬레이션한 회로도이고 그림 3은 변압기의 권선비에 10% 오차가 있을 경우의 시뮬레이션 파형이다. 하나의 제어기를 사용하기 때문에 두 모듈의 듀티는 같지만 권선비가 다르므로 출력 전류가 불균형을 이루고 입력 전류 또한 불균형을 이루므로 입력 커패시터 전압이 서로 다르게 된다. 각 모듈 평균 입력 전류가 일치하면 정상상태에 도달하게 된다. 이것은 모듈간의 전력 불균형을 의미하며 시스템의 신뢰성을 떨어뜨리게 된다.

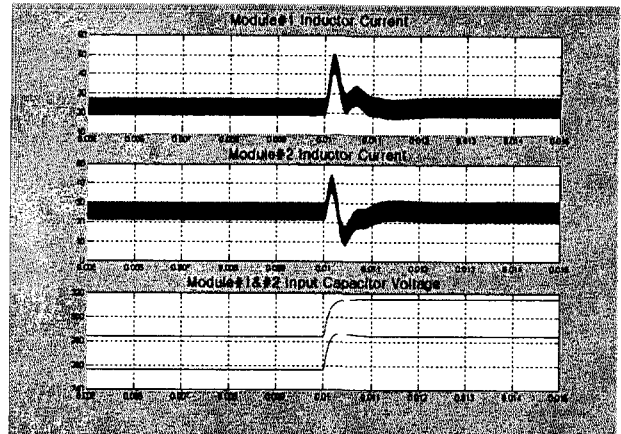


그림 3 하나의 출력전압 제어기를 사용한 컨버터 시스템의 시뮬레이션 파형

Fig. 3 Simulation wave forms with one voltage controller

2.2.2 평균 입력 전류 제어

앞에서 언급한 문제를 해결하기 위해서 두 모듈의 출력 전류를 균등하게 제어할 경우, 출력 전류는 균형을 이룰지라도 각 모듈의 변압기 권선비에 차이가 있다면 각 모듈의 입력 전류는 서로 다르게 된다. 이 경우 입력 전류가 작은 모듈의 전압은 계속 높아지고 입력 전류가 큰 모듈의 전압은 계속 낮아지게 된다. 결국 입력 전압이 스위칭 소자의 정격이나 입력 커패시터의 정격을 넘어서 컨버터의 고장을 초래하게 된다. 그러므로 출력전류를 제어해서는 안되고 평균 입력 전류를 균등하게 제어하여야 한다.

평균 입력 전류를 제어하기 위해서는 charge control을 사용할 수 있다. charge control은 모듈의 입력 전류를 검출해서 charge 커패시터를 충전하여 charge 커패시터 전압과 전압 제어기의 출력 전압과 비교하여 스위치를 온-오프한다. 이렇게 하면 두 모듈의 입력 전류는 서로 같게 제어된다. 그러나, 두 모듈의 스위치 전류를 검출하는 회로와 charge 커패시터 C_T 값에 차이가 있는 경우 그림 4와 같이 입력 평균 전류에 불균형 현상이 발생하고 이는 결국 입력 전압 불균형 현상을 초래하게 된다.

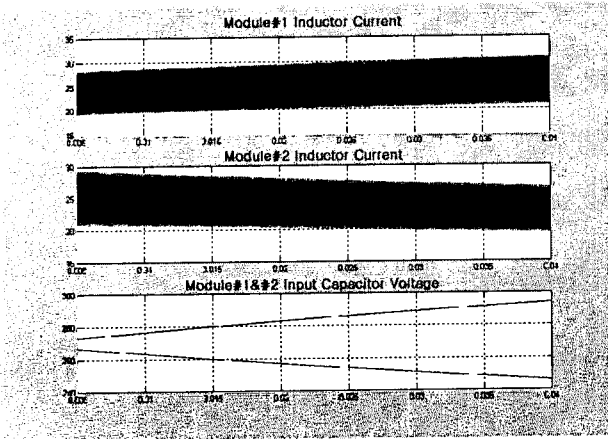


그림 4 Charge control 커패시터에 오차가 있는 경우의 인덕터 전류와 입력 커패시터 전압
 Fig. 4 Inductor currents and input capacitor voltages in case of charge capacitor imbalance

그림 4는 charge control을 적용한 입력직렬-출력병렬 컨버터 시스템에서 charge control 커패시터 C_T 에 10%의 오차가 있을 경우 인덕터 전류와 입력 커패시터 전압의 시뮬레이션 파형이다.

또한 입력 전류 검출부와 charge 커패시터에 오차가 없다고 하더라도 입력 커패시터 값에 차이가 있는 경우 두 모듈의 입력 전류는 균등하게 제어되지만 입력 커패시터 전압은 불균형하게 되어 결과적으로 입력 전력의 불균형을 초래한다. 그림 5는 입력 커패시터 값에 10% 차이가 있는 경우 인덕터 전류와 입력 커패시터 전압의 시뮬레이션 파형이다.

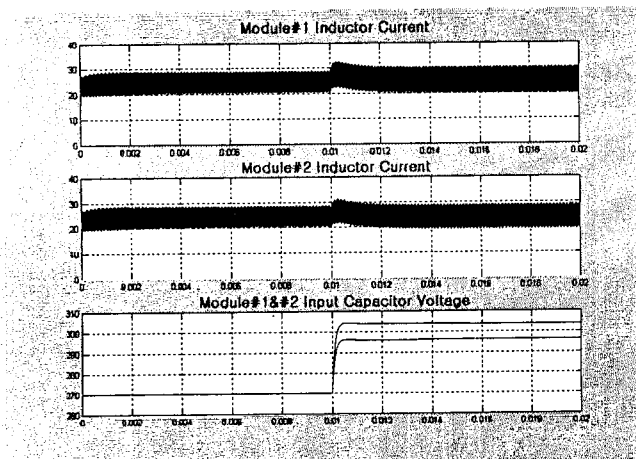


그림 5 입력 커패시터값이 다른 경우의 인덕터 전류와 입력 커패시터 전압
 Fig. 5 Inductor currents and input capacitor voltages in case of input capacitor imbalance

이와 같은 문제점을 해결하기 위해서는 입력 전압 차이에 의해 입력 전류가 조절되는 새로운 제어가 필요하다.

2.3 입력 커패시터 전압차 피드백 charge control

그림 6은 앞에서 논의된 문제점을 해결하기 위해 새롭게 제안된 입력 커패시터 전압차를 피드백하는 charge control 방법을 나타내고 있다.

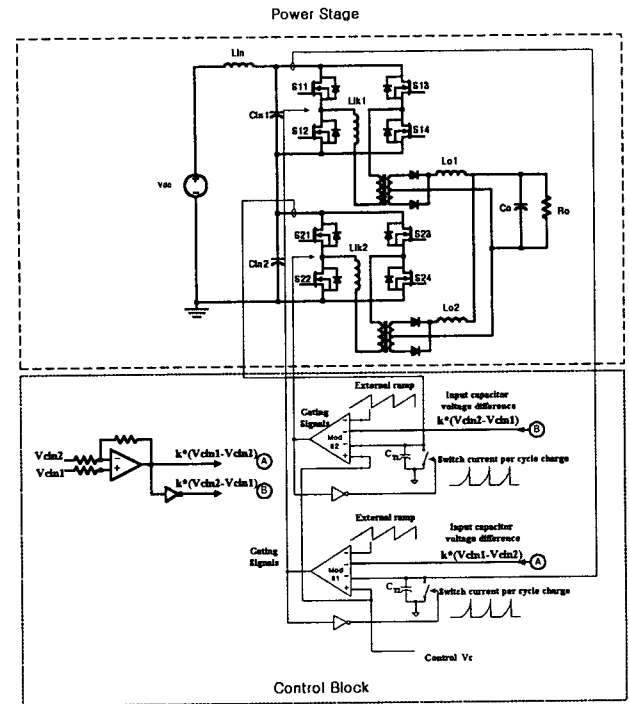


그림 6 제안된 제어방법을 적용한 입력직렬-출력병렬 영전압 스위칭 풀 브리지 컨버터
 Fig. 6 Input series-output parallel connected ZVS full bridge converter with the proposed method

모든 동작조건에서 모듈간 입력 전압의 균형을 맞추기 위해 각 모듈의 입력 평균 전류는 입력 커패시터 전압차에 의해 조절된다. 이득 k 를 곱한 입력 전압 차는 듀티를 생성하는 변조기에 옵션 전압으로 더해져 각 모듈의 듀티를 변화시키고 이에 따라 입력 전류가 제어된다. 그림 7은 입력 커패시터 전압차 피드백 charge control의 입력 전압 균형 제어 구조를 보여주고 있다.

만약 첫 번째 모듈의 입력 전압 V_{cin1} 이 두 번째 모듈의 입력 전압 V_{cin2} 보다 크다면 첫 번째 모듈의 옵션 전압은 $-k(V_{cin1}-V_{cin2})$ 가 되어 그림에서처럼 듀티가 증가해 첫 번째 모듈의 입력 전류는 증가한다. 전원에서 공급되는 전류는 같은데 한 모듈의 입력 전류가 다른 모듈보다 커지면 그 모듈의 입력 커패시터의 충전 전류가 다른 모듈 커패시터의 충전 전류보다 작아지므로 입력 커패시터 전압은 낮아진다.

반대로 두 번째 모듈에 가해지는 옵션 전압은 $k(V_{cin1}-V_{cin2})$ 가 되고 이는 듀티를 감소시켜 두 번째 모듈의 입력 전류는 감소한다. 입력 전류가 감소하면 모듈의 입력 커패시터 전압은 증가하게 되므로 결과적으로 두 모듈의 입력 전압은 균형을 이루게 된다.

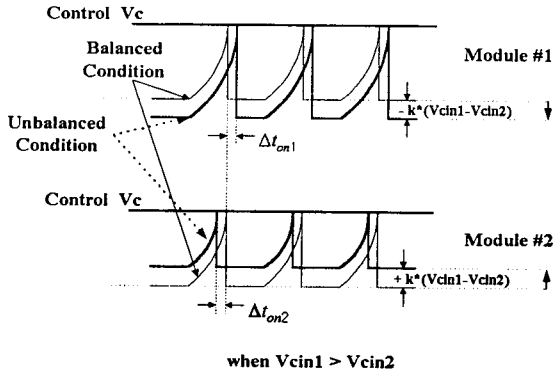


그림 7 Vcin1>Vcin2인 경우 입력 전압 균형 제어 구조
 Fig. 7 Input voltage balance control mechanism when Vcin1>Vcin2

제어가 이루어지는 동안의 입력 전류의 차이 Δi_{smax} 는 $DT_s \gg \Delta t_{on}$ 이라고 가정할 때 식(1)과 같다.

$$\Delta i_{smax} \approx 2k \frac{C_T}{n_c} \frac{\Delta v_{max}}{DT_s} \quad (1)$$

여기서 n_c 와 i_s 는 각각 입력 전류 검출 변압기 권선비와 스위치 전류를 나타내고 D는 듀티, T_s 는 스위칭 주기, Δv_{max} 는 순시 입력 커패시터 전압 차의 최대값을 나타낸다. 식 (1)에 의하면 k가 커질수록 입력 전류 변화량은 커지고 입력 전류 변화량이 커지면 입력 커패시터 전압이 불균형 상태에서 균형 상태에 이르는 시간은 빨라지게 된다.

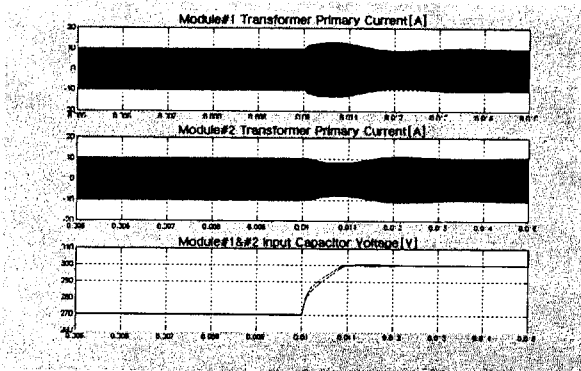


그림 8 제안된 방법을 적용한 회로의 인덕터 전류와 입력 커패시터 전압
 Fig. 8 Inductor currents and input capacitor voltages with the proposed method

반대로 k가 작아지면 입력 전류 변화량이 작아져 상대적으로 균형 상태에 이르는 시간은 길어진다. 그러므로 이득 k는 스위치의 전류 정격과 균형 상태에 이르는 시간을 고려하여 결정해 주어야 한다. 그림 8은 입력 커패시터 전압차 피드백 charge control을 적용한 컨버터의 charge 커패시터

와 입력 커패시터에 각각 10%의 오차가 있는 경우 입력 전압 변화 시 인덕터 전류와 입력 커패시터 전압을 나타내고 있다. 입력 커패시터 전압 균형 제어를 위해서 입력 전류가 순시상태에서 서로 다르게 제어되고 있음을 알 수 있다. Charge control만을 사용한 경우와는 달리 입력 커패시터 전압이 소자 값의 불일치에도 불구하고 균형 제어되고 있으며 입력 전류도 정상상태에서 균형 제어되고 있음을 알 수 있다.

3. 입력직렬-출력병렬 컨버터 시스템의 소신호 특성 분석

3.1 소신호 모델의 유도

입력직렬-출력병렬 시스템은 소신호 모델에서 입력 커패시터와 입력 인덕터는 시스템에 상태(state)를 하나씩 추가시켜 전체적인 시스템의 차수(dimension)를 증가시킨다. 또한, 입력 커패시터 피드백 루프가 부가적으로 존재하여 이 피드백 루프에 대한 분석 없이는 기존 병렬 모듈 시스템의 소신호 해석 기법을 그대로 사용할 수 없다.

입력직렬-출력병렬 영전압 스위칭 풀 브리지 컨버터의 소신호 등가 모델은 [6]의 소신호 모델을 사용하여 그림 9와 같이 나타낼 수 있다. Ri는 charge control 루프의 등가 전류 이득이고 $H_e(s)$ 는 sample-and-hold 효과를 나타낸다[7].

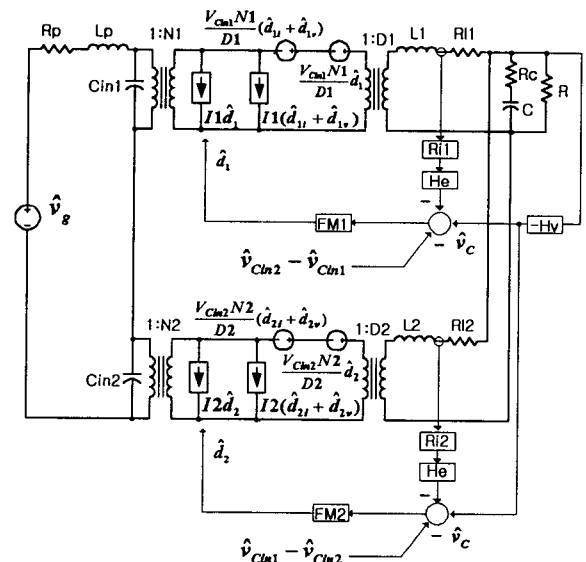


그림 9 입력직렬-출력병렬 영전압 스위칭 풀 브리지 컨버터의 소신호 모델
 Fig. 9 Small signal model of input series-output parallel connected ZVS full bridge converter

그림 10은 입력 커패시터 전압차 피드백 루프를 포함한 입력직렬-출력병렬 영전압 스위칭 풀 브리지 컨버터의 전체 블록도를 나타내고 있다. 블록도에서 각각의 전달함수들은 상태공간평균기법(state-space averaging)을 사용하여 구할

수 있으며 전류 루프의 R_i , $H_e(s)$, FM 은 다음과 같이 주어진다[8].

$$R_i = \frac{D \cdot T_s}{C_T} \quad (2)$$

$$H_e(s) = 1 + \frac{s}{\omega_n Q_z} + \frac{s^2}{\omega_n^2} \quad (3)$$

$$FM = \frac{\hat{d}}{\hat{v}_c} = \frac{C_T}{(N \cdot N_C \cdot I_{LP} + Se \cdot C_T) T_s} \quad (4)$$

여기서, $\omega_n = \frac{\pi}{T_s}$, $Q_z = -\frac{2}{\pi}$, I_{LP} = 인덕터 전류의 최대값, N = 변압기 권선비, N_C = 전류 검출 변압기 권선비, Se = 외부 램프의 기울기

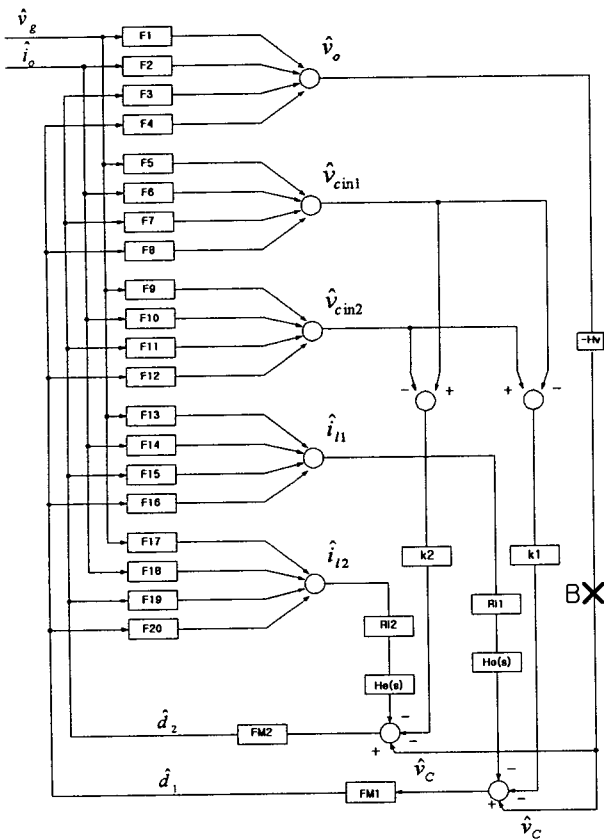


그림 10 제안된 방법을 적용한 ISOP 시스템의 전체 소신호 블록도

Fig. 10 Small signal block diagram of the ISOP system with the proposed method

3.2 입력 커패시터 전압차 피드백 루프의 영향

3.2.1 출력 전압 제어 루프에의 영향

시스템 제어 루프를 설계하기 위해서는 그림 10의 시스템 모델을 간략화하는 것이 필요하다.

그림 11은 입력 커패시터 전압 피드백 루프를 고려했을 경우와 고려하지 않았을 경우의 전류 루프가 닫힌 상태에서 제어전압 v_c 에서 출력전압 v_o 까지의 전달함수의 보드선도를 나타내고 있다. 소자값과 입력 커패시터에 10%의 오차가 있는 경우에도 두 전달함수가 거의 일치함을 알 수 있다. 그러므로 출력 측에서는 입력 커패시터 전압차 피드백 루프의 영향을 받지 않음을 알 수 있다. 이것은 입력 커패시터 전압이 서로 다를 경우 똑같은 양으로 한 모듈은 전류를 증가시키고 다른 모듈은 감소시키므로 출력 측에서 보면 출력 전류의 합이 같아서 입력 전압 차 피드백 루프의 동작을 인식하지 못하기 때문이다.

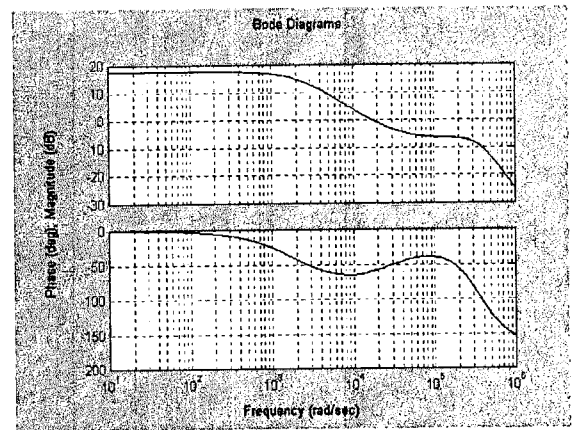


그림 11 제어전압 (v_c)에서 출력전압 (v_o)까지의 전달함수의 보드선도

Fig. 11 Bode plot of the control voltage to output voltage transfer function

3.2.2 전류 루프에의 영향

외부적으로는 입력 커패시터 전압차 피드백 루프의 영향이 없다는 것을 살펴보고 시스템 내부의 영향을 알아보기 위해 전류 루프에의 영향을 살펴보았다. 이러한 영향을 살펴보기 위해 그림 12는 입력 커패시터 전압차 루프를 닫은 상태에서 첫 번째 모듈의 전류 루프이득을 도시한 것이다. 그림에서 입력 커패시터 전압차 피드백 루프의 영향으로 낮은 주파수에서 전류 루프의 이득이 낮아지는 것을 알 수 있다. 이것은 모듈의 전류가 증가하게 되면 입력 커패시터 전압이 떨어지게 되고 입력 커패시터 전압차 피드백 루프가 작용하여 전류의 증가를 막기 때문이다. 그리고 높은 주파수에서는 입력 필터의 영향으로 입력 커패시터 전압차 피드백 루프의 영향이 나타나지 않는다. 일반적으로 낮은 주파수에서 전류 루프는 전체 시스템 루프에 영향을 미치지 못하므로 입력 커패시터 전압차 피드백 루프의 영향은 전체 시스템 루프에 나타나지 않는 것을 알 수 있다. 그러므로 전체 시스템은 입력 전압차 피드백 루프를 제거한 등가 단일 모듈 시스템으로 간략화될 수 있다.

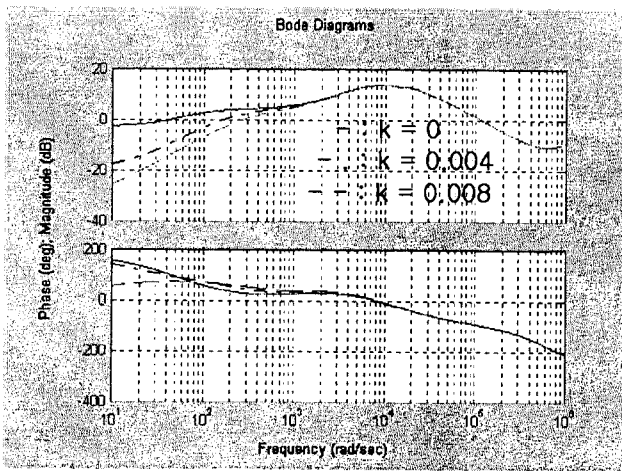


그림 12 이득 k에 따른 한 모듈의 전류 루프이득
 Fig. 12 Current loop gain of one module with the variation of gain k

3.3 등가 단일 모듈

그림 10의 소신호 블록도에서 제어전압 v_c 에서 출력전압 v_o 까지의 전달함수 G_v 는 다음과 같은 조건을 사용하면 식 (5)로 간략화될 수 있다.

$$FM_1 \approx FM_2, R_{i1} \approx R_2, F7 \approx F12 \quad (5)$$

$$F8 \approx F11, F20 \approx F15, F16 \approx F19$$

$$G_v = \frac{2FM_1F4}{1 + FM_1R_{i1}He(F15 + F16)} = \frac{FM_1F1'}{1 + FM_1R_i'HeF2'} \quad (6)$$

식 (6)에서 다음과 같은 등가 단일 모듈의 새로운 전달함수를 구할 수 있다.

$$F1' = 2F4 \quad (7)$$

$$F2' = 2(F15 + F16) \quad (8)$$

$$R_i' = \frac{1}{2} R_i \quad (9)$$

여기서 각 함수들이 나타내는 바는 다음과 같다.

$F1'$: 등가 단일모듈의 듀티에서 출력전압까지의 전달함수

$F2'$: 등가 단일모듈의 듀티에서 인덕터 전류까지의 전달함수

$F4$: 듀티에서 출력전압까지의 전달함수

$F15$: 두번째 모듈의 듀티에서 첫번째 모듈의 인덕터 전류까지의 전달함수

$F16$: 첫번째 모듈의 듀티에서 첫번째 모듈의 인덕터 전류까지의 전달함수

이를 토대로 등가 단일 모듈 시스템의 블록도와 회로도를 각각 그림 13과 그림 14에 나타내었다. 그림 14의 등가 단

일 모듈 시스템 회로를 통해 그림 13의 각 블록 전달함수를 구할 수 있다.

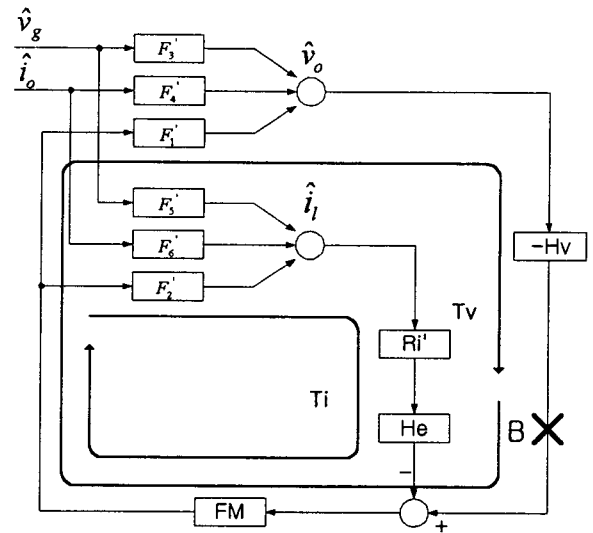


그림 13 등가 단일 모듈 시스템의 블록도
 Fig. 13 Block diagram of the equivalent single module system

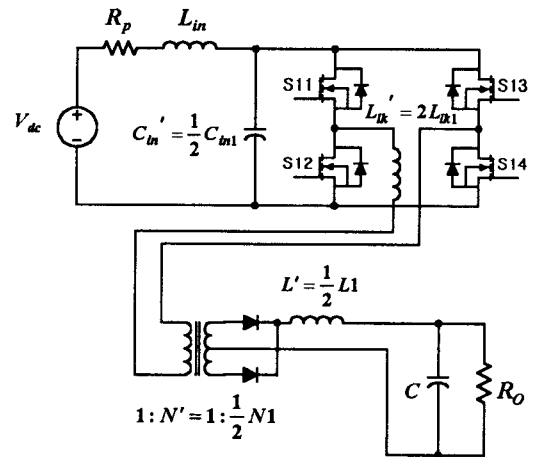


그림 14 등가 단일 모듈 시스템 회로
 Fig. 14 Circuit of the equivalent single module system

4. 입력직렬-출력병렬 컨버터 시스템의 설계

본 장에서는 입력 커패시터 전압차 피드백 charge control을 채용한 입력직렬-출력병렬 컨버터 시스템의 설계를 위한 절차와 방법을 제시한다.

4.1 입력 커패시터 전압차 피드백 이득 k

2.3에서 언급했듯이 입력 커패시터 전압차 피드백 이득 k가 커질수록 모듈간의 입력 전류의 차가 커지고 입력 커패시터 전압이 불균형 상태에서 균형 상태에 이르는 시간은

빨라지게 된다. 그러나, 입력 전류의 차가 커지면 입력 전류가 스위칭 소자의 정격을 넘을 수 있으므로 k에 제한을 두어야 한다. 반대로 k가 작아지면 입력 전류의 차가 작아져 상대적으로 균형 상태에 이르는 시간은 길어진다. 그러므로 이득 k는 스위칭 소자의 전류 정격과 정상 상태에 이르는 시간을 고려하여 결정해 주어야 한다. k에 의한 전류 변화량은 식 (1)로 주어진다.

4.2 Charge Control 피리미터 결정

전류 피드백 루프를 디자인하기 위해서는 charge control 커패시터 C_T 와 외부 램프 기울기(external ramp slope) S_e 를 [8]에서와 같이 결정하면 된다.

4.3 입력 필터 설계

입력직렬-출력병렬 시스템의 입력 커패시터와 인덕터는 입력 필터로도 사용될 수 있다. 그림 14의 입력 필터를 포함한 등가 단일 모듈 회로의 소신호 모델은 그림 15과 같고 이 모델을 사용하여 일반적인 입력 필터 설계 방법으로 필터 상수를 결정한 다음 이를 원래 시스템으로 환원하면 필터 소자 값을 얻을 수 있다[9].

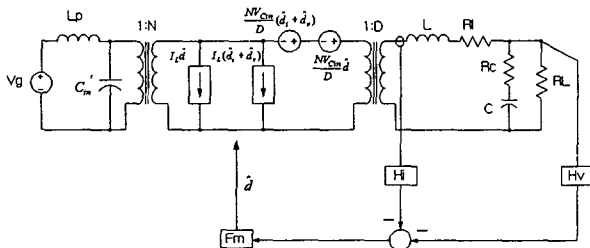


그림 15 등가 단일 모듈의 소신호 모델
Fig. 15 Small signal model of the equivalent single module

4.4 전압 루프 보상기의 설계

전압 루프 보상기는 앞에서 구한 단일 등가 모델을 사용하여 [8]의 설계 방법에 의하여 설계하면 된다.

그림 13의 단일 등가 모듈에서 전류 루프 이득 T_i 는 다음과 같이 주어진다.

$$T_i = R_i' H_e(s) F M F_2' \quad (10)$$

일단 전류 루프가 안정적으로 설계되면 전류 루프가 닫힌 시스템은 전압 루프 보상기 $H_v(s)$ 를 설계하기 위한 새로운 시스템으로 간주될 수 있다. 그림 13의 B에서 정의되는 시스템 루프 이득은 다음과 같이 주어진다.

$$T_B = G_a H_v(s) \quad (11)$$

여기서 G_a 는 주어진 동작 조건에서 전류 루프가 닫힌 회로의 제어 전압 v_c 에서 출력 전압 v_o 까지의 전달함수를 나타내며 이 함수를 토대로 전압 루프 보상기 $H_v(s)$ 를 설계할 수 있다. 전압 루프 보상기로는 적분기에 한 개의 극점과 영점을 갖는 보상기를 사용하였다.

$$H_v(s) = \frac{K_I}{s} \frac{(1+s/\omega_{z1})}{(1+s/\omega_{p1})} \quad (12)$$

그림 16은 설계된 루프 이득 T_B 를 나타내고 있다.

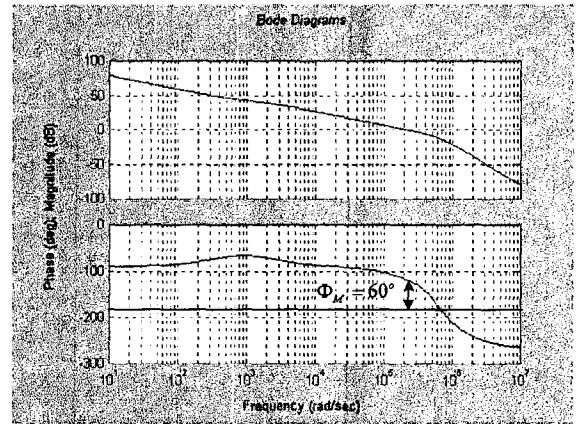


그림 16 루프 보상이 이루어진 후의 외부 루프 이득 T_B ($f_s=100kHz$)

Fig. 16 Outer loop gain T_B with the loop compensation ($f_s=100kHz$)

5. 실험 결과

지금까지의 결과를 토대로 제안된 입력 커패시터 전압차 피드백 charge control의 제어 동작을 확인하기 위하여 입력직렬-출력병렬 영전압 스위칭 풀 브리지 컨버터를 설계하고 [6] 하드웨어를 제작하였다. 두 개의 2.5kW 영전압 스위칭 풀 브리지 컨버터를 입력직렬-출력병렬로 연결하여 5kW 시스템을 구성하였다. 설계된 소자값은 그림2와 같다. 표 1에는 IGBT를 사용한 영전압, 영전류 스위칭 풀 브리지 컨버터의 설계값도 포함되어 있다[10]. 두 컨버터의 스위칭 주파수는 전부하에서 95%의 효율을 만족하도록 설계되었다. 표 1을 살펴보면 입력직렬-출력병렬 시스템의 부피와 무게가 IGBT 시스템보다 약 30% 줄어든 것을 알 수 있다. 이것은 병렬 모듈의 효과로 방열판 부피가 줄고 고주파 스위칭으로 인하여 자기 소자의 부피가 줄어들었기 때문이다[11].

제안된 방법의 유효성을 검증하기 위하여 실험을 수행하였다. 그림 17은 입력 전압이 540V에서 600V로 스텝 변화하였을 경우의 두 모듈의 변압기 1차측 전류이다. 그림에서 모듈1의 입력 커패시터가 모듈2의 입력 커패시터보다 작기 때문에 입력 전압 변동 시 커패시터 전압이 빨리 변화하여 모듈1의 입력 전압이 모듈2의 입력 전압보다 크게 된다.

표 1 입력직렬-출력병렬 영전압 스위칭 풀 브리지 컨버터(MOSFET)와 영전압, 영전류 스위칭 풀 브리지 컨버터(IGBT) 비교

Table 1 Comparison between ISOP ZVS full bridge converter and ZVZCS full bridge converter

	영전압, 영전류 스위칭 풀 브리지 컨버터	입력직렬-출력병렬 영전압 스위칭 풀 브리지 컨버터
출력	5kW	2.5kW*2
스위칭 주파수	33.3kHz	100kHz
방열판 부피	2920cm ³	2040cm ³
변압기	TDK EC90 (90mm*30mm*90mm) 26turn(2.5mm ²) : 5turn(10mm ²)	TDK PQ50/50*2 (50mm*50mm*32mm) 13turn(1.2mm ²) : 5turn(5mm ²)
출력 인덕터	TDK EC90 (90mm*30mm*90mm) 30uH(20mm ² , 8turn)	TDK EI60*2 (60mm*45mm*16mm) 12.8uH(10mm ² , 8turn)
출력 커패시터	1000uF	1000uF
스위칭 소자	IRGPH50KD2	IRFPC60
출력 정류 다이오드	RURU8060	RURP3060
전체 시스템 부피	3742cm ³	2554.7cm ³ (68.3%)
전체 시스템 무게	12kg	8.1kg(67.5%)

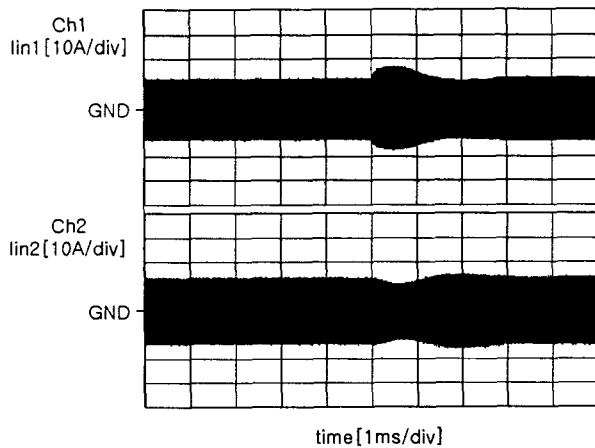


그림 17 제안된 방법을 적용하였을 경우의 각 모듈의 변압기 1차측 전류

Fig. 17 Transformer primary currents of each module with the proposed method

이러한 입력 전압 불균형에 의해 입력 커패시터 전압차 피드백 루프가 작용하여 모듈1의 입력 전류는 증가하게 되고 모듈2의 입력 전류는 감소하게 된다. 그림에서 과도상태

에 최대 약 5A의 전류 차가 있음을 확인할 수 있다. 실험 결과는 그림 8의 시뮬레이션 결과와 일치하는 것을 알 수 있다. 그림 18은 입력 전압이 540V에서 600V로 스텝 변화하였을 경우의 두 모듈의 입력 커패시터 전압이다. 입력 커패시터 전압차 피드백 루프가 작용하여 정상상태와 과도상태에 두 모듈의 입력 커패시터 전압이 균등하게 제어되는 것을 확인할 수 있다. 이 경우 전압 스트레스는 두 모듈에 균등하게 분배되고 시스템은 전력 균형을 이루게 된다.

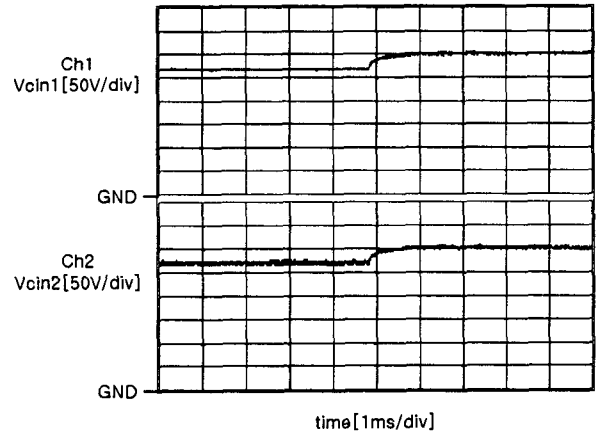


그림 18 제안된 방법을 적용하였을 경우의 각 모듈의 입력 커패시터 전압

Fig. 18 Input capacitor voltages of each module with the proposed method

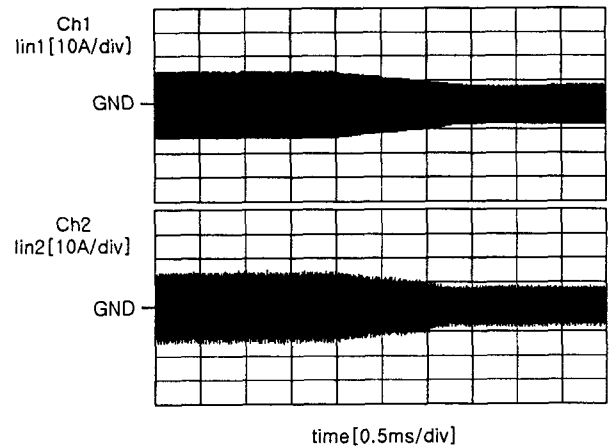


그림 19 부하 전류 계단 변화 시 각 모듈의 변압기 1차측 전류

Fig. 19 Transformer primary currents of each module in case of load step change

그림 19는 부하 전류가 50A에서 25A로 스텝 변화하였을 경우의 두 모듈의 변압기 1차측 전류이다. Charge control의 영향으로 입력 전류가 균등하게 분배되는 것을 알 수 있다. 입력 커패시터 전압은 부하 전류의 변화에 영향을 받지 않

으므로 입력 커패시터 전압차 피드백 루프는 동작하지 않는다. 그 결과 입력 전압이 스텝 변화하였을 경우와는 달리 과도상태에서도 두 모듈의 입력 전류는 균등하게 제어된다.

6. 결 론

본 논문에서는 고속전철 보조전원 장치용 입력직렬-출력병렬 영전압 스위칭 풀 브리지 컨버터의 입력 커패시터 전압차 피드백 charge control을 제안하였다. 제안된 방법은 정상 상태와 과도 상태에서 입력직렬-출력병렬 연결된 두 모듈의 입력 평균 전류와 입력 커패시터 전압을 두 모듈의 소자 값에 차이가 있을 경우에도 균등하게 제어한다. 이러한 방법을 사용하였을 경우 고 입력 전압 시스템에도 MOSFET을 사용할 수 있고 고속 스위칭이 가능해져 시스템 부피와 무게를 줄일 수 있다.

또한, 소신호 분석을 통하여 전체 시스템은 입력 커패시터 전압차 피드백 루프가 생략된 단일 모듈로 간략화될 수 있음을 알 수 있었고, 단일 모듈 모델을 사용하여 제어 루프를 설계하였다.

그리고, 5kW 입력직렬-출력병렬 영전압 스위칭 풀 브리지 컨버터 시스템을 제작한 후, 실험을 통하여 제안된 방법의 동작과 유효성을 확인하였다. 또한, MOSFET을 사용한 시스템의 부피와 무게는 IGBT를 사용한 시스템보다 약 30% 줄어드는 것을 확인하였다.

참 고 문 헌

[1] Christian Gerster, "Fast High-power/High-voltage Switch Using Series-connected IGBTs with Active Gate-Controlled Voltage-balancing", APEC'94 Proc., pp. 469-472.

[2] A. Consoli, S. Musumeci, G. Oriti and A. Testa, "Active Voltage Balancement of Series Connected IGBTs", IAS'95 Proc., pp. 2752-2758.

[3] M.M.Bakran and M.Michel, "A Learning Controller for Voltage-Balancing on GTOs in Series", IPEC'95 Proc., pp. 1735-1739.

[4] C. Gerster, P. Hofer and N. Karrer, "Gate-control strategies for snubberless operation of series connected IGBTs", PESC'96 Proc., pp. 1739-1742.

[5] Jung-Won Kim, Jung-Sik You and B.H.Cho, "Input Serious-Output Parallel Connected Converter Configuration for High Voltage Power Conversion Applications", ICPE'98 Proc., pp. 201-205.

[6] V. Vlatkovic, Juan A. Sabate, Raymond B. Radley, F.C. Lee and B.H. Cho, "Small-Signal Analysis of the Phase-Shifted PWM Converter", IEEE Trans. on Power Electronics, Vol.7, No.1, Jan. 1992, pp.128-135.

[7] V. Vorperian, "Simplified analysis of PWM converters using the model of the PWM switch:Part I and II", IEEE Trans. on Aerospace and Electronic Systems, Vol 26, No.3, 1990, pp. 490-505.

[8] Wei Tang, F.C.Lee, R.B.Ridley and I. Cohen, "Charge

control: modeling, analysis and design", IEEE Trans. on Power Electronics, Vol.8, No.4, Oct. 1993, pp. 396-403.

[9] R.Lewis, S.Schulz, J.Liu, B.H.Cho and F.C.Lee, "Distributed Power System Analysis", Phase II, Final Report, IBM Manassas, VPI&SU, March 1989.

[10] B.H.Cho, "Development of Auxiliary Power Supply for High Speed Train System", DeaWoo Heavy Industry Co. 2nd annual report, Oct. 1998, pp. 558-660.

[11] B.J. Masserant, E. W. Beans and T. A. Stuart, "A Study of Volume vs. Frequency for Soft Switching Converters", PESC'92 Proc. pp. 625-632.

저 자 소 개



김 정 원 (金正原)

1970년 4월 16일생. 1994년 서울대 전기공학과 졸업. 1996년 동 대학원 전기공학과 졸업(석사). 1996년~현재 동 대학원 전기공학부 박사과정
Tel : 02-877-9141, Fax : 02-878-1452
Email: jwk@snu.ac.kr



유 정 식 (柳政植)

1973년 6월 9일생. 1998년 서울대 전기공학부 졸업. 2000년 동 대학원 전기공학부 졸업(석사). 2000년~현재 (주)효성 중공업 연구소 연구원
Email: banjabon@hyosung.co.kr



조 보 형 (趙普衡)

1952년 2월 11일생. Cal Tech(학사, 석사). Virginia Tech(공학박). 1980년~1982년 TRW 항공우주연구소 1985년~1989년 Virginia Tech 조교수. 1989년~1995년 Virginia Tech 부교수. 1995년~현재 서울대 전기공학부 부교수.
Tel : 880-7260
E-mail : bhcho@snu.ac.kr