

Robust Decoupling Digital Control of Three-Phase Inverter for UPS

朴志浩* · 許泰遠* · 申東律** · 盧泰均*** · 禹靖仁§
 (Jee-Ho Park · Tae-Won Heo · Dong-Ryul Shin · Tae-Kyun Roh · Jung-In Woo)

Abstract - This paper deals with a novel full digital control method of the three-phase PWM inverter for UPS. The voltage and current of output filter capacitor as state variables are the feedback control input. In addition, a double deadbeat control consisting of a d-q current minor loop and a d-q voltage major loop, both with precise decoupling, have been developed. The switching pulse width modulation based on SVM is adopted so that the capacitor current should be exactly equal to its reference current. In order to compensate the calculation time delay, the predictive control is achieved by the current-voltage observer. The load prediction is used to compensate the load disturbance by disturbance observer with deadbeat response. The experimental results show that the proposed system offers an output voltage with THD less than 2% at a full nonlinear load.

Key Words : Deadbeat Control, Decoupling, Predictive Control, State Observer, Disturbance Observer, DSP

1. 서 론

최근 전원장에서 컴퓨터, FA시스템, 전자장비 및 통신시스템과 같은 민감한 부하들에 양질의 전원을 공급하는 UPS(Uninterruptible Power Supply)의 사용이 증대되고 있다. 따라서 UPS용 인버터는 부하의 변동이나 비선형 부하에 의한 외란에 대해서 출력전압 파형이 일정전압·일정주파수의 정현파를 만족시켜야 하며, 강인한 제어능력이 요구된다. 일반적으로 UPS용 인버터의 성능은 THD(Total Harmonic Distortion), 과도응답특성, 효율 및 신뢰성으로 평가된다. 또한 디지털 제어시스템이 아날로그 제어시스템보다 경년변화(Aging)가 없고, 높은 적응성 및 신뢰성이 있기 때문에 UPS용 인버터의 제어시스템은 DSP(Digital Signal Processor)를 이용한 디지털 제어시스템이 사용된다. 디지털로 제어되는 인버터의 성능은 디지털 제어기의 샘플링 시간과 마이크로프로세서의 연산시간에 의한 시간지연에 의존하며, 성능향상을 위한 기본적인 조건은 가능한 한 샘플링 시간과 시간지연을 줄이는 것이다. 따라서 디지털 제어법의 필수조건은 간단한 제어알고리즘과 시간지연의 보상이다. 위에서 언급한 조건을 만족시키기 위하여 PWM(Pulse Width Modulation) 인버터시스템을 이산시간모델로 변환하고, 인버터 출력전압이 그 지령

치와 정확히 일치하도록 스위칭 펄스폭을 선택하는 Deadbeat 제어[1, 2]와 다양한 방법에 의해서 디지털 제어기의 연산지연시간의 보상에 관한 연구가 진행되어 왔다[3, 4]. Deadbeat 제어는 빠른 응답특성을 가지지만 급격한 부하의 변동이나 정류기 부하와 같은 비선형부하로부터의 외란에 의하여 불안정한 시스템이 되고, 성능이 저하되는 단점이 있다. 이러한 단점을 개선하기 위하여 상태관측기와 외란관측기를 이용한 Deadbeat 제어법[5]이 제안되었으나 외란에 의한 인버터 출력전류의 영향을 고려하지 않았다. 또한 인버터 출력측 LC필터에서 커패시터의 전압과 전류의 2중제어루프를 구성하고, 전류관측기의 Deadbeat 응답에 의한 예측제어에 의해서 디지털 제어기의 연산지연시간을 보상하며, 외란관측기에 의해서 외란을 피드포워드 보상하는 연구가 진행되어 왔다[6, 7]. 그러나 이러한 방법들은 시스템의 과도상태 응답특성을 저하시키는 d-q성분간의 간섭의 영향과 전압제어루프에서의 연산지연시간을 고려하지 않았으며, 전압제어루프는 연속시간계로 취급하였다. 한편 인버터 출력측 LC필터의 인덕터 전류와 커패시터 전압의 2중제어루프를 구성하고, 동기좌표계 상에서 d-q성분간의 간섭에 의하여 과도상태 응답특성이 저하되는 것을 개선하기 위한 비간섭제어와 2중 Deadbeat 제어법이 제안되었다[8]. 이 방법은 부하전류는 2차예측법에 의해서 예측하고 있으나 2중 Deadbeat 제어루프에서 내부 전류제어루프의 빠른 제어능력을 위한 고려가 미흡하였다.

본 논문에서는 UPS용 인버터의 강인한 디지털제어를 위하여 인버터 출력측 LC필터의 커패시터 전압과 전류의 2중제어루프로 구성된 새로운 제어기법을 제안한다. 인버터 출력전압은 출력측 LC필터의 커패시터 전압이기 때문에 전압과 전류의 2중제어루프에서 전류제어루프의 빠른 제어능력을 위하여 제안된 시스템은 인버터 출력측 LC필터의 커패시터 전

* 正 會 員 : 東亞大 電氣工學科 博士課程
 ** 正 會 員 : 東亞大 電氣工學科 博士課程 修了
 *** 正 會 員 : 東京醫科齒科大 博士課程 修了
 § 正 會 員 : 東亞大 電氣工學科 教授 · 工博
 接受日字 : 1999年 9月 6日
 最終完了 : 2000年 3月 21日

압과 전류의 2중제어루프로 구성되며, 제안된 2중제어루프로써 전압제어루프의 커패시터 전압을 전류제어루프의 커패시터 전류의 위상중심으로 두고 2중 Deadbeat 제어를 수행하므로써 커패시터 전류의 위상지연이 보상되어 완전한 진상전류 제어를 수행한다. 또한 동기좌표계 상의 d-q성분간의 간섭을 제거하기 위해서 비간섭 제어루프를 전압과 전류의 2중제어루프 각각에 부가하여 전압·전류제어시스템의 d-q축이 분리된 독립제어를 수행하므로써 과도상태 응답특성을 개선하며, Deadbeat 응답을 갖는 d-q축 각각의 전압·전류관측기를 이용하여 디지털 전압·전류제어기의 Deadbeat 연산에서 지연 시간을 보상하기 위한 예측제어를 수행한다. 외란에 의한 Deadbeat 제어의 성능저하를 개선하기 위해서 외란관측기를 내부 전류루프로써 부가하여 피드포워드 보상하므로써 외란에 강인한 전류제어를 수행한다. 제안된 시스템의 타당성을 평가하기 위하여 5KVA의 UPS용 인버터를 제작하고 DSP(TMS320C32)를 이용하여 실험한 결과, 외란에 강인하며 우수한 과도응답 특성과 출력전압의 낮은 THD를 확인하였다.

2. Deadbeat제어

2.1 시스템의 모델링

인버터 출력측 LC필터와 IPM 스위칭소자, 그리고 인버터 입력측 dc link 커패시터로 구성된 3상 UPS용 인버터 시스템의 주회로와 인버터의 출력측 LC필터의 단상 등가회로는 그림 1과 같으며, 그림 1(b)의 단상 등가회로로부터 식 (1)과 같은 상태식을 얻을 수 있다.

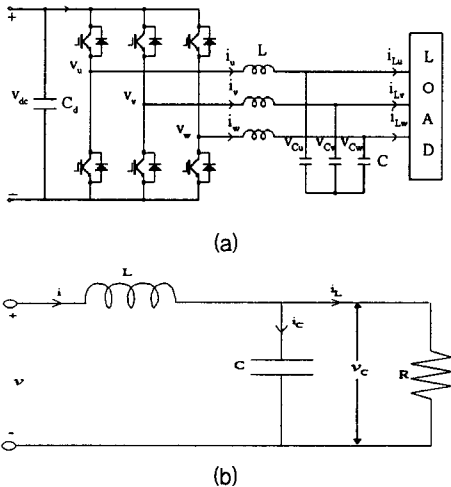


그림 1 UPS용 인버터 시스템의 구성도
(a) 3상 인버터 시스템 (b) 단상 등가회로

Fig. 1 Configuration of main circuit

- (a) Three-phase PWM inverter for UPS
- (b) Equivalent single-phase circuit

$$L \frac{di}{dt} = v - v_c$$

$$i = i_c + i_L \tag{1}$$

$$i_c = C \frac{dv_c}{dt}$$

여기서 L 과 C 는 출력측 LC필터의 인덕턴스와 커패시턴스, v 와 i 는 각각 인버터 출력전압과 전류, v_c 와 i_c 는 각각 출력측 LC필터의 커패시터 전압과 전류, 그리고 i_L 은 외란으로 작용하는 부하전류를 나타낸다.

식 (1)로부터 출력측 LC필터의 커패시터 전압 v_c 와 전류 i_c 를 상태변수로 하는 연속시간계에서의 상태방정식은 다음과 같다.

$$\begin{bmatrix} \dot{v}_c \\ \dot{i}_c \end{bmatrix} = \begin{bmatrix} 0 & \frac{1}{C} \\ -\frac{1}{L} & -\frac{1}{RC} \end{bmatrix} \begin{bmatrix} v_c \\ i_c \end{bmatrix} + \begin{bmatrix} 0 \\ \frac{1}{L} \end{bmatrix} v \tag{2}$$

여기서 $\dot{}$ 는 미분연산자이며, R 은 부하저항이다.

식 (2)의 상태방정식을 동기좌표계 상에서 d-q축으로 표현하면 다음과 같다.

$$\begin{bmatrix} \dot{v}_{cq} \\ \dot{v}_{cd} \\ \dot{i}_{cq} \\ \dot{i}_{cd} \end{bmatrix} = \begin{bmatrix} 0 & -\omega & \frac{1}{C} & 0 \\ \omega & 0 & 0 & \frac{1}{C} \\ -\frac{1}{L} & 0 & -\frac{1}{RC} & -\omega \\ 0 & -\frac{1}{L} & \omega & -\frac{1}{RC} \end{bmatrix} \begin{bmatrix} v_{cq} \\ v_{cd} \\ i_{cq} \\ i_{cd} \end{bmatrix} + \begin{bmatrix} 0 & 0 \\ 0 & 0 \\ \frac{1}{L} & 0 \\ 0 & \frac{1}{L} \end{bmatrix} \begin{bmatrix} v_q \\ v_d \end{bmatrix} \tag{3}$$

여기서 ω 는 출력주파수의 각속도이다.

2.2 전류제어시스템

식 (3)에서 출력측 LC필터의 커패시터 전류 i_c 에 관한 상태방정식을 ZOH(Zero Order Hold) 등가모델을 이용하여 이산시간계에서의 상태방정식으로 구하고 각각 d-q축으로 분리하면 다음과 같다.

$$i_{cq}(k+1) = \Phi_{c11} i_{cq}(k) + \Phi_{c12} i_{cd}(k) + \Gamma_{c11} (v_q(k) - v_{cq}(k)) + \Gamma_{c12} (v_d(k) - v_{cd}(k)) \tag{4a}$$

$$i_{cd}(k+1) = \Phi_{c21} i_{cq}(k) + \Phi_{c22} i_{cd}(k) + \Gamma_{c21} (v_q(k) - v_{cq}(k)) + \Gamma_{c22} (v_d(k) - v_{cd}(k)) \tag{4b}$$

외란이 존재하지 않는다면, 즉 $i_L(k)=0$ 인 경우에 식 (4a)의 우변 2항과 4항, 식 (4b)의 우변 1항과 3항은 각각 d-q축 상호간섭성분으로써 시스템의 과도상태 응답특성을 저하시키는 원인이 되므로 d-q축 상호간섭성분을 비간섭제어으로써 제거한다. 또한 전류제어시스템에서 만약 연산지연시간이

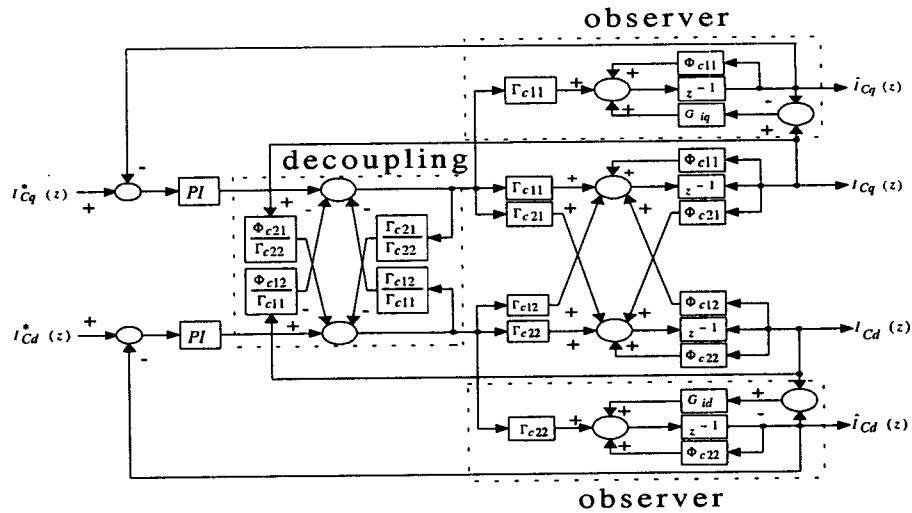


그림 2 비간섭제어와 연산지연시간을 보상하는 전류제어시스템

Fig. 2 Current control system using decoupling controller and observer

존재한다면 제어시스템의 성능은 저하된다. 이러한 문제점을 개선하기 위하여 d-q축의 실제전류 $i_{Cqd}(k)$ 대신에 Deadbeat 응답을 갖는 전류관측기에서 예측된 $\widehat{i}_{Cqd}(k)$ 를 피드백하므로 연산지연시간을 보상된다. $\widehat{i}_{Cqd}(k)$ 를 예측하는 d-q축 전류관측기를 구성하면 식 (5)와 같으며, 비간섭제어기와 전류관측기를 이용한 전류제어시스템은 그림 2와 같다.

$$\widehat{i}_{Cq}(k+1) = \Phi_{c11} \widehat{i}_{Cq}(k) + \Gamma_{c11} (v_q(k) - v_{Cq}(k)) + G_{iq} (i_{Cq}(k) - \widehat{i}_{Cq}(k)) \quad (5a)$$

$$\widehat{i}_{Cd}(k+1) = \Phi_{c22} \widehat{i}_{Cd}(k) + \Gamma_{c22} (v_d(k) - v_{Cd}(k)) + G_{id} (i_{Cd}(k) - \widehat{i}_{Cd}(k)) \quad (5b)$$

d-q축 전류관측기의 특성방정식로부터 Deadbeat 관측기가 되기 위한 조건은 다음과 같다.

$$G_{iq} = \Phi_{c11} \quad (6a)$$

$$G_{id} = \Phi_{c22} \quad (6b)$$

비간섭제어와 연산지연시간이 보상된 q축 전류제어시스템의 등가회로는 그림 3과 같으며, 폐루프 전달함수는 식 (7)과 같다.

$$G_{clo}(z) = \frac{\Gamma_{c11}(K_{piq} + K_{iig}T)z - \Gamma_{c11}K_{piq}}{z^2 + (\Gamma_{c11}K_{piq} + \Gamma_{c11}K_{iig} - \Phi_{c11} - 1)z - \Gamma_{c11}K_{piq} + \Phi_{c11}} \quad (7)$$

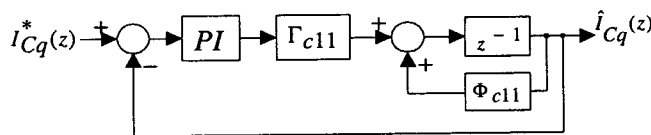


그림 3 q축 전류제어시스템의 등가회로

Fig. 3 Equivalent block diagram of q-axis current control system

식 (7)의 q축 전류제어시스템의 폐루프 전달함수의 특성방정식으로부터 Deadbeat 전류제어기가 되기 위한 조건은 전류제어시스템의 보상기(PI보상기)가 식 (8)를 만족하면 되며, d축도 같은 방법으로 Deadbeat 전류제어기가 되기 위한 조건을 구할 수 있다.

$$K_{piq} = \frac{\Phi_{c11}}{\Gamma_{c11}} \quad (8a)$$

$$K_{iig} = \frac{1}{\Gamma_{c11}T} \quad (8b)$$

2.3 외란관측기

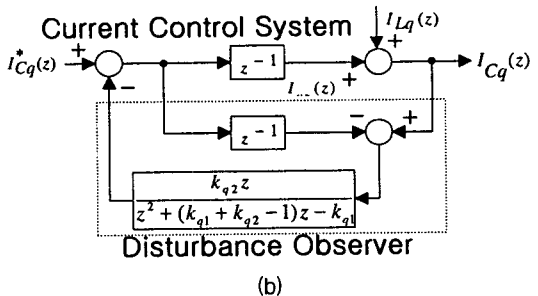
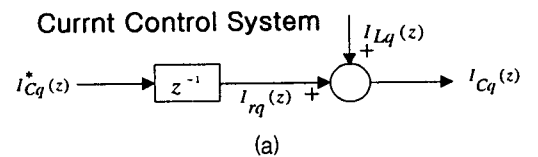


그림 4 외란관측기를 이용한 전류제어시스템

(a) 외란이 포함된 전류제어시스템 (b) 외란관측기

Fig. 4 Current control system using disturbance observer

(a) Current control system included in disturbance (b) Disturbance observer

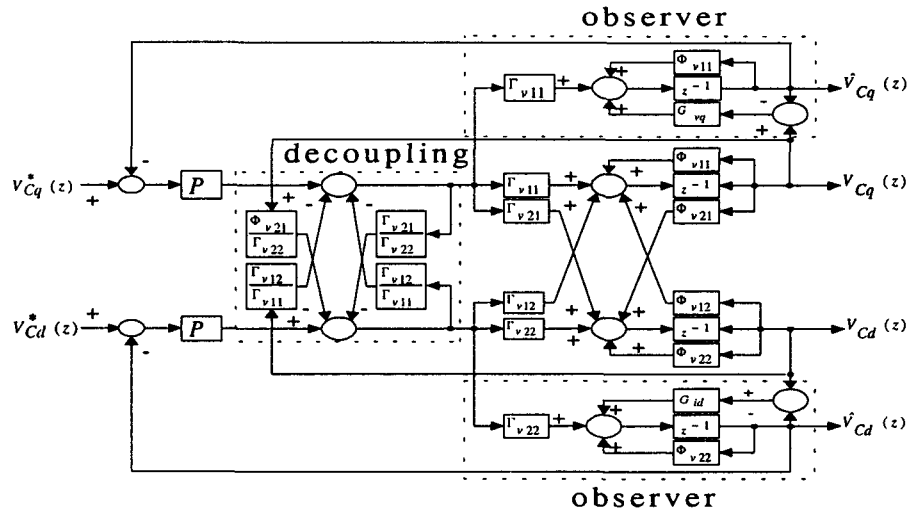


그림 5 비간섭제어와 연산지연시간을 보상하는 전압제어시스템

Fig. 5 Voltage control system using decoupling controller and observer

외란이 존재한다면, 즉 $i_{Lq}(k) \neq 0$ 인 경우에는 그림 3의 q 축 전류제어시스템은 부하전류 $i_{Lq}(k)$ 가 포함되어 그림 4(a)와 같이 된다. 정확한 전류제어를 위해서 외란은 보상되어야 하며, 이러한 외란의 보상은 외란관측기에 의해서 예측된 $\widehat{i}_{Lq}(k)$ 을 전류제어시스템의 지령치에 피드포워드 보상하므로써 수행된다. 정상상태에서 부하전류 $i_{Lq}(k)$ 는 일정하다고 가정하면 $i_{Lq}(k+1) = i_{Lq}(k)$ 로 되므로 $i_{rq}(k)$ 와 $i_{Lq}(k)$ 를 상태변수로 하고 $i_{Cq}(k)$ 를 출력으로 하는 시스템의 상태방정식은 다음과 같다.

$$X_{dis}(k+1) = \Phi_{dis} X_{dis}(k) + \Gamma_{dis} i_{Cq}^*(k) \quad (9)$$

$$i_{Cq}(k) = i_{rq}(k) + i_{Lq}(k) \quad (10)$$

$$\text{여기서 } X_{dis}(k) = [i_{rq}(k) \ i_{Lq}(k)]^T, \quad \Phi_{dis} = \begin{bmatrix} 0 & 0 \\ 0 & 1 \end{bmatrix},$$

$\Gamma_{dis} = \begin{bmatrix} 1 \\ 0 \end{bmatrix}$ 이다.

식 (9)의 시스템에 외란관측기를 구성하면 식 (11)과 같으며, 외란관측기를 이용하여 외란을 보상하는 전류제어시스템은 그림 4(b)와 같다.

$$\widehat{X}_{dis}(k+1) = \Phi_{dis} \widehat{X}_{dis}(k) + \Gamma_{dis} i_{Cq}^*(k) + K_q(i_{Cq}(k) - C \widehat{X}_{dis}(k)) \quad (11)$$

$$\text{여기서, } \widehat{X}_{dis}(k) = [\widehat{i}_{rq}(k) \ \widehat{i}_{Lq}(k)]^T, \quad K = \begin{bmatrix} K_{q1} \\ K_{q2} \end{bmatrix},$$

$C = [1 \ 1]$ 이다.

외란관측기의 특성방정식으로부터 외란관측기가 Deadbeat 관측기가 되기 위한 조건은 식 (12)와 같으며, d축성분의 외란도 동일한 방법으로 외란관측기를 구성한 후 피드포워드 보상한다.

$$K_{q1} = 0 \quad (12a)$$

$$K_{q2} = 1 \quad (12b)$$

2.4 전압제어시스템

식 (3)에서 출력측 LC필터의 커패시터 전압 v_C 에 관한 상태방정식을 ZOH 등가모델을 이용하여 이산시간계에서의 상태방정식으로 구하고, 각각 d-q축으로 분리하면 다음과 같다.

$$v_{Cq}(k+1) = \Phi_{v11} v_{Cq}(k) + \Phi_{v12} v_{Cd}(k) + \Gamma_{v11} i_{Cq}(k) + \Gamma_{v12} i_{Cd}(k) \quad (13a)$$

$$v_{Cd}(k+1) = \Phi_{v21} v_{Cq}(k) + \Phi_{v22} v_{Cd}(k) + \Gamma_{v21} i_{Cq}(k) + \Gamma_{v22} i_{Cd}(k) \quad (13b)$$

식 (13a)의 우변 2항과 4항, 식 (13b)의 우변 1항과 3항은 각각 d-q축 상호간섭성분으로써 전류제어시스템에서와 마찬가지로 시스템의 과도상태 응답특성을 저하시키는 원인이 되므로 d-q축 상호간섭성분을 비간섭제어으로써 제거한다. 또한 전류제어시스템에서와 마찬가지로 전압제어시스템에서도 만약 연산지연시간이 존재한다면 제어시스템의 성능은 저하된다. 이러한 문제점을 개선하기 위하여 d-q축 실제전압 $v_{Cqd}(k)$ 대신에 Deadbeat응답을 갖는 전압관측기에서 예측된 $\widehat{v}_{Cqd}(k)$ 를 피드백하므로써 연산지연시간은 보상된다. $\widehat{v}_{Cqd}(k)$ 를 예측하는 d-q축 전압관측기를 구성하면 식 (14)와 같으며, 비간섭제어기와 전압관측기를 이용한 전압제어시스템은 그림 5와 같다.

$$\widehat{v}_{Cq}(k+1) = \Phi_{v11} \widehat{v}_{Cq}(k) + \Gamma_{v11} i_{Cq}(k) + G_{vq}(v_{Cq}(k) - \widehat{v}_{Cq}(k)) \quad (14a)$$

$$\widehat{v}_{Cd}(k+1) = \Phi_{v22} \widehat{v}_{Cd}(k) + \Gamma_{v22} i_{Cd}(k) + G_{vd}(v_{Cd}(k) - \widehat{v}_{Cd}(k)) \quad (14b)$$

d-q축 전압관측기의 특성방정식으로부터 Deadbeat 관측기가 되기 위한 조건은 다음과 같다.

$$G_{vq} = \Phi_{v11} \quad (15a)$$

$$G_{vd} = \Phi_{v22} \quad (15b)$$

비간섭제어와 연산지연시간이 보상된 q축 전압제어시스템의 등가회로는 그림 6과 같으며, 페루프 전달함수는 식 (16)과 같다.

$$G_{cvq}(z) = \frac{\Gamma_{v11}K_{pvq}}{z + \Gamma_{v11}K_{pvq} - \Phi_{v11}} \quad (16)$$

식 (16)의 q축 전압제어시스템의 페루프 전달함수의 특성방정식으로부터 전류제어시스템과 마찬가지로 Deadbeat 전압제어가 되기 위한 조건은 전압제어시스템의 보상기(P보상기)가 식 (17)을 만족하면 되며, d축도 같은 방법으로 Deadbeat 전압제어가 되기 위한 조건을 구할 수 있다.

$$K_{pvq} = \frac{\Phi_{v11}}{\Gamma_{v11}} \quad (17)$$

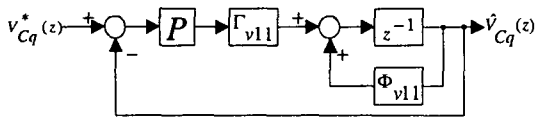


그림 6 q축 전압제어시스템의 등가회로

Fig. 6 Equivalent block diagram of q-axis current control system

한편 2중 Deadbeat 제어시스템의 전류제어시스템에서 짧은 샘플링 주기동안 인버터 출력전류가 일정한 것으로 가정하면 i_c 가 i_L 보다 진상이므로 i_L 의 변동분 만큼의 i_c 를 예측 Deadbeat 제어하므로써 진상전류제어가 가능하여 전류제어시스템은 빠른 제어능력을 얻을 수 있다. 그러나 실제시스템에 있어서 LC 공진회로의 전류인 i_c 는 필터 인덕턴스의 영향으로 정확히 진상전류가 되지 못한다. 따라서 외부 전압제어시스템에서 v_c 를 i_c 의 위상중심($i_c = j\omega v_c$)에 두고 2중 Deadbeat 제어를 수행하므로써 i_c 의 위상지연에 대한 보상이 가능하다.

3. 공간벡터전압의 선택[9]

식 (1)과 그림 2 및 5의 전압·전류제어시스템으로부터 스위칭 주기 T_s 내에서 출력측 LC필터의 커패시터 전류 $i_c(k)$ 가 지령치 $i_c^*(k)$ 를 추종하기 위한 공간벡터의 선택은 다음과 같다.

$$V_i t_i + V_j t_j + V_0 t_0 + V_7 t_7 - v_c T_s = L(i_c^*(k) - i_c(k) + \Delta i_L(k)) \quad (18)$$

여기서 $T_s = t_i + t_j + t_0 + t_7$ ($i=1\sim 6, j=1\sim 6, i \neq j$)이며, $\Delta i_L(k)$ 는 부하전류 $i_L(k)$ 의 변동분이다.

식 (18)을 정좌표계 상의 $\alpha - \beta$ 축으로 분리하면 다음과 같다.

$$V t_i \cos(i-1)(\pi/3) + V t_j \cos(j-1)(\pi/3) = K_\alpha \quad (19a)$$

$$V t_i \sin(i-1)(\pi/3) + V t_j \sin(j-1)(\pi/3) = K_\beta \quad (19b)$$

여기서 V 는 순시 출력전압벡터의 진폭이며, K_α 와 K_β 는 상수로서 다음과 같다.

$$K_\alpha = v_{c\alpha} T_s + L(i_{c\alpha}^*(k) - i_{c\alpha}(k) + \Delta i_{L\alpha}(k)) \quad (20a)$$

$$K_\beta = v_{c\beta} T_s + L(i_{c\beta}^*(k) - i_{c\beta}(k) + \Delta i_{L\beta}(k)) \quad (20b)$$

식 (19)로부터 유효벡터와 영벡터의 선택시간은 다음과 같이 된다.

$$t_i = \frac{K_\alpha \sin(j-1)(\pi/3) - K_\beta \cos(j-1)(\pi/3)}{V \sin(j-i)(\pi/3)}$$

$$t_j = \frac{K_\beta \cos(i-1)(\pi/3) - K_\alpha \sin(i-1)(\pi/3)}{V \sin(j-i)(\pi/3)} \quad (21)$$

$$t_0 = t_7 = (T_s - t_i - t_j)/2$$

한편 영벡터의 선택시간은 출력측 LC필터의 커패시터 전류의 리플이 최소가 되도록 선택되어야 한다. 또한 부하급변에 의하여 스위칭 주기 T_s 내에서 출력측 LC필터의 커패시터 전류 $i_c(k)$ 가 지령치 $i_c^*(k)$ 를 정확히 추종하지 못할 경우, 공간벡터는 전류오차가 최소가 되도록 선택되어야 한다.

식 (18)에서 출력측 LC필터의 커패시터 전류오차는 다음과 같이 된다.

$$L \Delta i_{c\alpha}(k) = V t_i \cos(i-1)(\pi/3) + V t_j \cos(j-1)(\pi/3) - K_\alpha \quad (22a)$$

$$L \Delta i_{c\beta}(k) = V t_i \sin(i-1)(\pi/3) + V t_j \sin(j-1)(\pi/3) - K_\beta \quad (22b)$$

또한 유효벡터의 선택시간은 다음과 같이 수정된다.

$$t_i + t_j = T_s$$

$$t_i = \frac{T_s}{2} + \frac{K_\alpha \cos(i+j-2)(\pi/6) - K_\beta \sin(i+j-2)(\pi/6)}{2V \sin(j-i)(\pi/6)} \quad (23)$$

$$t_j = T_s - t_i$$

4. 실험결과 및 검토

제안된 방식의 타당성을 평가하기 위하여 그림 7과 같이 5KVA의 UPS용 인버터를 제작하고, 실험을 수행하였다. 실험에 사용된 시스템 파라메타는 표 1과 같다. 인버터시스템은 dc link 커패시터, IPM(Intelligent Power Module) 인버터

및 정현파 LC필터로 구성되어 있다. 스위칭 소자인 IPM은 미쯔비시사의 PM100DSA120을 사용하였으며, 제어기로는 32비트 부동소수점 연산이 가능한 TMS320C32의 DSP를 이용하였다. 또한 샘플링 시간은 92.6 μ sec이며, 실험에 사용된 각각의 이득은 MATLAB을 이용하여 구한 다음 실제 실험에서는 오프라인으로 처리하였으며, 표 2와 같다.

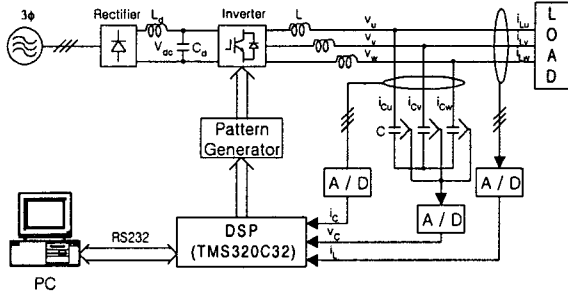


그림 7 전체시스템의 구성도
Fig. 7 Configuration of hardware system

표 1 시스템 파라메타

Table 1 System parameters

출력 선 간 전압	220[V](RMS), 60[Hz]
정 격 출력	5[KVA]
L(필터 인덕턴스)	2[mH]
C(필터 커패시턴스)	35[μ F]
Cd(DC link 커패시턴스)	2200[μ F]
스위칭 주파수	5.4[KHz]
Vdc(DC link 전압)	480[V]

표 2 제어이득

Table 2 Control gains

G_{iq}	1	G_{id}	1
K_{piq}	3.1524×10^9	K_{iiq}	1.9875×10^{21}
K_{pid}	3.1524×10^9	K_{iid}	1.9875×10^{21}
G_{vq}	1	G_{vd}	1
K_{pvq}	2.2067×10^7	K_{pvd}	2.2067×10^7

그림 8은 부하저항 10[Ω]에서 제안된 시스템을 실험한 결과로써 파형 (a)는 인버터의 u-v선간출력전압, (b)는 u상의 부하전류, 그리고 (c)는 u상의 커패시터 전류를 각각 나타낸다. 제안된 시스템은 전압과 전류의 2중제어루프에서 전압제어시스템의 커패시터 전압을 전류제어시스템의 커패시터 전류의 위상중심으로 두고 2중 Deadbeat 제어를 수행하므로써 커패시터 전류의 위상지연이 보상되어 커패시터 전류는 정확히 부하전류보다 90° 진상전류로 되며, Deadbeat 응답을 갖는 전압·전류관측기를 이용한 예측제어에 의하여 디지털 제어기의 연산지연시간이 보상되어 인버터 출력전압이 양호한

특성을 나타낼을 알 수 있다. 그림 9는 그림 8의 선간출력전압과 커패시터 전류를 각각 동기좌표계의 d-q축으로 나타낸 파형으로써 파형 (a)와 (b)는 각각 d축과 q축의 출력전압을 나타내고, 파형 (c)와 (d)는 d축 및 q축의 커패시터 전류를 각각 나타낸다. 동기좌표계 상에서 전압·전류제어시스템의 d-q성분간의 간섭을 비간섭제어로 제거하므로써 전압·전류제어시스템의 d-q축이 분리되어 d-q축 독립제어가 수행되고 있으며, 커패시터 전류의 d과 q축 전류는 정확하게 90° 위상차를 가지고 LC필터의 공진주파수로 맥동하고 있는 것을 보여준다.

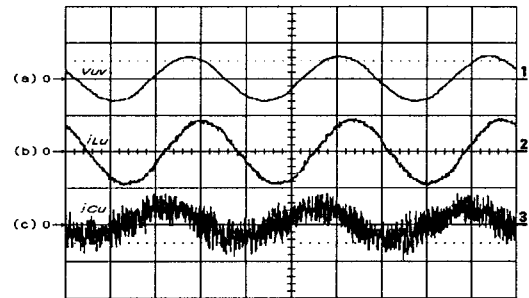


그림 8 저항부하시 실험결과(5msec/div)

- (a) 선간출력전압(500V/div)
- (b) 부하전류(20A/div)
- (c) 커패시터전류(5A/div)

Fig. 8 Experimental results with resistive load

- (a) Line-to-line output voltage
- (b) Load current
- (c) Capacitor current

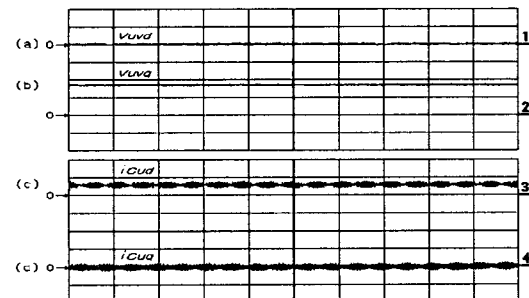


그림 9 저항부하시 동기좌표계 d-q축에서의 실험결과 (5msec/div)

- (a) d축 선간출력전압(100V/div)
- (b) q축 선간출력전압(100V/div)
- (c) d축 커패시터전류(5A/div)
- (d) q축 커패시터전류(5A/div)

Fig. 9 Experimental results with resistive load on the rotary d-q axes

- (a) d-axis line-to-line output voltage
- (b) q-axis line-to-line output voltage
- (c) d-axis capacitor current
- (d) q-axis capacitor current

그림 10은 부하를 t_1 시점에서 50%(20[Ω]에서 10[Ω]으로 부하저항을 감소) 변동했을 경우 제안된 시스템의 실험결과로써 파형 (a), (b), (c)는 모두 그림 8과 동일하다. Deadbeat 응답을 갖는 전압·전류관측기를 이용한 예측제어와 외란관측기에 의한 부하전류 예측 피드포워드 보상으로 인버터 출력전압은 빠른 동적응답특성 및 양호한 과도응답 특성을 나타내며, 부하의 변동에 강인함을 알 수 있다. 또한 2중 Deadbeat 제어를 수행하므로써 과도상태에서도 커패시터 전류의 위상지연이 보상되어 커패시터 전류는 정확히 부하전류보다 90° 진상전류로 된다. 그림 11은 그림 10의 선간출력전압과 커패시터 전류를 각각 동기좌표계의 d-q축으로 나타낸 파형으로써 파형 (a), (b), (c), (d) 역시 모두 그림 9와 동일하다. Deadbeat 응답을 갖는 전압·전류관측기를 이용한 예측제어와 외란관측기에 의한 부하전류 예측 피드포워드 보상으로 인버터 출력전압은 부하변동 시에 1.7msec의 과도상태를 보이며, 동기좌표계 상에서 전압제어시스템의 d-q성분간의 간섭을 비간섭제어로 제거하므로써 d축 전압은 부하변동에 영향을 받지 않는 d-q축 독립제어가 수행되고 있다. 또한 과도상태에서도 커패시터 전류의 d와 q축 전류는 정확하게 90° 위상차를 가지는 것을 알 수 있다. 그림 12는 그림 10(c)의 커패시터 전류와 그림 11(c), (d)의 커패시터 전류의 d축 및 q축 전류를 각각 확대한 파형을 나타낸다. 제안된 시스템은 진상전류에 의한 전류제어시스템의 빠른 제어능력과 비간섭제어로 동기좌표계 상에서 d-q성분간의 간섭을 제거하고, 외란관측기에 의한 부하전류 예측 피드포워드 보상으로 커패시터 전류와 d축 커패시터 전류는 t_1 시점에서 400 μsec 동안 진폭이 증가된 후 300 μsec 이후에 정상상태로 되고, q축 커패시터 전류는 70 μsec 동안 감소된 후 630 μsec 이후에 정상상태로 된다. 그림 13은 부하를 t_1 시점에서 50%(20[Ω]에서 10[Ω]으로 부하저항을 감소) 변동했을 경우 동기좌표계의 d-q축 커패시터 전류 지령치와 실제전류를 나타낸 파형으로써 파형 (a)는 d축 커패시터 전류 지령치, (b)는 d축 커패시터 전류, (c)는 q축 커패시터 전류 지령치, 그리고 (d)는 q축 커패시터 전류를 각각 나타낸다. d-q축 커패시터 전류 모두 지령치를 잘 추종하는 것을 알 수 있으며, d축 커패시터 전류의 경우 약간의 undershoot가 있는 것을 알 수 있다. 그림 14는 부하를 t_1 시점에서 50%(20[Ω]에서 10[Ω]으로 부하저항을 감소) 변동했을 경우 비간섭 제어루프를 부가하지 않은 시스템의 실험결과로써 파형 (a)는 인버터의 u-v 선간출력전압, 파형 (b)와 (c)는 각각 동기좌표계의 d축과 q축의 출력전압을 나타낸다. 전압·전류관측기를 이용한 예측제어와 외란관측기에 의한 부하전류 예측 피드포워드 보상을 수행하지만 비간섭 제어루프를 부가하지 않으므로써 d-q성분간에 간섭이 존재하여 인버터 출력전압은 왜형이 증가되고 부하변동 시에 2.3msec의 과도상태를 나타내며, d-q축 전압 모두 부하변동에 영향을 받는 것을 알 수 있다. 결론적으로 d-q성분간의 간섭은 Deadbeat 응답을 갖는 전압·전류관측기를 이용한 예측제어와 외란관측기에 의한 부하전류 예측 피드포워드 보상의 과도상태 성능을 저하시키는 것을 알 수 있다.

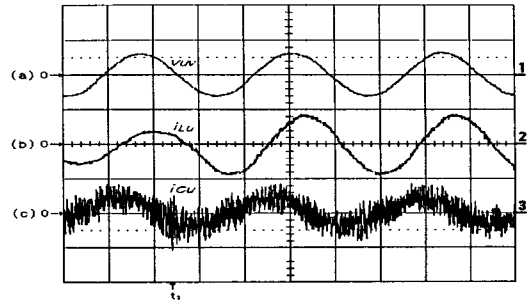


그림 10 부하변동(50%)시 비간섭제어를 수행한 실험결과 (5msec/div)
 (a) 선간출력전압(500V/div)
 (b) 부하전류(20A/div)
 (c) 커패시터전류(5A/div)

Fig. 10 Experimental results with decoupling under load variation
 (a) Line-to-line output voltage
 (b) Load current
 (c) Capacitor current

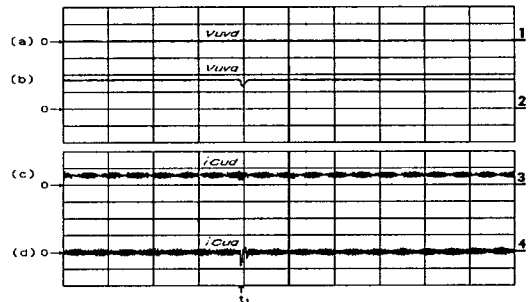


그림 11 부하변동시 동기좌표계 d-q축에서의 실험결과 (5msec/div)
 (a) d축 선간출력전압(100V/div)
 (b) q축 선간출력전압(100V/div)
 (c) d축 커패시터전류(5A/div)
 (d) q축 커패시터전류(5A/div)

Fig. 11 Experimental results under load variation on the rotary d-q axes
 (a) d-axis line-to-line output voltage
 (b) q-axis line-to-line output voltage
 (c) d-axis capacitor current
 (d) q-axis capacitor current

그림 15는 비선형 부하로서 정류기 부하를 사용했을 경우의 실험결과로써 (a)는 인버터 u-v선간출력전압, (b)는 u상 부하전류를 나타내며, 3상 정류기의 부하저항은 20[Ω]이다. 그림 16은 비선형 부하에서 제안된 시스템의 선간출력전압의 고조파 스펙트럼으로 5차, 7차 및 11차 고조파가 각각 0.71%, 0.98%, 0.94%이며 THD는 1.7[%]이다. 외란관측기에 의한 부하전류 예측 피드포워드 보상을 수행한 결과, 정류기 부하에서도 제안된 시스템은 양호한 출력특성과 낮은 THD를 나타내며 외란에 강인한 것을 알 수 있다. 실험결과를 통하여 본

논문에서 제안한 UPS용 인버터 시스템은 부하의 변동이나 비선형부하에 의한 외란에 강인하고, 인버터 출력전압이 빠른 동적응답특성 및 양호한 과도응답 특성을 나타내며, 출력전압의 낮은 THD를 확인하였다.

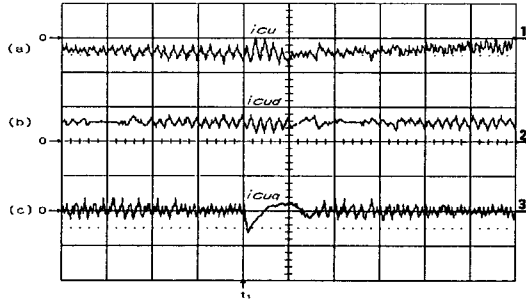


그림 12 그림 10(c) 및 그림 11(c), (d)의 확대파형 (0.5msec/div)

- (a) 커패시터전류(5A/div)
- (b) d축 커패시터전류(5A/div)
- (c) q축 커패시터전류(5A/div)

Fig. 12 Expanded waveforms of Fig. 10(c) and Fig. 11(c), (d)

- (a) Capacitor current
- (b) d-axis capacitor current
- (c) q-axis capacitor current

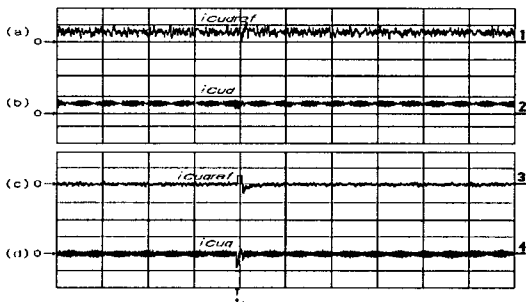


그림 13 부하변동시 동기좌표계 d-q축에서의 커패시터전류 지령치 및 실제전류(5msec/div)

- (a) d축 커패시터전류 지령치(5A/div)
- (b) d축 커패시터전류(5A/div)
- (c) q축 커패시터전류 지령치(5A/div)
- (d) q축 커패시터전류(5A/div)

Fig. 13 Capacitor current reference and actual current under load variation on the rotary d-q axes

- (a) d-axis capacitor current reference
- (b) d-axis actual current
- (c) q-axis capacitor current reference
- (d) q-axis actual current

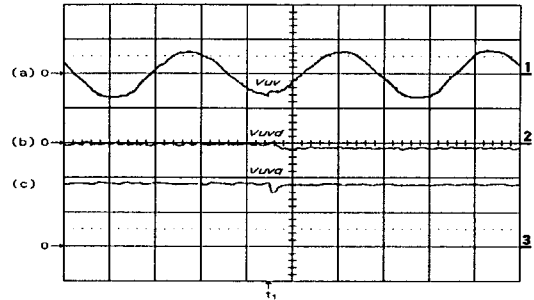


그림 14 부하변동(50%)시 비간섭제어를 수행하지 않을 경우의 실험결과(5msec/div)

- (a) 선간출력전압(500V/div)
- (b) d축 선간출력전압(100V/div)
- (c) q축 선간출력전압(100V/div)

Fig. 14 Experimental results without decoupling under load variation

- (a) Line-to-line output voltage
- (b) d-axis line-to-line output voltage
- (c) q-axis line-to-line output voltage

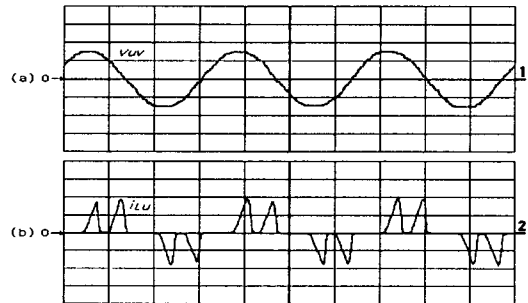


그림 15 비선형 부하시 실험결과(5msec/div)

- (a) 선간출력전압(200V/div) (b) 부하전류(20A/div)

Fig. 15 Experimental results with nonlinear load

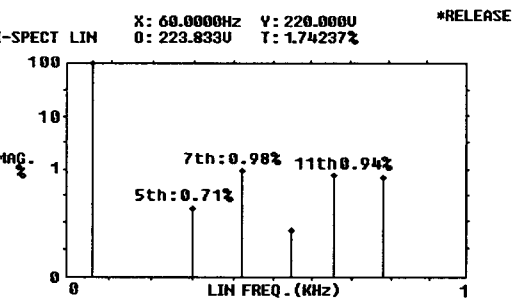


그림 16 출력전압의 고조파 스펙트럼(비선형부하)

Fig. 16 Harmonic spectrum in nonlinear load

5. 결 론

본 논문에서는 UPS용 인버터의 강인한 디지털제어를 위하여 인버터 출력측 LC필터에서 커패시터의 전압과 전류의 2중 제어루프를 구성하였다. 전류제어시스템에서 짧은 샘플링 주기동안 인버터 출력전류가 일정하다고 가정하면 커패시터 전류가 부하전류보다 진상이므로 부하전류의 변동분만큼의 커패시터 전류를 Deadbeat 제어하므로써 진상전류제어가 가능하여 전류제어시스템은 빠른 제어능력을 얻을 수 있다. 그러나 LC 공진회로의 전류인 커패시터 전류는 필터 인덕턴스의 영향으로 정확히 진상전류가 되지 못한다. 따라서 전압 제어시스템에서 커패시터 전압을 전류제어시스템의 커패시터 전류의 위상중심으로 두고 2중 Deadbeat 제어를 수행하므로써 커패시터 전류의 위상 지연 보상이 가능하여 커패시터 전류에 의한 진상전류제어가 가능하였으며, 동기좌표계 상에서 전압·전류제어시스템의 d-q성분간의 간섭에 의한 과도상태 응답특성의 저하를 개선하기 위한 비간섭제어에 의하여 전압·전류제어루프의 d-q축이 분리된 독립제어를 d-q축 각각의 제어알고리즘으로 구현하고 이를 바탕으로 공간벡터전압의 선택시간을 결정하였다. 또한 Deadbeat 응답을 갖는 전압·전류관측기를 이용한 예측제어를 수행하므로써 디지털 제어기의 연산지연 시간을 보상하였으며, 외란에 의한 Deadbeat 제어의 성능저하를 개선하기 위해서 외란관측기를 내부 전류루프에 부가하여 부하전류 예측 피드포워드 보상을 수행한 결과, 정류기 부하에서도 인버터 출력파형이 2[%]미만의 낮은 THD를 나타내며 외란에 강인한 것을 확인하였다.

참 고 문 헌

[1] A.Kawamura, T.Haneyoshi, and R.G.Hoft, "Deadbeat Controlled PWM Inverter with Parameter Estimation using only Voltage Sensor", PESC'86, pp. 576-583., 1986.
 [2] A.Kawamura, R.Chuarayapratip and T.Haneyoshi, "Deadbeat Control of PWM Inverter With Modified Pulse Patterns for Uninterruptible Power Supply", IEEE Trans. on Ind. Electron., Vol. 35, No. 2, pp. 295-301., May 1988.
 [3] K.Ishihara and A.Kawamura, "DSP Based Real Time Output Waveform Synthesis for Three Phase PWM Inverter", T. IEE Japan, Vol. 110-D, No. 6, pp. 627-636., 1990.
 [4] I.Yamato, H.Shirahama, Y.Sakurai, N.Tokunaga, Y. Taniguchi, and M. Toyota, "A Deadbeat-Based Model-Following Digital Control for Realizing Quick Response of Inverter Output Voltage", IPEC-Yokohama'95, pp. 1255-1259., 1995.
 [5] T.Yokoyama and A.Kawamura, "Digital Control of Three Phase PWM Inverter for UPS Application based on Disturbance Observer and Deadbeat Control", T. IEE Japan, Vol. 113-D, No. 5, pp. 617-624., 1993.
 [6] Y.Ito, M.Iwata and S.Kawauchi, "Digital Control

Method Using Full-Order Observer on Three-Phase Inverter for UPS", T. IEE Japan, Vol. 113-D, No. 12, pp. 1456-1464., 1993.

[7] Y.Ito and S.Kawauchi, "Microprocessor-Based Robust Digital Control for UPS with Three-Phase PWM Inverter", IEEE Trans. on Power Electron., Vol. 10, No. 2, pp. 196-204., March 1995.
 [8] T.Kawabata, T.Miyashita and Y.Yamamoto, "Digital Control of Three-Phase PWM Inverter with LC Filter", IEEE Trans. on Power Electron., Vol. 6, No. 1, pp. 62-72., January 1991.
 [9] H.Matsuo, K.Iida and K.Harada, "High Power Soft Switching PWM AC Auxiliary Power Supply System of The Electric Railway Rolling Stock and its Deadbaet Control", PESC'95, pp. 258-263., 1995.

부록-연속시간계 인버터 상태방정식의 표현식

식 (3)의 동기좌표계 상의 연속시간계 인버터 상태방정식에서 커패시터 전류 i_c 에 관한 상태방정식은 다음과 같다.

$$\begin{aligned}
 & p x(t) = A_c x(t) + B_c u(t) \\
 & \begin{bmatrix} p i_{c\alpha} \\ p i_{c\beta} \end{bmatrix} = \begin{bmatrix} -\frac{1}{RC} & -\omega \\ \omega & -\frac{1}{RC} \end{bmatrix} \begin{bmatrix} i_{c\alpha} \\ i_{c\beta} \end{bmatrix} \\
 & \quad + \begin{bmatrix} \frac{1}{L} & 0 \\ 0 & \frac{1}{L} \end{bmatrix} \begin{bmatrix} v_{\alpha} - v_{c\alpha} \\ v_{\beta} - v_{c\beta} \end{bmatrix}
 \end{aligned} \tag{A1}$$

샘플링 주기 T 동안 $v_{\alpha} - v_{c\alpha}$ 및 $v_{\beta} - v_{c\beta}$ 가 일정하다고 가정하면 식 (A1)의 이산시간계에서의 ZOH(Zero Order Hold) 등가모델은 식 (A2)와 같다.

$$\begin{aligned}
 & x(k+1) = \Phi_c x(k) + \Gamma_c u(k) \\
 & \begin{bmatrix} i_{c\alpha}(k+1) \\ i_{c\beta}(k+1) \end{bmatrix} = \begin{bmatrix} \Phi_{c11} & \Phi_{c12} \\ \Phi_{c21} & \Phi_{c22} \end{bmatrix} \begin{bmatrix} i_{c\alpha}(k) \\ i_{c\beta}(k) \end{bmatrix} \\
 & \quad + \begin{bmatrix} \Gamma_{c11} & \Gamma_{c12} \\ \Gamma_{c21} & \Gamma_{c22} \end{bmatrix} \begin{bmatrix} v_{\alpha}(k) - v_{c\alpha}(k) \\ v_{\beta}(k) - v_{c\beta}(k) \end{bmatrix}
 \end{aligned} \tag{A2}$$

여기서 Φ_c 와 Γ_c 는 각각 다음과 같다.

$$\Phi_c = \mathcal{L}^{-1}[(sI - A_c)^{-1}] = e^{-\tau T} \begin{bmatrix} \cos \omega T & -\sin \omega T \\ \sin \omega T & \cos \omega T \end{bmatrix} \tag{A3}$$

$$\begin{aligned}
 \Gamma_c &= A_c^{-1}[\Phi_c - I]B_c = \frac{1}{L(\tau^2 + \omega^2)} \\
 & \begin{bmatrix} ae^{-\tau T} \sin(\omega T - \xi) + \tau & ae^{-\tau T} \sin(\omega T + \xi) - \omega \\ -(ae^{-\tau T} \sin(\omega T + \xi) - \omega) & ae^{-\tau T} \sin(\omega T - \xi) + \tau \end{bmatrix}
 \end{aligned} \tag{A4}$$

여기서 $a = \sqrt{\tau^2 + \omega^2}$, $\tau = \frac{1}{RC}$, $\xi = \tan^{-1}(\frac{\omega}{\tau})$ 이며, 각각의 계수는 MATLAB을 이용하여 구하면 다음과 같다.

$$\begin{aligned} \Phi_{c11} &= 1 & \Phi_{c12} &= -5.9796 \times 10^{-10} \\ \Phi_{c21} &= 5.9796 \times 10^{-10} & \Phi_{c22} &= 1 \\ \Gamma_{c11} &= 3.1722 \times 10^{-10} & \Gamma_{c12} &= -9.4844 \times 10^{-20} \\ \Gamma_{c21} &= 9.4844 \times 10^{-20} & \Gamma_{c22} &= 3.1722 \times 10^{-10} \end{aligned} \quad (A5)$$

동일한 방법으로 식 (3)의 연속시간계 인버터 상태방정식에서 커패시터 전압 v_c 에 관한 상태방정식은 다음과 같다.

$$\begin{aligned} p x(t) &= A_v x(t) + B_v u(t) \\ \begin{bmatrix} p v_{Cq} \\ p v_{Cd} \end{bmatrix} &= \begin{bmatrix} 0 & -\omega \\ \omega & 0 \end{bmatrix} \begin{bmatrix} v_{Cq} \\ v_{Cd} \end{bmatrix} + \begin{bmatrix} \frac{1}{C} & 0 \\ 0 & \frac{1}{C} \end{bmatrix} \begin{bmatrix} i_{Cq} \\ i_{Cd} \end{bmatrix} \end{aligned} \quad (A6)$$

샘플링 주기 T 동안 i_{Cq} 및 i_{Cd} 가 일정하다고 가정하면 식 (A6)의 이산시간계에서의 ZOH(Zero Order Hold) 등가모델은 식 (A7)과 같다.

$$\begin{aligned} x(k+1) &= \Phi_v x(k) + \Gamma_v u(k) \\ \begin{bmatrix} v_{Cq}(k+1) \\ v_{Cd}(k+1) \end{bmatrix} &= \begin{bmatrix} \Phi_{v11} & \Phi_{v12} \\ \Phi_{v21} & \Phi_{v22} \end{bmatrix} \begin{bmatrix} v_{Cq}(k) \\ v_{Cd}(k) \end{bmatrix} \\ &+ \begin{bmatrix} \Gamma_{v11} & \Gamma_{v12} \\ \Gamma_{v21} & \Gamma_{v22} \end{bmatrix} \begin{bmatrix} i_{Cq}(k) \\ i_{Cd}(k) \end{bmatrix} \end{aligned} \quad (A7)$$

여기서 Φ_v 와 Γ_v 는 각각 다음과 같다.

$$\Phi_v = \mathcal{L}^{-1}[(sI - A_v)^{-1}] = \begin{bmatrix} \cos \omega T & -\sin \omega T \\ \sin \omega T & \cos \omega T \end{bmatrix} \quad (A8)$$

$$\begin{aligned} \Gamma_v &= A_v^{-1}[\Phi_v - I]B_v \\ &= \frac{1}{\omega C} \begin{bmatrix} \sin \omega T & \cos \omega T - 1 \\ -(\cos \omega T - 1) & \sin \omega T \end{bmatrix} \end{aligned} \quad (A9)$$

각각의 계수는 MATLAB을 이용하여 구하면 다음과 같다.

$$\begin{aligned} \Phi_{v11} &= 1 & \Phi_{v12} &= -5.9796 \times 10^{-10} \\ \Phi_{v21} &= 5.9796 \times 10^{-10} & \Phi_{v22} &= 1 \\ \Gamma_{v11} &= 4.5318 \times 10^{-8} & \Gamma_{v12} &= -1.3549 \times 10^{-17} \\ \Gamma_{v21} &= 1.3549 \times 10^{-17} & \Gamma_{v22} &= 4.5318 \times 10^{-8} \end{aligned} \quad (A10)$$

저 자 소 개



박 지 호 (朴志浩)

1971년 4월 23일생. 1997년 2월 동아대 전기공학과 졸업. 1999년 2월 동 대학원 전기공학과 졸업(석사). 1999년 3월~현재 동 대학원 박사과정.

Tel : 051-200-7734, Fax : 051-200-7743

E-mail : d9035058@mail.donga.ac.kr



허 태 원 (許泰遠)

1973년 4월 27일생. 1997년 2월 동서대 전자공학과 졸업. 1999년 2월 동 대학원 전기공학과 졸업(석사). 1999년 3월~현재 동 대학원 박사과정.

Tel : 051-200-7734, Fax : 051-200-7743

E-mail : g9772629@mail.donga.ac.kr



신 동 루 (申東律)

1970년 12월 25일생. 1995년 2월 동아대 전기공학과 졸업. 1997년 2월 동 대학원 전기공학과 졸업(석사). 2000년 2월 동 대학원 박사과정수료.

Tel : 051-200-7734, Fax : 051-200-7743

E-mail : g9775996@mail.donga.ac.kr



노 태 균 (盧泰均)

1963년 1월 23일생. 1984년 2월 동아대 전기공학과 졸업. 1986년 8월 중앙대 전기공학과 졸업(석사). 2000년 2월 일본 동경의과대학 박사과정 수료.



우 정 인 (禹靖仁)

1941년 2월 12일생. 1963년 2월 한양대 전기공학과 졸업. 1978년 2월 영남대 전자공학과 졸업(석사). 1970년 3월~1979년 2월 부산공업대 전기공학과 조교수. 1984년 2월 중앙대 전기공학과 졸업(공학박사). 1985년 2월~현재 동아대 전기공학과 교수.

Tel : 051-200-7734, Fax : 051-200-7743

E-mail : jiwoo@mail.donga.ac.kr