

플로우팅 전극과 보조 게이트를 이용하여 스냅백을 없앤 애노드 단락 SOI LIGBT의 수치 해석

論 文

49C-2-1

Numerical Analyses on Snapback-Free Shorted-Anode SOI LIGBT by using a Floating Electrode and an Auxiliary Gate

吳在根* · 金杜泳** · 韓民九*** · 崔然益§
(Jae-Keun Oh · Doo-Young Kim · Min-Koo Han · Yearn-Ik Choi)

Abstract - A dual-gate SOI SA-LIGBT (shorted-anode lateral insulated gate bipolar transistor) which eliminates the snapback effectively is proposed and verified by numerical simulation. The elimination of the snapback in I-V characteristics is obtained by initiating the hole injection at low anode voltage by employing a dual gate and a floating electrode in the proposed device. For the proposed device, the snapback phenomenon is completely eliminated, while snapback of conventional SA-LIGBT occurs at anode voltage of 11 V. Also, the drive signals of two gates have same polarity by employing the floating electrode, thereby requiring no additional power supply.

Key Words : dual-gate, SA-LIGBT, snapback, floating electrode

1. 서 론

LIGBT(lateral insulated gate bipolar transistor)의 n-버퍼를 이용해 애노드를 단락시킨 SA(shorted anode)-LIGBT는 빠른 스위칭 특성과 높은 전류 구동 능력을 가진다.[1,2] LIGBT와 SA-LIGBT의 구조 및 각각의 전류-전압(I-V) 특성을 그림 1과 그림 2에 나타냈다. SA-LIGBT의 I-V 특성은 그림 2에 도시한 바와 같이 부성 저항 영역(negative resistance region)을 가지며 이것을 스냅백(snapback) 현상이라고 한다.[3,4] 스냅백은 SA-LIGBT의 전도 방식이 다른 두 동작 영역간의 전이(transfer) 시 전도도의 급격한 변화로 인해 발생하며, 순방향 전압 강하(forward voltage drop)의 증가와 소자의 불안정한 동작 등을 유발할 수 있으므로 그 영향을 최소화 할 필요가 있다.

기존의 SA-LIGBT는 부성 저항 영역을 줄이기 위해서 p' 애노드의 길이를 증가시켰는데,[5] 증가된 길이는 애노드 하부의 저항을 증가시켜 스냅백이 발생하는 전류를 낮춤으로써 스냅백을 억제하는 역할을 한다. 그러나, 전자 전류의 경로가 저항이 낮은 n-버퍼층을 통과하므로 스냅백이 억제되는 반면에, 소자 면적이 증가하는 단점이 있다.

이중 게이트를 사용하여 스냅백을 효과적으로 억제할 수 있는 SA-LIGBT[6]가 제안되었으며, 그림 3(a)에 나타내었

다. 그러나 두개의 MOS 게이트를 구동하는데 +/- 두 가지 극성의 신호를 사용하므로 추가 전원이 필요하다는 문제점을 지니고 있다.

본 논문에서는 플로우팅 전극(floating electrode)을 이용함으로써, 같은 극성의 게이트 신호로 소자의 제어 가능하고 스냅백이 효과적으로 억제되는 SOI SA-LIGBT를 제안한다. 제안된 소자의 전류-전압 특성은 MEDICI[7] 시뮬레이션을 통해서 검증되었다.

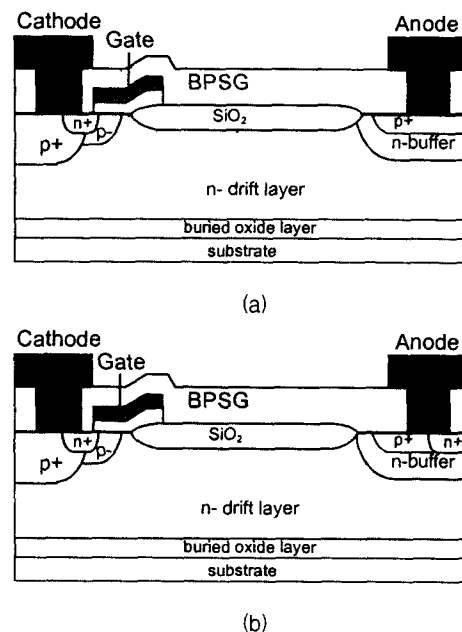


그림 1 LIGBT의 단면도 (a) 기존 구조 (b) SA 구조
Fig. 1 Cross-sectional views of LIGBT
(a) conventional structure (b) SA structure

* 準 會 員 : 서울대 電氣工學部 碩士課程

** 正 會 員 : 서울대 電氣工學部 博士課程

*** 正 會 員 : 서울대 電氣工學部 教授 · 工博

§ 正 會 員 : 亞洲大 分子技術學科 教授 · 工博

接受日字 : 1999年 5月 31日

最終完了 : 1999年 12月 29日

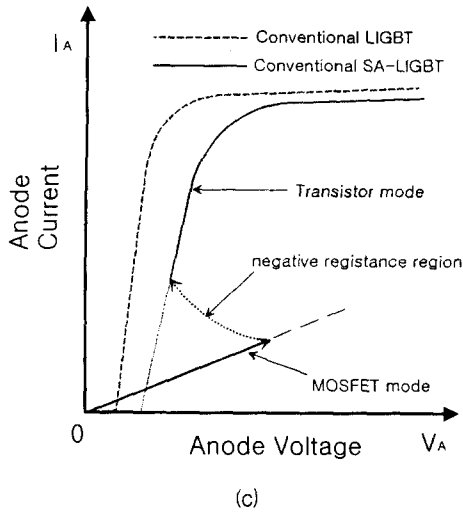


그림 2 LIGBT의 I-V 특성

Fig. 2 I-V characteristics of LIGBT

2. 소자의 구조 및 동작

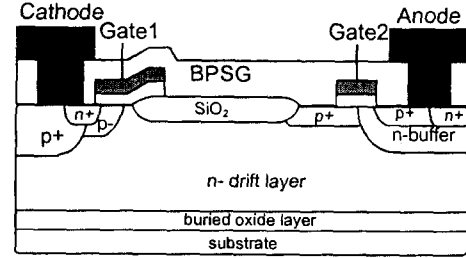
그림 3(b)는 본 연구에서 제안된 SOI SA-LIGBT의 단면도이다. 캐소드 구조는 기존의 SA-LIGBT와 동일하지만 주 게이트(Gate 1)와 보조 게이트(Gate2) 사이에 플로우팅 전극과 그 아래 n⁺ 영역이 형성된 점이 다르다.

기존의 이중 게이트 SA-LIGBT에서, 게이트 2에 음의 전압을 가하게 되면 p⁺ 애노드가 p-채널을 통해 추가된 p⁺ 영역과 만나게 됨에 따라 애노드의 유효 길이가 증가하게 된다. 또한, p⁺ 하단의 전압 강하가 n-드리프트 영역(drift region)에서 일어나므로 정공의 주입이 일어나는 전류 값이 그림 1(b)의 기존 SA-LIGBT에 비해서 작아지게 된다. 그 결과 낮은 애노드 전압에서 LIGBT 동작을 시작하게 되어서 스넵백 현상이 억제되지만 게이트 신호의 극성이 다른 단점을 지니고 있다.[6]

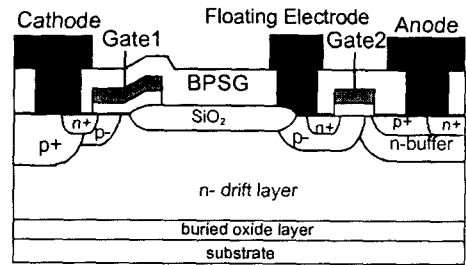
제안된 구조에서 전자는 캐소드에서 애노드까지 n-드리프트 영역, n-버퍼, n-단락 영역의 순서로 통과하며 흐른다. 보조 게이트에 양의 전압 10 V 를 인가하면 게이트 하부에 n-채널이 형성되어 애노드와 연결된 플로우팅 전극의 전위가 애노드에 근접한다. 플로우팅 전극 아래 단락된 p-영역과 n-유동 영역간의 순방향 전위가 자생 전위(built-in potential)를 넘어가게 되면 정공의 주입이 시작된다. 드리프트 영역은 불순물 농도가 낮아서 저항이 크므로, 전도도 변화가 기존의 SA-LIGBT에 비해서 낮은 애노드 전압에서 시작되게 된다. 애노드 전압이 증가하면 n-버퍼를 통과하는 측방향 전자 전류 역시 증가하며, 따라서 p⁺ 애노드 하부의 전압 강하도 증가하게 된다. p⁺ 애노드/n-버퍼 접합간의 전압 강하가 충분히 증가하게 되면, p⁺ 애노드에서 정공이 주입되는 두 번째 정공 주입이 시작된다.

제안된 LIGBT의 특성을 조사하기 위해 MEDICI를 이용하여 시뮬레이션하였으며, 표 1에 시뮬레이션에 이용된 소자 파라미터들을 정리하였다. 기존 SA-LIGBT의 드리프트 영역은 캐소드 쪽의 p-바디의 경계에서 애노드 쪽의 n-버퍼의

경계까지의 길이를 나타내고, 제안된 구조의 경우는 p-바디 경계에서 애노드 쪽의 플로우팅 전극에 단락된 p-영역의 경계까지가 유동영역의 길이이다. 주어진 드리프트 영역 조건에서의 항복전압은 약 250 V이다.



(a)



(b)

그림 3 SA-LIGBT 소자의 단면도 (a) 기존의 이중 게이트 구조 (b) 제안된 floating electrode를 이용한 구조

Fig. 3 Cross-sectional views of SA-LIGBT

(a) the conventional dual-gate structure, and (b) the proposed structure

표 1 MEDICI 시뮬레이션을 위한 소자 파라미터

Table 1 Device parameters for MEDICI simulation

파라미터		설계값
접합 깊이	n ⁻ 영역	0.5 μm
	p ⁻ 바디	2.0 μm
	p ⁺ well	3.0 μm
표면 농도	n ⁻ 영역	1 × 10 ²⁰ cm ⁻³
	p ⁻ 바디	1 × 10 ¹⁷ cm ⁻³
	p ⁺ well	1 × 10 ¹⁹ cm ⁻³
n-drift 영역	길이	15 μm
	두께	10 μm
	길이	15 μm
채널 길이		1.5 μm
소수 반송자 수명		1 μ sec

그림 4는 제안된 SA-LIGBT의 I-V 특성의 시뮬레이션 결과이다. 실선으로 표시된 것이 제안된 SA-LIGBT의 I-V 특성이고 점선은 기존 SA-LIGBT의 I-V 특성이다. 기존 SA-LIGBT의 경우 스넵백이 관측되었으나 제안된 구조에서는 스넵백이 거의 제거되어 애노드 전류 밀도가 100 A/cm²

일 때의 순방향 전압 강하가 약 1 V 감소한다. 플로우팅 전극에 단락된 p 영역에서 발생하는 첫 번째 정공 주입(그림 3의 A 지점)은 애노드 전압이 약 2 V 이고 전류 밀도가 50 A/cm² 일 때 일어난다. p⁺ 애노드에서 일어나는 두 번째 정공의 주입(그림 4의 B 지점)은 애노드 전압이 약 3 V 이고 전류 밀도가 250 A/cm² 일 때 일어난다.

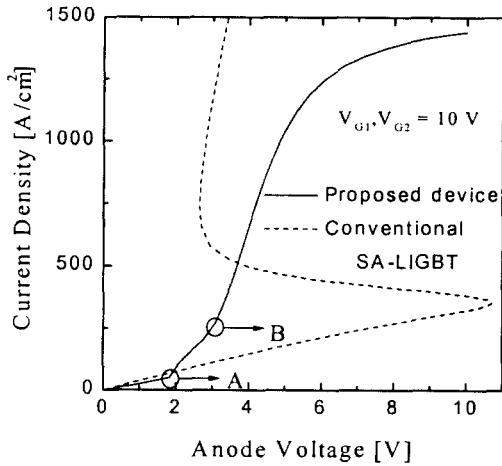


그림 4 제안된 SA-LIGBT의 I-V 특성.
Fig. 4 I-V characteristics of the proposed SA-LIGBT.

그림 5는 제안된 소자의 턴-오프 특성을 기존의 LIGBT 및 SA-LIGBT의 특성과 비교하여 나타낸 것이다. 각각의 소자는 저항을 부하로 가진 상태로 애노드 전류 밀도가 500 A/cm² 이고 애노드에 걸리는 전압이 100 V 일 때 턴-오프가 되었다. 그림을 보면 제안된 소자의 턴-오프 시간과 기존의 SA-LIGBT의 턴-오프 시간이 거의 같음을 알 수 있으며 LIGBT에 비해 상당히 개선되는 것을 알 수 있다.

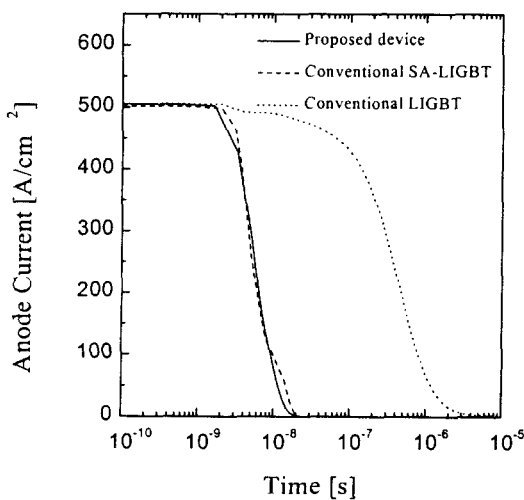
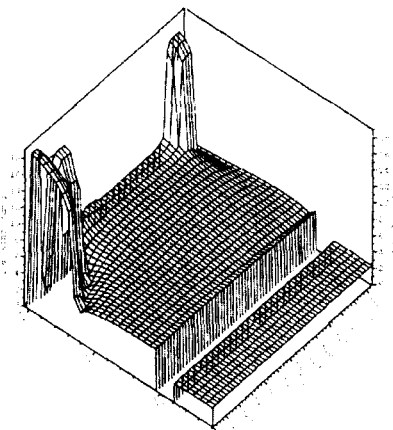
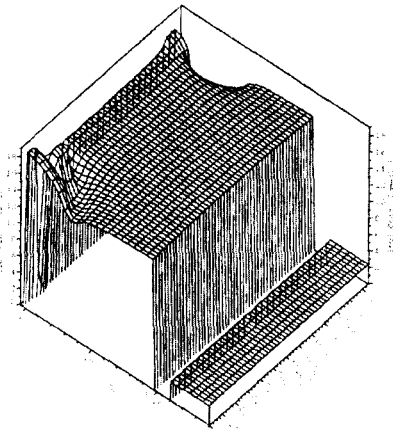


그림 5 제안된 SA-LIGBT의 턴-오프 특성
Fig. 5 Turn-off transient characteristics of the proposed SA-LIGBT.

그림 6과 그림 7은 소자의 동작 시 기존의 SA-LIGBT와 제안된 구조의 정공 농도의 변화이다. 기존 SA-LIGBT의 경우 p⁺ 애노드에서 정공의 주입이 일어난 이후 n-드리프트 층의 정공의 농도가 순간적으로 증가한다. 제안된 구조에서는 기존의 SA-LIGBT의 경우보다 낮은 애노드 전압에서 그림 7(b)에 보이는 것과 같이 정공 주입이 시작된다. 이 정공 주입은 n-드리프트 영역에서 정공 농도의 국부적인 증가를 가져오며 전도도 변조가 급격히 일어나는 것을 방지한다. 전류가 증가하여 p⁺ 애노드/n-버퍼 접합에 자생 전위 이상의 순방향 전압이 걸리면 두 번째의 정공 주입이 시작된다(그림 7(c)). 위와 같이 전도도 변조의 효과는 단계적으로 일어나게 되며 스냅백은 제거된다.



(a)



(b)

그림 6 기존 SA-LIGBT 소자의 정공 농도 (a) 정공 주입이 일어나기 전 (b) 정공 주입이 일어난 후
Fig. 6 Hole concentration for the conventional SA-LIGBT (a) before hole injection and (b) after hole injection.

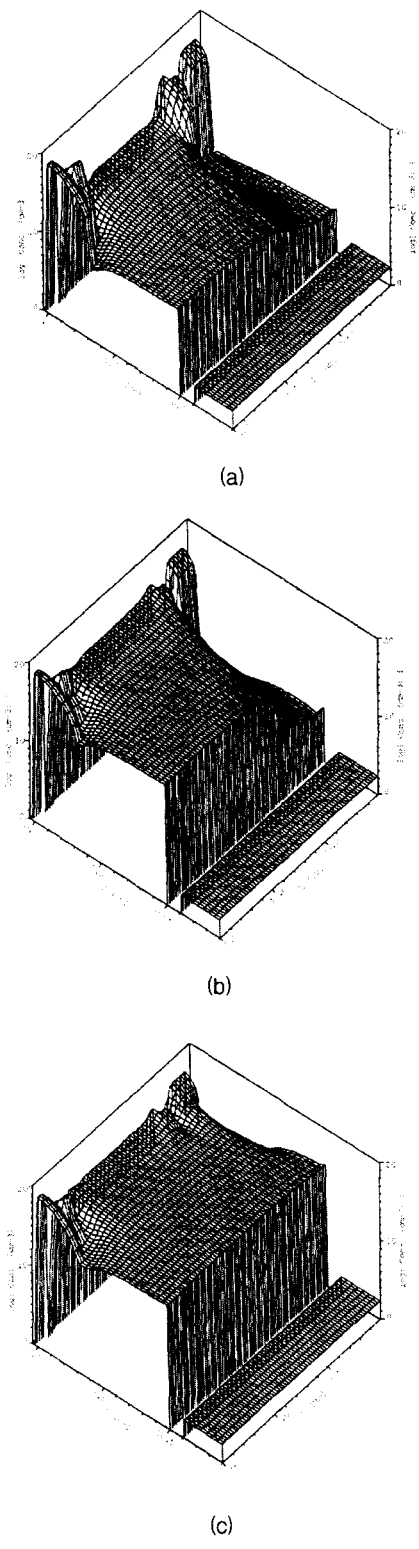


그림 7 제안된 SA-LIGBT의 정공 농도 (a) 정공 주입이 일어나기 전 (b) 플로우팅 전극에서 정공 주입이 일어난 후 (c) p+ 애노드에서 정공 주입이 일어난 후
 Fig. 7 Hole concentration for proposed SA-LIGBT (a) before hole injection, (b) after hole injection from floating electrode and (c) after hole injection from p+ anode

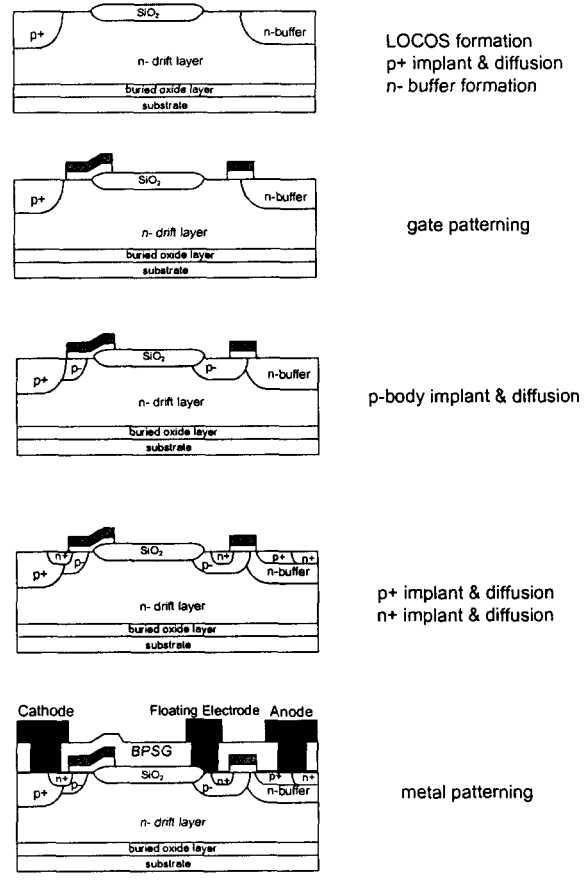


그림 8 제안된 SA-LIGBT 공정 순서.
 Fig. 8 The process sequence of the proposed SA-LIGBT.

그림 8은 제안된 SA-LIGBT의 주요 공정 순서도이다. 제안된 소자의 제작 공정은 기존 SA-LIGBT와 동일하며 기존 SA-LIGBT에 비해서 추가된 구조인 플로우팅 전극과 그에 단락된 n' 영역, p-영역 및 게이트 2를 기존 SA-LIGBT 제작 공정 중에 추가의 마스크나 공정 단계 없이 제작할 수 있다.

3. 결 론

플로우팅 전극을 가지는 이중 게이트 SA-LIGBT의 특성을 시뮬레이션을 통해서 검증하였다. 제안된 소자는 정공 주입을 단계적으로 발생시켜 급격한 전도도 변화를 방지함으로써 스냅백이 제거되는 것을 알 수 있다. 또한 기존 SA-LIGBT 소자의 장점인 턴-오프 특성의 열화 없이 애노드 전류 밀도 $100 A/cm^2$ 에서의 순방향 전압 강하가 기존 SA-LIGBT에 비해서 약 1 V 감소하였다. 제안된 소자는 플로우팅 전극을 사용함으로써 기존의 이중 게이트 SA-LIGBT와, 각각의 게이트에 동일한 극성의 게이트 신호를 인가하여 제어하는 것이 가능하다. 또한 소자의 개선된 구조의 제작에 있어서 기존의 SA-LIGBT 공정에 비해서 추가된 공정이 필요하지 않은 장점이 있다.

감사의 글

본 연구는 한국 과학기술부 후원으로 98-N5-01-01-A-02로 수행되었다.

저 자 소 개

참 고 문 헌

- [1] M.R.Simpson, P.A.Gough, F.I.Hshieh and V.Rumennik, "Analysis of the lateral insulated gate transistor," IEDM Tech. Dig., pp. 740-743, 1985.
- [2] P.A.Gough, M.R.Simpson and V.Rumwnnik, "Fast switching lateral insulated gate transistor," IEDM Tech. Dig., pp.218-221, 1986.
- [3] M.A.Shibib and C.B.Ziemer, "Observation and Analysis of negative resistance in the forward I-V characteristics of Dielectrically isolated high-voltage gated diode," IEEE Trans. Electron Devices, Vol. 33, pp.1062-1066, 1986.
- [4] I.Ziemer, T.W.Tang and D.H.Navon, "Modeling of cistable device I-V characteristic resulting from conductivity modulation in semiconductors," IEEE Trans. Electron Devices, vol. 35, pp.450-458, 1988.
- [5] M.R.Simpson, "Analysis of negative differential resistance in the I-V characteristics of shorted-anode LIGBTs," IEEE Trans. Electron Devices, vol. 38, No.7, pp.1633-1640, 1991
- [6] B.H.Lee, D.S.Byeon, D.Y.Kim, M.K.Han, and Y.I.Choi, "Dual-gate shorted anode SOI lateral insulated gate bipolar transistor suppressing the snap-back," Jpn. J. Appl. Phys. Vol. 36, Part 1, No. 3B, pp. 1663-1666, 1997.
- [7] MEDICI Users Manual, TMA Associates, 1996.



오 재 근 (吳 在 根)

1975년 6월 30일생, 1998년 서울대학교 공대 전기공학부 졸업, 현재 동 대학원 전기공학부 석사과정
Tel : 02-880-7254, Fax : 02-873-9953
E-mail : wormsl@snu.ac.kr



김 두 영 (金 杜 泳)

1970년 10월 14일생. 1993년 서울대 공대 전기공학과 졸업. 1995년 동 대학원 전기공학과 졸업(석사). 1997년 현재 동 대학원 전기공학부 박사과정



한 민 구 (韓 民 九)

1948년 7월 21일생. 1971년 서울대 공대 전기공학과 졸업. 1979년 미국 Johns Hopkins Univ. 졸업(공학). 1979년 미국 뉴욕 주립대 조교수. 현재 서울대 공대 전기공학과 교수



최 연 익 (崔 然 益)

1953년 11월 23일생. 1976년 서울대 공대 전자공학과 졸업. 1981년 한국과학기술원 졸업(공학). 1982년 UC Berkeley 전기 및 전산공학과 Research Associate. 현재 아주대 분자과학기술학과 교수. 주관심분야 : 전력반도체소자, TFT.