

# TFT . LCD 제조공정에 있어서의 정전기 과제

주 석 현  
일 성 산 업 / 대 표

## 1. 머리말

액정 디스플레이(LCD)의 제조에 사용되는 유리기판은 표면저항이  $10^{12}\Omega$  이상으로 절연성이 높고 면적이 크기 때문에 정전기가 쉽게 발생한다.

더욱이 LCD의 제조에는 유리기판을 진공흡착, 박리하는 공정이 많이 존재한다.

이 때문에 LCD 제조공정에 있어서 정전기 방전에 의한 소자파괴나 정전기력에 의한 오염물 부착 등이 불량인 큰 문제가 된다. 이것을 방지하기 위해 공정별로 정전기 문제를 파악해야 하며 올바른 대책이 필요하다. 국내의 경우 LCD 제조장비가 일본에서 도입되는 과정에서 정전기를 제어하기 위해 Ionizer 장비를 장치하여 들어온 경우가 많은데, Ionizer는 주기적인 관리가 필요한 제품으로서 관리가 소홀할 경우 오염 발생원이 될 수 있을 뿐만 아니라 디바이스를 Ionizer 방전으로 부술 수 있다.

정전기는 눈에 보이는 것도, 냄새나 색깔이 있는 것도 아니므로 취급하기가 쉽지않다. 여

기서는 그나마 쉽게 접근 하는데 도움을 주기 위해 3 가지로 구분하여 설명하고자 한다.

### I. LCD용 유리의 대전 특성과 표면오염과의 관계

### II. TFT . LCD 제조공정에 있어서 정전기 문제

### III. 정전기 전위에 따른 오염입자 관계

## 2. LCD용 유리기판의 대전특성과 표면오염과의 관계.

TFT.LCD 제조공정에서는 기판재료로 절연성의 유리가 사용되고 기판반송 중 항상다른 재료와 접촉, 박리를 반복하고 있다.

따라서 정전기 발생이 불가피하게 발생하고, 정전기 역화현상으로 오염입자(Particle)가 흡착되거나 정전기 방전으로 절연막을 파괴시킨다. 여기서는 그 재료인 유리기판이 Clean Room에 방치되어 있을 때, 그리고 Robot Hand에 있는 고무시트와의 접촉, 박리를 통해서 어느 정도의 정전기를 발생시키는지 실험하였

다.

실험재료 : CORNING # 7509 (400 X 1.1  
m<sup>3</sup>)

실험환경 : 23℃ , 45% RH

Test장비 : 표면 저항기 (HP433PA)

표면 오염측정(XPS방식)

표면 전위측정기(MONROE 244)

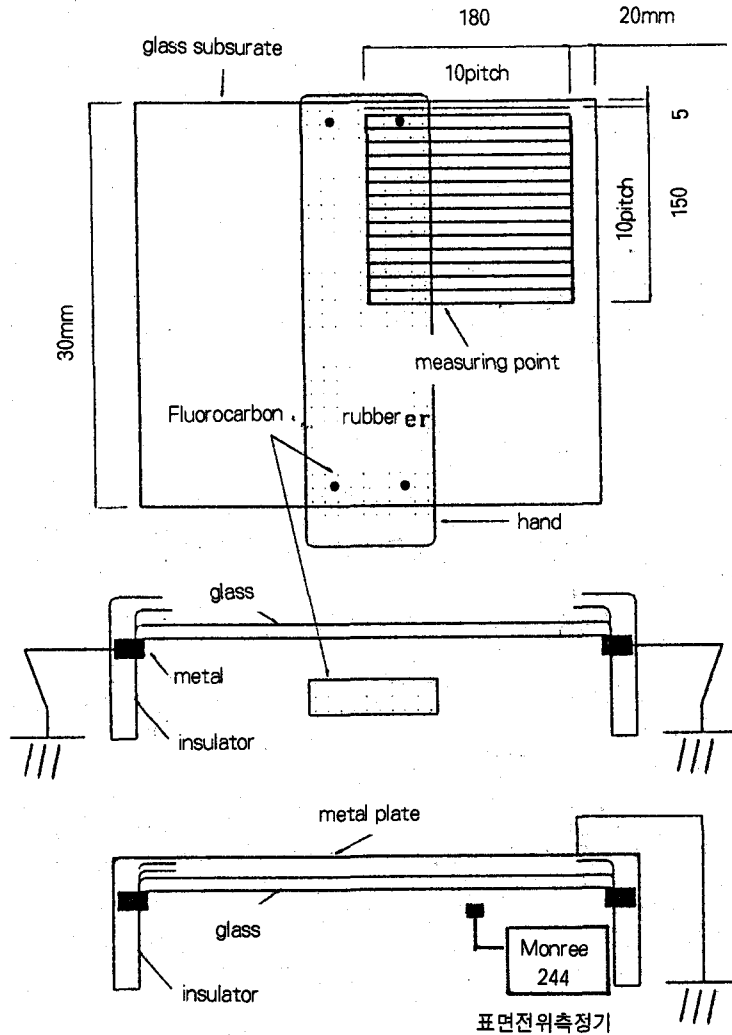


그림 1 유리기판 표면의 정전기 전위 측정법

- 실험 ① : ① 유리기판의 표면을 각각 10분 간 UV/O<sub>3</sub> 세정후 Clean Room에 방치.
- ② 유리기판용 반송 Robot 핸드에 있는 불소고무시트와의 접촉, 박리를 반복 실행 (유리기판은 4군데의 불소고무시트와 접촉하고 불소고무시트의 면적은 1cm<sup>2</sup>)

UV/O<sub>3</sub> 세정 후 Clean Room에 방치한 유리의 표면저항을 측정한 결과 아래 그림 2와 같이 건조 후 24시간까지 급속히 증가하고, 그 후 서서히 증가하여 1주일 후에는 건조 직후보다 1000배 가량 높아졌다.

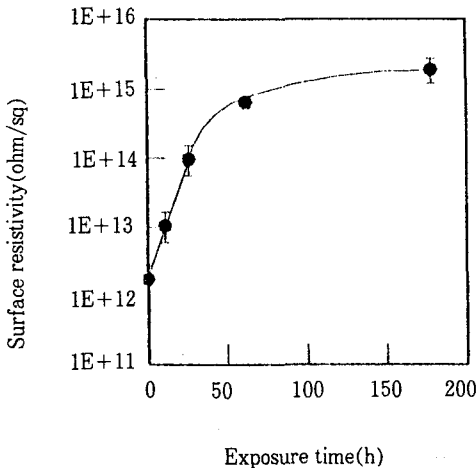


그림 2 UV/O<sub>3</sub> 세정후 유리기판을 Clean Room에 방치하였을 때 유리기판 표면의 표면저항의 증가율

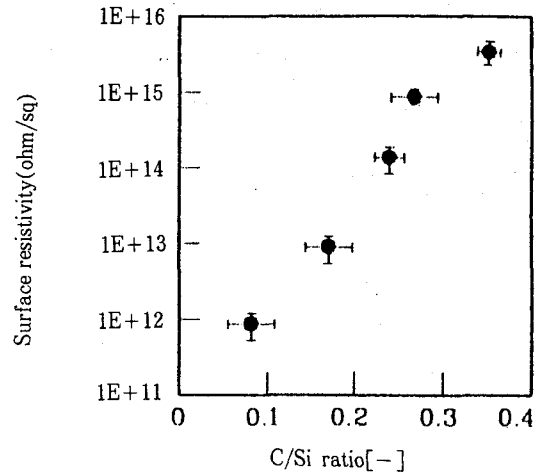


그림 3 UV/O<sub>3</sub> 세정후 유리기판을 Clean Room에 방치했을 때 표면저항과 C/Si atomic ratio와의 관계

또한 표면 저항율과 유리기판에 흡착된 Particle 오염량을 측정한 결과 아래 그래프(그림 3)와 같이 거의 지수 관계적으로 증가하였다.

24시간 Clean Room에 방치 후 Particle 부착량은 초기보다 2배 정도로 증가하였다.

\* X축에 있는 C/Si ratio(-)는 유리기판의 주 원료인 규소에 대한 C의 원자수 비 (C/Si atomic ratio)

실험 ②

일정시간 Clean Room에 방치한 유리기판을 반송 로봇 핸드에 있는 불소고무시트를 반복적으로 40회 접촉, 박리 시킨 결과 아래 그림 4와 같이 정전기 전위가 발생하였다.

정전기 전위는 UV/O<sub>3</sub>

- ① 세정 직후

② 세정후 Clean Room 24 방치 후

③ 세정후 1주일 방치 후

3가지 조건으로 측정하였다.

① 세정 직후의 유리기판은 접촉, 박리 직후에서 1분이내에 1,000~2,000V 발생했으나 3분 후, 8분 후, 13분 후에는 거의 변화 없이 -200~300V가 측정되었다.

② Clean Room에서 24시간 방치된 유리기판은 접촉, 박리 직후에서 1분이내에 1,000~

2,000V 발생했고, 3분 후에는 국부적으로 600~700V, 8분 후에는 200~350V, 13분 후에는 200~250V 발생하였다.

③ Clean Room에서 1주일 방치된 유리기판은 접촉, 박리 직후에서 1분 이내에는 1,000~2,000V 발생했고, 3분 후에는 국부적으로 900V까지 정전기 전위가 측정 되었고 8분 후에는 700V까지, 13분 후에는 300V까지 측정 되었다.

Time after peeling electrification

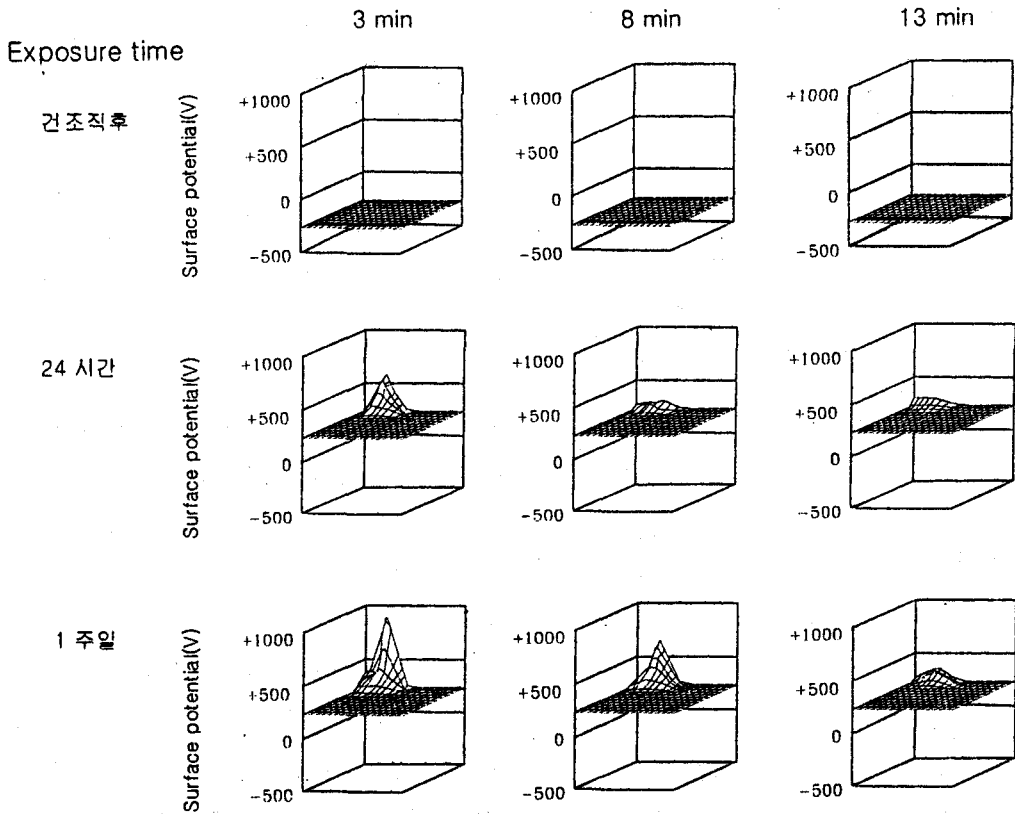


그림 4 UV/O<sub>3</sub> 세정후 Clean Room에 방치된 유리기판의 시간변화에 따른 정전기 전위의 변화

시간이 지남에 따라 정전기 전위가 낮아지는 이유는 우리가 살고 있는 이 지구환경에는 우주선 또는 태양광선 중의 자외선이 공기 분자를 절연과괴시켜  $3 \times 10^{10}$ ea/ft<sup>3</sup>의 Ion이 존재하기 때문이다.

따라서 모든 물체가 마찰 등의 이유로 정전기가 발생하였다 하더라도 공기중에 방치해 두면 시간이 지남에 따라 공기 중에 있는 Ion으로 천천히 중화 제전된다.

결과적으로 유리기관을 Clean Room 환경에 놓았다 하더라도 표면은 유기물에 의해 오염되고, 유기물 오염은 유리기관의 표면 저항율을 증가시키며, 표면 저항율의 증가는 접촉, 박리를 통해 발생한 대전전하의 이동을 억제한다.

따라서 정전기 전위도 더욱 높아지는 결론이 생겼다.

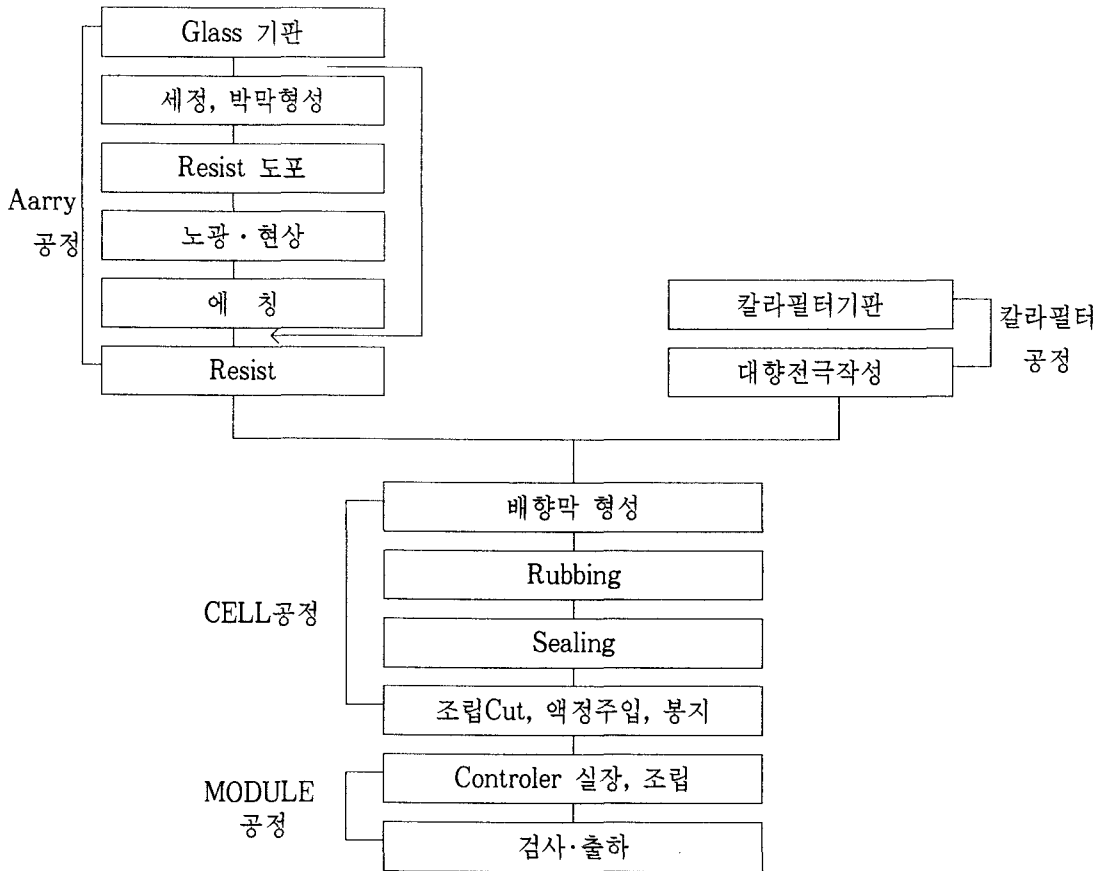


그림 5 TFT-LCD 제조 프로세스

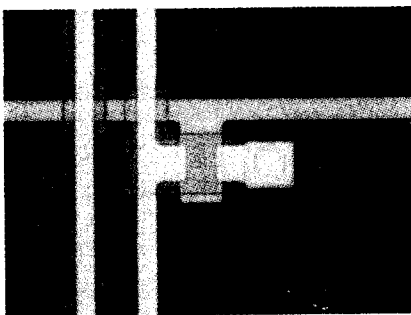
이러한 문제를 해결하기 위해 강제적으로 Ion을 생성하여 유리기판의 정전기를 중화시키는 것이 필요하므로 Ionizer를 사용하여 정전기를 제어하는 것이 효과적이다.

### 3. TFT . LCD 제조공정에 있어서 정전기 문제 및 설치위치

LCD 제조공정은 아래 도표와 같이 크게 Array, Color filter, Cell, Module의 각 공정으로 나뉜다. 각각의 공정은 그 공기청정도도 다르고 정전기 대책을 행하는 목적도 다르다. 유리기판의 정전기 제어를 위해서 Ionizer가 많이 사용되고 있다.

따라서 사용환경 및 목적을 이해한 후에 적절한 Ionizer를 선정하고, 적절한 부착 및 관리할 필요가 있다.

#### 3.1 Array 공정



(a) TFT부의 사진

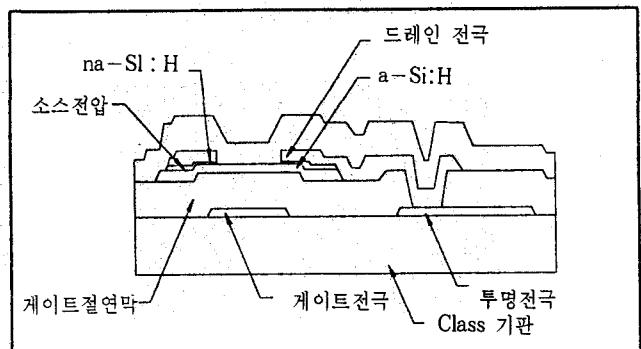
Array 공정은 세정한 유리기판에 Resist를 도포하고, 노광, 현상, Etching 후 Resist를 제거하여 설계대로의 형상을 가공하는 공정이다.

이 공정에서 정전기 장애는 다음과 같은 3가지 형태로 나타난다.

- ① 오염물질 흡착에 의한 패턴 불량
- ② 정전기 방전 (ESD)에 의한 절연박막 파괴 및 특성 열화
- ③ 반송상의 트러블이 있다.

Array 공정에서는 특히 정전기 방전에 의한 절연막 파괴가 문제시되고 있으므로 구체적으로 이해할 필요가 있다.

정전기 방전에 의한 절연막 파괴에 대한 Mechanism을 설명하면 아래 그림 6과 같이 TFT. LCD의 기본 소자구조는 게이트 전극이 최하층이 되어 게이트 절연막 또는 반도체 층인 아모르파스 실리콘 막을 끼어 소스/드레인 전극이 형성된다.



(b) 단면구조

그림 6 기본소자구조

또한 아래 그림 7처럼 TFT. LCD의 개략구조는 TFT를 구동하는 주사선과 소정의 신호전하를 화소에 부여하는 신호선 등도 역시 게이트 절연막을 끼고 서로 직교하고 있다. 이와 같은 구조이기 때문에 게이트 전극과 소스/드레인 전극과의 사이에 언밸런스하고 과도한 전하가 공급되면 가장 약한 부분에서 절연파괴에 다다른다.

아래 그림 8이 그 예이고, 단차부에서 절연 파괴가 일어났으며 더욱이 그 위의 금속배선까지 파괴 되어 있다.

이 게이트 절연막의 절연파괴에 대한 Mechanism은 게이트 전극의 형상에 의해 전계 집중이 일어나는 단차부의 게이트 절연막에서는 평단부에 비해 특히 전자가 주입되기 쉽다. 한번 전자가 주입되면 고전계에 의해 가속되고,

이것이 인팩트 Ion화에 의해 게이트절연막 안에 전자정공대를 발생시켜 전류가 집중된다. 더욱이 단차부에서는 성막기술의 문제로 막질 자체가 나빠지기 쉽기 때문에 원인을 가중시킨다. 결과적으로 정전기로 인해 게이트 전극과 소스/드레인 사이에 언밸런스한 전하가 유도되고 단차부의 게이트 절연막을 흐르는 전류가 집중적으로 증대하여 줄열에(Joule)에 의해 막이 파괴된다. 이러한 파괴현상을 줄이기위해 Ionizer를 사용하여 기관의 정전위가  $\pm 50V$ 가 넘지않게 Control 한 후에는 막파괴현상이 현저하게 줄었다. Array 공정 중에 정전기 발생이 많은 대표적인 장소가 현상 공정이다. 현상 공정은 현상, 순수 린스, 스펀건조의 3 가지로 이루어져 있다.

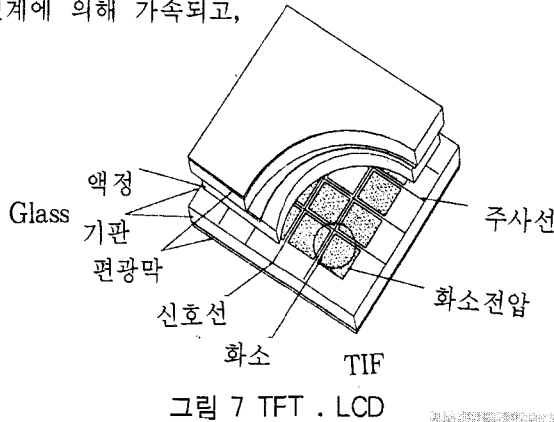
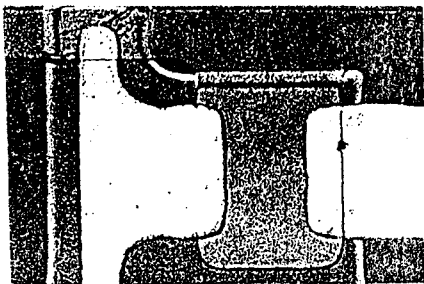
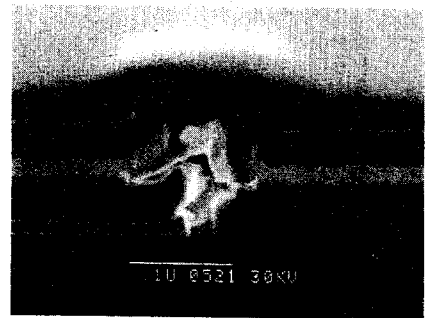


그림 7 TFT . LCD



(a) 절연파괴 된 TFT의 사진



(b) 흑점부의 FIB단면 관찰상

그림 8 정전기로 인한 절연파괴 사진.

Spin 건조만으로 정전기 전위를 살펴 보았는데 아래 그림 9와 같이 처음에는 2,000V가 넘었으나 기판 회전수의 증가에 따라 표면전위가 감소하였다.

또한 Nozzle이 N<sub>2</sub> 가스압에 의한 인젝션 타

입인 경우 아래 그림 10와 같이 N<sub>2</sub> 압력의 증가에 따라 기판의 표면 전위는 상승하였다. 이것은 Nozzle에서 튀어나오는 순수의 유속이 증가하여 유동대전의 증대로 기판 표면에 전하량을 증대시켰다.

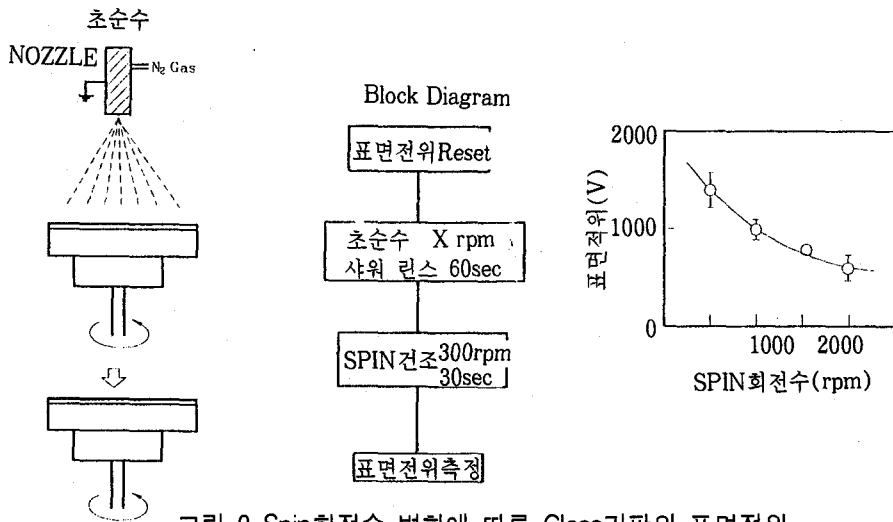


그림 9 Spin회전수 변화에 따른 Class기판의 표면전위

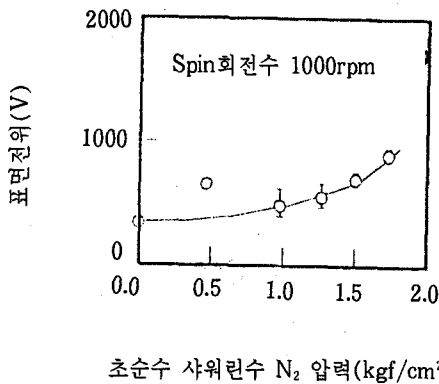


그림 10 초순수샤워 린스 N<sub>2</sub> 압력을 변화시킬때 Class기판의 잔류표면 전위

모습을 측정한 결과이다. 금속 Brush에 의해 회전하는 기판 표면의 전위를 측정된 결과 초순수의 공급과 동시에 기판 표면 전위가 상승하고 있고, 공급 종료 후에 표면 전위가 감소하고 있는 것을 알 수 있다.

또한 금속 Brush를 기판에 접촉하지 않고 초순수를 불어 주니까 그림 11의 파선과 같은 결과를 얻었다. 따라서 기판 대전의 원인은 초순수에 있고 초순수는 (+) 전하를 운반하고 있다. 초순수는 비저항이 18.2MΩcm이고, 비전도율이 -180이므로 유전온화 시간이 1.3 x 10<sup>-4</sup>sec가 된다.

다음 그림 11에서 실선은 기판이 대전하는

그림 11에서 Nozzle과 유리기판과의 거리는



70m/m고 유속은 100m/sec로 초순수가 Nozzle 을 떠나 기관 표면에 도달하기까지는  $7.0 \times 10^{-2}$  sec 걸린다. 따라서 전하는 물방울 내부에 존재할 수 없고, 물방울 표면에 존재한다.

결과적으로 순수 린스공정에서 정전기가 많이 발생했으며, 초순수는 비저항이 이론한계에 다가갈수록 정전기 발생은 증대된다.

이러한 경우 Nozzle 옆에 Ioniger를 설치, 사용함으로써 정전기 전위를 낮출수 있다.

Array공정에서 정전기 발생이 많아 Ionizer가 필요한 장소는 다음과 같다.

- ① 카세트 pos'
- ② 흡인 스테이지 pos'

- ③ 챔버 pos'
- ④ 코터의 스피드 pos'
- ⑤ CVD 균열판에서의 박리 pos'

- ① 카세트 pos'

카세트 안에 있는 기관은 Robot Arm에 의해 떨어질 찰나에 대전된다.

따라서 카세트 내부의 유리기관은 다음의 기관이 삽입되기 전에 정전기를 제거하지 않으면 전체의 전위가 점점 상승하여 오염입자 흡착이나, Robot Arm과의 방전에 의한 소자파괴, 열화의 원인 된다.

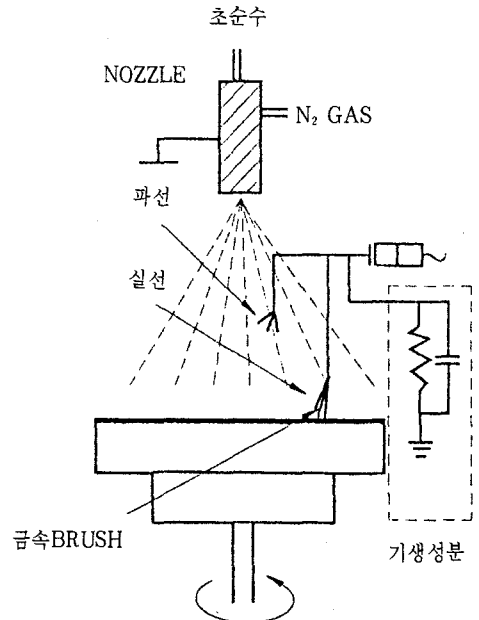
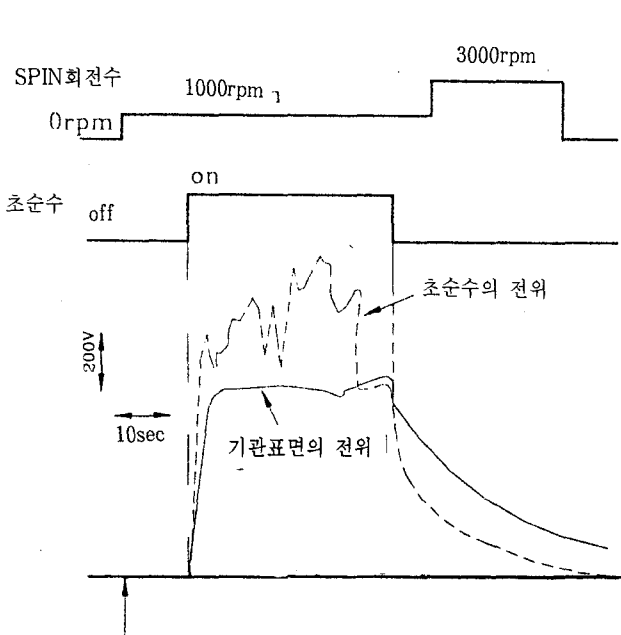


그림 11 기관이 대전하는 모습 측정

- ② 흡인 스테이지부
- 흡인 스테이지부에서는 유리기관이 스테이지

에서 박리되는 사이에 대전하여 승강편이나 스테이지 등에 방전하는 것과 같은 문제가 생긴

다. 또 기판 사이즈가 커지면 정전기력에 의해 중앙부가 스테이지에 부착하여 승강편에서 박리하는 찰나에 바운딩하여 Robot Arm과 간섭되거나 극단적인 경우에는 기판이 깨지는 경우도 있다. 이 공정에서 정전기는 스테이지 표면의 알마이트 층에서 많이 발생하지만 Twin Arm Robot에 의해 스테이지가 유리기판에 항상 덮여 있는 경우에는 Ionizer 가로, 세로축 각각에 설치하는 것이 효과적이다.

### ③ Chamber pos'

Chamber pos'에서의 정전기 장애는 스테이지 부와 같지만 주위가 금속물로 둘러싸여 있기 때문에 고압 방전식 Ionizer로서는 금속물과의 불꽃방전으로 안전성 및 수명 문제가 제기된다. 따라서 chamber용으로는 연 X 선 Ionizer의 사용이 검토되고 있다.

## 3.2 칼라 필터 공정

칼라필터의 제조 방법은 여러 가지가 있지만 안료 분산법에서는 유리 기판에 포토레지스트를 도포하고 패턴 노광, 현상에 의해 RGB 패턴과 블랙마스크를 형성한 후에 ITO에 의해 대향전극을 작성한다.

이 공정의 공기 청정도는 통상 class 10~100 이고 칼라필터 자체는 정전기 방전(ESD)에서 파괴되는 것은 아니고 주로 오염입자 흡착의 방지가 정전기 대책의 목적이 되지만, 포토레지스트 막 두께의 균일 불량이나 방전에 의한 연소현상이 발생 할 경우도 있다.

주로 Roder & Unroder pos' 과 스테이지

pos' 등에 사용되고 있다.

## 3.3 Cell 공정

Cell 공정에서 Array 기판과 칼라필터 기판은 서로 마주보는 기판으로서 폴리이미드가 도포되어 TFT·LCD 제조공정에서 가장 정전기가 발생하기 쉬운 라빙 프로세스 이후 스페이스 산포, Seal 인쇄를 한 후 합하여 붙여진다.

그 후 기판은 각각의 Cell 크기로 분단되어 액정을 주입한 후 봉지된다. 이 공정에서 Dust 흡착이나 Array 기판의 ESD 파괴, 열화, 배향막의 이상이 문제된다. Cell 공정에서는 0.1 ~ 0.3 $\mu$ m 정도의 종선불량이 많이 발생하는 pos'이다.

종선불량을 일으키는 주 원인의 장소로는 다음 그림 12와 같이 도전성의 Carrier에서 Cell을 집어넣고 뺄 때 Cell 단면의 배선이 Carrier의 Shaft에 접촉하면서 정전기 방전에 의한 단락으로 액정주입공정 후 Sus Carrier와 Handling하는 공정에 있다.

또한 이러한 급격한 방전을 피하기 위해 Carrier Shaft의 재질을 절연성의 테프론으로 사용하기도 한다.

그러나 테프론 재질은 미세한 마찰에서도 쉽게 정전기가 5,000V 이상을 넘어가고, 실지로 순수에서 세정 후 Carrier을 끌어올린 결과 Carrier의 정전기 축적이 Cell에 유도되어 Cell의 정전기는 -3,000V이상으로 대전되어 있다.

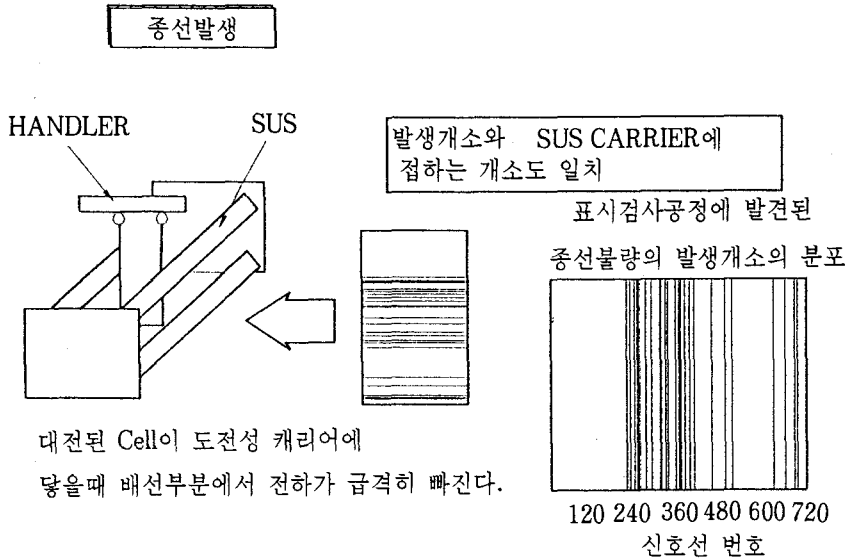


그림 12 도전성 캐리어가 Cell과 닿을때 급격한 방전을 일으켜 종선불량이 된다.

Cell이 3,000V 정도의 정전기를 갖게되면 쉽게 종선불량이 일어나거나 열화된다.

이러한 문제를 해결하기 위해 Carrier Shaft에 200 $\mu$ m의 테프론 피막을 Coating시키고 위에 Ionizer Bar를 설치한 후 거의 정전기 불량을 "0"에 달성할 수 있었다.

Cell 공정에서 정전기 발생이 많아 장애를 발생하는 곳으로는 라빙, 봉착, 분단공정이 있다.

① 라빙부

이 공정은 기판표면을 천으로 마찰시키기 때문에 매우 높은 정전기가 발생한다. 동시에 마찰된 천에서 대량의 오염입자가 주위의 환경을 오염시킨다.

이 때문에 가습기를 사용해 습도를 높여 정전기 발생을 억제함과 동시에 Ionizer도 많이 사용한다. 기판과 Roller 둘다 제전이 필요하다.

② 봉착

이 프로세스는 어레이 기판과 칼라필터에 스페이스를 도포한 후 Seal 재료에 의해 붙여진다. 칼라필터 기판 자체는 정전기에 의해 파괴되는 것은 없지만 합쳐 붙이기 전에 완전히 제전해 두지 않으면 Array 기판과의 사이에서 방전이 발생하므로 제전이 필요하다.

일반적으로 버퍼카세트와 합쳐 붙이는 pos'에 Ionizer가 사용된다.

③ 분단부

이 프로세스 이후는 오염 입자가 문제가 되지 않는다. 따라서 제전이 빠르게 이루어지는 Ionizing Blower가 많이 사용된다.

주의할 사항은 Ionizer 송풍을 가능한 한 기판면에 직각으로 공급하는 것이다. Ionizer와 가까운 장소와 먼 장소는 제전 전위가 달라 정전기

장애를 발생시킬 가능성이 있다. Ionizing Blower의 경우 풍속조정 가능한 것이 좋고 1초 이내에 제전 Swing Voltage가  $\pm 50V$  이내로 유지하는 기종이 필요하다.

### 3.4 Module 공정

Cell 구동회로의 접속방식에 따라 조립방법이 틀리나 주로 투과형 Type에서는 Cell과 Unit화된 밀면 조명과 구동회로를 일체화 되도록 Flame에 조립한다. 밀면 조명은 낮게 하는 것이 관점이고, Side Light 방식을 사용하는 경우가 많다. 이 공정에서는 특히 구동 IC 실장 프로세스나 검사 프로세스에서 Driver LSI의 ESP 파괴 및 편광판 합쳐 붙이는 프로세스에서의 더스트 흡착 등이 주된 정전기 장애가 된다.

공기청정 정도가 class 1,000~10,000 정도로 다른 Process에 비해 오염 문제가 덜한 편이나 백드래프트나 Control 기관의 짜맞춤 등 비자동화 Process도 많으므로 인체나 장갑 등의 대전에도 주의를 요한다.

사용되는 Ionizer로는 Ionizing Blower가 많이 쓰이며 특히 비자동화 Process에서 작업자가 Work Table 상에서 유리기관을 Handling 할 때는 Table 위에 부착하는 Ion Blower가 효과적이다.

## 4. 정전기 전위에 따른 오염입자 관계

TFT. LCD 제조 클린룸 (Clean Room)에서 미세한 먼지입자 (Particle) 제어의 필요성은

충분히 인식이 되어 있지만 정전기 제어와 표면오염과의 상관관계를 정확히 파악하고 표준화 하는데는 미흡한 점이 많았다.

마찰이나 Evaporation, 고온처리 등을 하는 과정에서 유리기관이나 Particle을 포함한 입자들은 쉽게 정전기를 갖게되며 정전기 흡인력 (Electrostatic Attraction)은 중력, 공기역학적 (Aerodynamic) 또는 밀착력(Adhesion Force)보다 강하다.

어떤 도체구에 정전기가 발생했을 때 그 정전기력은 크게 4 가지 힘의 성분의 합으로 표시할 수 있다.

- ① 대전된 도체구와 오염입자가 갖는 정전전하의 인력 성분
- ② 대전된 두 물체사이의 쿨롱(Coulomb) 힘 성분
- ③ 실내에 존재하는 모든 대전 입자로 인하여 생기는 도체구와 모델로 설정된 오염입자의 인력 성분
- ④ 실내에 존재하는 다른 오염 입자가 설정된 오염 입자에 미치는 인력 또는 척력 성분

TFT. LCD 의 경우 제조공정 Line이 주로 Clean Room에 있으므로 ③과 ④의 경우는 무시할 만큼 작아서 생략한다. 따라서 전하량  $Q_c$ 를 가지는 도체구에서 방사 방향으로  $Z$ 만큼 떨어진 점에서 앞의 ①과 ③의 힘은 아래와 같은 식으로 표현된다.

$$F_e = \left| \frac{Q_c}{4\pi\epsilon_0 z^2} \left\| \frac{(\epsilon-1)}{(\epsilon+1)} \cdot \frac{-Dp^3 Q_c}{4z^3} + Q_p \right\| \right|$$

수식 1

- Fe = 입자에 미치는 정전기력 (dyne)
- Qc = 도체구의 전하량  
= CV ( C : 정전용량  
V : 정전위 )
- z = 도체구와 입자와의 거리
- $\epsilon_0$  = 자유공간의 투전율  
( $8.85 \times 10^{-21} (C^2/dyne \cdot cm^2)$ )
- $\epsilon$  = 입자의 유전율
- Qp = 입자의 초기 전하량
- Dp = 입자의 직경

위의 식은 대전체가 도체구로서 설정했으므로 실질적인 평판 형상의 유리기관에서는 전하가 다르게 분포되고 전하량도 달라지고 그에 따라 입자에 미치는 힘의 세기도 달라진다.

유리기관에서 발생한 정전기력은 일반적으로

입자가 기관 모서리 부근에 있을때 제일 강하고 중심부에 있을때 제일 약하다.

유리기관은 마찰이 이루어질 때 주로 (+) 전하를 축적하는 특성이 있는 재질이다. 아래 그림처럼 유리기관에 정전기 장(Electrostatic Field)이 형성된 경우 그 정전기장 안에 있는 오염입자(Particle)의 표면에도 정전기 유도 현상에 의해 그림의 오염입자처럼 분극 현상을 일으키며 반대 극성의 정전기가 발생한다.

물체 표면에 전하가 축적되면 항상 정전기장이 형성되고 전하량이 많이 축적될수록 정전기장의 강도가 높아지고 높은 정전기장은 그 정전기장의 세력이 미치는 범위안에 있는 다른 물체를 흡착하는 힘이 발생한다.

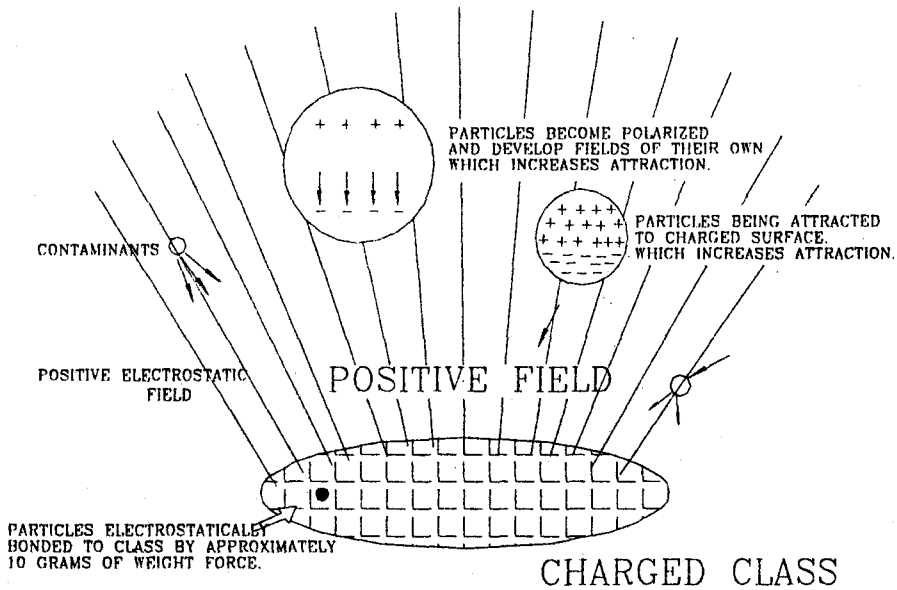


그림 13 HOW PARTICLES ARE ATTRACTED TO CHARGED OBJECTS

따라서 유리기판과 같은 평판의 경우 그 정전기력은 도체구와는 다른식으로 구해야 하는데 유리기판에서 중심 수직축 방향으로 Z 만큼 떨어진 오염입자에 미치는 정전기장은 아래의 식과 같다.

$$E(z) = \frac{rQc}{2\pi\epsilon_0 a^2} \quad r = \frac{(z+a)}{\sqrt{[1+(z+a)^2]}}$$

수식 2

- Qc = 유리기판의 전하량
- a = 유리기판의 반경
- Z = 유리기판에서 오염입자까지의 수직거리
- r = 길이를 나타내는 무차원의 parameter

수식 2를 수식 1에 대입하여 정리하면 유리기판 근처의 윗 부분에 입자가 미치는 힘은 아래 수식 3로 정리 할 수 있다.

$$F_e = \left| \frac{\epsilon-1}{\epsilon+2} \frac{-Dp^2 Qc^2}{8\pi\epsilon_0 a^2 Z^3} + \frac{Qc Qp}{2\pi\epsilon_0 a^2} \right|$$

수식 3

이 수식을 이용하면 r 값이 ±3% 이내의 오차가 있는 비교적 정확한 값을 얻을 수 있다.

예를 들어서 1,000V로 대전된 22" TFT. LCD 유리기판으로부터 100μm 떨어진 1μm 입자를 생각해 보기로 하자.

$$Qc = Cg \times V$$

(유리기판의 저하)

- Cg : 유리기판의 정전용량  $Cg = \frac{\epsilon_0}{d} \times S$
- V : 유리기판 표면의 정전기 전위 (측정기로 측정)

$$Qp = ne$$

(입자의 전하량)

$$e = \text{기본 전하량} (\pm 1.6 \times 10^{19} \text{C})$$

- n = 기본 전하 수 (일반적으로 1μm의 직경을 가진 입자가 대전된 경우 n의 값은 보통 1~10정도)

$$\frac{\epsilon-1}{\epsilon+2} \approx 1$$

도체의 입자의 경우 ε이 매우 커서  $\frac{\epsilon-1}{\epsilon-2} \approx 1$ 로 표시할 수 있는데 다수가 부도체인 입자의 비저항은 너무 작아서 표면이 전하 분포가 일정하며 도체처럼 작용한다고 볼 수 있다.

$$a = \text{유리기판의 반경}$$

$$z = \text{유리기판과 입자 사이의 수직거리}$$

$$Dp = \text{입자의 직경}$$

$$r = \begin{cases} \frac{z}{a} \leq 0.25 \text{일 경우 } r \approx (1 - \frac{z}{a}) \\ \frac{z}{a} \text{ 이 무한적으로 작으면 } r \approx 1 \\ \frac{z}{a} \leq 5 \text{일 경우 } r \approx \frac{1}{2} \times (\frac{z}{a})^2 \end{cases}$$

정전기력 Fe는 위의 수식 3의 공식에 대입하여 계산하면  $5.6 \times 10^{-5}$  dyne이 된다. 유리기판에 붙어 있는 입자의 정전기력은 떨어져 있을 때와 상황이 아주 다르다.

위의 공식에서

$$Z = \frac{Dp}{2}, \frac{Z}{a} < 1 \text{ 이므로 아래 식과 같이 추정 된다.}$$

$$F_{ec} = \frac{-Dp^3Qc^2}{8\pi\epsilon_0a^2z^3} \approx \frac{-Qc^2}{\pi\epsilon_0a^2}$$

수식 4

유리기판에 정전기가 없을 때 입자의 흡착력은  $F_{ec} = 0.011\text{dyne}$  이지만 1,000V로 대전되었을 때는  $F_{ec} = 450\text{dyne}$ 으로 거의 40,000배 크다.

1 $\mu\text{m}$  입자의 경우, 상대습도 50%에서 유리기판에 입자의 모양이 찌그러져 표면과 딱 밀착되어 있는데 1,000V의 대전된 유리기판에 밀착된 입자는 거의 제거가 불가능하다.

예를 들면 표면오염을 제거하기 위하여 Compressor Air로 불어도 표면에 형성된 Boundary Layer와 정전기력 때문에 거의 음속 정도의 공기 속도로 불어도 제거하기가 힘들다.

따라서 Ionizer를 통해 유리기판이 항상 대전되어 있지 않도록 하여 표면오염 피해를 줄여야 하며, Ionizer를 통해 Class 100 환경에서 표면오염을 60%까지 감소 시켰다는 보고서도 나와 있다.

## 5. 맺음말

TFT. LCD 역시 반도체와 마찬가지로 수율 저하의 원인이 80%이상 미립자에 의한 영향으로 평가되고 있다.

향후 TFT. LCD의 Size가 커질수록 오염물 제거의 관심이 더욱 높아질 것으로 예상된다. 이에 따라 TFT. LCD의 기본소재가 Glass인 이상 오염입자와 정전기 관계에 대한 연구도 끊임없이 발전되어야 하며, 정전기에 관계되는 다양한 과제에 대해서도, 필요최소한의 합리적 대책을 취할 필요가 있다. 위 본문에서는 TFT. LCD Line에 있어서 정전기 문제만 제기하고 그 해결방법인 정전기 대책이 너무나 미흡하다. 정전기 대책중 특히 Ionizer 사용에 관해서는 Ionizer자체의 능력, 즉 하드웨어 뿐만 아니라 각각의 조건에 의해 적절한 Ionizer를 선정하여, 적절한 부착을 하고, 그 효과를 확인, 유지하는 등의 소프트웨어도 중요한 요소가 된다.

그러기 위해서는 각각의 Application에 대해 공정내에서의 정전기 발생상황의 사전평가시험을 통하여, 최적부착위치의 결정이나, 부착지구의 설계, 제작하는 것이 필요하다.

또한 Ionizer 효과확인에 관해서는 미국 EOD/ESD 규격으로 정해져 있는 대전 프레이트에 의한 측정뿐 아니라 실제 유리기판을 이용하여 제전효과를 확인할 필요가 있다.

따라서 Ionizer를 포함한 정전기 대책은 더 많은 자료를 확보하고 실험을 통한 다음 다음 책자에 소개하고자 한다.