

한국전자통신연구원 제7 연구동

Electronics and Telecommunications Research Institute

(주) 헤림종합건축사사무소

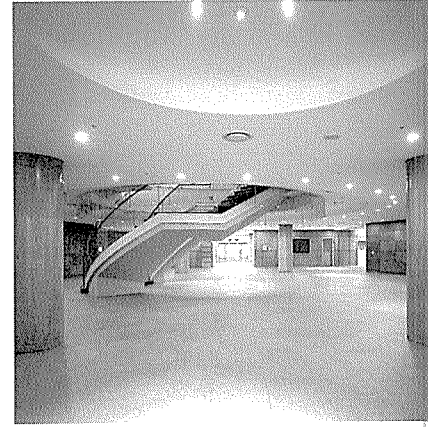
Designed by Heerim Architects & Engineers

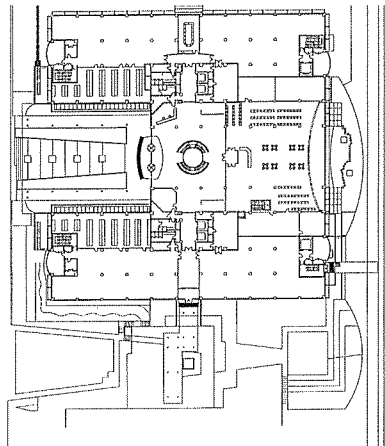
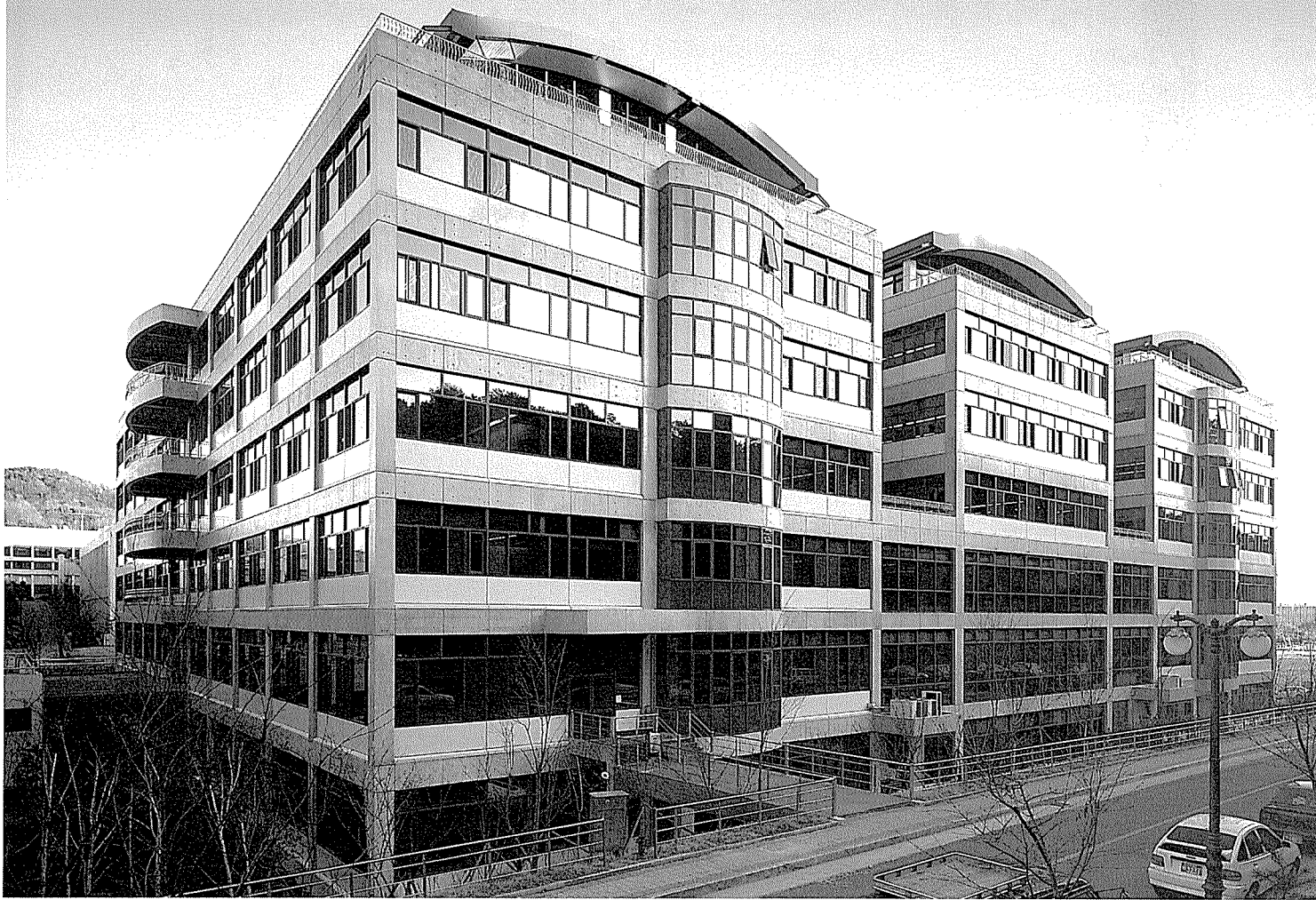
이 프로젝트는 시대의 구현을 위한 컴퓨터, 반도체, 통신기술 등을 연구하는 연구소 계획으로, 시대가 요구하는 연구개발 수요가 증대함에 따라 연구개발 환경 구축의 일환으로 마련되었으며, 부족한 연구 실험실과 연구 지원시설을 수용하여 연구환경을 향상시키고 기존 건물 군과의 조화 및 정보통신 연구동의 이미지를 부각시킬 수 있는 건물을 계획하는 것이다.

메인 로비를 중심으로 3면의 연구 실험실을 두었다. 저층부에 연구 지원 시설을 배치하고 상층부에 연구 실험실을 들으로써 수직적으로 기능을 분리하였고, 능률적인 동선처리와 쾌적한 공간창출로 연구능률을 극대화하기 위해 연구실을 하나의 모듈로 Unit화 하여 Unit로서의 가변성을 부여하였다. 홀 중앙에 원형의 아트리움을 계획하여 연구 실험실에 자연채광을 최대한 유입할 수 있도록 하였다.

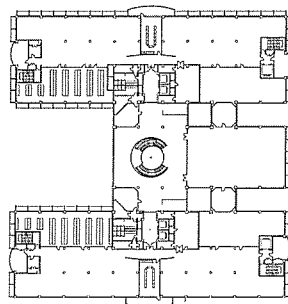
건축개요

대지위치	대전광역시 유성구 가정동 161번지
대지면적	339,416.20㎡
건축면적	18,817.20㎡
연면적	88,931.96㎡
건폐율	5.54%
용적률	20.06%
규모	지상 6층, 지하 2층
구조	철골철근콘크리트조
내부마감	바닥: Access FL/전도성타일 벽: SGP 마감 천장: 암면흡음텍스
외부마감	노출콘크리트(고광택면) + 알루미늄 쉬트
준공년도	1998. 5
사진	김용관

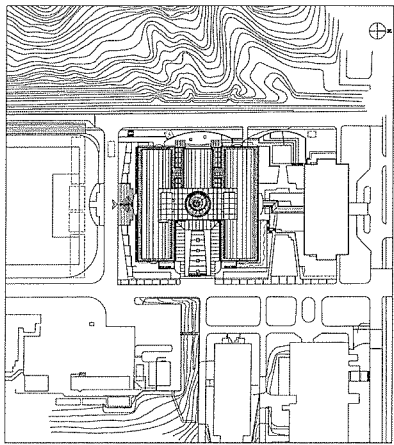




1층 평면도



5층 평면도



배치도

