

ASIC을 이용한 유도전동기 구동용 SVPWM 시스템 SVPWM System for Induction Motor Drive Using ASIC

임태윤*, 김동희**, 김종무***, 김중기****, 김민희*****

Tae-Yun Lim, Dong-Hee Kim, Jong-Moo Kim, Joong-ki Kim, Min-Huei Kim

<Abstract>

The paper describes a implementation of space vector pulse-width modulation voltage source inverter and interfacing of DSP using field programmable gate array(FPGA) for a induction motor vector control system. The implemented chip is included logic circuits for SVPWM, dead time compensation and speed detection using Quick Logic, QL16X24B. The maximum operating frequency and delay time can be set to 110MHz and 6 nsec. The designed Application Specific Integrated Circuit(ASIC) for SVPWM can be incorporated with a digital signal processing to provide a simple and effective solution for high performance induction motor drives with a voltage source inverter. Simulation and implementation results are shown to verify the usefulness of ASIC in a motor drive system and power electronics applications

Key words: ASIC, FPGA, DSP, SVPWM

I. 서 론

최근 반도체 기술의 급격한 발전이 산업 사회 및 전력전자 분야에 크게 이바지함에 따라 고성능이면서 저가의 DSP (Digital Signal Processing)가 전동기 정밀제어에 일반적으로 많이 응용되어지고 있다. 특히 복잡하고 많은 연산이 요구되는 유도전동기 제어시스템에서 DSP의 연산 부담을 감소시킴과 동시에 외부와의 인터페이스는 물론 노이즈에 강한 ASIC (Application Specific IC)을 이용하여 연산결과를 제어신호 발생 및 시스템 구동에 적용 할

수 있는 전용 IC Chip의 개발이 요구되어지고 있다. DSP을 사용한 전체 시스템의 성능은 알고리즘 연산시간과 밀접하게 연관되어 있으므로 제어 알고리즘 가운데 일부분을 ASIC에서 하드웨어적으로 구현하여 보다 여유 있는 알고리즘 연산시간을 확보하여 단일의 DSP로서는 구현이 어렵고 복잡한 제어 알고리즘을 가지는 시스템에 적용하여 응용하는 연구가 많이 이루어지고 있다.^{[1][2][3]}

FPGA는 고속동작과 고집적화의 개발효율을 동시에 제공하여 사용자에게 우수한 편의성과 저렴한 개발비용 및 개발기간 단축을 가져다

* 학생회원 영남대학교 대학원 전기공학과 석사과정
** 정회원 영남대학교 전기공학과 교수, 공학박사
*** 정회원 한국전기연구소 연구원, 공학석사
**** 정회원 영남이공대학 전기과 부교수, 공학박사
*****정회원 영남이공대학 전기과 교수, 공학박사

줄 뿐만 아니라 보다 많은 논리 회로 게이트의 사용이 가능하며 다양하고 복잡한 제어 알고리즘의 구현에 있어서 경제성과 범용화의 장점을 가지고 있다.

그러므로 본 연구에서는 FPGA를 이용하여 많은 연산과 빠른 동작이 요구되는 유도전동기 구동용 전압원 인버터의 SVPWM 스위칭 신호를 발생하는 전용 ASIC을 설계 제작하여 전동기 정밀제어 시스템에 응용하고자 한다. 개발된 ASIC은 스위칭 신호발생은 물론 속도 센서에 의한 속도 정보를 검출 하는 알고리즘도 동시에 처리 될 수 있도록 설계되었다.

개발 장비는 QuickLogic의 Spde Software를 사용하였으며 시뮬레이션에 의해 동작 특성을 비교 확인하여 ASIC를 설계하였다. 유도전동기 벡터제어 시스템에 적용하기 위하여 DSP TI320C31에서 동작되도록 실 시스템을 제작하여 실험을 통하여 응답특성과 효율성을 확인하였다.

II. ASIC의 특성

ASIC는 시스템 개발 분야에서 제품의 소형화, 경량화, 저전력화, 고신뢰화, 차별화와 같은 특수한 목적을 위해 제작되어진 IC이다.

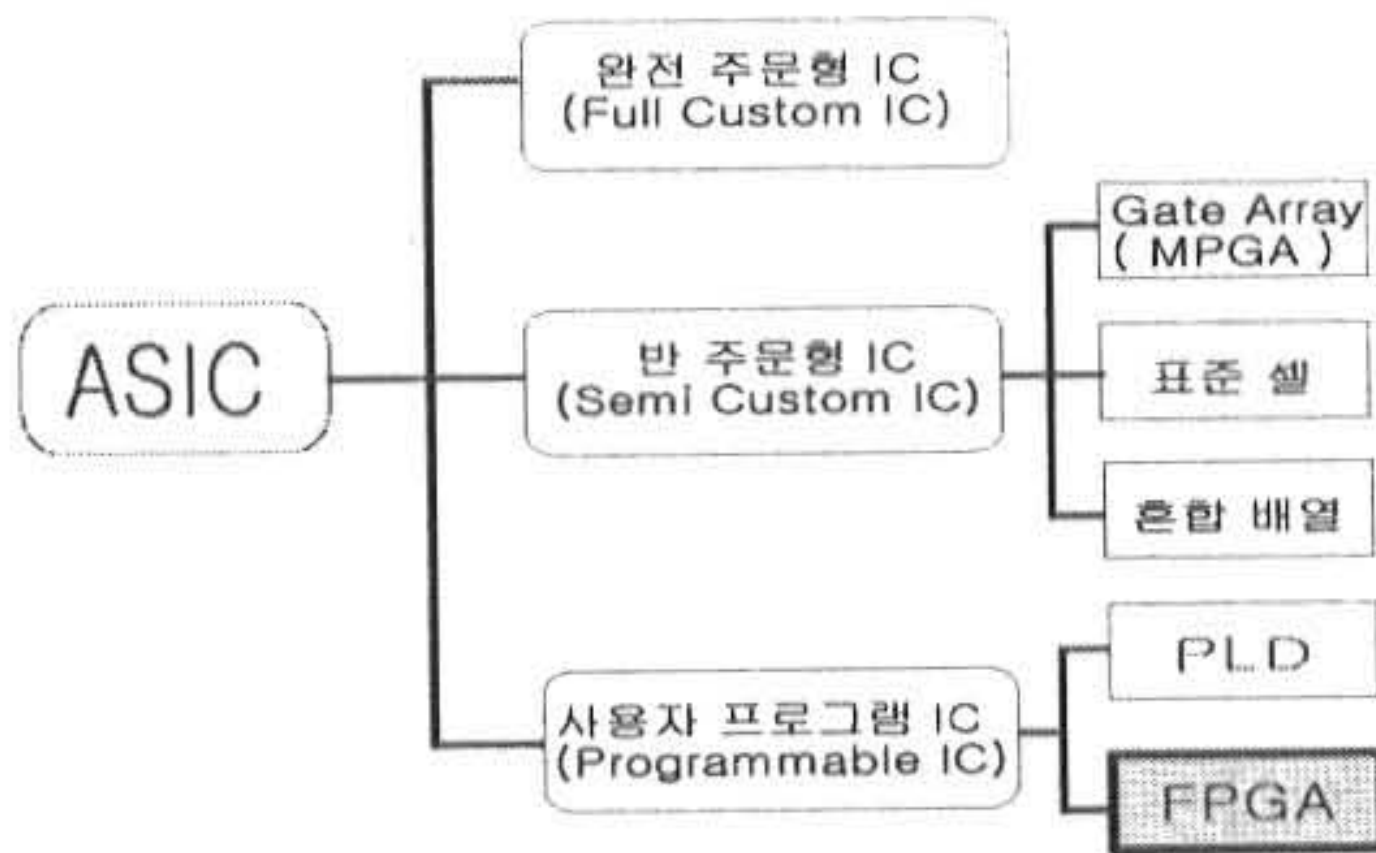


Fig. 1. Classification of ASIC

설계 및 제작 과정에 있어 그 방법에 따라 그림 1과 같이 완전 주문형 소자 및 반 주문형 소자와 프로그램 가능소자로 분류된다. FPGA는 완성된 IC를 사용자가 원하는 설계로 현장에서 직접 프로그램 할 수 있는 프로그램 가능소자의 범주에 속한다.^[4]

FPGA는 1980년대 중반에 소개된 이후로 디지털 회로의 설계와 구현에 있어 유용한 기술로써 부각되고 있다. FPGA는 동일 범주에 속하는 CPLD (Complex Programmable Logic Device)와 비교 할 때 구조적으로 반주문형 소자인 MPGA (Maskable Gate Array)와 유사한, 다수의 로직 셀을 연결하여 프로그래밍 할 수 있는 게이트 어레이의 구조를 가지므로 보다 많은 논리 회로를 구현 할 수 있다. 집적도 면에서 PLD의 약 10K보다 많은 40K 정도의 높은 게이트 용량을 갖는다. MPGA나 다른 반주문형 ASIC와의 비교 할 때 개발 비용이 적고 생산 기간도 매우 짧지만 상대적으로 생산 단가가 높고 속도가 느린 단점이 있다.^[4]

FPGA는 Reprogrammable SRAM-based FPGA와 Antifuse-based FPGA의 두가지 종류가 있다. 본 논문에서 사용된 FPGA는 Reprogramming은 불가능 하나 상대적으로 지연 시간이 적어 속도가 빠르며 소비 전력이 작고 설계의 보안성 면에서 우수한 특성을 가지는 Antifuse-based FPGA를 사용하였다. 표 1

Table 1. Characteristics Comparison of CPLD and FPGA.

| | CPLD | FPGA | |
|-------------|------|------|----------|
| | | SRAM | Antifuse |
| 동작 속도 | Fast | Slow | Fast |
| 집적도 | Low | High | High |
| 생산 단가 | High | High | High |
| 전력 소모 | High | Low | Low |
| Routability | Poor | Poor | 100% |
| 설계 보안 | High | None | High |

은 CPLD와 FPGA와의 성능을 비교한 것이다.^[5]

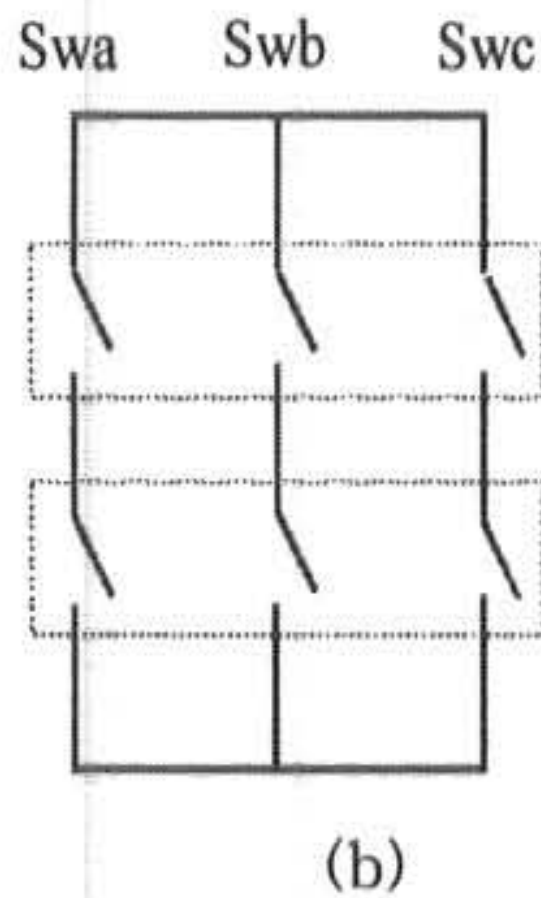
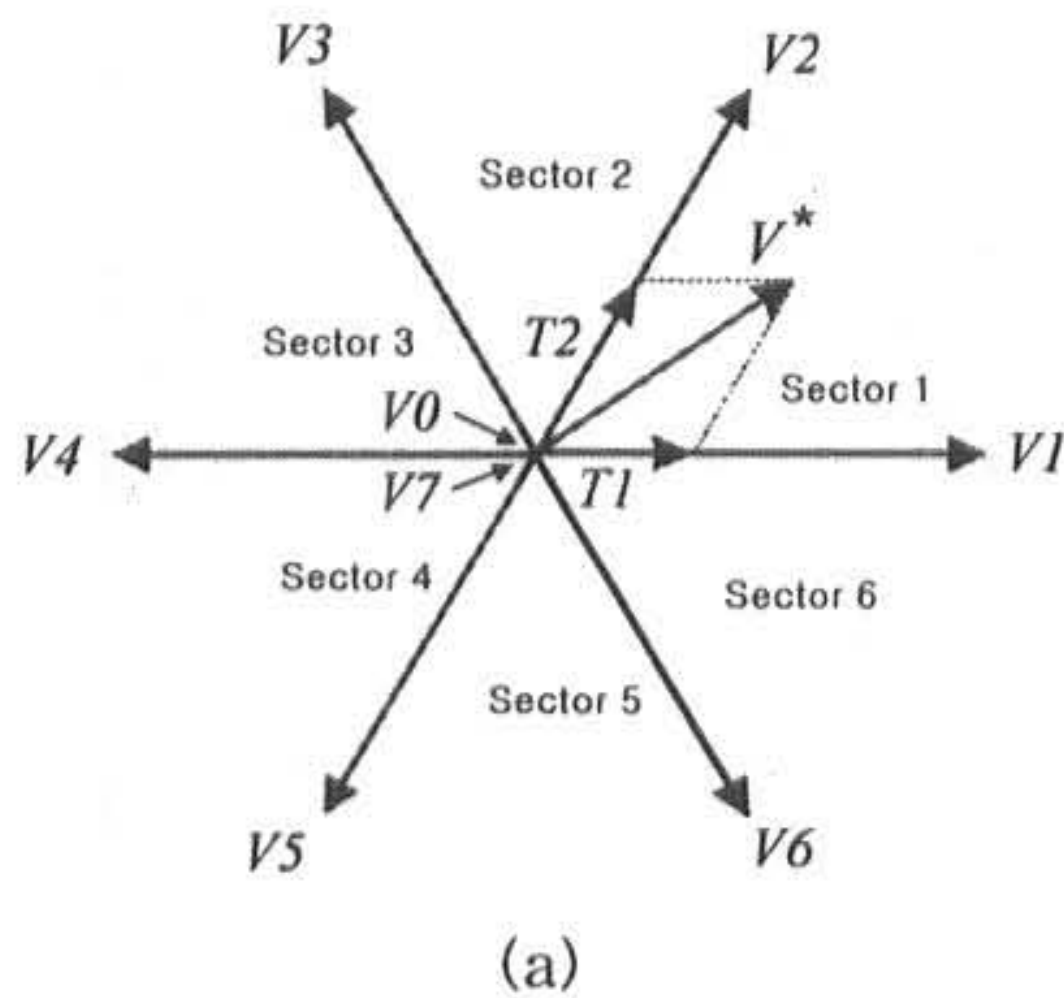
III. ASIC의 공간전압벡터 구현

1. SVPWM의 원리

인버터의 출력 전압을 공간상에서 벡터로 나타내면 각 스위칭 상태의 조합에 따라 여덟개의 기본 벡터로 표기 할 수 있으며, SVPWM은 이러한 공간 벡터 상에서 임의의 인버터 기

준 출력전압을 기본 벡터의 합성으로 구하는 변조 방법이다. 여기서의 기준 출력 전압인 V^* 의 벡터의 방향은 부하에 공급되는 3상의 전력의 흐름 방향을 나타내며, 크기는 전력이 공급되는 시간, 즉 실제 전력을 발생하는 스위칭 소자의 ON, OFF시간인 그림 2(a)에서의 T_1 과 T_2 의 벡터 합성으로 나타 낼 수 있다.

기준 출력 전압의 벡터 공간상의 위치 선정을 위해 그림 2(a)와 같이 6개의 섹터로 구분



| 전압 | Sw _a | Sw _b | Sw _c |
|----------------|-----------------|-----------------|-----------------|
| V ₀ | 0 | 0 | 0 |
| V ₁ | 1 | 0 | 0 |
| V ₂ | 1 | 1 | 0 |
| V ₃ | 0 | 1 | 0 |
| V ₄ | 0 | 1 | 1 |
| V ₅ | 0 | 0 | 1 |
| V ₆ | 1 | 0 | 1 |
| V ₇ | 1 | 1 | 1 |

Fig. 2. Conception of SVPWM

할 수 있으며 그림 2(b)와 (c)는 대응하는 스위칭 조합을 나타낸다. 각 섹터에서의 T_1 과 T_2 로부터 기준 출력전압 벡터를 발생하기 위한 실제 게이팅 시간은 DSP에서 구현이 간결하고 용이한 유효 시간과 가상 스위칭 시간 개념을 이용하여 다음과 같이 구할 수 있다. 우선 인버터로부터 출력하고자 하는 기준 전압 V^* 을 발생하기 위한 3상 기준 전압 V_{as}^* , V_{bs}^* , V_{cs}^*

를 구하고 다음 식(1)과 같이 가상 스위칭 시간 T_{as} , T_{bs} , T_{cs} 를 구하고 식 (2),(3)와 같이 실제 게이팅 시간을 구한다.

$$T_{(as, bs, cs)} = T_s \times \frac{V_{(as, bs, cs)}^*}{V_{dc}} \quad (1)$$

가. ON mode

$$\begin{aligned} T_{ga} &= T_{as} + T_{offset} \\ T_{gb} &= T_{bs} + T_{offset} \\ T_{gc} &= T_{cs} + T_{offset} \end{aligned} \quad (2)$$

나. OFF mode

$$\begin{aligned} T_{ga} &= T_s - T_{as} \\ T_{gb} &= T_s - T_{bs} \\ T_{gc} &= T_s - T_{cs} \end{aligned} \quad (3)$$

T_{offset} 은 가상 스위칭 시간에서 실제 게이팅 시간의 차이 값이다.^[6]

2. ASIC의 구현

DSP를 통해 계산되어진 실제 스위칭 시간 T_{ga} , T_{gb} , T_{gc} 는 식(4)과 같이 카운터 데이터로 변환되어 FPGA의 PWM Data 레지스터에 전달되어지고 구현된 내부 카운터를 통해 실제 스위칭 파형을 발생한다.

$$\begin{aligned} ga_{CNT} &= CNT \times \frac{T_{ga}}{T_s} \\ gb_{CNT} &= CNT \times \frac{T_{gb}}{T_s} \\ gc_{CNT} &= CNT \times \frac{T_{gc}}{T_s} \end{aligned} \quad (4)$$

여기서 CNT 는 T_s 에 해당하는 카운터 값이다.

그림 3은 DSP&ASIC를 이용한 유도전동기 구동용 SVPWM 전압형 인버터 구동 시스템과 스위칭 발생을 위한 FPGA로 구현될 논리 블럭도이다.

설계된 ASIC는 스위칭 발생 논리 회로뿐만 아니라 벡터제어시 엔코더를 통한 속도 정보 검출과 데드 타임을 발생하는 논리 회로를 첨가하였다. 내부기준 클럭주파수는 20MHz이며 전체 벡터 제어 시스템에서 전류 제어를 위한 인터럽트 주기와 SVPWM을 위한 샘플링 시간 (T_s)은 100us의 5KHz이고, 그림 4와 같은 대칭

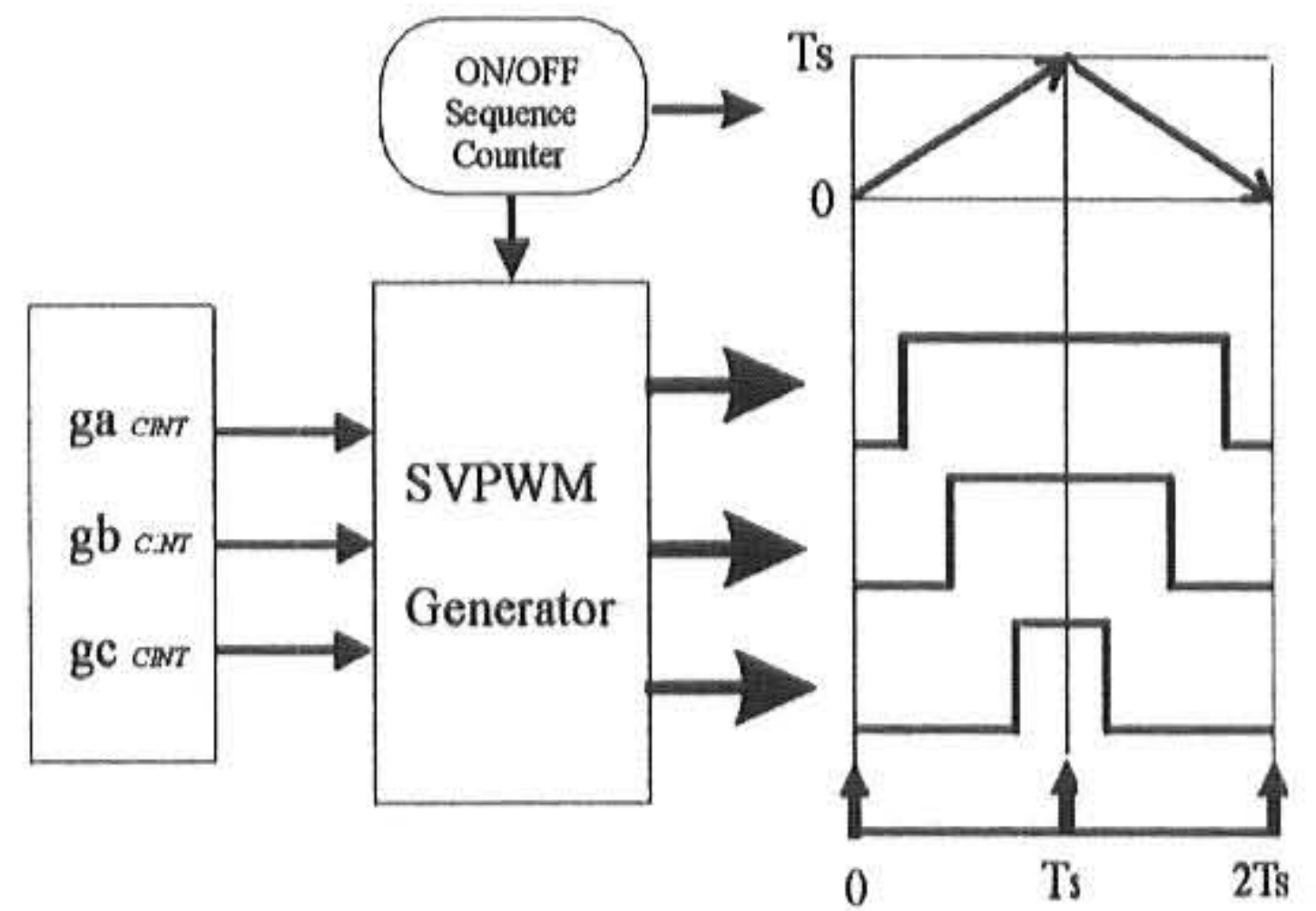
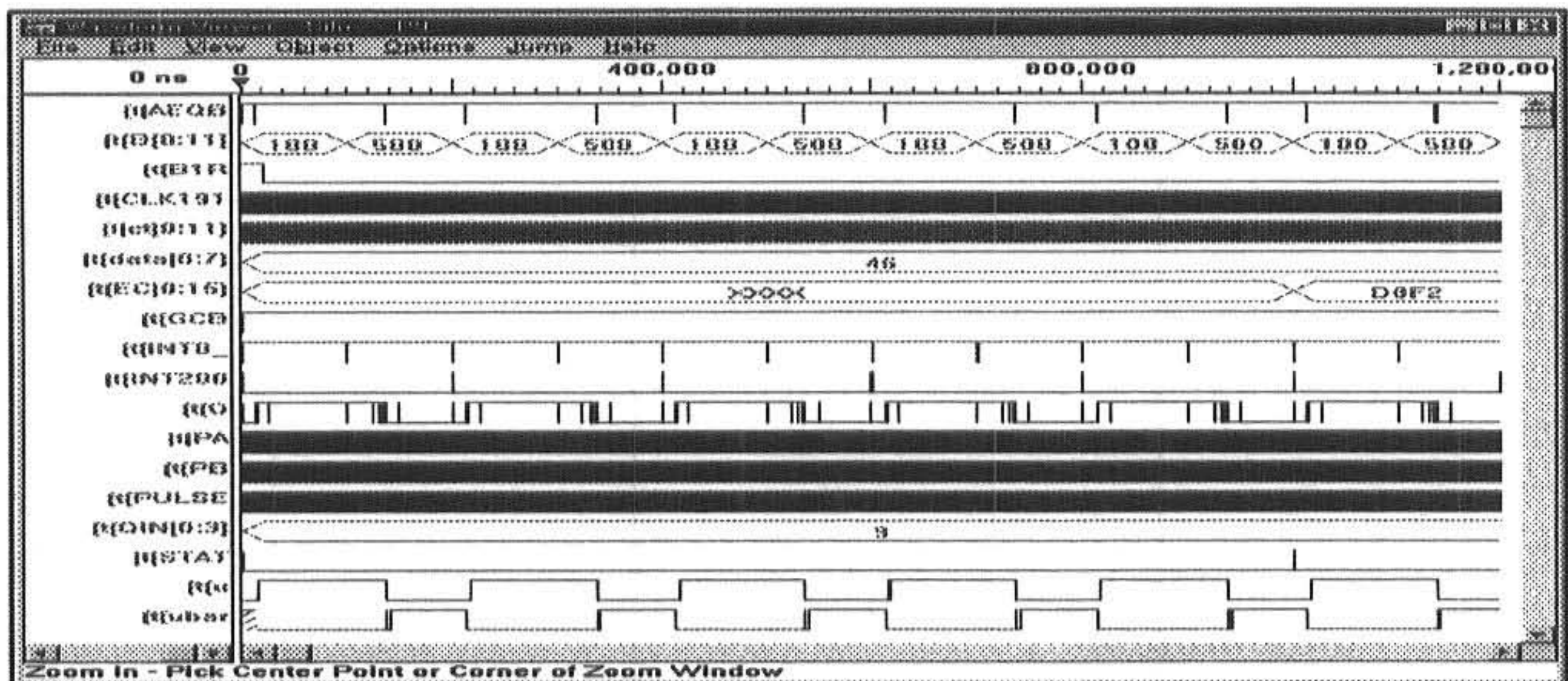


Fig. 4. Implementation of Symmetrical SVPWM Using ASIC

패턴의 SVPWM을 사용하면 스위칭 주파수는 200us의 10KHz로써 반으로 감소되어 스위칭



(a) SVPWM Switching Pulse([t[u], [t[ubar])

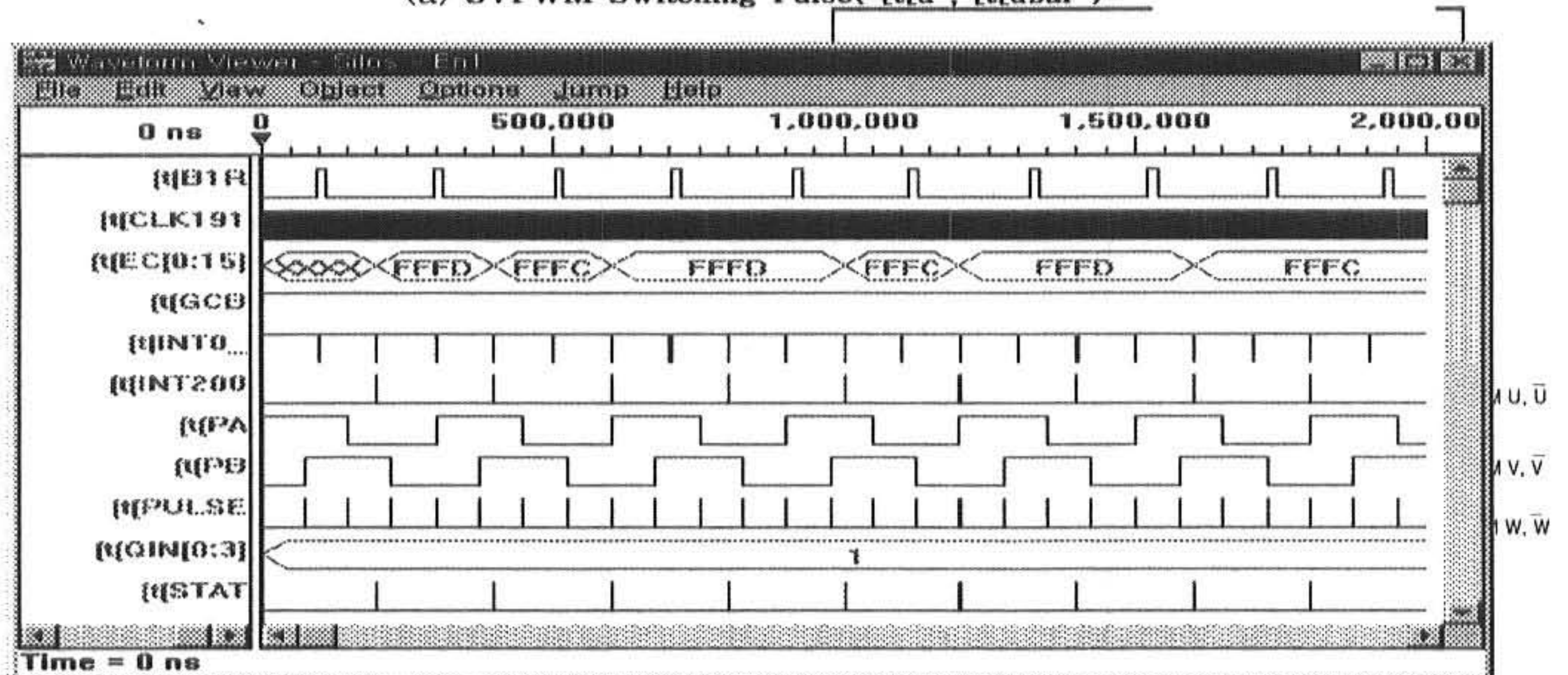


Fig. 3. Block Diagram of ASIC Logic Circuit

(b) Encoder Reading for Speed Detection([t[EC[0:15]])

Fig. 5. Logic Simulation for ASIC design

손실을 줄일 수 있다. 그림 4는 ASIC로 구현된 SVPWM Generator의 게이팅 펄스발생의 원리를 보여준다.

3. 회로 시뮬레이션과 IC 제작

그림 4는 DSP에서 계산되어진 ga_{CNT} , gb_{CNT} , gc_{CNT} 으로 ASIC를 통해 SVPWM을 발생시키는 과정을 보여주며, 입력의 최대 카운터 값은 식(3)의 CNT 값인 $0x7D0(2000d)$ 이 된다.

이러한 SVPWM 스위칭 신호를 생성하는 논리 회로를 ASIC로 구현하기 위해 로직 시뮬레이션을 그림 5(a)(b)와 같이 수행하였다. 그림 5(a)는 임의의 CNT 값에 대한 한 상(U)의 스위칭 파형을 나타낸 것이며, 그림 5(b)는 엔코더 신호를 통해 속도 정보 검출을 나타낸다. 시뮬레이션을 통해 논리 회로의 정상 동작을 확인하면 타이밍 시뮬레이션을 통해 신호 지연 시간이 허용 가능한지를 검토한 후 실제 ASIC를 구현하는데 필요한 Configuration Data를 각 ASIC회사가 제공하는 개발 도구로 생성하고, 또한 이를 자동으로 FPGA에 다운로드 하여 ASIC를 완성하게 된다.

IV. 설계 제작된 시스템의 동작특성

구현된 ASIC를 실제 유도전동기의 벡터 제어 시스템 구동용 전압형 인버터의 SVPWM에 적용하여 특성을 관측하였다. 그림 6은 구성되어진 유도전동기 속도제어 시스템 구성도이며,

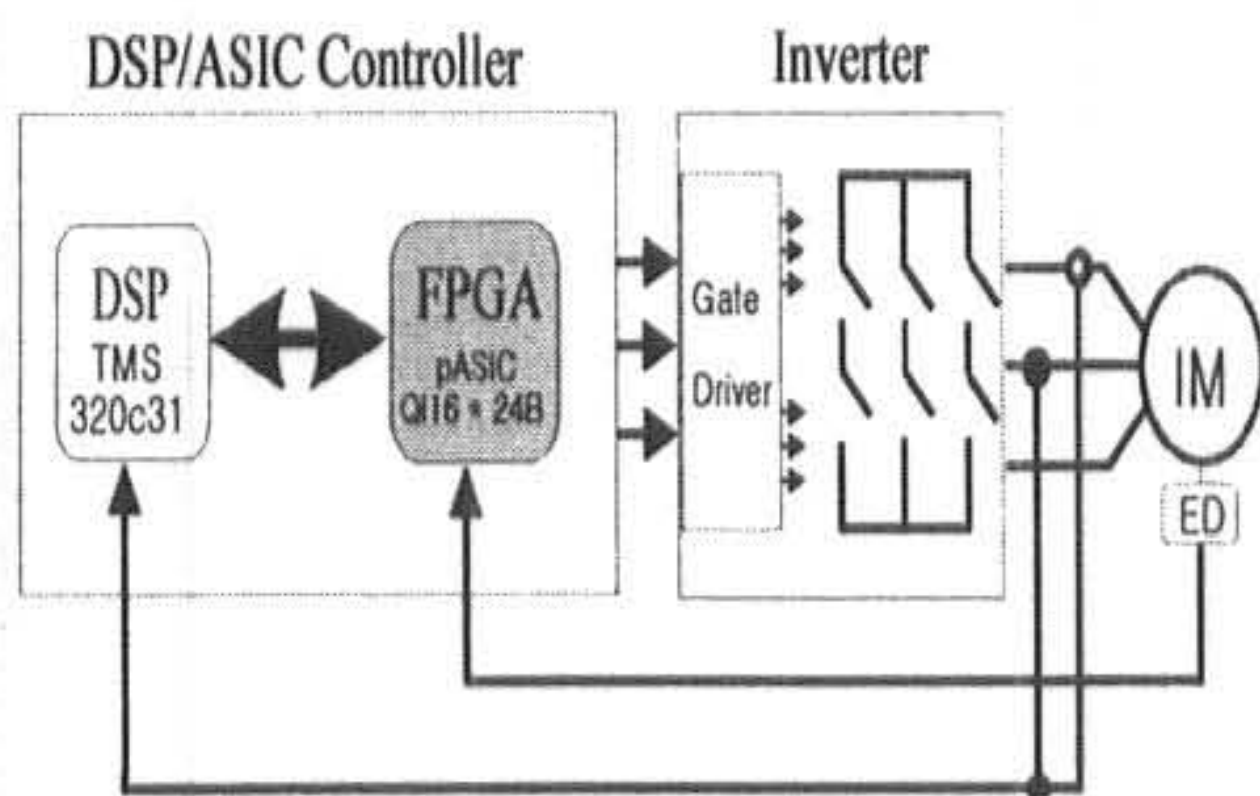


Fig. 6. Block Diagram of DSP/ASIC Controller for Induction Motor Control System

실험에 적용된 유도전동기는 2.2KW, IGBT 인버터 5KW를 사용하였다.

그림 7은 설계 제작된 ASIC에서 발생된 신호에 의하여 실 시스템에서 IGBT를 구동하고 있는 SVPWM의 측정된 3상 스위칭 파형이며, 그림 8은 전동기 구동시 정상상태로 구동되고 있는 시스템의 인버터 출력인 a상과 b상의 전류를 오실로 스코프로 관측된 파형이다.

IV. 결론

유도전동기 정밀제어 시스템에서 전체 성능은 DSP의 알고리즘 연산과 인터페이싱에 요구

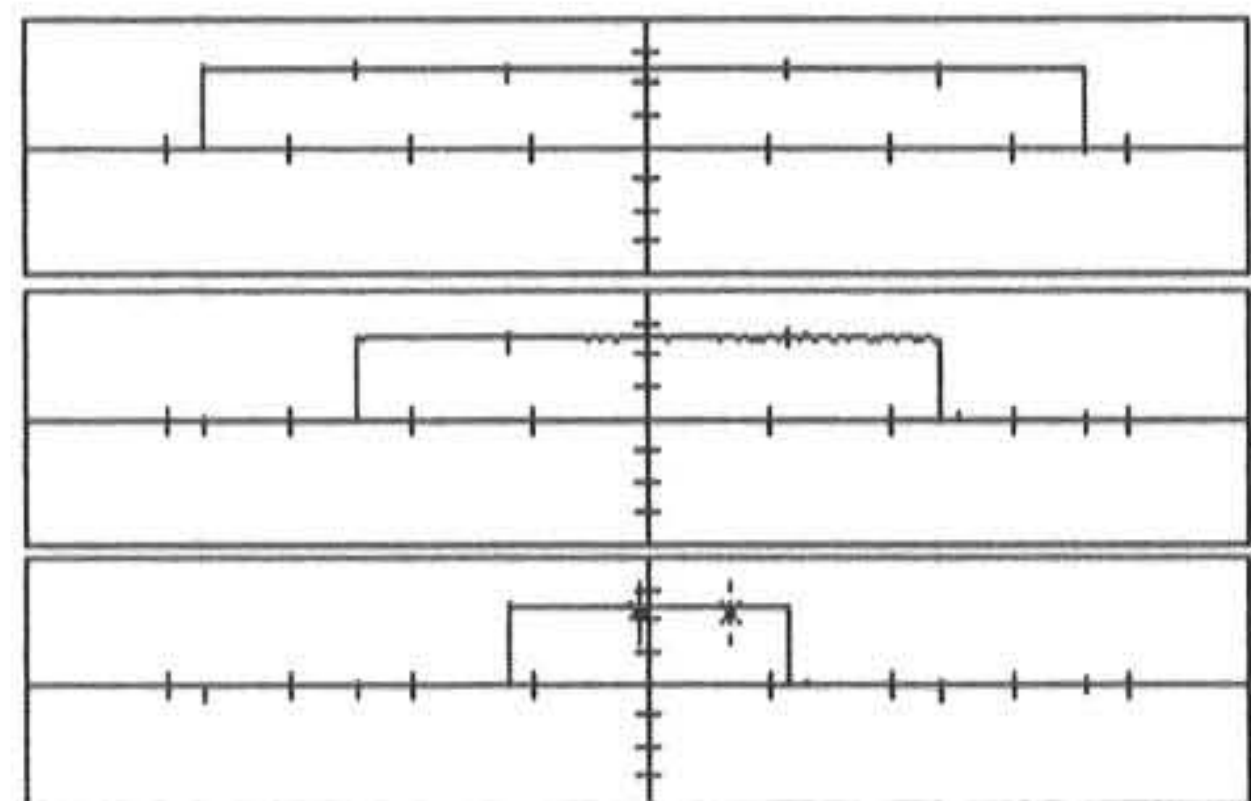


Fig. 7. Threere-Phase SVPWM Switching Signal

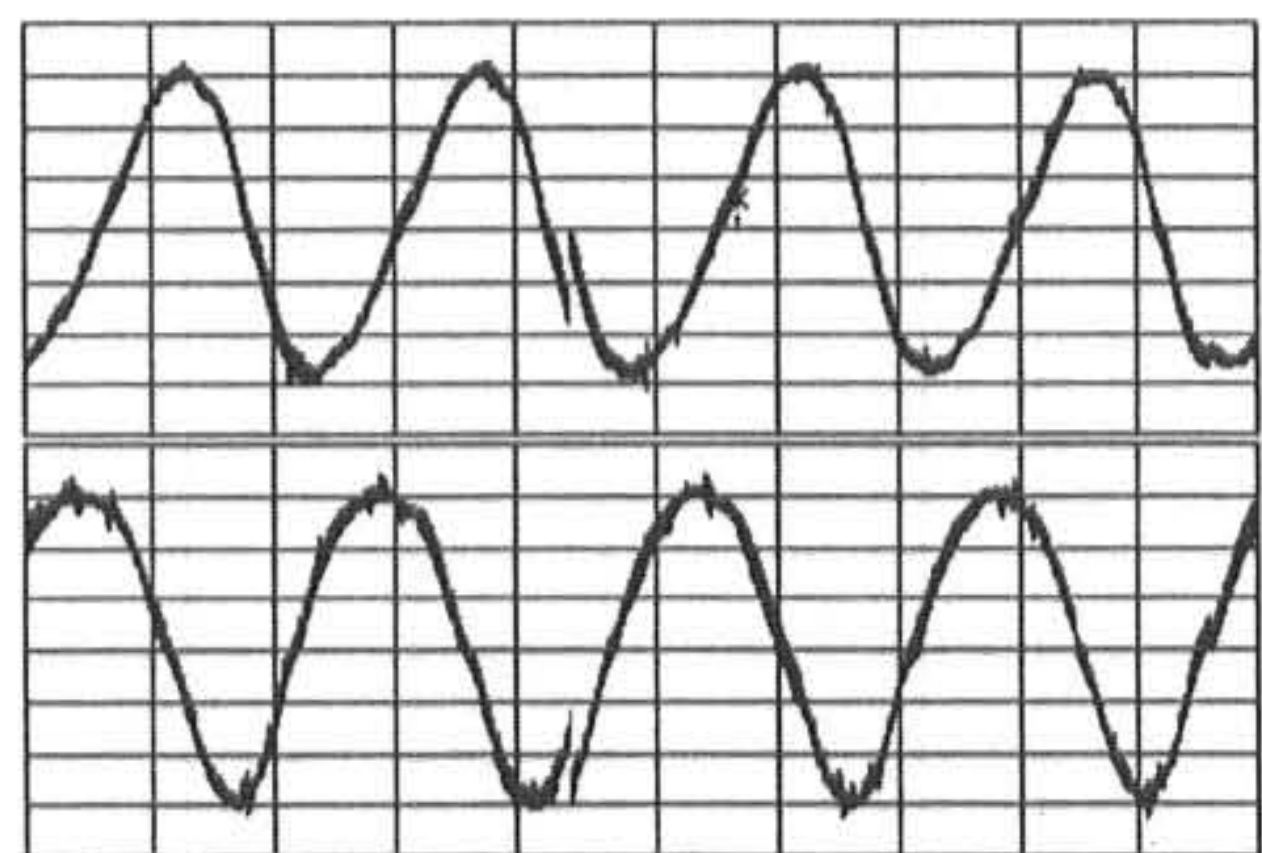


Fig. 8. I_a & I_b Current Waveforms of the control System

되는 시간에 밀접하게 연관되어 있다. 이에 따라 제어 알고리즘 가운데 복잡하고 많은 연산이 요구되는 특정 알고리즘인 SVPWM의 처리와 외부와의 정확하고 빠른 인터페이싱을 위하여 ASIC를 설계하였으며, 연산결과를 제어신호

Yokohama, 1995

발생 및 시스템 구동에 적용 할 수 있는 전용 IC로 응답특성이 빠른 Quick Logic QL16X24B를 사용하여 구현하였다. 이를 이용하여 유도전동기 구동용 전압원 인버터 시스템에 적용하여 보다 여유 있는 연산시간을 확보하여 빠른 응답이 이루어지도록 시스템에 응용하였다. 개발된 ASIC는 스위칭 신호발생은 물론 속도 정보를 계산하는 알고리즘도 추가하여 DSP의 인터페이싱에 이용하였으며, QuickLogic의 Spde Software를 사용하여 시뮬레이션에 의한 동작 특성을 확인하였다. 제작된 실 시스템에서 실험을 통해 개발된 ASIC의 구현이 올바르게 동작됨과 동시에 우수한 특성이 얻어짐을 보여 주었다. 앞으로 ASIC이 전동기 제어분야에서 복잡하고 고도의 정밀성과 속응성이 요구되는 제어 시스템에 이용이 기대된다.

(1999년 7월5일 접수, 1999년 10월5일 채택)

참고문헌

- [1] Ying-Yu Tzou and Hau-Jean Hsu, "FPGA Realization of Space-Vector PWM Control IC for Three-Phase PWM Inverters", IEEE-PE, Vol.12, No.6, Nov. 1997
- [2] Shih-liang Jung, Meng-Yueh Chang and Ying-Yu Tzou, "Design and Implementation of an FPGA-Based Control IC for AC-voltage Regulation", IEEE Transactions on PE, Vol. 14, NO. 3, 1999
- [3] Tazi K. and Monmasson E., "Contribution to Multimachine Speed Control Device Architectures Preliminary DSP Based Control Realization with View of FPGA Architecture Design", Proceeding PCIM'97 Intelligent Motion, June 1997
- [4] Scott Hauck, "The Roles of FPGA's in Reconfigurable System", Proceedings of the IEEE, Vol.86, No.4, April 1998
- [5] QuickLogic, Leading the Revolution in FPGAs" 1998
- [6] Joohn-Sheok Kim, Seung-Ki Sul "A Novel Voltage Modulation Technique of the Space Vector PWM", IPEC-