

論文99-36S-2-3

# 버퍼에 설정된 점유 임계치의 동적 변화에 기초한 입력버퍼형 ATM 스위치

(An input-buffer ATM switch based on the dynamic change of the threshold for the occupancy of the buffer)

白政勳\*, 林濟鐸\*\*

(Jung Hoon Paik and Chae Tak Lim)

## 요약

본 논문에서는 입력 버퍼에 설정된 점유 임계치를 동적으로 가변 시켜 최대의 점유도를 갖는 포트를 우선적으로 서비스 하는 입력 버퍼형 ATM 스위치의 경합 제어 방식을 제안 하고 이것의 하드웨어적 실현 방안을 기술 한다. 하드웨어적 실현 방안은 고속화를 위해 단순 구조를 지향 하여 신호 경로단의 경감과 발열량의 절감을 추구 한다. 입력 버퍼에 설정되는 점유 임계치는 매 타임 슬롯마다 셀의 입력과 경합 제어에 의한 셀의 서비스 결과를 기반으로 가장 점유도가 높은 버퍼가 경합 제어에서 가장 높은 우선권을 갖도록 동적으로 가변 된다. 제안한 경합 제어 방식의 특성을 분석하기 위해 마코흐(Markov) 체인을 이용한 성능 해석을 실시하고 다양한 트래픽 조건에서의 모사 시험을 통하여 제안된 방식과 기존의 방식간에 트래픽에 대한 적응성을 비교 분석 한다.

## Abstract

This paper proposes a contention resolution policy featuring dynamic change of the threshold for the occupancy of the input buffer for an input buffering ATM switching architecture and its hardware implementation strategy. The strategy is provided with the aim of the simple structure that achieves the reduction of the signal path and the power consumption. The threshold is changed dynamically every time slot based both the arrival of cells and the cell service resulting from the contention resolution. The performance on the cell loss of the proposed policy is performed and compared with the conventional policy under the diverse traffic conditions through both the analysis based on the Markov chain and the simulation.

## I. 서론

다가올 21세기는 광대역 서비스의 대중화와 멀티미

디어 통신의 확산이 예견되는 B-ISDN 시대가 될 것이다. 다양한 트래픽 특성을 갖는 광대역 멀티미디어 서비스를 통신망에서 수용하기 위해서는 포트(port)당 수십 메가(mega) 비트 이상의 속도를 수용함과 동시에 다양한 트래픽에 대하여 적응성이 우수한 ATM 스위치가 필요하다<sup>[1]</sup>. 스위치의 분류 기준은 매우 다양하며 그 중 하나가 스위치 내에서의 손실을 억제하기 위해 설치되는 버퍼의 위치에 의한 분류이며 이 기준에 따라 스위치는 입력 버퍼형, 출력 버퍼형, 크로스포인트 버퍼형으로 분류 된다. 입력버퍼형 스위치

\* 正會員, 斗源工科大學

(Dept. of Radio Communication, Doowon Technical College)

\*\* 正會員, 漢陽大學校 電子工學科

(Dept. of Electronic Engineering, Hanyang University)

接受日字: 1998年7月30日, 수정완료일: 1999年1月6日

구조는 *Head Of Line(HOL)* 충돌현상으로 인해 실 호 스루풋이 약 58 %<sup>[2]</sup> [3] 정도로 낮으며 *HOL* 충돌을 제어하는 경합제어가 필요하다. 출력버퍼형 스위치의 스루풋은 다른 방식에 비해 우수하지만 입력 포트의 속도에 비해 스위칭 속도가 매우 높아야 하거나 신호선의 연결이 매우 복잡해지는 단점을 갖는다. 이러한 문제는 처리 속도가 증가함에 따라 실질적인 구현상의 난제로 등장한다. 고속의 입력 트래픽을 스위칭 하는 경우 동일한 스루풋이 달성되는 조건하에서 스위칭 속도가 낮을수록 신뢰성이 있는 동작이 기대 되며 이러한 조건은 입력버퍼형 스위치 구조에서 만족 된다. 입력버퍼형 스위치 구조에서 *HOL* 충돌 현상을 제거하기 위하여 입력버퍼에 *First In Random Out(FIRO)* 메모리를 적용하거나 *Content Addressable Memory(CAM)* 을 적용하는 방식<sup>[4]</sup>이 제시되었으나 *FIRO* 기능구현에 요구되는 하드웨어 로직의 복잡성 및 *NV* 의 동작속도를 필요로 하는 *CAM* 에 의해 전체 동작속도는 제한된다. 타임 스케 줄링(scheduling) 과 파이프라인(pipeline) 처리 특성을 갖는 타임 할당 방식<sup>[5]</sup>이 제안되어 입력버퍼 방식에서 약 90% 의 스루풋을 달성하지만 *FIRO*형 입력버퍼를 사용 함으로서 부가되는 제어 로직의 복잡성은 고속화에 제한적인 요소이다. 따라서, 구조와 제어 가 단순하고 내부 속도의 증가가 불필요한 입력버퍼형 크로스포인트 방식에 고속의 경합제어 기능을 적용하는 것이 신뢰성 높은 고속 스위칭 기능 실현에 적합한 접근 방안이라 사료 된다. 입의 선택 방식이나 라운드-로빈 방식이 적용되는 기존의 경합제어 방식<sup>[2]</sup>은 입력 트래픽의 특성을 고려하지 않아서 다양한 형태의 트래픽 특성을 갖는 멀티미디어 서비스에 탄력적으로 대응하지 못한다. 즉, 일시적으로 특정 입력포트에 트래픽이 집중되거나 특정 출력 포트로 트래픽이 집중되는 *Hot-spot* 현상은 멀티미디어 환경에서 빈번하게 발생되는 상황 이므로 입력버퍼 방식을 적용하는 스위칭 방식에서는 이러한 상황으로 인한 입력버퍼의 오버 플로우(Overflow) 현상을 억제하는 기능이 절실히 요구된다. 본 논문에서는 입력버퍼에서의 데이터 손실율을 개선하기 위하여 입력 트래픽의 변화에 탄력적으로 적응하는 경합제어 방식을 제안한다. 입력 트래픽의 변화에 적응성을 갖는 경합제어 기능은 입력버퍼에 점유 임계치를 설정하여 임계치를 초과한 입력버퍼에 경합에서의 우선권을 부여함으로서 실현된다. 임계치는

고정된 값이 아니라 매 타임슬롯 마다 셀의 입력과 셀의 서비스에 의해 버퍼 길이의 증감에 따라 버퍼 길이가 증가된 버퍼에 경합에서의 우선권을 부여 하는 방식으로 임계치가 변화 된다. 다수의 입력버퍼에 임계치 초과상황이 동시에 발생하는 상황을 고려하여 이들 간에 공평성을 제공하는 방안도 제시된다. 제안한 방식의 실용성을 제고 하기 위해 제안한 방식의 실현 방안이 제시 되며 이것은 고속화에 필수적인 단순화(Simplification) 을 지향한다. 단순한 하드웨어는 소요되는 게이트(gate) 수의 경감을 의미하고 이는 신호 경로 단의 경감과 발열량의 절감을 의미하므로 고속 스위칭 기능의 실현에 필수적인 요소이다. 본 논문의 구성은 II 장에서 제안하는 스위치의 구조 및 동작을 기술하고 III 장에서는 제안한 방식의 수학적 성능 분석 및 모사 시험 결과가 기술 되며 IV 장에서 결론이 주어 진다.

## II. 임계치 가변형 스위치 구조 및 동작 알고리듬

그림 1은 본 논문에서 제안하는 입력 버퍼형 ATM 스위치의 구조이다. 스위치는 입력 버퍼, 임계치 설정부, 경합 제어부로 구성된다. 입력 버퍼에는 저장 되어 있는 셀의 수에 대한 임계치가 설정되며 대기 셀 수가 임계치 보다 크거나 같게 되면 *Buffer-full(BF)* 신호가 발생되어 경합 제어부로 입력 된다. 임계치는 매 타임 슬롯마다 고정된 값을 유지 하지 않고 이전 타임 슬롯의 값 보다 하나 증가된 값, 하나 감소된 값 혹은 이전과 동일한 값 중에 하나로 설정 된다. 경합 제어부는 입력 버퍼의 *HOL* 셀 중 동일한 목적지를 갖는 셀들에 대하여 *BF* 신호를 기반으로 경합 제어를 수행하고 경합 제어의 결과를 대응 되는 임계치 설정부에 송신 한다. 경합 제어의 결과는 그림 1과 같이 셀 서비스 신호(*Cout*)로 전달 된다.

경합 제어부는 크로스포인트(crosspoint)로 구성되어 동일한 열(column)에 속한 크로스포인트 간에 대응 되는 출력 포트에 대하여 경합 제어 기능을 수행 한다. 즉, 그림 1에서 출력 포트 *i* 와 동일한 열(column)에 속한 크로스포인트는 입력 버퍼의 *HOL* 셀 중 목적지가 출력 포트 *i* 인 셀들 간에 경합 제어를 수행 한다. 임계치 설정부는 매 타임 슬롯마다 입력 버퍼에 설정된 임계치를 변화 시키는 기능을 수행

한다. 임계치 변화는 버퍼의 길이가 클수록 경합 제어에서 우선권을 갖도록 설정 되며 이를 위해 버퍼의 길이를 증가 시키는 요인인 셀 입력 신호(Cin) 와 버퍼의 길이를 감소 시키는 요인인 셀 서비스 신호(Cout)를 이용 한다. 버퍼의 길이가 이전 타임 슬롯에 비해 증가된 버퍼에 대해서는 경합에서의 우선순위를 올리기 위해 임계치를 하나 감소 시키고 버퍼의 길이가 감소된 경우는 임계치를 하나 증가 시킨다. 이전과 동일한 버퍼 길이가 유지된 경우는 임계치의 값도 이전과 동일하게 유지 된다.

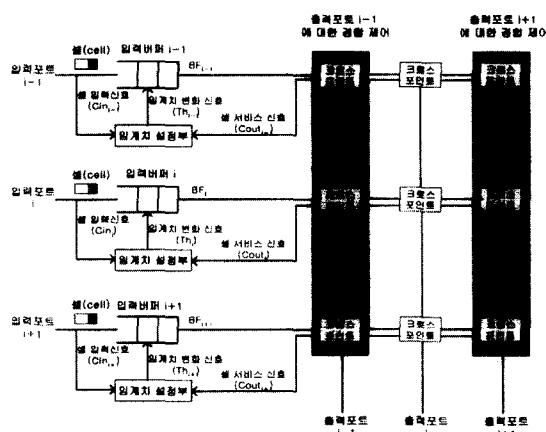


그림 1. 임계치가 가변 되는 입력 버퍼형 ATM 스위치

Fig. 1. Input buffered ATM switch with the threshold changed dynamically.

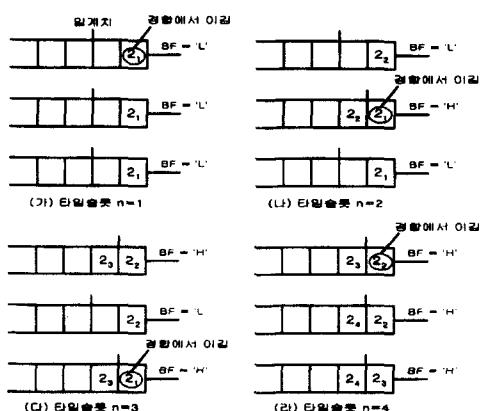


그림 2. 임계치의 동적 변화

Fig. 2. Dynamic change of the threshold.

그림 2 는 임계치 변화 과정을 보여 준다. 그림 2에서 버퍼내의  $2n$  은 타임 슬롯  $n$  에 목적지가 2인 셀이 입력 됨을 나타낸다. 그림 2 의 (가) 에서 모든

버퍼는 임계치 초과 상황이 아니므로 임의의 한 포트가 선택 된다.

그림 2 의 (나) 는 타임 슬롯 2 에 입력 버퍼 1 과 2 에 셀이 입력 됨을 나타낸다. 입력 버퍼 1 은 타임 슬롯 1 에서 서비스 되었고 새로운 셀이 입력 되었으므로 버퍼의 길이에 변화가 발생되지 않아 임계치는 그대로 유지 된다. 입력 버퍼 2 는 이전 타임 슬롯 에서 서비스 되지 않았고 새로운 셀이 입력 되었으므로 버퍼의 길이는 이전 타임 슬롯에 비해 증가 된다. 버퍼의 길이가 증가 되었으므로 임계치를 이전 타임 슬롯에 비해 하나 감소 시킴으로서 경합에서의 우선순위를 높인다. 입력 버퍼 3 은 이전 타임 슬롯에서 서비스 되지 않았고 새로운 셀도 입력 되지 않았으므로 버퍼의 길이에는 변화가 없다. 그러므로, 임계치는 이전 타임 슬롯과 동일하게 유지 된다. 그림 2 의 (다) 에서 버퍼 2 는 이전 타임 슬롯 에서 서비스 되었고 새로운 셀이 입력 되지 않은 경우 이다. 이 경우는 버퍼 길이의 감소를 유발 하므로 임계치를 하나 증가 시켜 경합 제어에서의 우선순위를 낮춘다. 그림 2 에서 보는 바와 같이 제안된 방식은 동일한 버퍼 길이에 대해서는 동일한 임계치가 설정 되고 버퍼 길이가 를 수록 경합 제어에서 우선 순위가 높게 동작 함을 알 수 있다. 제안된 방식을 기가(giga) 급 이상의 고속 환경에 적용하기 위해서는 각 구성부는 고속화에 적합하게 구성 되어야 한다. 이러한 구성 방식을 기술 한다.

### 1. 경합 제어부

#### (1) 동작

경합 제어부는 입력 버퍼의  $BF$  신호를 기반으로 경합 제어 기능을 수행 한다. 경합에서 이진 포트에 대해서는 로직 레벨이 High 인 셀 서비스 신호 (Cout) 를 반송 하고 그렇지 못한 포트에 대해서는 Low 의 신호 값을 전달 한다. 모든 입력 버퍼의 점유도가 임계치 이하인 경우는 상위에서 하위 방향의 라운드-로빈 (round-robin)방식이 적용된다. 임계치가 초과된 입력버퍼는 그렇지 않은 입력버퍼 보다 경합에서 우선권을 갖는다. 다수의 입력포트에서 임계치 초과 상황이 발생한 경우는 임계치가 초과된 입력포트 간에만 경합제어가 수행되며 경합제어의 공평성 (Fairness)을 위해 이들간에도 상위에서 하위방향의 라운드-로빈 방식이 적용된다. 이러한 방식은 버스트성이 강한 입력 트래픽으로 인해 빈번하게 일시적으로

지속되는 버퍼에서의 임계치 초과 상황에 대하여 공평성 높은 경합 제어 기능을 제공한다.

## (2) 하드웨어 실현

경합제어 기능은 양방향 아비터 방식<sup>[6]</sup> 을 근간으로 구성 한다. 각 크로스포인트는 경합제어가 이루어 질 때마다 그룹 L 과 그룹 H 중 하나의 그룹에 속한다. 경합에서 이긴 크로스포인트를 포함한 상위의 크로스포인트는 그룹 L을 형성하고 하위의 크로스포인트는 그룹 H를 형성한다. 그룹 H는 그룹 L 보다 높은 우선순위를 갖으며 동일 그룹 내에서는 상위로 갈수록 우선순위가 높다. 이러한 규정은 상위에서 하위방향 으로의 라운드-로빈 순번을 실현한다. 제안한 경합제어 방식의 실현을 위하여 다음의 신호선을 정의 한다(그림 3).

*DHBF(Down High-group Buffer Full)* : 그룹 H의 입력포트 중 임계치 초과 상황이 발생한 가장 우선순위가 높은 입력포트를 지정하기 위한 신호

*DLBF(Down Low-group Buffer Full)* : 그룹 L의 입력포트 중 임계치 초과 상황이 발생한 가장 우선순위가 높은 입력포트를 지정하기 위한 신호

*UHBF(Up High-group Buffer Full)* : 그룹 H의 하위 입력포트에서 임계치 초과 상황이 발생했음을 상위에 알리기 위한 신호.

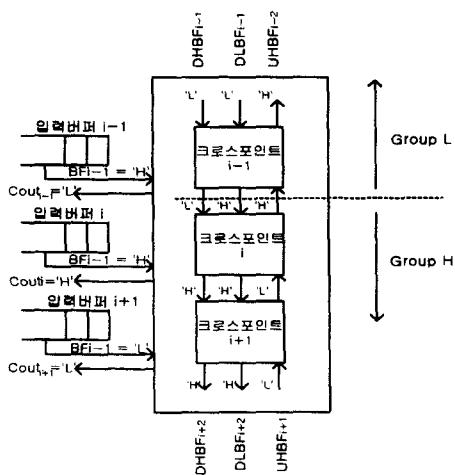


그림 3. 제어선을 이용한 경합제어 기능

Fig. 3. The contention resolution function using the control signals.

그룹 H 및 그룹 L에 속한 크로스포인트는 각각 상위의 크로스포인트로부터 입력되는 DHBF 및

DLBF 신호선의 신호 값을 기반으로 동일 그룹 내에서 자신보다 우선순위가 높은 입력버퍼에서 임계치 초과 현상이 발생했는지를 인지하게 된다. 그룹 L의 크로스포인트는 UHBF 신호선의 신호 값을 근간으로 그룹 H에서 임계치 초과 상황에 대한 정보를 얻게 된다. 그룹 H 및 그룹 L에 속한 각 크로스포인트에서 경합제어 기능의 실현을 위해 고려해야 하는 경우 및 이에 대한 처리 기능은 다음과 같다.

### ○ 그룹 H 단의 경합제어

그룹 H 단에서 발생 가능한 경우 중 첫 번째 경우는 해당 크로스포인트의 상위단에서 임계치 초과 상황이 발생한 경우이다. 이 상황은 상위단에서 입력되는 DHBF 신호의 로직 레벨이 *High* 인 것으로 인지된다. 동일 그룹 내에서는 상위단이 경합제어에서 우선권이 높으므로 해당 크로스포인트는 경합에서 지게 된다. 상위단의 크로스포인트가 경합에서 이겼으므로 해당 크로스포인트는 그룹 H로 천이하고 DHBF, DLBF, UHBF 등의 출력신호는 인접 단에서 수신한 신호를 그대로 전달한다. 두 번째 경우는 해당 크로스포인트의 상위단에서는 임계치 초과 상황이 발생하지 않았고 해당 크로스포인트에서 임계치 초과 상황이 발생한 경우이다. 이 경우는 해당 크로스포인트가 그룹 H 중 가장 우선순위가 높은 크로스포인트가 되므로 경합수준의 우선권이 주어진다. 경합의 결과를 다른 크로스포인트에 알리기 위해 DHBF 및 UHBF 신호선의 논리 레벨을 *High*로 지정하여 전달한다. 세 번째 경우는 해당 크로스포인트를 포함한 상위단에서 임계치 초과 상황이 발생하지 않았고 그룹 H의 하위단에서 임계치 초과 상황이 발생한 경우이다. 이 상황은 *Low* 의 신호 레벨을 갖는 DHBF 신호와 *High* 의 로직 레벨을 갖는 UHBF 신호로 인지된다. 이 경우 해당 크로스포인트는 경합에서 지게되고 하위단에 경합수준의 우선권이 주어지므로 그룹 L로 천이한다. 네 번째 경우는 그룹 L에서만 임계치 초과 상황이 발생한 경우로 이 경우도 해당 크로스포인트는 경합에서 지게 되고 자신 보다 상위에 위치한 그룹 L에 경합수준의 우선권이 주어지므로 그룹 H로 천이 한다.

### ○ 그룹 L 단의 경합제어

그룹 L 단에서 고려해야 하는 첫 번째 경우는 그룹 H에서 임계치 초과 상황이 발생한 경우이다. 이 경우는 로직 레벨 *High* 의 UHBF 신호로 인지된다.

그룹  $H$ 는 그룹  $L$  보다 우선권이 높으므로 그룹  $L$ 의 상태에 무관하게 크로스포인트는 경합에서 지게되고 그룹  $L$ 의 상태를 그대로 유지한다. 두 번째 경우는 임계치 초과 상황이 그룹  $H$  에서는 발생하지 않고 그룹  $L$ 의 상위단에서 발생한 경우이다. 이 경우 해당 크로스포인트는 경합에서 지게 되고 상위단의 크로스포인트에 경합수준의 우선권이 주어지므로 그룹  $H$ 로 천이한다. 세 번째 경우는 그룹  $H$  및 그룹  $L$ 의 상위단 모두 임계치 초과 상황이 아니고 해당 크로스포인트가 임계치 초과 상황인 경우이다. 이 경우 해당 크로스포인트는 경합에서 이기게 되고 이 상황을 다른 크로스포인트에 알리기 위하여  $DLBF$  및  $ULBF$  신호선의 신호 레벨을 *High*로 설정하여 인접 크로스포인트로 송신하고 그룹  $L$ 로 천이한다. 네 번째 경우는 그룹  $H$  및 자신을 포함한 그룹  $L$ 의 상위단 모두 임계치 초과 상황이 아니고 하위단에서 임계치 초과 상황이 발생한 경우이다. 이 경우는 하위단의 크로스포인트에 경합수준의 우선권이 주어지므로 해당 크로스포인트는 그룹  $L$ 로 천이한다.

이상의 내용을 정리하면 표 1과 같은 논리표가 구성된다. 논리표에서  $CG$ (Current Group)와  $NG$ (Next Group)는 각각 현재의 그룹과 경합제어 기능이 수행된 후 천이 되는 그룹을 의미한다. 논리표를 근간으로 크로스포인트의 경합제어 기능을 하드웨어화 하면 그림 4. 와 같다. 그림에서 보듯이 제안된 경합제어 기능의 하드웨어는 단지

표 1. 경합 제어 기능의 논리표

Table 1. The logic table for the contention resolution policy.

Input					Output				
CG	BF <sub>i</sub>	DHBF <sub>i</sub>	DLBF <sub>i</sub>	UHBF <sub>i</sub>	SP <sub>i</sub>	DHBF <sub>i+1</sub>	DLBF <sub>i+1</sub>	UHBF <sub>i+1</sub>	NG
H	X	H	X	X	L	DHBF <sub>i</sub>	DLBF <sub>i</sub>	UHBF <sub>i</sub>	H
H	H	L	X	X	H	H	DLBF <sub>i</sub>	H	L
H	L	L	X	H	L	DHBF <sub>i</sub>	DLBF <sub>i</sub>	UHBF <sub>i</sub>	L
H	L	L	H	L	L	DHBF <sub>i</sub>	DLBF <sub>i</sub>	UHBF <sub>i</sub>	H
L	X	X	X	H	L	DHBF <sub>i</sub>	DLBF <sub>i</sub>	UHBF <sub>i</sub>	L
L	X	X	H	L	L	DHBF <sub>i</sub>	DLBF <sub>i</sub>	UHBF <sub>i</sub>	H
L	H	X	L	L	H	DHBF <sub>i</sub>	H	UHBF <sub>i</sub>	L
L	L	X	L	L	L	DHBF <sub>i</sub>	DLBF <sub>i</sub>	UHBF <sub>i</sub>	L

수십 게이트 정도의 규모로 실현되고 신호가 통과하는 단(stage)도 매우 적어 소비전력의 경감 및 고속화가

달성되어 고속 스위칭 기능의 실현에 매우 적합한 구조를 갖는다.

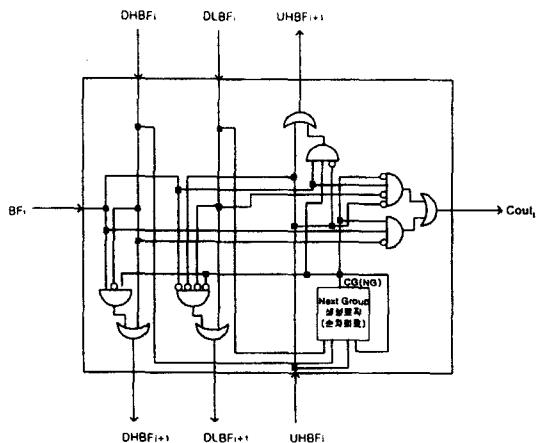


그림 4. 경합 제어 로직의 블록도

Fig. 4. The block diagram of the contention resolution logic.

## 2. 임계치 변화부

임계치 변화부는 매 타임 슬롯마다 입력 버퍼에 설정되는 임계치를 변화 시키는 기능을 수행 한다. 임계치는 입력 버퍼의 길이가 큰 버퍼에 경합의 우선순위를 높여 서비스 확률을 높이도록 조정 된다. 즉, 버퍼의 길이가 클수록  $BF$  신호의 발생 확률을 높인다. 입력 버퍼형 스위칭 구조에서 입력 버퍼의 길이에 영향을 주는 요인은 셀의 입력과 경합의 결과에 의한 셀의 서비스 이므로 네 가지 경우가 고려 된다. 첫번째 경우는 버퍼에 셀이 입력되지 않았고 해당 버퍼로부터 셀이 서비스 되지 않은 경우 이다. 이 경우는 로직 레벨이 각각 *Low*인  $C_{in}$  신호와  $C_{out}$  신호로 인지 되며 버퍼의 길이에 변화가 발생 하지 않은 경우 이다. 버퍼의 길이에 변화가 없으므로 임계치도 그대로 유지 된다. 두 번째 경우는 셀의 입력은 없지만 해당 버퍼로부터 셀이 서비스 된 경우 이다. 이 경우는 로직 레벨이 *Low*인  $C_{in}$  신호와 로직 레벨이 *High*인  $C_{out}$  신호선의 값으로 인지 된다. 이 경우는 이전 타임 슬롯에 비해 버퍼의 길이가 감소된 경우 이므로 경합의 우선순위를 하향 조정 한다. 이를 위해 임계치의 값을 이전 타임 슬롯의 값 보다 하나 증가 시켜  $BF$  신호의 발생 확률을 낮춘다. 세 번째 경우는 셀의 입력은 발생 하였지만 서비스가 안된 경우 이다. 이 경우는 로직 레벨이 *High*인  $C_{in}$  신호와 로직 레벨이 *Low*인  $C_{out}$  신호로 인지된다. 이 경우는 이전 타임 슬롯

에 비해 버퍼의 길이가 증가 되므로 경합의 우선 순위를 상승 시키기 위해 임계치의 값을 이전 타임 슬롯의 값 보다 하나 감소 시켜  $BF$  신호의 발생 확률을 높인다. 네 번째 경우는 새로운 셀도 입력 되고 버퍼내의 셀도 서비스도 된 경우로서 로직 레벨이 모두  $High$  인  $C_{in}$  신호와  $C_{out}$  신호가 발생 되는 경우이다. 이 경우는 버퍼 길이에 변화가 발생 되지 않으므로 임계치의 값은 이전 상태 값을 유지 한다. 이상의 내용이 표 2에 정리되어 있고 이를 기반으로 임계치 변화부는 매우 단순한 형태로 구현이 가능 하다.

표 2. 임계치 변환 기능의 논리표

Table 2. The logic table for the threshold translation function.

입력 신호		출력 신호
$C_{in}$	$C_{out}$	$Th(t)$
Low	Low	$Th(t-1)$
Low	High	$Th(t-1) + 1$
High	Low	$Th(t-1) - 1$
High	High	$Th(t)$

#### IV. 성능 분석

제안된 방식의 해석을 위해 셀은 슬롯 당  $p$  의 확률로 입력되고  $1/N$ 의 균등한 확률로  $N$  개의 출력포트 중 하나의 목적지를 갖는다고 가정한다. 이러한 가정하에서 입력버퍼는 슬롯의 시작 시점에 존재하는 셀의 수를 상태변수  $k$ 로 하는 마코프(Markov) 체인으로 나타낼 수 있다<sup>[7]</sup>. 버퍼의 길이를  $L$ 로 설정하고 한 타임슬롯에서  $HOL$ 에 위치한 셀이 경합에서 이길 확률을  $q$ 로 정의하면 특정 입력버퍼의 천이율은 다음과 같이 나타낼 수 있다.

$$\lambda_k = \begin{cases} p & \text{for } k=0 \\ p(1-q_k) & \text{for } 0 < k \leq L \\ 0 & \text{for } k > L \end{cases} \quad (1)$$

$$\mu_k = q_k(1-p) \quad \text{for } k > 0$$

이러한 천이율에 대한 버퍼의 평균 사이즈  $p_k$ 는 식 (2)와 같이 주어지며  $p_k$ 를 구하

$$p_k = p_0 \prod_{j=0}^{k-1} \frac{\lambda_j}{\mu_{j+1}} \quad (2)$$

기 위해서는  $q_k$ 를  $p$ 로 나타내어야 한다. 특정 입력버퍼의  $HOL$  셀이 경합에서 이길 확률  $q$ 는  $N-1$  개의 다른 입력버퍼 중  $j$  개가 특정 입력버퍼와 경합이 발생된 경우에 선택될 확률이  $1/j+1$ 로 주어지는 랜덤 선택 방식을 적용하여 계산한다. 이를 기반으로 계산된 결과는 식 (3)과 (4)으로 정리 되며 여기서  $TH$ 는 입력버퍼에 설정된 임계치이고  $P_{m \geq TH}$ 는 입력버퍼의 버퍼 사이즈가 임계치보다 클 확률을 의미한다.

$$q_r = \sum_{i=0}^{N-1} \binom{N-1}{i} p_{0 < m < TH}^i \sum_{j=0}^{N-1-i} p_{m \geq TH}^j p_0^{N-1-i-j} \left(1 - \frac{1}{N}\right)^j \sum_{k=0}^i \binom{i}{k} \left(\frac{1}{N}\right) \left(1 - \frac{1}{N}\right) \frac{1}{k+1} \quad \text{for } r < TH \quad (3)$$

$$q_r = \sum_{i=0}^{N-1} \binom{N-1}{i} p_{m \geq TH}^i \left(1 - p_{m \geq TH}\right)^{N-1-i} \sum_{j=0}^i \binom{i}{j} \left(\frac{1}{N}\right) \left(1 - \frac{1}{N}\right) \frac{1}{j+1} \quad \text{for } r \geq TH \quad (4)$$

식 (3)과 (4)를 간략화 하면 각각 식 (5)와 (6)으로 정리된다. 식 (5)와 (6)에 임계

$$q_r = \frac{1}{p_{0 < m < TH}} \left[ \left(1 - \frac{p_{m \leq TH}}{N}\right)^N - \left(1 - \frac{1}{N} + \frac{p_0}{N}\right)^N \right] \quad \text{for } r < TH \quad (5)$$

$$q_r = \frac{1}{p_{m \geq TH}} \left[ 1 - \left(1 - \frac{p_{m \leq TH}}{N}\right)^N \right] \quad \text{for } r \leq TH \quad (6)$$

치 값으로 일과 무한대를 적용하면 각각  $P_{0 < m < TH}$ 와  $P_{m \geq TH}$ 가 0이 되어 두 경우 모두 식 (7)로 정리된다. 식 (7)은 입력 버퍼형 스위치에서  $HOL$  블록킹을 고려하지 않은 경우의 최대 스루풋이다<sup>[2]</sup>. 즉, 제안된 방식에 있어서 임계치로 영과 무한대를 사용하면 성능은 동일하게 되고 이 성능은 기존의 랜덤 선택 방식과 동일함을 알 수 있다. 표기의 편의를 위해 식 (5)와 (6)의 확률을 각각  $q_a$ 와  $q_b$ 로 표시 한다.

$$q = \frac{1}{1-p_0} \left\{ 1 - \left(1 - \frac{1}{N} + \frac{p_0}{N}\right)^N \right\} \quad (7)$$

그림 5는 식 (5), (6), (7)을 기반으로  $q$ ,  $q_a$ ,  $q_b$ 를  $P_{m \geq TH}$ 의 함수로 표시한 결과이고 도출된 식의 검증을 위해 시뮬레이션 결과를 추가 했다. 시뮬레이션은  $P_{m \geq TH}$ 의 값이 0.00, 0.25, 0.50, 0.75, 1.00인 경우에 대해서만 수행 했다. 그림 5에서  $q$ 의 값이

입력 버퍼형 ATM 스위치의 최대 스루풋인 0.58 보다 다소 큰 0.65 정도가 나오는 이유는 식 (3) 과 (4)에서 HOL 블록킹을 고려하지 않았기 때문이다<sup>[8]</sup>. 그럼으로부터 임계치가 초과된 버퍼의 HOL 셀이 서비스될 확률은 임계치를 고려하지 않은 기존의 방식 보다는 항상 높은 반면에 임계치 이하인 버퍼의 HOL 셀이 서비스될 확률은 기존의 방식 보다 항상 낮음을 알 수 있다.

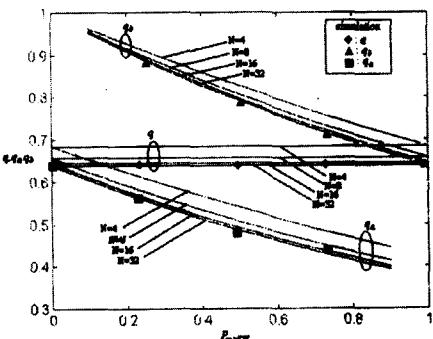


그림 5. 버퍼의 점유도에 따른 HOL 셀의 서비스 확률  
Fig. 5. service probability of HOL cell for the occupancy of the buffer.

식 (5) 와 (6) 을 기반으로  $N$  입력 포트 전체에 대한 최대 스루풋은 식 (8) 과 같이 표현 된다.

$$S = (q_a|_{p_0=0} p_{0 < m < TH} + q_b|_{p_0=0} p_{m \leq TH})N \quad (8)$$

식 (5) 와 (6) 을 식 (8) 에 적용하면 최대 스루풋은 식 (9) 로 정리 된다.

$$\left(1 - \left(1 - \frac{1}{N}\right)^N\right)N \quad (9)$$

식 (9) 는 임의 선택 방식의 경합 제어를 사용하는 입력 버퍼형 스위치에서 HOL 블록킹을 고려하지 않은 경우의 최대 스루풋과 일치 함을 알 수 있다<sup>[8]</sup>. 이것 은 식 (3) 과 (4) 를 도출 하는 과정에서 HOL 블록킹을 고려하지 않은 결과이다. 식 (9) 로부터 모든 입력 포트에 대한 전체 스루풋은 임계치를 고려한 경합 제어 방식과 기존의 경합 제어 방식이 동일함을 알 수 있다. 두 방식간에 전체 스루풋은 동일 하지만 특정 포트의 스루풋은 해당 버퍼의 버퍼 길이에 따라 상이 하다. 입력 버퍼가 비워 있을 확률,  $p_0$  가 0 인 경우 등식  $p_0 + p_{0 < m < TH} + p_{m \geq TH} = 1$  은  $p_{0 < m < TH} + p_{m \geq TH} = 1$  로 되므로 이 조건을 식 (5) 와 (6) 에

적용 하면 버퍼 길이가 임계치 이하인 버퍼의 최대 스루풋인  $S_a$  와 임계치 이상인 버퍼의 최대 스루풋인  $S_b$  를 각각 식 (10) 과 (11) 로 표현 할 수 있다.

$$S_a = \frac{1}{1 - p_{m \leq TH}} \left[ \left(1 - \frac{p_{m \leq TH}}{N}\right)^N - \left(1 - \frac{1}{N}\right)^N \right] \quad (10)$$

$$S_b = \frac{1}{p_{m \leq TH}} \left[ 1 - \left(1 - \frac{p_{m \leq TH}}{N}\right)^N \right] \quad (11)$$

그림 6 과 7 은 각각  $N$  과  $p_{m \geq TH}$  의 함수로서  $S_a$  와  $S_b$  를 나타낸다. 그럼으로부터  $P_{m \geq TH}$  가 증가함에 따라  $S_a$  와  $S_b$  는 감소 함을 알 수 있다. 이러한 현상은  $P_{m \geq TH}$  의 증가가 입력 버퍼의 점유도에 있어 증가를 의미하고 이것은 HOL 셀 간의 충돌 확률을 높이는 결과를 초래 하기 때문이다.

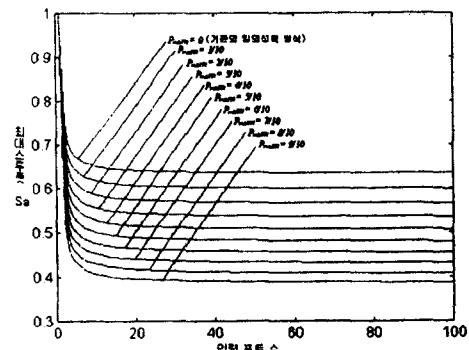


그림 6. 버퍼의 길이가 임계치 이하인 버퍼의 최대 스루풋  
Fig. 6. Maximum throughput of the input buffer whose occupancy is below the threshold.

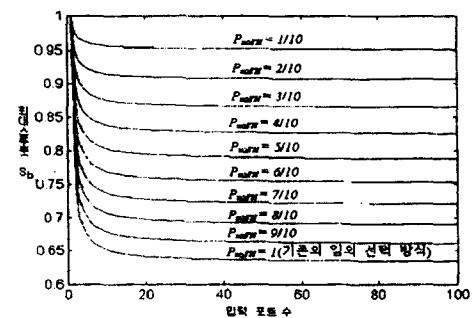


그림 7. 버퍼의 길이가 임계치 이상인 버퍼의 최대 스루풋  
Fig. 7. Maximum throughput of the input buffer whose occupancy is above the threshold.

그림 6 과 7 로 부터 주목할 것은  $S_b$  는 기존의 임의 선택 방식의 스루풋 보다 항상 높은 반면에  $S_a$  는 기

존 방식에 비해 항상 낮다는 것이다. 즉, 임계치를 고려한 방식과 기존의 방식간에 전체의 스루풋은 동일 하지만 임계치를 초과한 버퍼에 대한 스루풋은 기존 방식에 비해 항상 높다는 것이다. 그러므로 특정 입력 포트에 트래픽이 집중되어 일시적으로 버퍼의 길이가 증가 되는 환경에는 기존의 방식 보다는 임계치를 고려한 방식이 적합함을 알 수 있다.

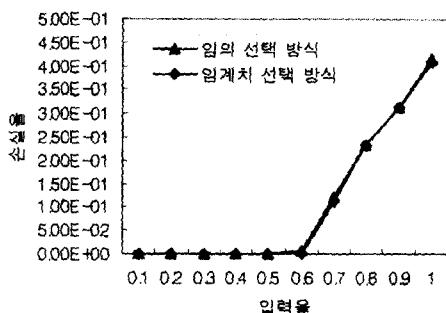


그림 8. 균등 트래픽에 대한 손실율

Fig. 8. Cell loss rate for the evenly distributed traffics.

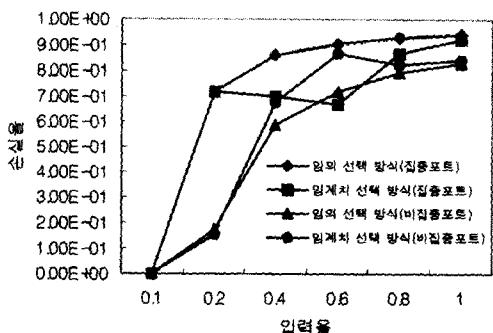


그림 9. 비균등 트래픽에 대한 손실율

Fig. 9. Cell loss rate for the non-evenly distributed traffics.

그림 8 은 기존의 임의 선택 방식과 제안된 방식간의 손실율에 대한 모사 시험 결과이다. 모사 시험은 입력 버퍼의 수가 8이고 모든 입력 포트에 트래픽이 균등하게 입력되는 조건하에서 수행된다. 모사 시험 결과 균등 트래픽에 대해서 제안된 방식이 미세한 성능상의 개선이 얻어짐을 알 수 있다. 그림 9 는 입력 트래픽이 특정 포트에 집중되는 경우의 모사 시험 결과이다. 모사 시험 결과 집중 포트에 대한 서비스율은 제안된 방식이 기존 방식 보다 높은 반면 비집중 포트는 반대의 현상이 나타남을 알 수 있다. 이것은 제안된 방식에서 집중 포트를 우선적으로 처리함으로

서 나타나는 결과이다. 그러므로 제안된 방식은 트래픽이 특정 포트에 집중 됨으로서 발생되는 입력 버퍼에서의 셀 손실율을 저하 시킬 수 있고 고속화에 적합한 구조를 갖고 있어서 트래픽의 특성이 매우 다양하고 대역폭이 넓은 광대역 멀티미디어 환경에 적합한 구조라고 사료 된다.

## V. 결 론

본 논문에서는 구조와 제어가 단순하여 내부 처리 속도의 상승이 불필요한 입력버퍼형 크로스포인트 ATM 스위치에 있어서 버스트 트래픽에 감내 가능이 우수한 경합제어 방식을 제시 하고 모사 시험을 통해 기존 방식과의 성능 분석을 수행하였다. 기존의 경합제어 방식은 충돌이 발생한 HOL 셀 중 임의로 하나의 셀을 선택하거나 혹은 라운드-로빈 수순으로 셀을 선택하는 방식이며 입력버퍼의 점유도는 전혀 고려하지 않는다. 추후, 확산이 예전되는 광대역 서비스는 버스트성이 강한 VBR(Variabel Bit Rate) 트래픽의 특성을 갖을 것이며 이러한 트래픽은 스위치 입력버퍼의 점유도에 급격한 변동을 유발하게 된다. 이를 위해, 본 논문에서 제안된 방식은 입력버퍼의 점유도를 균간으로 충돌이 발생한 HOL 셀 중 점유도가 가장 높은 입력버퍼를 우선적으로 선택하는 방식을 사용함으로서 일시적으로 특정 입력버퍼에 집중되는 과도한 트래픽 현상에도 탄력성 높은 경합제어 기능을 제공한다. 또한, 제안된 방식은 입력버퍼의 처리에 대한 공평성을 위하여 라운드-로빈 수순이 제공되며 이러한 기능은 단순한 구조의 하드웨어로 실현 됨으로서 고속 시스템에 적합한 특성을 갖는다. 모사 시험 수행 결과 제안된 방식은 입력 버퍼의 점유도를 기반으로 경합제어의 우선권이 주어지므로 입력 트래픽의 변동에 적응성이 강해 일시적인 트래픽 집중 현상과 같은 상황에 대해 기존의 방식보다 안정된 동작을 나타냈다.

## 참 고 문 헌

- [1] Yukihiko Doi et al., "A very high-speed ATM switch with input and output buffers", ISS '92, vol. 2, pp. 231-235, Oct. 1992.
- [2] Mark J. Karol et al., "Input Versus Output

- [ 3 ] Queueing on a Space-Division Packet Switch", *IEEE Trans. on Comm.* vol. Com-35, no. 12, pp. 1347-1356, Dec. 1987.
- [ 4 ] Joseph Y. Hui et. al., "A Broadband Packet Switch for Integrated Transport", *IEEE JSAC*, vol. SAC-5, no. 8 pp. 1264-1273, Oct. 1987.
- [ 5 ] M.Akata et al., "A Scheduling Content-Addressable Memory for ATM Space-Division Switch Control", *Proc. ISSCC'91*, pp. 244-245, Feb. 1991.
- [ 6 ] Haruhiko Matsunaga et al., "A 1.5 Gb/s 8x8 Cross-Connect Switch Using a Time Reservation Algorithm", *IEEE JSAC*, vol. 9, no. 8, pp. 1308-1317, Oct. 1991.
- [ 7 ] Kouichi Genda et. al., "A 160 Gb/s ATM Switching System using an Internal Speed-up Crossbar Switch", *Proc. ICC*, pp. 123-132, 1994.
- [ 8 ] D.J. Goodman et. al., The near far effect in local ALOHA radio communications, *IEEE Trans. Veh. Technol.*, vol. VT-36, Feb. 1987.
- [ 9 ] J. Y. Hui, *Switching and Traffic Theory for Integrated Broadband Networks*, Norwood, MA: Kluwer, 1990.

## 저자 소개

白政勳(正會員)

1982년 ~ 1986년 한양대학교 전자공학(학사), 1986년  
~ 1988년 한양대학교 전자공학(석사), 1988년 ~ 1996  
년 한국전자통신연구소, 1995년 ~ 1998년 한양대학교  
박사과정 수료, 1996년 ~ 현재 두원공과대학 전파통신  
과 교수

林濟鐸(正會員) 第33卷 A編 第7號 參照

현재 한양대학교 전자공학과 교수