
DMT시스템에서 ADSL 칩 설계를 위한 동기화 파라미터에 관한 연구

조 병 록* · 박 술* · 김 영 민**

A study on the synchronization parameter to design ADSL chip in DMT systems

Byung-Lok Cho* · Sol Park* · Young-Min Kim**

요 약

본 논문에서는 ADSL용 칩 설계를 위한 동기화 파라미터 값을 도출하기 위하여 컴퓨터 모의수행으로 STR과 프레임동기의 성능을 분석한다.

ADSL에 적합한 PLL루프를 분석하고 설계를 하며, 이러한 결과를 통하여 ADSL칩 설계를 위한 STR의 최적 파라미터 값을 얻는다. 또한 여러 가지 알고리즘으로 프레임동기를 수행할 때, 컴퓨터 모의수행으로 FER(Frame Error Rate)의 성능을 분석했고, 프레임 offset의 효과를 분석했다.

Abstract

In this paper, to draw out the parameter of synchronization for ADSL(Asymmetric Digital Subscriber Line) chip design, we analyze the performance of STR(Symbol Timing Recovery) and frame synchronization with computer simulation.

We analyze and design PLL(Phase Lock Loop) loop for ADSL. As a result, we obtained the optimum parameter of STR to design ADSL chip.

※ 본연구는 '97,'98 전남대학교 위탁과제의 지원과 제 11차 IBRD 교육차관 신진교수 연구기자재 사업의 지원에 의하여 연구하였음

* 순천대학교 전자공학과

** 전남대학교 전자공학과

접수일자 : 1999년 7월 31일

Also, when performed frame synchronization with several algorithm, we analyzed the performance of FER(Frame Error Rate) and the effect of frame offset with computer simulation.

I. 서 론

인터넷의 폭발적인 보급으로 고속의 통신회선이 필요하게 되었다. 가정용 통신 회선은 기존의 아날로그 전화선에서 ISDN(Integrated Service Digital Network)으로 착실히 넘어가고 있다. 하지만 주문형 비디오로 대표되는 동영상 전송에 대한 요구가 높아지면서 여전히 더욱 빠른 통신회선이 요구되고 있다. 정보통신의 수요는 날로 높아만 가고 또한 데이터 량도 방대해짐에 따라서 보다 빠른 초고속 통신망이 필요로 하게 되었다. 이러한 요구조건을 충족 시켜줄 수 있는 기술이 바로 ADSL(Asymmetric Digital Subscriber Line)이다.

현재 ADSL의 표준안(ANSI)인 DMT(Discrete multitone)방식은 데이터를 여러 개의 비트스트림으로 나누어 다수의 반송파를 변조하여 전송하는 MCM(Multi Carrier Modulation)의 한 형태로 1980년에 처음 소개되었으며 1987년 Cioffi와 Ruiz에 의해 개선되어 지금의 형태를 갖추게 되었다.

Multicarrier 전송은 이미 1950년대에 소개된 기술로서 최근에 주목받고 있는 DMT나 OFDM(Orthogonal Frequency Division Modulation)이외에도 coded OFDM, orthogonally multiplexed QAM 등 다양한 방법들이 있으며 이러한 방법들을 일반적으로 MCM이라 부른다.

이 방식은 FFT/IFFT를 포함한 DSP(Digital Signal Processing)의 장점을 최대한 활용하고 있는데 최근 들어 multicarrier voiceband modem, HDSL, ADSL 및 DAB(Digital Audio Broadcasting) 등의 다양한 분야에 적용되어지고 있다. 그런데, ADSL 시스템에서 STR(Symbol Timing Recovery) 및 프레임 동기화 요소 기술은 전체시스템의 성능에 영향을 주므로 STR 및 프레임 동기화 관련 연구가 절실하게 필요하다. 이러한 연구의 결과로 DMT 시스템의 ADSL 칩 설계하는 데 있어서 중요하게 사용될 수 있으리라 생각된다.

본 논문의 순서는 다음과 같다. 제 2장에서는

DMT 시스템 송·수신 모델에 대해서 살펴보고, 제 3장에서는 STR, 제 4장에서는 프레임 동기화의 알고리즘에 대한 비교 분석 및 STR과 프레임동기의 연동구조에 관한 모의 수행을 했으며, 제 5장에서 결론으로 끝을 맺는다.

II. DMT SYSTEM 송·수신 모델

DMT 시스템은 대역폭 내에 총 256개의 부채널을 가지며, 각각의 부채널은 2 내지 15 bits/symbol을 갖는 QAM(Quadrature Amplitude Modulation) 신호로 구성된다.

256개의 부채널을 이용하는 ADSL용 DMT 시스템의 송신기 모의 수행 모델을 그림 1과 같다. 여기서는 모의수행을 위하여 동일하게 각 부채널에 4bits씩 할당하여 16-QAM 성좌도 상의 한 점인 복소 부심볼로 부호화 하여 생성된 256개의 부심볼과 그것의 conjugate신호를 IFFT 입력단의 0부터 511까지 배열하여 512-point IFFT를 수행함으로써 512개의 실수 신호를 얻는다.^[1,2,3]

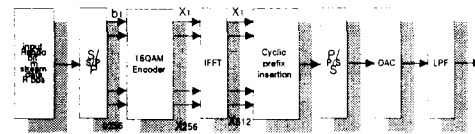


그림 1. DMT송신기
Fig. 1 DMT Transmitter

ISI를 방지하기 위하여 cyclic prefix를 첨가하는데 표준안에서 제시하고 있듯이 IFFT 출력 중 가장 마지막 32개의 샘플을 복사하여 심볼의 맨 앞단에 붙인다. 그런 다음 DAC 및 저역통과필터를 통과시켜 수신단으로 보내진다.

ADSL 시스템에서는 256개의 부반송파를 사용하며 64번째 부반송파를 파일럿 톤을 전송할 때 이용하게된다. 즉, 송신부에서 64번째 부반송파는 복소좌표 (1,1)로 항상 변조되어 전송된다. 수신부에

서는 이 파일럿 톤을 이용하여 샘플링 타이밍을 제어한다.^[4,5]

채널을 통해 수신된 신호는 그림 2에서와 같이 ADC에서 샘플링 하는데, 복조 할 때 주파수가 일치하지 않으면 신호는 정확하게 복원할 수 없게 된다. 프레임의 첫단을 찾기 위한 프레임 동기를 수행하는데 송신시 ISI를 방지할 목적으로 첨가했던 cyclic prefix를 제거하고 FFT를 통한 복조과정을 거치게 된다.

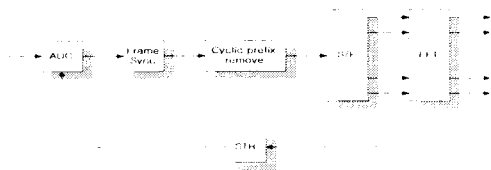


그림 2. DMT수신기
Fig. 2 DMT Receiver

FFT의 실수부분은 송신기로부터 전송되어 온 신호가, 허수부분에는 0이 각각의 부채널에 대응됨으로써 256개의 부심볼로 변환된다.

III. STR(Symbol Timing Recovery)

다중반송파 시스템의 타이밍 추출은 단일 반송파에서의 경우에서처럼 nonlinear processing을 거친 후 spectral component를 이용하여 복원 할 수 있으나, 모든 부채널 마다 타이밍 추출회로를 설치할 경우 부채널 상호간의 타이밍 연관관계가 문제가 되며 부채널 수가 늘어나면 하드웨어가 매우 복잡하여 구현이 어렵게 된다.

ADSL 시스템은 한 개의 부채널에 파일럿 톤을 전송하여 수신부가 클럭 복원을 수행할 수 있도록 하였다. ADSL 표준안에서 64번째 부채널로 정의하고 있으며 주파수는 276KHz이다. 실제 전송신호를 수신부에서 수신할 때의 샘플링 클럭은 2.208MHz이므로 파일럿 톤의 주파수의 8배가 된다. 그림 3과 같이 수신된 ADSL 심볼은 ADC를 거친 후 FFT과정을 통해 복조 된다.

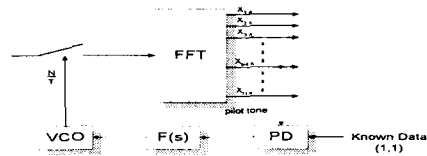
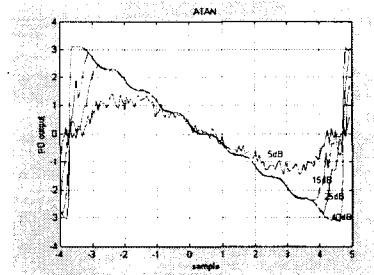


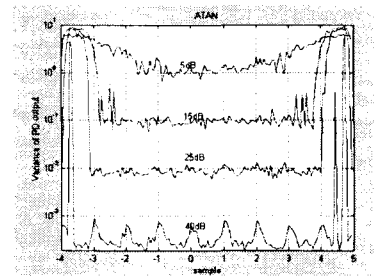
그림 3. STR의 구조
Fig. 3 The structure of STR

STR에 적합한 2차 DPLL을 설계하기 위하여 먼저 SNR에 따른 위상 검출기의 평균출력을 알아보았다. 위상 검출기 특징으로는 심볼 타이밍 복원 루프에 이용하는 파일럿 톤은 276KHz이고 실제 샘플링 클럭은 이를 8배하여 사용하기 때문에 위상 검출기의 선형구간은 SNR 환경이 좋을 때 그림 4.(a)처럼 8샘플 구간으로 나타난다.

그림 4는 STR의 성능과 관계되는 PD의 특성을 SNR에 따라 모의 수행한 것을 보여주고 있다.



(a) SNR에 따른 위상 검출기의 평균출력



(b) SNR에 따른 위상 검출기의 평균출력

그림 4. \tan^{-1} PD의 특성곡선
Fig. 4 The characteristic curve of \tan^{-1} PD

2차 DPLL의 설계순서는 그 첫 번째로 루프의 제동상수(ζ)를 결정한다. 이 때 고려해야 할 사항은 빠른 추적성능, 최소한의 오버슈트, 최소의 잡음 대역폭 등이며 이들 사항들간의 trade-off가 필요하다.^[6,7,8,9]

두 번째로 루프의 잡음대역폭 $B_L T$ 를 설정한다. 세 번째로 IIT(impulse Invariance Transform)방식을 이용하여 구한 파라메타로 K_1, K_2 를 결정한다. 루프의 대역폭과 제동상수를 통하여 고유주파수를 구할 수 있으며 이들 파라메타를 이용하여 K_1, K_2 를 구할 수 있다.

$$\omega_n = \frac{2B_L}{\zeta + \frac{1}{4\zeta}} \dots\dots\dots (1)$$

$$\alpha = \exp(-\zeta\omega_n T) \cos(\omega_n T \sqrt{1-\zeta^2}) \dots\dots\dots (2)$$

$$\beta = \exp(-\zeta\omega_n T) \sin(\omega_n T \sqrt{1-\zeta^2})$$

$$K_1 = 1 - \alpha^2 - \beta^2, K_2 = 2 - K_1 - 2\alpha \dots\dots\dots (3)$$

ω_n : 고유주파수, ζ : 루프의 제동상수,
 T : 샘플링 주기

네 번째로 구해진 K_1, K_2 값으로부터 위상검출기 이득 K_d 그리고 VCO의 이득 K_v 등을 통하여 루프필터의 계수 G_1, G_2 를 정할 수 있다.

$$G_1 = \frac{K_1}{K_d K_v}, G_2 = \frac{K_2}{K_d K_v} \dots\dots\dots (4)$$

그림 5와 같이 2차 루프 필터는 식 (5)와 같이 정의되며 G_1 은 추적 시간, G_2 는 수렴여부에 영향을 미친다.

$$F(z) = G_1 + \frac{G_2}{1-z^{-1}} \dots\dots\dots (5)$$

설계한 Loop 파라미터 값으로 STR의 epoch값을 모의 수행한 결과는 그림 6과 같다.

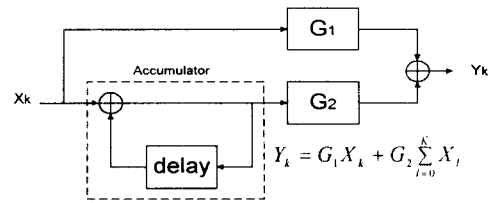
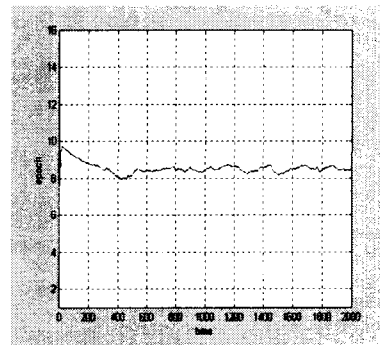
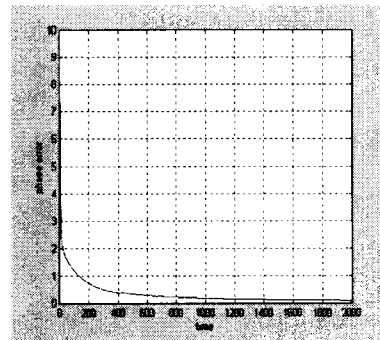


그림 5. 2차 루프필터
 Fig. 5 The second order loop filter



(a) Loop Filter에 따른 동기포착성능

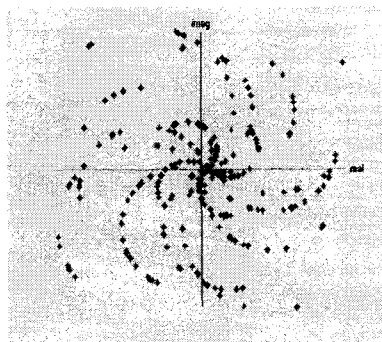


(b) Loop Filter에 따른 MSE

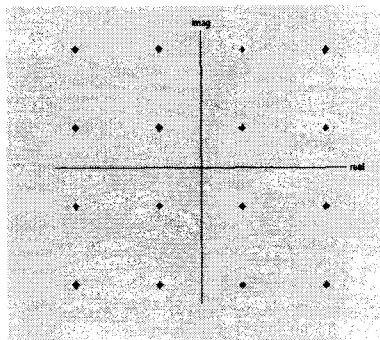
그림 6. 포착성능과 MSE(Mean Square Error)
 Fig. 6 The performance of acquisition and MSE(Mean Square Error)

$f_c : 2208000 \text{ Hz}, f_o = 276000 \text{ Hz}, K_d = \pi/4,$
 $K_v = \pi/4$
 $B_L T = 0.01, G_1 = 0.042649534, G_2 = 0.000576462$
 로 하였고, 여기서 K_v 의 결정은
 $K_v = 2\pi/N$ 에서 $N = f_c / f_o = 8$ 로 하였다.

그림 7에는 그림 6에서 수행한 파라미터 값으로 STR의 epoch값에 따른 FFT출력신호의 constellation diagram을 나타내었다. 그림 7의 (a)에서는 epoch값이 중간 값과 차이가 많이 나서 constellation 상에서 오차가 많이 발생함을 볼 수 있고, 그림 7의 (b)에서는 epoch값과 중간 값의 차이가 적어 constellation 상에서 오차가 거의 없음을 볼 수 있다. 송신 단에서 한 개의 샘플을 16개의 값으로 묘사하여 수신 단으로 보내고, 수신 단에서는 STR의 출력데이터에 보간법을 적용하여 샘플 값을 계산하여 구하게 되는데, 이 때 STR에서 제대로 동작하지 않으면(epoch값이 중간 값과 차이가 많이 나게 되면) 그림 7의 (a)에서 처럼 오차가 많이 발생함을 볼 수 있다.



(a) epoch값이 6에서 9사이가 아닌 경우



(b) epoch값이 6에서 9사이인 경우

그림 7. STR에서 epoch값에 따른 FFT출력의 Constellation

Fig. 7 Constellation diagram of FFT output according to epoch in STR

IV. 프레임동기 알고리즘 비교 성능 분석

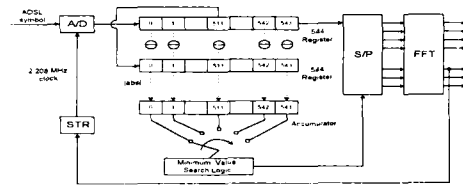


그림 8. 프레임동기의 구조도

Fig. 8 The structure of frame synchronization

그림 8은 프레임 동기를 위한 구조도 인데, 송신기에서는 ISI를 줄이고 프레임 동기를 위해 IFFT 수행 후 출력되는 512개의 샘플들 중 마지막 32개 샘플 값을 복사하여 512개 샘플 블록 앞에 첨가하여 544개의 샘플 값으로 구성된 1개의 전송 심볼을 생성하는데 프레임 동기는 복사된 32개의 샘플 값인 cyclic prefix가 ADSL 프레임의 마지막 32개의 샘플 값과 동일하다란 점을 이용해서 구현할 수 있다.^[10,11]

먼저 그림 9와 같은 관찰 구간 안에서 512개만큼 delay된 신호와 상관관계를 이용한 Maximum Likelihood방법, 신호의 차를 이용한 Minimum Error, 두 방식을 절충한 Maximum Likelihood의 알고리즘이 있는데, 식(6), (7), (8)처럼 표현 할 수 있고, G 는 cyclic prefix이며 N 은 512샘플을 의미한다.^[11,12,13]

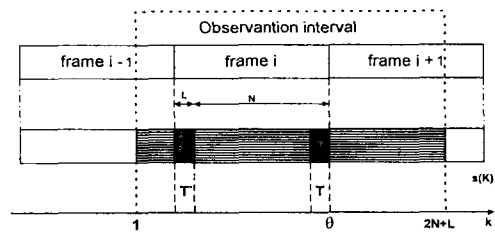


그림 9. 프레임동기의 관찰 구간

Fig. 9 Observation interval for frame synchronization

$$\text{Max}_{\theta} \left[\sum_{k=\theta}^{\theta+G-1} \text{Re} \{ r(n+k) r^*(n+k+N) \} \right] \dots\dots (6)$$

$$\text{Min}_{\theta} \left[\sum_{k=\theta}^{\theta+G-1} |r(n+k) - r(n+k+N)| \right] \dots\dots\dots (7)$$

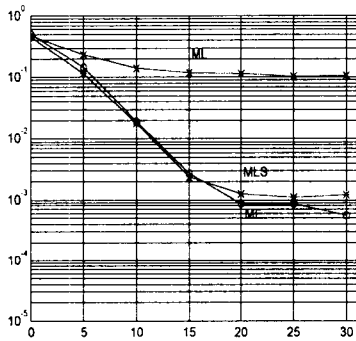
$$n=0, 1, \dots, N+G-1$$

$$\text{Max}_{\theta} \left[\sum_{k=\theta}^{\theta+G-1} 2(1-\rho)\text{Re}\{r(n+k)r^*(n+k+N)\} - \rho \cdot |r(n+k) - r(n+k+N)|^2 \right]$$

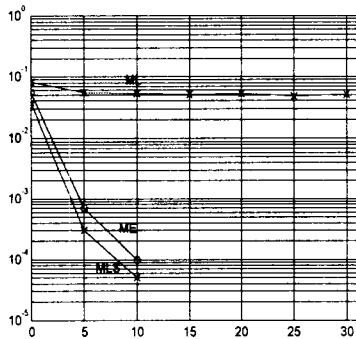
$$\rho = \frac{E\{|s(k)|^2\}}{E\{|s(k)|^2\} + E\{|n(k)|^2\}} = \frac{\text{SNR}}{\text{SNR} + 1}$$

..... (7)

식(6)에서 처럼 관찰 구간에서 512개만큼 delay 된 신호의 상관값들 중에서 가장 큰 값을 구하게 되는 Maximum Likelihood 방법은 그림 10.(b)처



(a) SNR에 따른 프레임 동기 오류율



(b) SNR에 따른 프레임 동기 오류율(str과 연동)

그림 10. SNR에 따른 FER(Frame Error Rate)
Fig. 10 FER according to SNR

럼 STR과 연동 했을 때도 성능이 다른 알고리즘에 비해 떨어진다.

식(7)과 같이 512개 delay 된 신호의 차의 절대값을 구해서 가장 최소치를 찾게 되는 Minimum Error 방법은 그림 10과 같이 성능이 우수하긴 하나, 20dB 이후로 크게 개선되지 못하고 20dB 이전에선 큰 변화를 보이므로 적절한 하드웨어 구현이 필요하다.

식(8)에서 ρ 는 상관 계수이며 Maximum Likelihood 방법에서 Minimum Error 방법의 차를 구해 최대 값을 구하게 되는 Maximum Likelihood 방법은 Minimum Error 방법과 비슷한 성능을 보이거나 상관계수가 있어서 하드웨어 구현이 용이하다.

그림 10은 SNR에 따라서 각 알고리즘들을 모의수행한 결과인데 Maximum Likelihood 방법에서는 전체적인 FER은 떨어지지만 낮은 SNR에서는 다른 방법과 비교해서 성능이 크게 떨어지지 않으므로 낮은 SNR에서 칩 설계시 고려 해볼만한 방법이다.

그림 10.(b)와 같이 STR과 프레임 동기가 연동하였을 경우에는 알고리즘이 정확한 심볼의 위치에서 ± 4 샘플의 위치를 벗어난 값을 추정했을 경우의 FER을 고려할 때 오류율을 더 감소시킬 수 있다. 따라서 프레임 동기과 심볼 타이밍 복원이 연동될 경우에는 그림 10.(b)와 같이 FER은 더 작은 값을 갖는다.

V. 결론

하루가 다르게 급변하는 오늘날 정보통신시대에는 여러 가지의 종류의 서비스가 요구되면서 멀티미디어와 같은 광대역 고속통신의 수요가 폭발적으로 증가하고 있다. 이와 같은 시대의 변화에 발맞춰 현재 광범위하게 가입자를 수용하고 있는 기존의 전화 가입자망을 통해 고속의 데이터 서비스를 제공하기 위해 제안된 비대칭형 전송기술로서 단일 쌍의 기존 가입자 전화선에 새로운 코딩기술 등을 이용한 DMT 방식에 대한 연구의 필요성이 증대되고 있다. 따라서 본 논문에서는 DMT 시스템에 적합한 ADSL 칩 설계를 위해 STR 및 프레임 동기에 관한 컴퓨터 모의수행을 통한 알고리즘

성능 검증은 하고 STR과 프레임동기의 연동구조에 관한 세부사항들에 대해 성능을 비교 분석하였다. 먼저 DPLL의 이득 값인 G_1, G_2 값을 설계하여 STR을 수행하였고 MSE의 성능을 분석하였다.

ADSL 프레임동기 알고리즘 중 Maximum Likelihood와 Minimum Error의 차를 이용하게 되는 MLS알고리즘이 DMT 시스템에 가장 적합하다는 것을 실험을 통해 검증하였는데, MLS알고리즘이 STR과 연동하지 않을 경우에는 Minimum Error알고리즘에 비해서 FER이 20dB이하에서는 비슷하나 30dB에서 오히려 10분의 3정도 떨어진 다. 하지만 STR과 연동시에는 MLS알고리즘이 ME알고리즘과 비교하여 0dB부터 MLS알고리즘이 성능이 계속해서 좋아지더니 10dB에서는 5분의 2 FER이 적음을 모의수행을 통하여 확인하였다.

본 논문에서는 시스템 초기화시 초기에 빠른 수렴성능이 중요하게 요구되는 STR 및 프레임동기에 관한 알고리즘 성능검증을 모의수행을 통해 분석하였으며, 이들 결과로부터 도출된 파라미터는 DMT 시스템에 있어서 ADSL 칩 설계시 유용하게 사용 될 수 있으리라 생각된다. 더 나아가서 Reed-Solomon코딩기술 및 인터리빙 같은 구조와 연동해서 앞으로 최적의 구조에 관한 후속 연구가 꾸준히 진행되어야 할 것이다.

참고문헌

[1] J. A. C. Bingham, "Multicarrier modulation for Data Transmission : An Idea Whose Time Has Come", IEEE Comm Mag, Vol. 28, No. 5, pp.5-14, May 1990.
 [2] J. M. Cioffi, "A Multicarrier Primer", Amati Comm, T1E1.4/91-1 57, Nov 1991
 [3] Digital Modulation Scheme Processes RF Broadcast signals, Microwaves & RF, pp.149-159, April 1994.
 [4] J. A. C. Bingham, "Design of Discrete Multitone Transceivers", Amati Comm, T1E1. 4, July 1995
 [5] 김 기호, "DMT 전송기술과 ADSL", 텔레콤 제 10권 제 2호, Nov 1994.

[6] Dan H. wolaver, "Phase-Locked Loops Circuit Design", prentic Hall, 1991.
 [7] Roland E. Best, "Phase-Locked Loops", McGraw-Hill Co., 1984.
 [8] F. M. Gardner, "Phaselock Techniques", 2nd Edition, John Wiley & Sons, 1979.
 [9] 최형진, "동기방식 디지털 통신", 교학사, 1995.
 [10] Michael Speth, Ferdinand Classen and Heinrich Meyr, "Frame synchronization of OFDM systems in frequency selective fading channels", In proceedings of the VTC'97, May 1997.
 [11] Jan-jaap van de Beek, Magnus Sandell, Mikael Isaksson, and Per Ola Börjesson, "Low Complex Frame Synchronization in OFDM Systems," Proc. of ICUPU, pp.982-986, 1995.
 [12] American National Standards Issue, T1.413-95, Asymmetric Digital Subscriber Line (ADSL) Metallic Interface, 1995.
 [13] 도상현, 김동규, 이현규, 최형진, "OFDM 시스템의 FFT 윈도우 위치복원에 관한 연구", 제 7회 통신정보합동학술 대회(JCCI), pp.223-227, 1997년 4월



조 병 록

1987년 2월 : 성균관대학교 전자공학과(공학사)
 1990년 2월 : 성균관대학교 대학원 전자공학과(공학석사)
 1994년 2월 : 성균관대학교 대학원 정보통신공학과(공학박사)

1987년 1월 ~ 1988년 3월: 삼성전자(주)종합연구소
 1994년 3월 ~ 현재 : 순천대학교 전자공학과 조교수
 *주 관심분야 디지털 통신이론, 디지털 통신시스템 ASIC설계, 무선멀티미디어용 고속 모뎀 설계, 무선망 성능분석



박 솔

1997년 2월 : 순천대학교 전자
공학과(공학사)

1997년 3월~1999년 2월 : 순천
대학교 대학원 전기공학
과(공학석사)



김 영 민

1976년 2월 : 서울대학교 전자
공학과(공학사)

1978년 2월 : 한국과학기술원 전기
및 전자공학과 (공학사)

1986년 : 미국 오하이오 주립대
학교 대학원 전기공학과(공학박사)

1991년 9월~현재 : 전남대학교 전자공학과 교수
*주관심 분야 영상 시스템 설계, ADSL 모뎀 설계