

## 유한요소법에 의한 대전력 IGBT 모듈의 열·응력해석

김남균, 최영택, 김상철, 박종문, 김은동

한국전기연구소 전력반도체연구그룹

### Thermal and Stress Analysis of Power IGBT Module Package by Finite Element Method

N. K. Kim, Y. T. Choi, S. C. Kim, J. M. Park, and E. D. Kim

Power Semiconductor Group, Korea Electrotechnology Research Institute(KERI)

초 록: 유한요소법을 이용한 IGBT 3상 풀브리지 모듈의 열·응력 해석을 수행하였다. 패키지 재료에 의한 영향을 살펴보기 위하여 AlN과 Al<sub>2</sub>O<sub>3</sub> 절연기판을 사용한 경우를 비교하였으며, 적층구조의 규격을 변화시켜 열해석 및 열응력 해석결과를 비교하였다. 열해석 경계조건 설정에 따른 차이를 비교하기 위하여 등가열전달계수 경계조건(FHTCC)과 일정온도 경계조건(CTC)으로 나누어 해석하였다. 절연기판 면적의 증가는 열저항 감소에 거의 기여하지 못하였으나 열응력 감소에는 상당한 효과를 보였는데, 기판면적이 3배 넓어지면 열저항 감소분은 Al<sub>2</sub>O<sub>3</sub> 절연기판 모듈에서 8.9%정도, AlN 절연기판 모듈에선 1.5% 정도 감소하는데 그쳤으나 열응력은 최고 60%의 감소를 보였다. 또한 솔더의 두께가 증가할수록 열저항은 증가하였으나, 열응력은 감소 또는 일정하게 유지함을 확인하였다. 각 모듈에서 최대응력값은 모두 절연기판과 접촉된 상, 하부 Cu pad에서 발생하였으며 모듈 패키지 가장자리 부분보다는 중앙부의 응력값이 높았다.

Abstract: A finite element method was employed for thermal and stress analyses of an IGBT module of 3-phase full bridge. The effect of material parameters such as substrate material, substrate area, solder thickness on the temperature and stress distributions of the module packages has been investigated. Thermal analysis results have also been compared by setting of boundary conditions such as equivalent heat transfer coefficient or constant temperature at a base metal surface of the package. The increase of ceramic substrate area up to 3 times does little contribution to the reduction(8.9%) of thermal resistance, while contributed a lot to the reduction(60%) of thermal stress. Thicker solder resulted in higher thermal resistance but did slightly reduced thermal stresses. It is revealed by the stress analysis that maximum stress was induced at the region of copper pads which are bonded with ceramic substrate.

## 1. 서 론

전력반도체 소자는 일반적으로 신호용 소자와 비교하여 소자면적이 크고 발열밀도가 높다는 특징이 있다. 대표적인 전력반도체 소자의 하나인 IGBT(Insulated Gate Bipolar Transistor)의 경우, 내전압 600V~1200V, 100A급 소자의 전력손실은 200W를 상회한다. 이러한 IGBT 소자를 6~24개 내장한 이른바 전력반도체모듈(power semiconductor module)이 산업용 인버터 회로나 전력변환장치에 사용되고 있다<sup>1~3)</sup>.

전력소자에서 발생하는 손실열을 방출하여 소자의 접합부온도(junction temperature)를 적정온도 이하로 유지하는 것이 모듈 패키지의 가장 핵심적인 문제가 되어왔다. 또한 전력소자에서 발생한 열은 패키지 각 부분으로 전달되어 열-기계적 문제를 발생한다. 즉 전력반도체 모듈은 금속, 세라믹 및 고분자 등 열팽창계수가 상이한 재료들이 접합된 다층구조<sup>3),4)</sup>이므로 모듈내의 독특한 온도분포에 의하여 응력이 발생하며 이러한 응력은 전력반도체 모듈의 장기 신뢰성을 저하시키는 주요 요인으로 알려져 있다<sup>5~7)</sup>.

열방출 특성이 우수하고 신뢰성이 우수한 전

력반도체 모듈을 제작하기 위해서는 열저항 (thermal resistance)과 열응력이 최소화된 모듈 패키지 구조를 설계할 필요가 있다. 본 연구에서는 세라믹 절연기판을 채용한 3-상 IGBT 모듈을 대상으로 유한요소법(finite element method)을 이용하여 열해석과 열응력 해석실험을 행하였다. 패키지 재료에 의한 영향을 살피고자 AlN과 Al<sub>2</sub>O<sub>3</sub> 절연기판을 사용한 경우를 비교하였으며, 적층구조의 규격을 변화시켜 열해석 및 열응력 해석결과를 비교하였다.

## 2. 유한요소법에 의한 전력반도체 모듈의 열해석.

### 2.1. 해석 모델

#### 가) 유한요소 해석모델

해석 모델은 600V 200A급 IGBT 모듈로서 Fig.1과 같이 각각 6개의 IGBT 및 다이오드가 각각 역병렬로 연결된 구조이다. IGBT-다이오드 6개의 소자쌍이 일정한 거리를 유지하며 주기적으로 배열되는 구조를 가지므로 Fig.2의 ①~⑥처럼 구역을 나눌 수 있다. 이

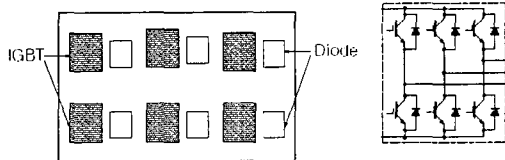


Fig 1. Schematics of 3-phase full bridge IGBT Module.

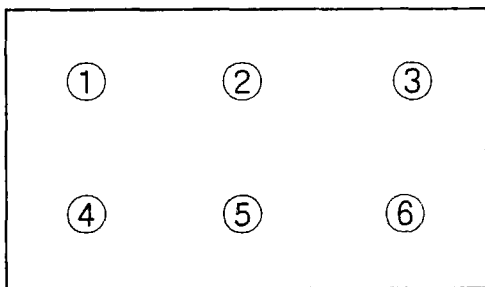


Fig 2. Array of IGBT-DIODE chip pair in an IGBT module.

때 각각의 파워 소자의 특성이 균일하고 동작 조건이 동일한 경우 발열특성은 동일하다고 가정할 수 있다. 그러나 이 경우에도 ①~⑥의 IGBT-다이오드 쌍 가운데에서 ②와 ⑤가 가장 열적으로 취약한 단위쌍이 된다. 그 이유는 수평방향(lateral direction)의 열출입이 봉쇄되어 열방출에 불리하기 때문이며, 따라서 ②와 ⑤처럼 3개 이상의 인접면의 열적 출입이 없는 것으로 가정한 단위 IGBT-다이오드 소자쌍을 기준으로 해석실험을 행하였다.

IGBT 모듈 패키지의 적층 단면을 Fig.3에 개략적으로 나타내었다. 본 연구에 사용된 모듈 패키지는 7개의 주요 층으로 이루어져 있다. 유한요소 해석상에서는 위에 명시한 바와 같이 IGBT-다이오드 소자쌍 6개 가운데서 IGBT-다이오드 한 쌍이 차지하는 부분을 해석대상으로 하였다.

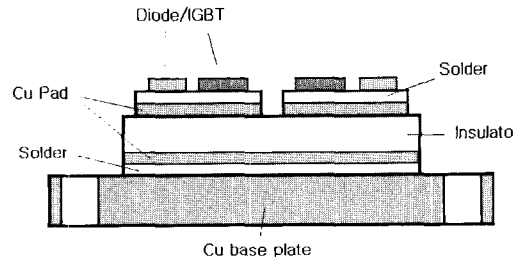


Fig. 3. Structure of multilayered IGBT module package.

#### 나) 기준모델의 설정

해석에 필요한 재료 규격과 물성값을 Table 1에 나타내었다. 본 연구에서는 재료의 규격을 변화시키면서 열해석을 행하였는데 각 해석 변수에 대하여 Table 1에 나타낸 규격을 가지는 해석 모델을 편의상 기준모델(standard model)로 부르고자 한다. 따라서 본 연구에서는 Al<sub>2</sub>O<sub>3</sub> 기준 모델과 AlN 기준 모델 등 모두 두 개의 기준 모델이 있다.

한편 해석의 신뢰도를 높이기 위하여 재료물성의 온도 의존성을 고려하였다. Table 1에 나타낸 바와 같이 Al<sub>2</sub>O<sub>3</sub>의 열전도도와 열팽창계수, AlN의 열전도도는 특정온도별로 측정된 자료를 사용하였다.

Table 1에서 정의된 기준 모델의 재료규격을 이용하여 ANSYS5.3 해석 프로그램에 적합

Table 1. Material Properties and Dimensions.

재 료	열전도도(K) (W/m°C)	열팽창계수 (°C <sup>-1</sup> )	탄성계수 (N/m <sup>2</sup> )	Poisson 비	치 수	
Silicon	135	2.7x10 <sup>-6</sup>	129x10 <sup>9</sup>	0.35	IGBT	9.9x10.8x0.41
					Diode	7.0x7.0x0.30
Pb90-Sn10	30	29.0x10 <sup>-6</sup>	19x10 <sup>9</sup>	0.38	20.0x12.8x0.10	
Pb37-Sn63	46	29.0x10 <sup>-6</sup>	18x10 <sup>9</sup>	0.40	20.0x12.8x0.20	
Copper	398	16.8x10 <sup>-6</sup>	117x10 <sup>9</sup>	0.30	Cu pad 1	20.0x12.8x0.25
					Cu pad 2	20.0x12.8x0.20
					Base Plate	20.0x12.8x3.0
Al <sub>2</sub> O <sub>3</sub>	24(25°C), 18(100°C), 14(150°C)	6.9x10 <sup>-6</sup> (25°C), 7.3x10 <sup>-6</sup> (200°C)	370x10 <sup>9</sup>	0.35	20.0x12.8x0.38	
AlN	135(25°C), 105(100°C), 93(150°C)	3.7x10 <sup>-6</sup>	300x10 <sup>9</sup>	0.35	20.0x12.8x0.63	

한 유한요소 모델을 구성하고 Fig.4에 나타내었다. 이 유한요소 모델은 23,713개의 절점(node)와 20,957개의 유한요소(element)로 구성되었다. 손실(power loss)에 의한 발열이 IGBT와 다이오드 전력소자의 표면으로부터 20 μm 이내의 체적에서 일어나므로 이 부분에서 유한요소가 촘촘하게 구성되도록 하였다.

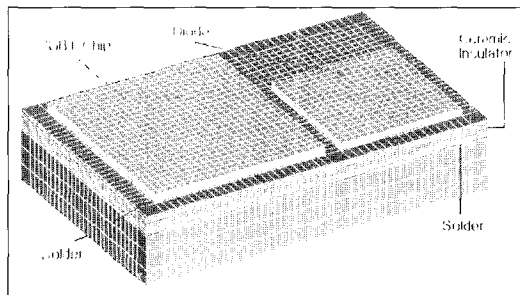


Fig 4. Finite element model for the thermal analysis.

2.2 해석변수

가) 재료 규격 변수

① 세라믹 절연기판 재료

열전도도 차이가 큰 Al<sub>2</sub>O<sub>3</sub>와 AlN의 두 절연기판재료를 비교하여 절연기판의 재료특성에 따른 영향을 조사하였다. 기판의 두께는 각각 0.38, 0.635mm으로 열전도도가 높은 AlN의 두께를 크게 하였다.

② 세라믹 절연기판 면적

기판 면적을 기준 모델의 3배까지 증가시켜 모듈 내부의 온도분포를 고찰하였다.

③ 솔더 두께

솔더층의 두께는 패키지의 여타 재료에 비하여 얇지만 열전도도가 작아 구성 재료중 열저항이 큰 요소로 생각된다. 기준 모델의 고온 솔더(Pb90-Sn10) 두께가 100μm, 저온 솔더(Pb37-Sn63) 두께가 200μm인데 두 종류의 솔더 두께를 각각 기준모델의 0.5~2배로 변화시켰다.

나) 열해석 경계조건<sup>8)</sup>

열해석 경계조건으로 다음과 같은 두 개의 경계조건을 사용하여 결과를 비교하였다.

① 등가열전달계수 경계조건(Fixed Heat

### Transfer Coefficient Condition - FHTCC)

전도에 의하여 전달되는 열과 모듈 베이스 금속판(base metal plate)에 부착된 히트 싱크(heat sink)로의 방출되는 열 에너지의 양은 같다는 가정에서 유추된 경계조건이다. 베이스 금속판 내부에 유입되는 열플럭스(heat flux)의 합이 대류로 방열된다. 따라서 전력소자의 발열부가 최대온도인 150°C에 도달하였을 때 베이스 금속판에 존재하는 온도분포를 이용하여 다음 일차원 수식에 의해 금속판에 전달되는 열플럭스를 구하였다. 그 상태에서 금속판 내부의 평균온도를 구하여 기준온도 25°C와의 온도차에 의한 방열량과 동일시하여 등가열전달계수( $H_{eq}$ )를 구하였다.

$$q = -K \frac{\Delta T}{\Delta x}$$

$$H_{eq}(T_w - T_\infty) = q$$

( $\Delta T$  = 재료간 온도차,  $\Delta x$  = 열전달 길이,  
 $T_w$  = 베이스판 온도,  $T_\infty$  = 주변온도)

위의 식을 이용하여 등가열전달 계수값을 계산한 결과  $Al_2O_3$ 와  $AlN$  절연기판 모듈에서 각각 6521, 9707W/m<sup>2</sup>°C로 나타났다.

### ② 일정온도 경계조건(Constant Temperature Condition - CTC)

모듈 패키지의 열방출 경로의 최외곽인 베이스 금속판 표면의 온도가 일정한 경계조건이다. 이는 열방출능력이 무한대로 큰 이상적인 히트 싱크 위에 베이스 금속판이 장착되었다고 가정한 경우의 경계조건으로서 표면에 존재하는 모든 절점(node)의 온도를 고정하였다. 따라서 본 연구에서는 전체 모델의 초기온도를 25°C로 설정하고, 베이스 금속판의 표면온도를 100°C로 온도를 고정하여 일정온도 경계조건으로 사용하였다. 이때 설정된 베이스 금속판의 표면온도는 케이스온도(case temperature,  $T_c$ )와 같은 의미로 사용되었다.

### 2.3 열해석조건

Table 1에 언급된 크기의 전력 소자에서 전력손실이 발생하는 부위는 표면으로부터 20 $\mu$ m까지의 체적으로 가정하였다. 따라서 발열체적은 IGBT 소자 =  $9.91 \times 10.96 \times 0.02$ mm =

2.133m<sup>3</sup>. 다이오드 소자 =  $7.0 \times 7.0 \times 0.02$ mm = 0.98mm<sup>3</sup>이다. 또한 IGBT와 다이오드의 소자의 25°C에서의 스위칭 특성과  $V_{CE(ON)}$  (혹은  $V_F$ ) 측정값으로부터 소자에서 발생하는 손실을 계산하였다. 따라서 발열하중은 각각 105W, 32.2W이고, 발열하중을 발열면적으로 나눈 발열밀도는 각각 96W/mm<sup>2</sup>(IGBT), 65W/mm<sup>2</sup>(다이오드)이다. 따라서 단위 소자쌍(IGBT-다이오드)에서 평균적으로 발생하는 열은 137.2W가 된다. 이 값은 유한요소 열해석 시에 소자의 표면에 생성된 유한요소(element)에서 발열하는 단위부피(mm<sup>3</sup>)당 발열량으로 입력하였다.

### 2.4. 열응력해석 조건

열응력 해석은 열해석 결과 즉 각 절점에서의 온도를 읽어들이어 행하였다. 이 때 사용한 온도 데이터는 등가열전달계수 경계조건(FHTCC)에 의한 해석결과를 사용하였다. 열응력 해석시 재료의 취성, 연성등의 기계적 특성, 항복 거동 특성의 영향에 따라 많은 영향을 받는다. 패키지 재료중에서 취성 재료는 세라믹 절연재와 실리콘인데 이는 항복강도의 응력이 가해지면 파괴되는 특성을 보인다. 그러나 구리나 솔더는 낮은 항복응력을 가지는 연성재료이기 때문에 높은 응력이 가해져도 파괴가 일어나기 전에 패키지 구성 일부 재료에서 가장 먼저 소성변형이 발생한다. 따라서 본 연구에서는 솔더와 구리 패드의 항복을 Kinematic bilinear-hardening의 항복 거동으로 정의하고 해석하였다. 소성변형이 개시된 후의 변형을 정의하는 Tangent module는 각 재료의 탄성계수의 일정비율로 하여 해석에 사용하였다. 또한 열응력이 없는 온도(reference temperature)를 25°C로 정하였다.

항복을 고려한 물성치를 Table 2에 나타냈다. 유한요소 해석 모델상의 대칭성 조건을 이용하여 열해석 당시 전체모델 중의 일부분만을 모델링하였기 때문에 열응력 해석의 경우 경계조건의 차이가 발생한다. 따라서 Fig.5에 나타난 것과 같이 소자의 모듈내의 위치에 따라 기계적 구속조건의 변화를 고려하여 중앙부와 가장자리 부분으로 나누어 해석한 결과를 비교하였다.

Table 2. Material Properties considering yield

재 료	탄성계수(Gpa)	항복응력(Mpa)	Tangent Module(Mpa)
상층 Solder (Pb-10Sn)	19	30	190
하층 Solder (Pb37-Sn63)	18	45	180
Cu plate	117	130	1170

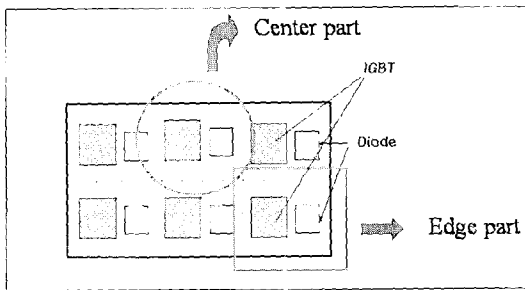


Fig 5. Symmetry boundary condition of FEM model.

### 3. 해석 결과 및 고찰

#### 3.1 열해석 결과 및 고찰

AIN 절연기판을 내장한 기본모델을 ANSYS5.3으로 열해석하고 그 온도분포를 Fig.6과 Fig.7에 나타내었다. Fig.6은 등가열전달계수 경계조건(FHTCC)의 결과이며 Fig.7은 일정온도 경계조건(CTC)의 해석결과이다. 피크 온도점(MX 표시점)은 좌측의 IGBT 소자의 한가운데에 존재함을 알 수 있고, 이를 중심으로 동심원상으로 등온선(isothermal line)이 표시된다. 소자에서 멀어질수록 온도는 낮아져 단위모델의 가장자리의 온도가 가장 낮은 것으로 분석되었다. 다이오드 표면의 온도는 IGBT소자의 표면온도보다 훨씬 낮는데 이는 다이오드의 발열밀도(65W/mm<sup>2</sup>)가 IGBT의 값(96W/mm<sup>2</sup>)보다 낮기 때문으로 해석된다. Fig.6과 7의 온도분포로 미루어 IGBT 모듈에서 열적으로 취약한 곳은 다이오드보다는 IGBT 소자임을 알 수 있다.

열해석한 결과로부터 열저항을 비교하였다. 여기에서 IGBT 소자의 발열부(T<sub>j</sub>)와 최근접거

리에 있는 베이스 금속판 표면의 절점의 온도(T<sub>b</sub>)와의 온도차(ΔT)로부터 열저항을 구하였다. 즉 열저항은 온도차를 소자의 발열량으로 나눈 것으로 정의되며 소자의 발열량이 본 연구에서 일정하다고 가정하였으므로 열저항은 사실상 열해석 결과에 나타난 베이스 금속판의 표면상의 절점의 온도(T<sub>b</sub>)의 온도차(ΔT) 경향과 동일하다고 할 수 있다.

Fig.6과 7의 결과를 비교하면 베이스 금속판의 온도는 등가열전달계수 경계조건(FHTCC)의 경우 55℃~45℃의 온도범위를 가지고, 일

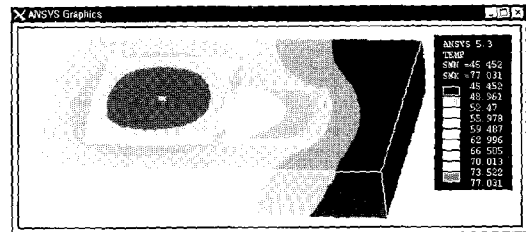


Fig 6. Temperature distribution of AIN substrate with double areas(FHTCC).

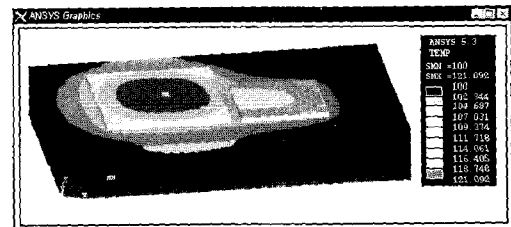


Fig 7. Temperature distribution of AIN substrate with double areas(CTC).

정온도 경계조건(CTC)은 100℃로 고정되어 큰 차이를 나타내지만 ΔT는 각각 21.1, 22.

Table 3. FEM simulated max. junction temperature( $T_{jmax}$ ) and  $\Delta T$ (Al<sub>2</sub>O<sub>3</sub> substrate).

	베이스판 Heat Transfer Coefficient=6521W/m <sup>2</sup> °C(FHTCC)		베이스판 온도=100°C (CTC)	
	$\Delta T(T_{jmax} - T_{base\ plate})$	$T_{jmax}$	$\Delta T(T_{jmax} - 100^\circ\text{C})$	$T_{jmax}$
기준 Model	36.0 °C	147.0 °C	35.6 °C	135.6 °C
기판면적 2배	33.4 °C	101.4 °C	33.4 °C	133.4 °C
기판면적 3배	32.8 °C	87.4 °C	33.2 °C	133.2 °C
Solder-2배	45.8 °C	152.4 °C	41.2 °C	141.2 °C
Solder-0.5배	34.0 °C	144.3 °C	32.8 °C	132.8 °C

Table 4. FEM simulated max. junction temperature( $T_{jmax}$ ) and  $\Delta T$ (AlN substrate).

	베이스판 Heat Transfer Coefficient=9707W/m <sup>2</sup> °C(FHTCC)		베이스판 온도=100°C(CTC)	
	$\Delta T(T_{jmax} - T_{base\ plate})$	$T_{jmax}$	$\Delta T(T_{jmax} - 100^\circ\text{C})$	$T_{jmax}$
기준 Model	21.1 °C	105.3 °C	22.0 °C	122.0 °C
기판면적 2배	21.0 °C	77.0 °C	21.1 °C	121.1 °C
기판면적 3배	20.8 °C	68.3 °C	21.0 °C	121.0 °C
Solder-2배	28.5 °C	110.7 °C	27.7 °C	127.7 °C
Solder-0.5배	19.2 °C	102.5 °C	19.1 °C	119.2 °C

0°C로서 5% 이내에서 서로 일치함을 알 수 있다. 두 가지 열해석 경계조건의 경우에도  $\Delta T$  또는 열저항 값이 유사하므로 유한요소법 열해석에 의하여 열저항을 예측하고자 할 경우 예비적 계산과정이 복잡한 등가열전달계수 경계조건(FHTCC)보다는 일정온도 경계조건(CTC)의 열해석 경계조건으로 실행하는 것이 효율적으로 판단된다.

Table 3과 4는 각각 Al<sub>2</sub>O<sub>3</sub>와 AlN 절연기판을 사용한 모듈 패키지에서, 각각의 해석변수에 따른 IGBT 소자의 피크 온도( $T_{jmax}$ : max. junction temperature)와 그로부터 최단거리(4.63mm)의 베이스 금속판의 한 점과의 온도차  $\Delta T$ , 곧 열저항을 나타내었다. Al<sub>2</sub>O<sub>3</sub>기판을 사용한 기준모델의 해석결과를 Table 3에서 살펴보면 열해석 경계조건인 FHTCC와 CTC 두 경계조건의  $\Delta T$ 값은 기준모델의 경우 36.0°C, 35.6°C로 3%이내에서 오차를 보이고 있음을

알 수 있다. 이는 앞서 언급한 AlN 기준모델에서의 결과오차인 5%보다 훨씬 낮은 것이다.

한편 Al<sub>2</sub>O<sub>3</sub> 세라믹 기판재료기술의 발전에 힘입어 기존의 것(0.635mm)보다 얇은 0.32mm 혹은 0.38mm 두께의 알루미늄 기판이 전력소자용 절연재로서 도입되고 있다. 본 연구에서도 두께를 줄여 열저항을 낮추고자 통상의 두께보다 얇은 Al<sub>2</sub>O<sub>3</sub> 기판(0.38mm)의 사용하여 열해석하였다. Table 3과 4의 결과를 비교하면 Al<sub>2</sub>O<sub>3</sub>의 두께가 얇음에도 불구하고  $\Delta T$ 는 AlN 절연기판을 사용한 경우의 그것보다 약 15°C(70%) 정도 높음을 알 수 있다. 또한 Al<sub>2</sub>O<sub>3</sub> 기준모델은 접합부 최고온도( $T_{jmax}$ ) 설정값인 150°C 근접한 값을 나타냈다.

기판 면적을 기준면적(20.0x12.8mm)의 3배까지 증가시켜 열해석하고 그 결과를 조사하였다. 이 경우 기준모델에 비하여 Al<sub>2</sub>O<sub>3</sub>기판 모듈에서는  $\Delta T$ 가 약 FHTCC의 경우 8.8%, CTC

는 6.7%, AlN 기판의 경우 FHTCC는 1.5%, CTC는 4.6% 정도 감소하였다. 이는 기판 면적이 증가가 열저항의 감소에 거의 기여하지 않음을 의미한다. 실제로 기판의 면적 증가는 전력반도체 모듈패키지의 면적을 증가시키고, 따라서 제조 비용을 높게 된다. 한편 AlN의 경우는 Al<sub>2</sub>O<sub>3</sub>의 경우보다 절연기판 면적의 증가로 인한 열저항 감소효과가 적었다. 이는 모듈 전체의 열저항이 작을수록 즉 소자로부터 수직방향(vertical direction)의 열방출 능력이 우수할수록 면적의 증대 즉 수평방향(lateral direction) 면적변화에 따른 영향이 작다는 의미이다.

고온 솔더(Pb90-Sn10) 및 저온솔더 (Pb37-Sn63)의 두께를 기준 모델보다 0.5~2배로 변화시켜 열해석하고 그 결과를 조사하였다. Al<sub>2</sub>O<sub>3</sub> 절연기판을 사용한 모듈에서 솔더두께를 2배로 늘린 결과 T<sub>jmax</sub> 값은 FHTCC의 경우 27%, CTC의 경우 16% 높아지는 것으로 나타났다. 또한 AlN 절연기판을 사용한 모듈에서 솔더 두께를 2배까지 늘리면 FHTCC의 경우 35%, CTC의 경우 25%의 열저항 증가가 예측된다. 따라서 솔더 두께의 영향은 AlN 채움 모듈에서 보다 크게 나타나는데 이는 전체 열저항 구성요소 중에서 솔더층의 비중이 상대적으로 크기 때문이다.

Fig.8은 피크 온도(Fig.6과 7의 MX점)를 나타내는 IGBT 소자의 절점으로부터 최단거리에 위치한 베이스금속판 표면 절점까지의 위치 변화에 따른 온도변화를 보여주고 있다. 경계조건 변화에 따라 모듈 내부의 온도범위는 다르지만 유사한 온도변화 추이를 나타낸다. 낮은 열

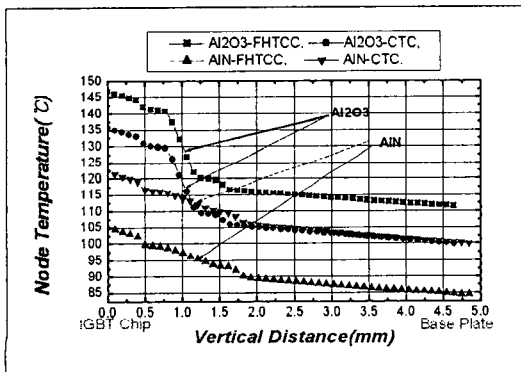


Fig 8. Temperature profile simulated from chip surface to base plate of a module.

전도도를 갖는 두꺼운 절연기판에서 온도변화의 기울기가 가장 큰 것을 알 수 있다.

Fig.9에서는 솔더 두께의 변화에 대한 발열부 최고온도 변화를 나타낸 것이다. 솔더 두께의 증가에 따라 두 절연기판 모두 발열부의 최고 온도가 상승하여 솔더의 두께가 온도 상승의 주요 원인을 알 수 있다. 한편 Al<sub>2</sub>O<sub>3</sub> 절연기

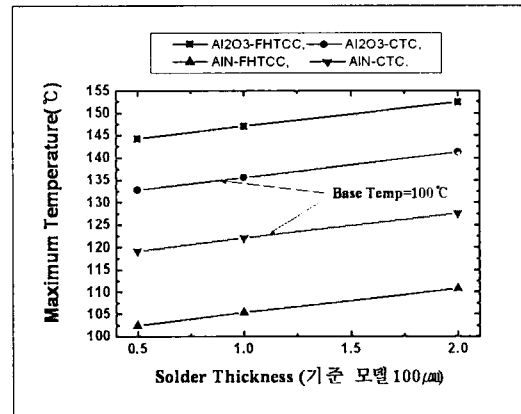
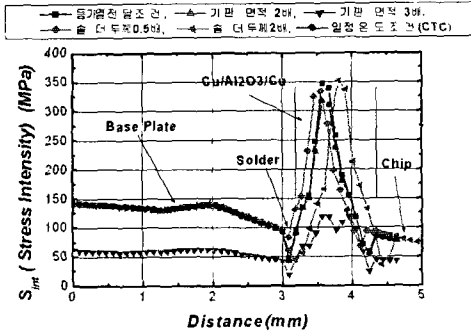


Fig 9. Effect of solder thickness on the maximum junction temperature.

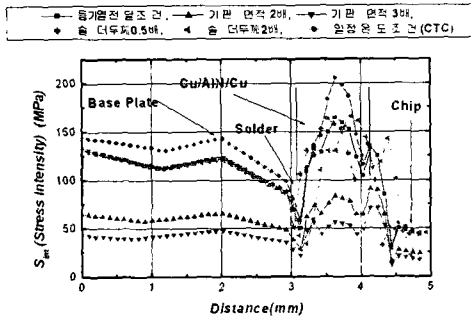
판을 사용한 모듈 패키지를 일정한 온도 경계조건으로 열해석한 경우, 솔더 두께가 기준모델보다 80% 이상 두꺼워지면 T<sub>jmax</sub> > 140°C (ΔT=40°C)로 예측된다. 이 경우에 25%의 열저항 마진을 고려하면 T<sub>jmax</sub> > 150°C (최대 제한온도)가 되어 패키지의 적절한 열적조건을 만족시키지 못하고 열적 파괴가 발생할 것으로 예측된다. 그러나 AlN의 경우는 T<sub>jmax</sub> 값이 102~127°C로 마진을 고려하여도 최고 제한온도 150°C 보다 낮으므로 열적으로 안정된 것으로 판단된다.

### 3.2 응력해석 결과 및 고찰

정상상태 발열 조건에서의 열해석 결과에서 나타난 각 절점에서의 온도를 기본 데이터로 입력하여 ANSYS5.3으로 열응력 해석을 행하였다. Fig. 10(a),(b)는 각각 Al<sub>2</sub>O<sub>3</sub>와 AlN 절연기판을 사용한 IGBT-다이오드 모듈에서의 각종 해석변수 변화에 대한 각 재료 층에서의 응력강도(Stress Intensity) 모의실험 값을 보여주고 있다. 응력강도(Stress Intensity) 값은 X,Y,Z 세방향에서 나타나는 주응력 값들의 차이 중에 가장 큰 절대값으로 취성재료의 항복기준을 제시하는 값이다. 열응력의 최대값은 절



(a)



(b)

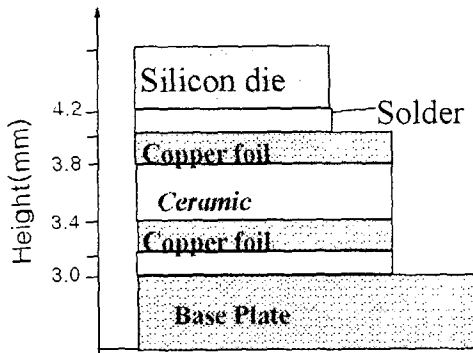


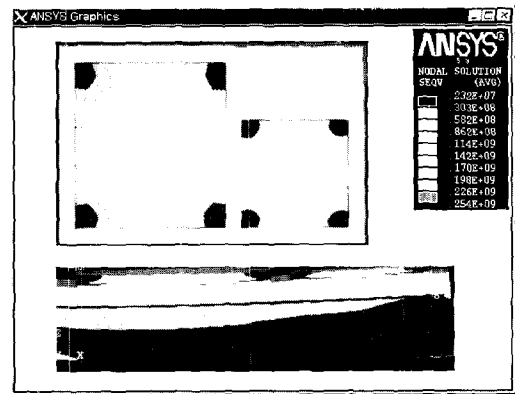
Fig 10. FEM simulated stress intensity profile from IGBT power chip to base plate in a module (a)  $Al_2O_3$ , (b) AlN inserted as an insulating layer.

연기판에서 나타나며, AlN에서 보다는  $Al_2O_3$  기판에서 높은 값을 가진다는 것을 알 수 있다.

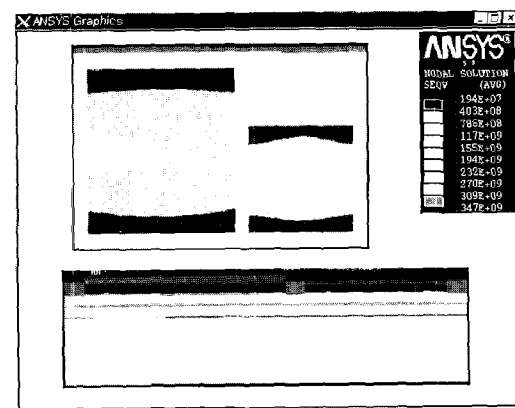
Table 4, 5는  $Al_2O_3$ 와 AlN 모듈 패키지의 각 구성재료에서의 열해석 변수 변화에 따른 최

대응력값을 각각 나타낸 것이다. 이 결과에 따르면 단위 소자쌍의  $Al_2O_3$  기판면적을 3배까지 확대하면 열응력은 기준모델의 40%까지 감소하였으며, AlN 기판의 경우에서도 비슷한 경향을 나타내었다. 이것은 열해석 결과에서 절연기판 면적의 증가에 따라 열저항이 감소하지 않은 것과는 대조적이다.

두 개의 Pb-Sn계 솔더층은 두께변화에 대하여 상반된 열응력 거동을 보였다. 전력소자와 접합된 고온솔더(Pb90-Sn10)는 기판면적의 변화나 솔더두께의 변화에도 불구하고 30~32MPa의 일정한 최대응력값을 보였으나, 절연기판과 베이스 금속판을 접합하는 저온공용솔



(a)



(b)

Fig 11. Stress distribution (Seq) of standard analysis model of alumina inserted package. (a) edge part, (b) center part.



Table 5. Maximum thermal stress induced (Alumina substrate module package)

Model	S <sub>eq</sub> (MPa)	S <sub>int</sub> (MPa)	각 재료에서 측정된 최대 S <sub>eq</sub> (MPa)				
			Cu베이스	저온솔더	Al <sub>2</sub> O <sub>3</sub> 기판	고온솔더	IGBT소자
기준 모델	347	400	131	45.2	355	31.8	96.7
기판면적 2배 확대	201	231	130	23.8	203	30.6	62.4
기판면적 3배 확대	141	163	107	16.3	143	30.3	45.6
솔더 두께1/2배 Model	345	398	131	45.7	354	32.9	102.0
솔더 두께 2배 Model	357	412	131	45.0	360	31.5	89.1

Table 6. Maximum thermal stress(AIN substrate module package)

Model	S <sub>eq</sub> (MPa)	S <sub>int</sub> (MPa)	각 재료에서 측정된 최대 S <sub>eq</sub> (MPa)				
			Cu베이스	저온솔더	AlN 기판	고온솔더	IGBT소자
기준모델	166.0	193.0	131.0	41.6	176.0	30.5	50.4
기판 면적 2배 확대	96.6	108.0	93.5	20.2	101.0	31.6	31.7
기판 면적 3배 확대	73.6	81.2	75.0	14.0	71.3	31.4	22.8
솔더 두께 1/2 Model	164.0	183.0	130.0	45.2	175.0	30.7	52.0
솔더 두께 2배 Model	169.0	190.0	131.0	39.1	178.0	30.6	48.3

더(Pb37-Sn63)에서의 열응력은 기판면적을 3 배로 확대할 경우 45MPa에서 16MPa로 현저히 감소한다. 고온 솔더층의 벗김강도(peel strength)가 40~60N/mm<sup>2</sup>을 고려하면 Table 4, 5의 고온 솔더의 최대응력은 파괴강도에는 미치지 못하지만 균열이나 피로에 의한 파괴가 쉽게 발생할 것으로 예측된다.

Fig 11(a), (b)는 Al<sub>2</sub>O<sub>3</sub> 절연기판 모듈의 열응력 경계조건의 차이에 의한 응력 발생의 변화를 나타내고 있다. 응력해석을 위한 기계적 구속조건이 중앙부(Fig. 2의 ②⑤)와 가장자리(Fig. 2의 ①③④⑥) 부분으로 상이하다. 상이한 구속조건으로 해석한 결과 가장자리 부분에서는 큰 변형이 일어나면서 발생응력의 크기가 감소하며, Center 부분에서는 발생하는 변형에 대한 기계적 구속에 의해 큰 응력이 발생한다. 이러한 경향은 AlN 절연기판 모듈도 동일한 결과를 나타내므로 편의상 하나의 경우만 도시화했다. Fig. 11에서 패키지 내부의 응력 발생

의 형태와 크기가 현격히 구별된다. 그 최대값의 비는 Al<sub>2</sub>O<sub>3</sub>의 경우 가장자리/중앙부=73%, AlN의 경우 86.7%이며, Al<sub>2</sub>O<sub>3</sub> 절연기판 모듈의 경우 응력이 클 뿐만 아니라 내부응력의 편차가 커 균열이 발생할 확률이 높은 것으로 해석된다.

각 모듈에서 최대응력값은 모두 절연기판과 접촉된 상, 하부 Cu pad에서 발생하는 것을 알 수 있는데 이는 Cu와 세라믹 기판간의 열팽창계수차가 큰 때문으로 해석된다. 따라서 그 경계면의 응력값의 변화를 임의의 좌표를 설정하였을때, 그 좌표의 변화에 대한 응력값의 변화는 Fig.12, 13, 14와 같다. 임의로 설정한 기준좌표에서 약 2mm 떨어진 지점에서 최고의 응력값이 나타나며, X축보다는 Y축의 변화폭이 크다. 그림상에서 11mm 지점을 전후로 하여 높은 값을 나타내는 Y의 응력값이 떨어지는 경향을 보이고 있는데 이 이유는 Y축 방향이 모듈 전체의 중앙부분의 방향이기 때문에 모듈 중

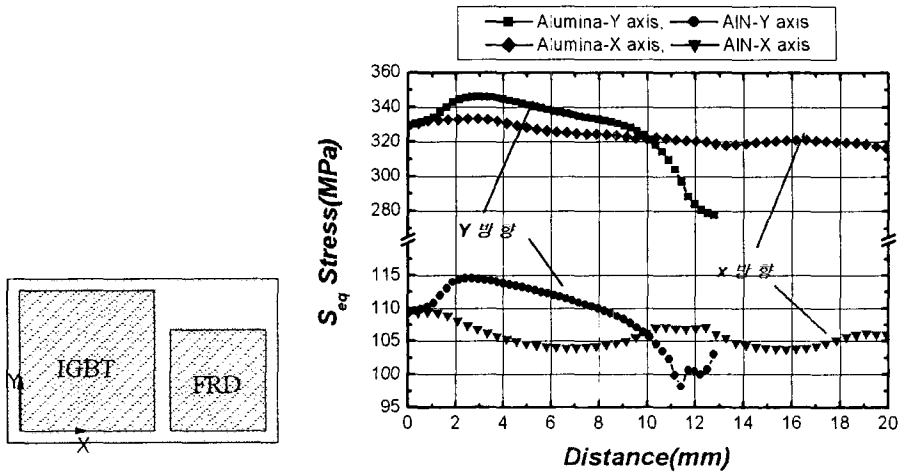


Fig 12. Stress (Seq) distribution on the surface of upper Cu pad and ceramic substrate.

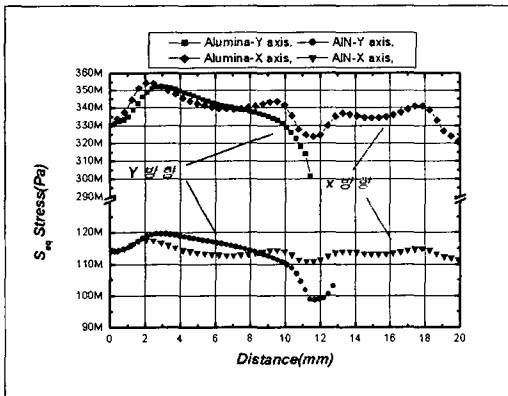


Fig 13. Stress (Seq) distribution on the surface of ceramic substrate and Cu pad underneath.

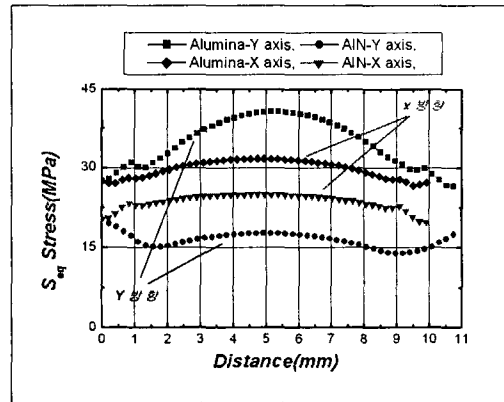


Fig 14. Stress (Seq) distribution on the surface of chip and Pb-Sn solder.

양부는 변형이 적으며, IGBT와 다이오드가 위치하지 않는 두 단위쌍 사이의 모듈재료들만의 공간이 있어 온도상승이 적으며, 그에 따른 응력이 감소하는 것을 보여준다. 그러나 Y축의 길이 변화에 대한 응력의 변화폭이 커짐을 알 수 있다. 따라서 열적 사이클에 의한 피로파괴나 균열이 해석조건으로 설정된 X축 방향보다는 Y축 방향으로의 발생 확률이 높다고 판단할 수 있다.

#### 4. 요약 및 결론

각기 6개의 IGBT와 다이오드가 내장된 전력용 3상 풀 브릿지 IGBT 모듈을 유한요소법을 이용하여 열, 응력해석하였다. IGBT와 다이오드 소자의 발열밀도가 각각  $96W/mm^2$ ,  $65W/mm^2$  이고, 0.635mm 두께의 AlN과 0.38mm  $Al_2O_3$  기판을 사용한 패키지에서 적층구조의 규격을 변화시키면서 온도분포와 응력분포를 고찰하였다. 열해석 경계조건 설정에 따른 차이를

비교하기 위하여 등가열전달계수 경계조건(FHTCC)과 일정온도 경계조건(CTC)으로 나누어 해석하였다. 이상의 결과를 간단히 다음과 같이 요약하였다.

1)  $Al_2O_3$  절연기판의 경우 두께가 얇음(0.38mm)에도 불구하고 대부분 모델이 제한온도(150℃)를 초과하거나 근접하여 IGBT 모듈용으로 부적합함을 확인하였다. 그러나 AlN 기판을 채용한 모듈은 충분히 낮은 열저항을 확보하여 사용하기에 적합하였다.

2) 절연기판 면적의 증가는 열저항의 감소에 거의 기여하지 못하였으나 열응력 감소에는 상당한 효과를 보였다. 예를 들어 기판면적이 3배 넓어지면 열저항 감소분은  $Al_2O_3$  모듈에서 8.9%정도, AlN 모듈에선 1.5% 정도 감소하는데 그쳤으나 열응력은 최고 60%의 감소를 보였다.

3) 솔더의 두께가 증가할수록 열저항은 증가하였으나, 열응력은 감소 또는 일정하게 유지하였다. 이것은 계면에 발생하는 응력에 대하여 낮은 항복 응력값을 가지는 이른바 솔더두께 증가에 따른 응력 완충효과로 해석된다.

4) 각 모듈에서 최대응력값은 모두 절연기판과 접촉된 상, 하부 Cu pad에서 발생하였으며 모듈 패키지 가장자리 부분보다는 중앙부의 응력값이 높았다. 따라서 모듈 외곽부분보다는 중앙부에 위치한 소자를 중심으로 한 해석이 필요하다.

## 후 기

본 논문은 한국 마이크로전자 및 패키징학회 '99추계 기술심포지움에 발표한 내용을 추가한 것입니다.

## 참고 문헌

1. C. A. Neugebauer, A. F. Yreman, R. O. Carlson, J. F. Burgess, H. F. Webster, and H. H. Glascock, "The Packaging of Power Semiconductor Device," Gordon and Breach Science publishers, 1986.
2. J. E. Sergent, and Al Krum, "Thermal Management Handbook for Electronic Assemblies," McGraw-HILL, pp.3.1~6.45, 1998.
3. P. McCluskey, D. Das, J. Jordan, L. Condra, R. R. Grzybowski, T. C. Torri, and J. Fink, "Packaging of power Electronics for High Temperature Applications," J. Adv. Microelectronics, Jan./Feb., pp. 19~24, 1998.
4. A. Lostetter, F. Barlow and A. Elshabini, "Thermal Evaluation and Comparison study of Power Baseplate Materials," J. Adv. Microelectronics, Jan./Feb., pp. 25~27, 1998.
5. Chin C. Lee, D. H. Chien, and C. S. Tsai, "An Optimization Study of Thermal Path from Plastic Package to Board," J. Int. Microelectronics and Packaging Soc., [21]1, First Quarter, 1998.
6. D. H. Chien, Chin C. Lee, M. Rachlin, A. Peake, and T. Kole, "Thermal Analysis of packaged GaAs Devices Using Chip Model with Finite Element Method," Int. J. of Microcircuits and Electron. Packaging, 20(1) 3-11, (1997).
7. C. van Godbold, V. A. Sankaran and J. L. Hudgins, "Theraml Analysis of High Power Module," IEEE, Applied Power Electronics Conf. pp.140~146, 1995.
8. A. Ortege and H. Kabir, "Substrate Conduction Mechanisms in Convectively Cooled Simulated Electronic Packges," Seventy IEEE SEMI-THERM™ Symposium, pp. 1~6, 1991.
9. N.K. Kim and Y.T. Choi, "Characterization of Large-Sized Soldering Interface by Peel Strength Measurement" will be submitted to J. Miroelectronics and Packaging Soc..