

특집 : 최신 전자식 안정기 부품 기술

## 조광제어용 IC

김대봉 <Fair Child Korea Semiconductor R&D 1Group System Application Team 주임연구원>

### 1. 개요

일반적으로 전자식 안정기는 구동 방법에 따라 자려식과 타려식으로 구분된다. 자려식은 전원 전압의 변화에 민감한 광출력을 내기 때문에 에너지 절감 효과가 반감되며 방전시의 돌입전류로 인하여 형광등의 수명이 저하된다. 타려식은 별도의 제어회로에 의해 회로가 복잡하며 게이트를 구동하기 때문에 제어회로에 손실이 발생하는 단점이 있지만, 스위칭 주파수의 조절로 전력제어가 가능하여 필라멘트에 열이나 조광조절을 할 수 있는 장점이 있고 전원전압의 변화에도 불구하고 안정된 출력을 유지하는 기능을 갖는다. 이러한 타려식 전자식 안정기를 위해 제어회로를 개별 부품으로 구성하는 경우 부피가 커지며 부품수의 증가로 인한 제조가격이 상승하고 신뢰도가 떨어진다, 따라서 당사에서는 위에서 언급한 자려식과 타려식의 장점을 결합하여 집적화 한 전용 IC가 개발 되어져 왔다. 이중에서 아래에 소개하는 IC는 게이트 구동 트랜스 포머를 이용하는 자려식 구동을 하면서도 제어 IC의 신호에 의해 공진형 컨버터의 스위칭 주파수가 조절됨으로써 타려식이 갖는 전력제어의 기능을 수행하는 8핀으로 구성된 KA7541과 KA7540이다. 이중 KA7541은 Soft-start 주파수를 Programmable하고 KA7540은 조도조절이 가능하게 설계되어져 있다.

### 1.1 KA7540/KA7541의 특징

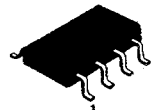
- 내부 Soft-start
- No lamp protection
- 전압 혹은 전류제어를 통한 조도 조절 기능 (KA7540)
- Programmable Soft-start Frequency(KA7541)
- 5% 오차의내부 Bandgap Reference
- 8V의 히스테리시스를 갖는UVLO 기능
- 전압제한 기능을 가진 토램플 Output
- 저전류에 의한 초기 Start-up 및 정상동작
- 간단한 8 DIP & 8SOP

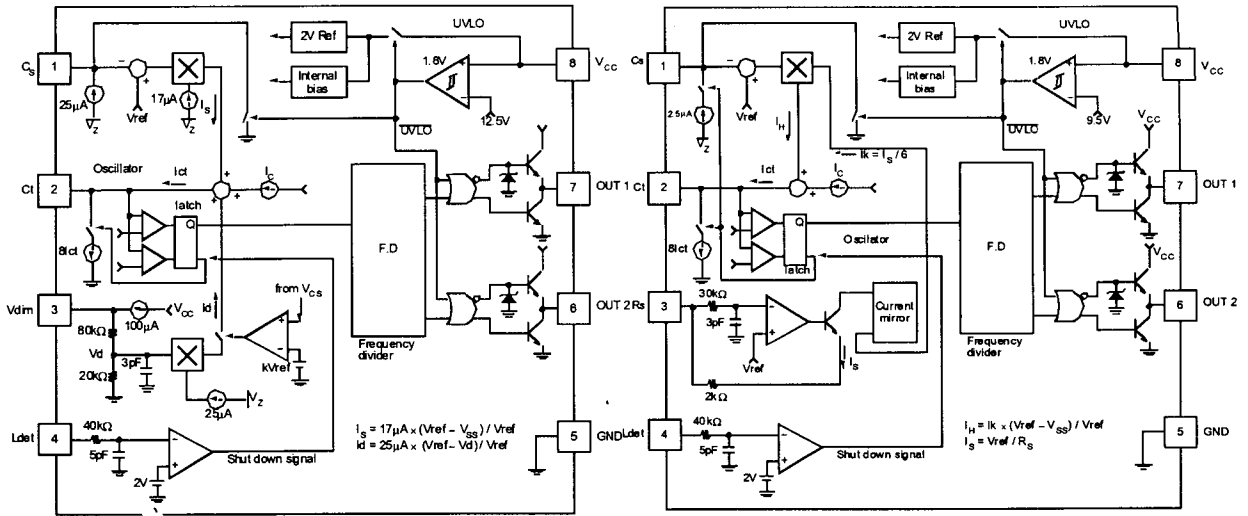
### 1.2 응용처

- 전자식 안정기
- 광제어 시스템
- Half -bridge 구동제어 시스템

### Package

1. KA7540/KA7541(8DIP)
2. KA7540D/KA7541D(8SOP)





a) KA7540

b) KA7541

그림 1. 집적 회로 구성도

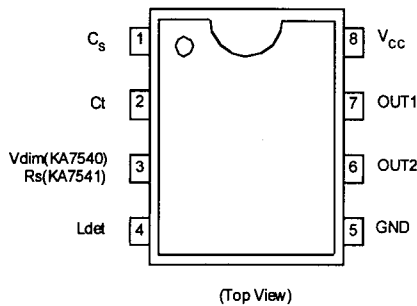


그림 2. PIN 구성도

표 2. PIN 기능

No	이름	기능
1	Cs	Soft start 캐패시터 연결핀. 핀 전압이 Soft-start, 정상 동작 그리고 조도조절시의 위상을 결정함
2	Ct	Timing 캐패시터 연결핀. 내부 발진기의 발진주파수를 결정하는 톱니파를 발생시키기 위해 외부 Timing 캐패시터에 전압을 충전, 방전시킴
3	Vdim (Rs)	조도조절단의 입력 핀. 이 핀전압이 조도조절시의 스위칭 주파수를 결정함(Soft-start 저항 연결 핀, 초기 예열 주파수 결정)
4	Ldet	시스템 보호를 위한 동작 멈춤신호 입력 핀. 내부의 기준전압이 2V이므로 만약 핀 전압이 2V 이하가 되면 시스템의 동작을 멈추게 함
5	GND	모든 핀의 접지단
6	OUT2	스위칭 Power MOSFET을 구동 시키기 위한 IC의 Output 핀
7	OUT1	스위칭 Power MOSFET을 구동 시키기 위한 IC의 Output 핀
8	Vcc	IC 동작을 위한 전압 인가 핀

표 1. 절대정격

항목	Symbol	값	단위
인가전압	VCC	30	V
최고조 출력 구동전류	IOH, IOL	±300	mA
출력구동 제한다이오드 전류	Iclamp	±10	mA
감지단 제한 다이오드 전류	Idet	±3	mA
동작 온도 범위	Topr	-25~125	℃
저장 온도 범위	Tst	-65~150	℃
전력 소비	Pd	0.8(8DIP), 0.5(8SOP)	W
열저항(Junction to Air)	θja	100(8DIP), 165(8SOP)	℃/W

# 기타 각 부문별 전기적 특성은 관련 DataSheet 을 통하여 알 수 있다.

## 2. IC 동작 특성 설명

### 2.1 UVLO(Under Voltage Lock Out)

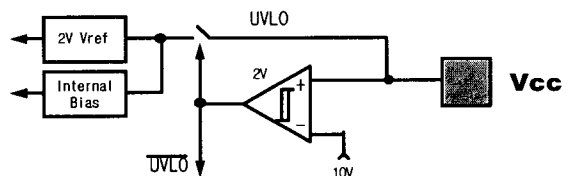


그림 3. UVLO 블록

UVLO회로는 Vcc 전원단의 전압이 12.5V(KA7540), 9.5V(KA7541)의 동작개시 전압에 도달하기 전에 Low Start Up 전류(> Max 300uA)를 흘리도록 한다. 동작개시전압 이하일때는 출력을 Low로 유지하고 이상이 되면 전체회로에 기준전압(Vref)과 BIAS 전류를 공급한다.

### 2.2 Soft-start 회로

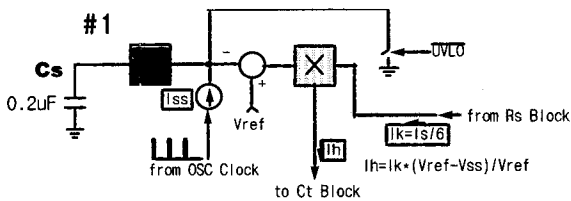


그림 4. Soft-start 블록

Soft Start 회로는 Capacitor Cs에 전류를 충전시켜 Soft Start시간을 0.8 ~ 1 [Sec] 동안 만들고 이때 Soft Start 회로를 동작시킨다. Soft Start 회로는 이 시간동안 Linear 한 동작으로 주파수를 점차 고주파에서 점점 감소시켜 Ballast System에서 정한 Normal Operating 주파수까지 변화시킨다. UN-UVLO 신호에 의해 UVLO 이하에서는 Cs 를 방전시키는 기능이 있으며 Soft Start 주파수를 결정하는 주전류는 KA7540에서는  $1[\mu A] * (Vref - Vss) / Vref$ , KA7541에서는  $Vref / Rs$  만큼 추가되어 IC가 고주파 동작을 하도록 한다.

### 2.3 Oscillator 회로

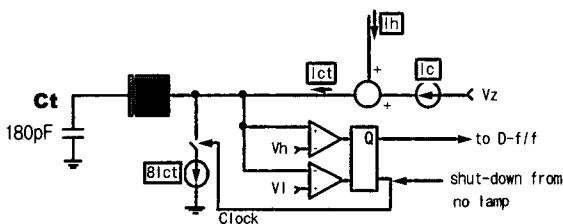


그림 5. Oscillator 블록

Two Comparator로 동작하는 Oscillator 이다. Ct 는 18[OpF]을 사용하며 이때 충전전류는 내부동작 주파수를 100[kHz]로 만드는 전류이며 이는 내부의 주파수 분할기에 의해서 동작 주파수를 50[kHz]로 하는 전류이다. 이 전류가 Ic인데, 여기에 초기 Start 때 Soft Start 를 위해 Soft Start 전류 Ih가 추가되어 주파수를 높게 된다. Ct 를 방전하는 전류는 Ct 를 충전하는 전류의 8배가 된다. 따라서 Ct의 충전과 방전의 비는 7 : 1 이 된다. No Lamp Protection 회로로부터 Shut-Down 신호를 받는데 이 신호는 Clock 신호와 같이 작용하여 Ct 를 방전 시키게 된다. 결국 출력을 Low로 유지시킨다. 정상동작 상태에서, Timing 캐패시터, Ct의 충전전류는 50[uA]이다. 그리고 방전전류는 충전전류의 7 배인  $7 \times 50[uA]$ 이다. Ct의 충전기간은 게이트 구동의 On-duty이다. 마찬가지로 Timing 캐패시터의 방전 기간은 게이트 구동의 Off-duty 이다. 삼각파의 증가 기울기와 감소 기울기는 아래와 같다.

증가 기울기:  $dv / dt = i / C = 50[\mu A] / Ct$

감소 기울기:  $dv / dt = i / C = 7 \times 50[\mu A] / Ct$

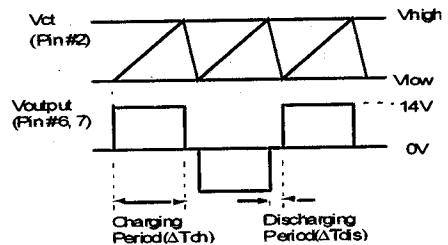


그림 6. Oscillator 파형

실제로 측정해보면 Vhigh=3.2[V] 이고 Vlow=0.8[V] 정도이다. 그러므로 위 증가기울기와 감소기울기 식에서  $\Delta T_{ch} = 8.75[\mu S]$   $\Delta T_{dis} = 1.25[\mu S]$  얻을 수 있다. 그러므로 출력단의 Ttotal은 주파수 분할기를 감안하므로  $2 \times (\Delta T_{ch} + \Delta T_{dis}) = 20[\mu S]$  가 되고 이를 주파수로 변환하면  $f_{sw} = 50[kHz]$ 가 된다. 지금까지의

식을 간단히 정리하여 최종출력단에 맞는 Ct값을 구하는 식을 구한 것이 아래의 식이다.

$$Ct = \frac{9.1 \times 10^{-6}}{f_{SW}}$$

## 2. 4 No lamp protection 회로

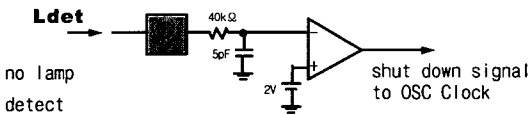


그림 7. No lamp protection

핀4번의 전압이 2[V]이하가 되면 게이트 구동 Output이 Off 상태가 된다. 그래서 외부 Power MOSFET이 동작을 멈추게 된다.No lamp 방지회로의 입력전압은 Power MOSFET이 스위칭 동작을 시작하기 전 램프 필라멘트등 몇 개의 저항을 이용하여 VDD 전압(PFC\_OUT)에서 분할하여 이용한다.

## 2. 5 Dimming 회로(KA7540)

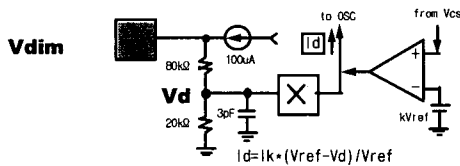


그림 8. Dimming 회로

Voltage Dimming 회로는 입력전압 범위를 10[V]에서 Full Lighting, 1[V]에서 Full Dimming인 특성을 갖는다. 그림.6에서 알 수 있듯이 Vdim 전압이 10[V] 이면 Vd는 2[V]가 되며 이 전압이 Dimming 회로가 동작하는 최대 전압이며 그 이상의 전압이 입력된다 하더라도 Vdim 10[V]로 인식한다. 최소 전압은 1[V]가 되는데 이는 Multiplier 회로로 설계된 값으로 그 이하의 전압에서는 1[V]로 응답한다. 또한

내부 100[uA] 전류원이 설계되어Vdim이 Open이라면 Vdim 10[V]로 인식하여 Full Lighting 조건이 된다.

그러므로 KA7540은 핀3 에 가변 저항류의 외부소자를 인가하든지 직접적인 전압 소오스류를 인가하는 방법에 의해 조도조절을 할 수 있다. 핀3(Vdim)의 전압 레벨에 따라서 IC의 동작 주파수가 Dimming 주파수를 가변 시키게 된다. Dimming mode에서는 , Timing 캐패시터의 충전전류는 아래 식의 Dimming 전류의 양에 따라 증가하게 된다.

$$I_d = 25\mu A \times (V_{ref} - V_d) / V_{ref}$$

$$V_d = V_{dim} / 5$$

그래서 Dimming 주파수를 결정하는 정확한 식을 앞에서 언급한 정상 발진 상태 계산식으로부터 아래와 같이 얻을 수 있다.

$$\frac{dV}{dt} = \frac{50\mu A + I_d}{C_t}$$

$$dT_{ch}(\dim) = \frac{dV \times C_t}{50\mu A + \left( \frac{25\mu A (V_{ref} - V_d)}{V_{ref}} \right)}$$

$$dT_{dis}(\dim) = \frac{dV \times C_t}{7 \times 50\mu A + \left( \frac{25\mu A (V_{ref} - V_d)}{V_{ref}} \right)}$$

$$T_s(\dim) = 2 \times (T_{ch}(\dim) + T_{dis}(\dim))$$

$$f_{SW}(\dim) = \frac{1}{T_s(\dim)}$$

제안된 응용 실장 회로에서는 리모콘 제어 시스템에 의해 그룹 조도 조절을 한다. EMJ-0114, EMJ-T의 추가적인 Main 컨트롤러를 사용함으로써 각 안정기의 3번 입력으로 가변 된 전압을 입력시켜 조도조절이 가능하다.

2. 6 응용실장 회로

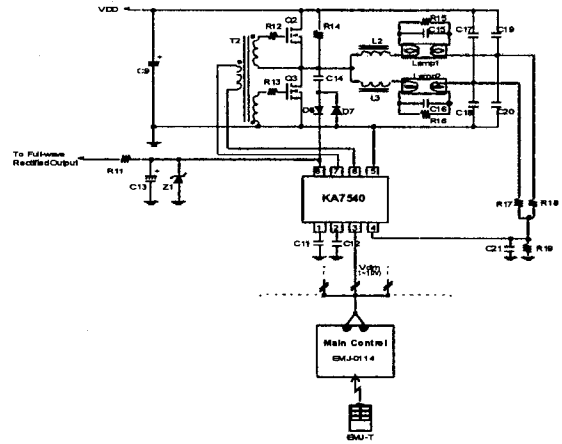
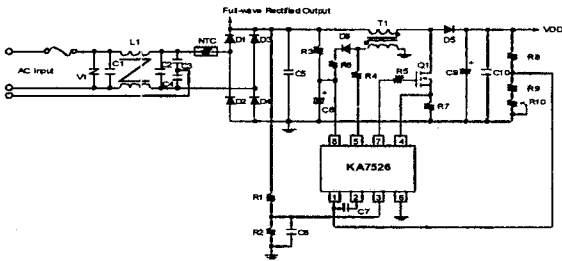


그림 9. 응용실장 회로

2. 7 Application Circuit

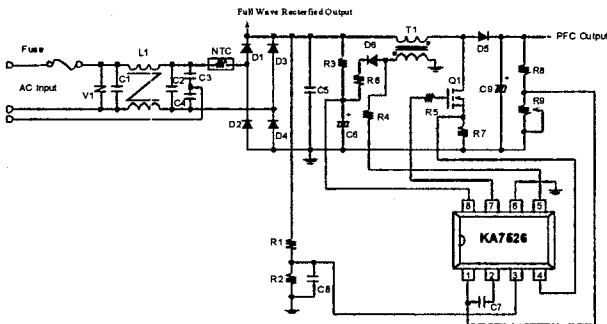


그림 10. Application Circuit

3. Component Selection

3. 1 R1 & R2

$$V_{ml}(peak) = V_{in}(max) \times \sqrt{2} \times \frac{R2}{R1 + R2}$$

In KA7526,  $V_{ml}(peak) = 3.8[V]$

3. 2 C8

$$f_c = \frac{1}{2\pi \times R2 \times C8}$$

C8 will cut off the high noise frequency.

3.3 C5

$$I_P = \frac{2 \times P_o}{\eta \times V_P} \Leftarrow \eta = 0.95$$

$$Reff = \frac{2 \times P_o}{\eta \times I_P^2}$$

$$C5 \geq \frac{1}{\phi \times 2\pi \times Reff \times f_{sw}} \Leftarrow \phi$$

$= \text{The \% of input current ripple, normal } \sim 3\%$

3. 4 R3

$$R3 \leq \frac{V_{in}(ac) \times \sqrt{2} - V_{th}(max)}{I_{st}(max)}$$

$$P_{R3} = \frac{V_{in}(max)^2}{R3} \leq 0.5[W]$$

$$\therefore R3 \geq 2 \times V_{in}(max)^2$$

3. 5 C6

$$C6 \geq \frac{I_{op}(max)}{2 \times f_{line} \times \Delta V_R(\min)} \Leftarrow \Delta V_R(UVLO\_hysteresis)$$

3. 6 R6

$$R6 \leq \frac{n[V_{BOOST} - V_{in}(min)] - V_{D6\_forward} - V_{th}(max)}{I_{op}(max)}$$

$\Leftarrow n = \text{Transformer turn ratio}$

### 3. 7 R4

$$R4 \geq \frac{n \times V_{BOOST}}{I_{clamp}} \Leftarrow \Leftarrow KA7526, I_{clamp} = 3[mA]$$

### 3. 8 T1

$$L = \frac{\eta \frac{V_o - V_p}{V_o} \times V_p^2}{4P_o}$$

$\eta$  = Power Efficiency, = 0.95

$V_o$  = DC Regulation Voltage = 400[V]

$V_p$  = Peak AC Input Voltage = 100[V]

$T$  = Switching Period = 20 $\mu$ s (50kHz)

$P_o$  = Output Power = 64[W] (32W  $\times$ ? 2)

$$N = \frac{L \times I_{LP}}{B \times A_E}$$

Core = EI2820,  $A_E = 86[mm^2]$

$B$  = Magnetic Density = 0.25

$L$  = Inductor Value = 1.2 [mH]

$I_{LP}$  = Peak Inductor Current = 2 \*  $I_p = 1.92[A]$

### 3. 9 R7

$$I_{LP} = \frac{V_{th}(\pi n \# 4)}{R7} = \frac{1.65[V]}{R7}$$

### 3. 10. R8, R9

$$V_{ref} = V_{DD} \times \frac{R9}{R8 + R9}$$

$$\Rightarrow R9 = \frac{V_{ref}}{V_{DD} - V_{ref}} \times R8 \Leftarrow V_{ref} = 2.5[V]$$

### 3. 11 C7

$$Gain = \frac{1}{2 \times \pi \times f \times R_8 \times C_7}, \frac{Gain}{120Hz} \leq 0.01$$

$$\Rightarrow C_7 \geq \frac{100}{2 \times \pi \times 120 \times 1.2 \times 10^6}$$

$$\Rightarrow C_7 \geq 0.12[\mu F]$$

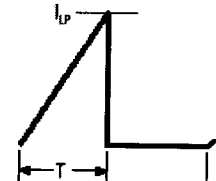
### 3. 12 C9

$$C_9 \geq \frac{I_{DD}}{2 \times f_{line} \times \Delta V_{DD}}$$

$$\Leftarrow I_{DD} = \frac{P_{LOAD}}{V_{DD}} = \frac{64}{400} = 0.16A$$

$$\geq \frac{0.16A}{2 \times 60 \times 30} = 44.4[\mu F]$$

### 3. 13 MOSFET



$$I_{RMS}(\text{triangle}) = I_{LP} \sqrt{T/3}$$

$$I_{RMS} = 0.7 \times I_{RMS}(\text{triangle}) = 0.7 \times I_{LP} \times \sqrt{\frac{T}{3}}$$

$$R_{ds(on)} \leq \frac{P_{dc}}{I_{RMS}^2} \Leftarrow P_{dc} = \text{Allowable - Power - Dissipation}$$

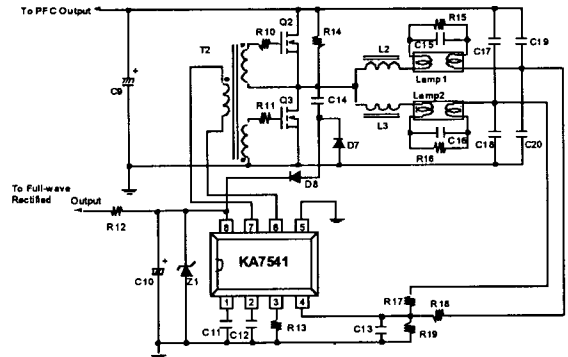


그림 11. MOSFET

### 3. 14 R12

$$R3 \leq \frac{Y_{in}(ac) \times \sqrt{2} - V_{th}(\max)}{I_{st}(\max)}$$

$$P_{R3} = \frac{V_{in(max)}^2}{R3} \leq 0.5W$$

$$\therefore R3 \geq 2 \times V_{in(max)}^2$$

## 3. 15 C10

$$C6 \geq \frac{I_{op(max)}}{2 \times f_{line} \times \Delta V_R(\min)} \leftarrow \Delta V_R(UVLO\_hysteresis)$$

For the safe operation, This capacitor should be less than C6. It make the inverter start earlier than PFC part.

## 3. 16 Z1

In order to protect the IC from abnormal VCC voltage of secondary source, we use 15[V] clamping Zener Diode.

## 3. 17 C11(KA7541)

$$\begin{aligned} C11 &= \frac{ts \times is}{V} \leftarrow ts \text{ soft\_start\_time} / is \\ &= \frac{2V}{R13} : \text{soft\_start\_current} \end{aligned}$$

## 3. 18 C11(KA7540:Dimming Ballast Controller)

$$\frac{dV}{dt} = \frac{i}{C} \Rightarrow Ct = 12.5 \times t [\mu F]$$

We set the Soft start time s 0.5sec, so we can get C=6.25[uF]

That's why we choose the value as 6.8 uF.

## 3. 19 R13 (KA7541)

$$f_{sw(pre)} = \frac{50 \times 10^{-6} + \frac{0.33}{R11}}{C13 \times 4.25}$$

## 3. 20 C12

$$C12 = \frac{9.1 \times 10^{-6}}{f_{sw}}$$

## 3. 21 T2

1. Core: EE1614 ( $= Ae=0.178, Bmax=0.2$ )

2.  $V_p=12[V]$

3.  $T_{on}=10[\mu S]$  ( $= f_{sw}=50[kHz]$ )

4. Equation

$$\begin{aligned} N_p &= \frac{V_p \times 10^4 \times T_{on}}{Ae \times \Delta B(2 \times Bmax)} \\ &= \frac{12 \times 10^4 \times 10 \times 10^{-6}}{0.178 \times 0.4} = 16.9 \end{aligned}$$

For enough margin, we normally put Bmax as

0.1. So we can get  $N_p$  as 32Turns.

$$\frac{V_s}{V_p} = \frac{9V}{12V} = \frac{N_s}{N_p} = \frac{N_s}{32}$$

$$\therefore N_s = 24 \text{ Turns}$$

## 3. 22 Q2,Q3

$$V_{DS} = 400 \times 1.2(120\%), I_{ds} = 0.5[A]$$

## 3. 23 C14

$$C14 \leq \frac{i_L \times t_{sw}}{V_{avg}} = \frac{0.2A \times 20\mu s}{200V} = 20[nF]$$

## 3. 24 D7

Ground Freewheeling Diode

## 3. 25 D8

Reverse Blocking Diode

## 3. 25. R14, R15, R16, R17, R18 and R19

2-lamp

$$\begin{aligned} V_{R4} &= V_{DD} \times \frac{R_{19}}{R_{14} + \frac{R_{15} + R_{18} + 2 \times R_f}{2} + R_{19}} \\ &\cong 400 \times \frac{8.2[k\Omega]}{180[k\Omega] + \frac{330[k\Omega] + 680[k\Omega]}{2} + 8.2[k\Omega]} \end{aligned}$$

$$V_3 = V_2 \times \frac{R_{18}}{R_{15} + R_{18}} \cong 220[V]$$

$$V_{R4} = 4.7V (> 2V)$$

1. lamp

$$V_{R4} = V_{DD} \times \frac{R_{19}}{R_{14} + R_{15} + 2 \times Rf + R_{19}}$$

$$\cong 400 \times \frac{8.2[k\Omega]}{180[k\Omega] + 330[k\Omega] + 8.2[k\Omega]}$$

$$V_{R4} = 2.7V (> 2V)$$

No. lamp

$$V_{R4} = 0V (< 2V) \Rightarrow \text{Stop. Working}$$

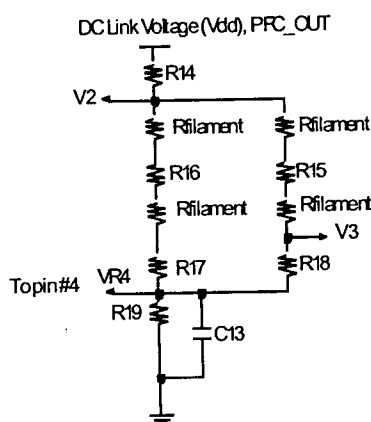


그림 12. R14, R15, R16, R17, R18 and R19

3. 26 C13

$$fc = \frac{1}{2\pi \times R19 \times C13}$$

C13 will cut off the high noise frequency.

3. 27 L/C Resonant Tank

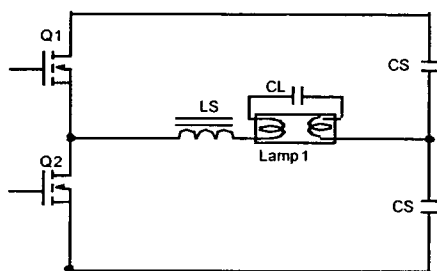


그림 13. L/C Resonant Tank

### 표 3. Design Steps

Step.1	Calculate the QL(Loaded Quality Factor)
Step.2	Calculate the Zo(Characteristic Impedance)
Step.3	Decide fo(Undamped Natural Frequency)
Step.4	Ls, Cttotal
Step.5	CL, CS

$$QL = \frac{V_{lamb}}{\frac{\sqrt{2}}{\pi} \times V_{DD}} = \frac{136[V]}{\frac{\sqrt{2}}{\pi} \times 400[V]} = 0.76$$

$$Z_0 = \frac{R_{lamb}}{QL} = \frac{620}{0.76} = 816$$

$$Z_0 = \sqrt{\frac{LS}{Ct}} \Rightarrow 816 = \sqrt{\frac{LS}{Ct}}$$

$$fo = \frac{1}{2 \times \pi \times \sqrt{LS \times Ct}} \Rightarrow 44 \times 10^3 = \frac{1}{2 \times \pi \times \sqrt{LS \times Ct}}$$

$$\Rightarrow Ct^2 = \frac{1}{816^2 \times (44 \times 10^3 \times 2 \times \pi)^2}$$

$$\therefore Ct = 4.435 \times 10^{-9}, LS = 3.0[mH]$$

$$CL(\max) = \frac{\frac{\sqrt{2}}{\pi} \times V_{DD}}{(\omega^2 - \omega_0^2) \times LS \times V_{BD}}$$

$$= \frac{\frac{\sqrt{2}}{\pi} \times 400}{((2\pi \times 50 \times 10^3)^2 - (2\pi \times 44 \times 10^3)^2) \times 3.0 \times 10^{-3} \times 500}$$

$$= 7.4 \times 10^{-9}$$

표 4. As results, we can get the proper values of Ls,CL and Cs for each lamp loads.They are as follows

LAMP	Ls	CL	Cs(Each)	Po(W)	Dimming Range
32W Florescent	3.1mH	4700pF	6800pF	31	90%
36W Florescent	2.75mH	4700pF	4700pF	35	90%
40W Florescent	2.8mH	4700pF	3300pF	39	90%

### ◇ 著 者 紹 介 ◇

김 대 봉

1996년~1999년 5월 삼성반도체 Power Device Group IC설계 및 응용기술팀 근무. 논문) "1.2um BiCMOS/DMOS 공정을 이용한 Half-bridge Motor Drive IC 설계" 1997년, Samsung Technical Journal. 특허) 국내 4건 출원 US특허 3건 출원중. 현재 Fair Child Korea Semiconductor R&D 1Group System Application Team 주임연구원.