

## SVC적용을 위한 새로운 이중접속방식의 멀티스텝 인버터

梁承旭, 崔世琬, 文建又, 趙貞九

## New Double-Connected Multi-Step Inverter for SVC Applications

Seunguk Yang, Sewan Choi, Gunwoo Moon, Junggu Cho

## 요 약

본 논문에서는 기존의 12-스텝 인버터에 간단한 보조회로를 추가하여 24-스텝(또는 36-스텝)의 출력과형을 갖는 새로운 방식의 이중접속 멀티스텝 인버터를 제안한다. 제안한 인버터의 보조회로는 두개의 전압분할용 커패시터, 두 개의 스위칭소자와 저용량의 단권변압기로 구성된다. 이 보조회로의 동작으로 24-스텝의 입·출력 과형을 얻을 수 있으며 한 개의 양방향 스위칭 소자를 추가하면 36-스텝의 과형을 얻게된다. 스위칭 함수를 이용한 전압 및 전류의 분석을 통하여 설계에 필요한 최적의 파라미터를 설정하였다. 제안한 인버터는 PWM방식을 사용할 수 없는 중용량의 SVC등에 적용하면 효과적이다. 본 방식의 타당성을 실험 및 시뮬레이션을 통하여 입증하였다.

## ABSTRACT

A new multi-step voltage source inverter is proposed in this paper. The proposed scheme is composed of the double-connected 12-step inverter with an auxiliary circuit. The auxiliary circuit includes two voltage dividing capacitors, two switching devices and a low KVA autotransformer. The resultant system is shown to be a 24-step inverter suitable for medium power level SVC applications in which the PWM method can not be employed. A 36-step operation can also be obtained by the addition of a bidirectional switch to the proposed inverter. The design parameters are derived from the analysis of voltages and currents by means of switching functions. The validity of the proposed scheme is confirmed by the simulated and experimental results.

**Key Words** : Multi-Step Inverters, SVC, Double-Connected Inverters

## 1. 서 론

전압형 인버터는 교류전동기의 가변속 구동장치, 무정전 전원장치(UPS) 및 무효전력 보상장치(SVC)등에 폭넓게 사용되고 있다.<sup>[1-5]</sup> 인버터 출력전압의 고조파를 제거하여 과형을 개선하기 위하여 여러 방식이 제안되었는데 이들은 크게 PWM방식과 다중방식으로 구분할 수 있다. PWM방식은 주로 고주파 동작이 가능한 IGBT등의 전력용 반도체 소자를 사용하여 교류전동기의 구동이나 UPS등에 적용되고 있다. 또한 다수의 스위칭소자를 직렬 또는 병렬접속하여 1대의 인버터로 대용량화하고 출력전압의 과형을 개선하기 위하여 PWM방식을 적용하는 NPC(Neutral Point Clamped) 인버터 등이 제안되었다.<sup>[1]</sup> 이 방식은 직렬 또는 병렬접

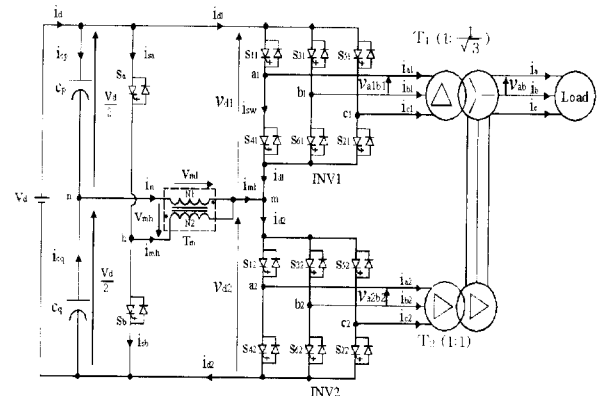


그림 1 제안한 24-스텝 인버터  
Fig. 1 Proposed 24-Step Inverter

속하는 각 소자의 전압(또는 전류)의 균등한 분담에 어려움이 있으며, PWM 동작으로 인하여 반송파의 측 대파의 고조파가 발생하기 때문에 스위칭 주파수를 높여야 한다. 그러나 SVC등과 같은 중·대전력의 응용 분야에서는 동작 주파수가 수백Hz정도인 GTO다이오 스텐터를 사용하기 때문에 PWM방식을 적용할 수 없다. 한편, 다중방식은 복수대의 인버터를 병렬 또는 직렬 접속하는 방법으로 대용량화하고 위상변압기를 사용하여 출력을 결합함으로써 파형을 개선하는 방식이다. 이 방식은 저차고조파를 제거하여도 고차고조파가 증 대되지 않고, 복수대의 인버터를 사용하기 때문에 이 중 일부가 고장시에도 분리시켜 계속 운전이 가능하므로 신뢰성이 높다.<sup>[3]</sup> 그러나 이 방식은 출력파형의 개 선을 위하여 스텝수를 증가시키려면 인버터브리지와 위상변압기의 수를 늘려야 한다. 예를 들면, 36-스텝 인버터를 구현하기 위하여는 6대의 인버터(즉, 36개의 스위칭 소자)와 6대의 위상변압기를 사용하여야 하는데 이는 비용, 설치면적등에서 실용화에 어려움을 준다.<sup>[4]</sup> 이를 개선하기 위하여 전원분할 방식에 의한 이중 접속 인버터등의 방식이 제안되고 있다.<sup>[3, 5]</sup>

본 논문에서는 이중 접속형 12-스텝 인버터에 간단한 보조회로를 추가하여 기존의 24-스텝 또는 36-스텝 인버터와 동등한 출력 및 입력파형을 얻는 방식을 제안하고자 한다. 제안한 인버터의 보조회로에서 사용한 소자의 용량은 출력용량에 비해 매우 작다. 본 방식의 동작원리, 전압·전류해석에 의한 최적 동작파라미터의 선정 및 소자의 용량계산 등을 서술하고 실험에 의해 본 방식의 타당성을 입증하고자 한다.

## 2. 동작원리

그림 1은 제안하는 24-스텝 인버터를 나타낸다. 두 대의 6-펄스 인버터는 두 대의 위상변압기  $T_1$  과  $T_2$  에 의해 결합되고, 보조회로는 직류전압을 이등분하는 커패시터  $C_p$  과  $C_n$ , 게이트 턴오프 디바이스인  $S_a$  와  $S_b$  그리고 단권 변압기  $T_m$ 으로 구성된다. 각 인버터는 180° 도통방식으로 구동되며 인버터 1과 인버터 2는 30° 의 위상차를 갖도록 한다. 또한 스위치  $S_a$  와  $S_b$  는 인버터의 6배 주파수로 동작하며 각 스위치에 대한 구동 신호는 그림 2와 같다. 이때, 각 게이트신호  $g_{11} \sim g_{62}$ ,  $g_a$  와  $g_b$  의 진폭은 1로 한다

### 2.1 전압해석

그림 1에서 커패시턴스  $C_p$  과  $C_n$  가 동일하므로

$V_{cp} = V_{cn} = -\frac{V_d}{2}$  이고, 사용한 스위칭 디바이스와 변압기는 이상적이라 가정한다. 단권변압기  $T_m$  의 고압측 전압  $v_{mh}$  는 스위치  $S_a$  와  $S_b$  의 게이트 신호  $g_a$  와  $g_b$  에 의해 다음과 같이 나타낼 수 있다.

$$v_{mh} = (g_a - g_b) \frac{V_d}{2} \tag{1}$$

저압측 전압  $v_{ml}$  은

$$v_{ml} = a_m v_{mh} \tag{2}$$

이고, 여기서  $a_m = \frac{N_1}{N_1 + N_2}$  임

따라서, 각 인버터의 입력전압은

$$\begin{aligned} v_{d1} &= \frac{V_d}{2} - v_{ml} \\ v_{d2} &= \frac{V_d}{2} + v_{ml} \end{aligned} \tag{3}$$

이 되고, 각 인버터의 선간 출력전압은 다음과 같이 각 인버터의 입력전압과 게이트 신호로 나타낼 수 있다.

$$\begin{aligned} v_{abi} &= (g_{1i} - g_{3i}) v_{di} \\ v_{bci} &= (g_{3i} - g_{5i}) v_{di} \\ v_{cai} &= (g_{5i} - g_{1i}) v_{di} \end{aligned} \tag{4}$$

여기서  $i(i=1,2)$ 는 인버터 번호임. 한편, 변압기의 결선에 의하여 출력전압  $v_{ab}$  는 인버터의 출력전압으로 다음과 같이 표현할 수 있다.

$$v_{ab} = v_{a2b2} + \frac{1}{\sqrt{3}} (v_{a1b1} - v_{b1c1}) \tag{5}$$

따라서 식 (1)에서 (5)로부터, 출력전압  $v_{ab}$  는 다음과 같이 된다.

$$\begin{aligned} v_{ab} &= \frac{V_d}{2} \left\{ (g_{12} - g_{32}) + \frac{(g_{11} - 2g_{31} + g_{51})}{\sqrt{3}} \right. \\ &\quad \left. + a_m (g_a - g_b) [(g_{12} - g_{32}) \right. \\ &\quad \left. - \frac{1}{\sqrt{3}} (g_{11} - 2g_{31} + g_{51})] \right\} \end{aligned} \tag{6}$$

식 (6)에서 보듯이 출력전압은 게이트신호와 단권 변압기  $T_m$  의 전압비  $a_m$  에 의하여 결정된다.

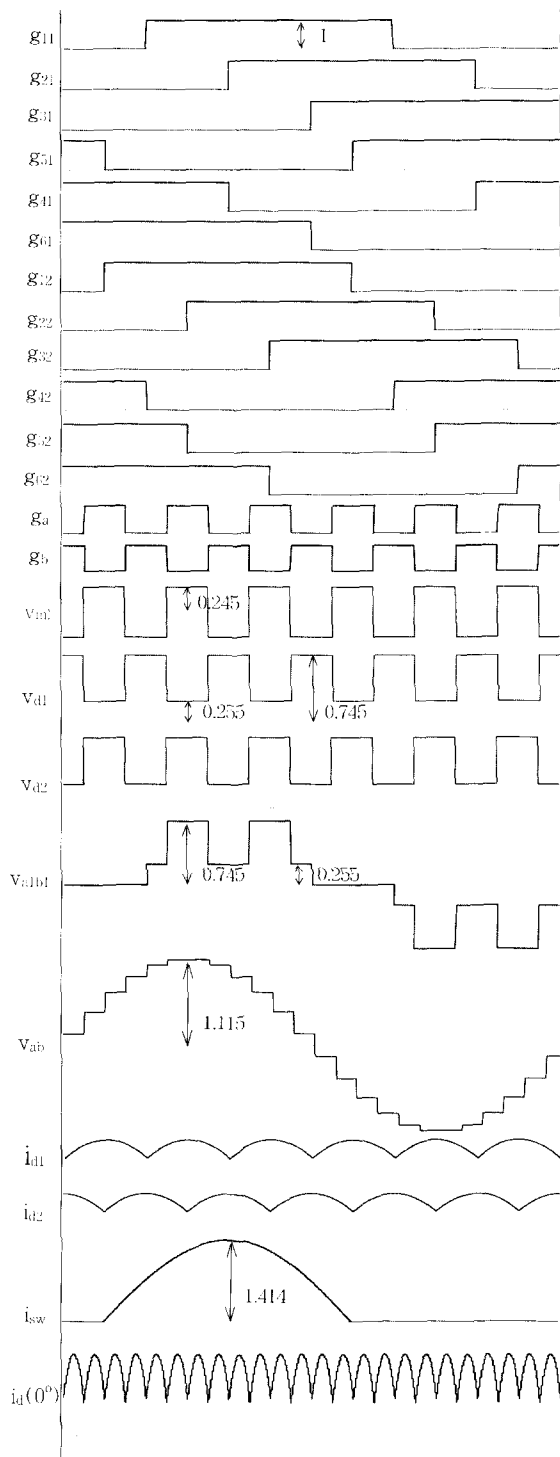


그림 2 제안한 24-스텝 인버터의 주요파형  
( $V_d=1, I_a=1, a_m=0.491$ 일때)  
Fig. 2 Waveforms of the Proposed 24-step inverter  
(when  $V_d=1, I_a=1, a_m=0.491$ )

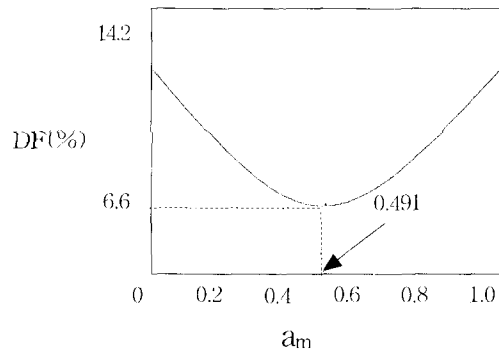


그림 3 전압비  $a_m$  에 따른 출력전압의 왜곡률  
Fig. 3 Distortion Factor of Output Voltage with respect to Voltage Ratio  $a_m$

또한 출력전압의 왜곡률(Distortion factor)은

$$DF = \frac{\sqrt{\sum_{n=2}^{\infty} V_{ab,n}^2}}{V_{ab,1}} \quad (7)$$

로 정의되며, 전압비  $a_m$ 에 따른 출력전압의 왜곡률을 그림 3에 나타낸다. 그림 3으로부터  $a_m = 0.491$ 일 때  $DF = 6.6\%$ 로 최소로 나타나며, 이때 출력전압이 파형은 그림 2에서 보듯이 기존의 4중 24-스텝의 인버터와 동일하다.

### 2.2 전류해석

변압기  $T_1$  과  $T_2$  으로부터 각 인버터의 출력전류는 부하전류로 다음과 같이 나타낼 수 있다.

$$\begin{aligned} i_{a1} &= \frac{1}{\sqrt{3}}(i_a - i_c) \\ i_{b1} &= \frac{1}{\sqrt{3}}(i_b - i_a) \\ i_{c1} &= \frac{1}{\sqrt{3}}(i_c - i_b) \end{aligned} \quad (8)$$

$$\begin{aligned} i_{a2} &= i_a \\ i_{b2} &= i_b \\ i_{c2} &= i_c \end{aligned} \quad (9)$$

그리고, 인버터의 입력전류는 게이트신호에 의해 인버터의 출력전류로 다음과 같이 표현할 수 있다.

$$i_{di} = g_{1i} i_{ai} + g_{3i} i_{bi} + g_{5i} i_{ci} \quad (10)$$

또한

$$\begin{aligned} i_{ml} &= i_{d2} - i_d \\ i_{mh} &= a_m i_{ml} \end{aligned} \quad (11)$$

이고, 스위치  $S_a$ 와  $S_b$ 의 전류는 다음과 같다.

$$\begin{aligned} i_{sa} &= g_a i_{mh} \\ i_{sb} &= -g_b i_{mh} \\ i_n &= i_{ml} - i_{mh} \end{aligned} \quad (12)$$

이고, 커패시터  $C_p$ 와  $C_a$ 전류는

$$i_{cp} = i_{ca} = \frac{1}{2} i_n \quad (13)$$

이므로, 식 (8) 에서 (13)에 의해 입력전류  $i_d$ 는 다음과 같이 된다.

$$\begin{aligned} i_d &= i_{d1} + i_{sa} + i_{cp} \\ &= \left( \frac{1-a_m}{2} + a_m g_a \right) (g_{12} i_a + g_{32} i_b + g_{52} i_c) \\ &\quad + \frac{1}{\sqrt{3}} \left( \frac{1-a_m}{2} - a_m g_a \right) [g_{11} (i_a - i_c) \\ &\quad + g_{31} (i_b - i_a) + g_{51} (i_c - i_b)] \end{aligned} \quad (14)$$

입력전류도 게이트 신호와 전압비  $a_m$ 에 의해 결정되며 출력전류를 정현파로 가정하고 부하역률이 1인 경우의 입력전류 파형을 그림 2에 나타낸다. 그림 2에서 보듯이 입력전류의 파형 역시 24-스텝의 특성을 갖는 것을 알 수 있다.

### 2.3 소자의 정격

이 절에서는 제안하는 시스템의 주 변압기 및 보조회로의 변압기의 용량을 계산한다. 전압정격을 계산할 때 정현파의 경우는 실효값(Effective or RMS voltage)을 사용하나, 비정현파인 경우는 인가전압에 의해 유기된 최대 자속값을 고려하여 다음과 같이 정의된 등가 실효전압(Equivalent effective voltage)을 사용한다.

$$V_{eq} = \frac{1}{2\sqrt{2}} \int_0^\pi v_w d\theta \quad (15)$$

여기서  $v_w$ 는 권선에 인가된 비정현파형의 전압임. 또한 부하 전류를 정현파로 가정하면 출력 전력  $P_o$ 는 다음과 같다.

$$P_o = \sqrt{3} V_{ab} I_a = 1.368 V_d I_a \quad (16)$$

여기서  $V_{ab}$ 와  $I_a$ 는 각각 선간 출력전압과 출력전류의 실효값임. 앞의 절에서 유도한 식들을 가지고 변압기 각 권선의 등가실효전압과 전류의 실효값을 구하여 표 1에 나타내었다. 또한 변압기  $T_m$ 은 출력 주파수의 6 배로 동작하므로 등가 실효전압은  $\frac{1}{6}$ 로 감소한다.

표 1 변압기의 등가용량

		등가 실효전압 $V_{eq}(pu)/V_d$	실효전류 $I_{rms}(pu)/I_a$	등가 용량 VA(pu)	등가용량 계산식	
$T_1$	1차측	0.370	0.577	0.468	$\frac{\sum 0.5 V_{eq} I_{rms}}{P_o}$	
	2차측	0.213	1			
$T_2$	1차측	0.370	0.577	0.468		
	2차측	0.370	0.577			
$T_m$	권선 n m	0.045	0.368	0.024		$\frac{\sum V_{eq} I_{rms}}{P_o}$
	권선 m h	0.047	0.355			

표 2 스위칭 소자 정격

종류	구분	전압정격	전류정격	
		$V_{peak} / V_d$	$I_{rms} / I_a$	$I_{peak} / I_a$
인버터 브리지 스위치		0.745	0.707	1.414
보조회로 스위치		0.5	0.038	0.091

표 1에서 보듯이 변압기  $T_m$ 의 등가용량은 부하용량의 2.4 % 정도로 매우 작다. 또한, 보조회로의 스위칭 소자의 전류정격도 매우 작아 IGBT 등으로 대체할 수 있다. 사용한 각 스위칭 소자의 정격을 구하여 표 2에 나타내었다.

### 3. 36-스텝 인버터

제안한 24-스텝 인버터에 그림 4와 같이 한 개의 양 방향 스위치  $S_c$ 를 추가하면 36-스텝의 출력파형을 얻을 수 있다. 이 보조회로의 단권변압기  $T_m$ 의 1차측 전압  $v_{mh}$ 에 0 레벨을 추가하여 스텝수를 증가시키는 것이다. 즉 16개의 스위칭 소자로 36-스텝의 출력파형을 얻을 수 있다. 그림 4의 제안한 회로를 PSIM으로 시뮬레이션한 각부의 파형을 그림 5에 나타낸다.

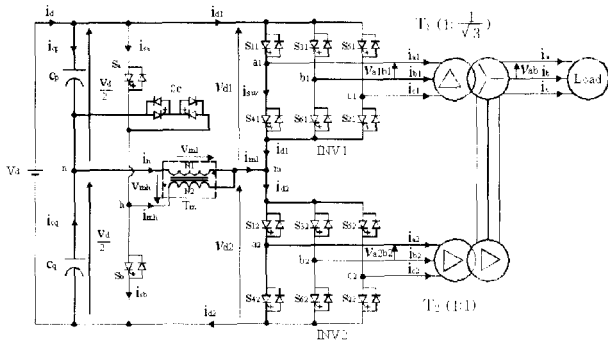
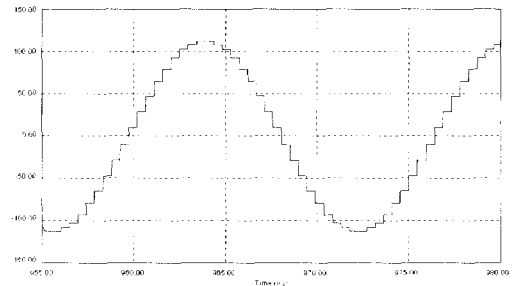


그림 4 제안하는 36-스텝 인버터  
Fig. 4 Proposed 36-Step Inverter

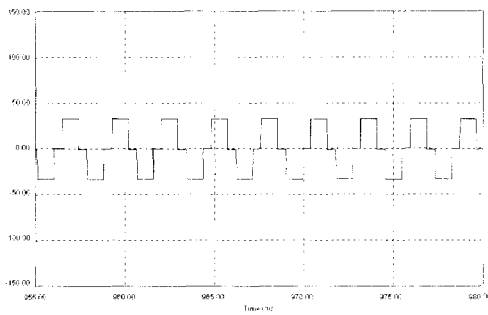


(d)  $v_{ab}$

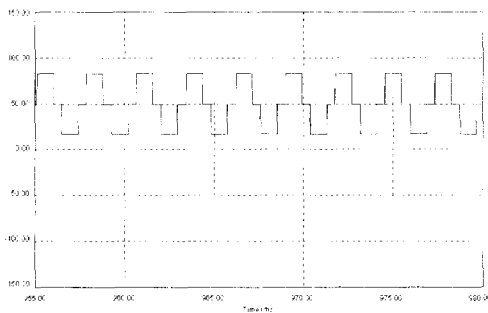
그림 5 36-스텝 인버터의 시뮬레이션 결과  
Fig. 5 Simulation Results of the Proposed 36-Step Inverter

#### 4. 실험결과

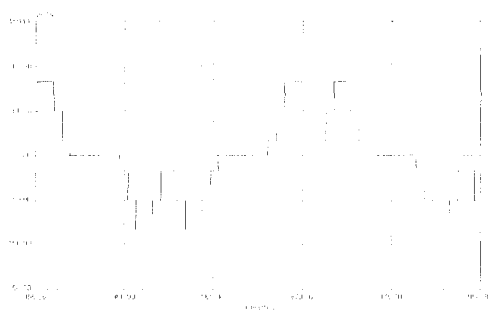
제안한 24-스텝 인버터의 구현을 위해 용량 3KVA의 인버터 시스템이 제작되었으며, 실험결과를 그림 6에 나타내었다. 그림 6 (a)는 스위치  $g_a$ 와  $g_b$ 의 동작에 의한 변압기  $T_m$ 의 전압을 나타내고, 이 전압에 의해 변화된 인버터의 입력전압  $v_{d1}$ 과  $v_{d2}$ 는 각각 그림 6 (b) 및 그림 6 (c)와 같다. 그림 6 (d)는 인버터 1의 출력전압  $v_{ab1}$ 을 나타낸다. 인버터의 부하측 출력전압  $v_{ab}$ 은 그림 6 (e)에 나타내듯이 24-스텝을 갖는다. 그림 6의 실험결과는 2절의 계산결과 파형과 일치한다. 그림 7은 기존의 12스텝 인버터의 출력전압 파형을 제안한 시스템과 비교하기 위해 제시하였다.



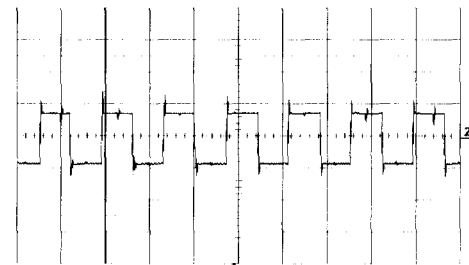
(a)  $v_{m1}$



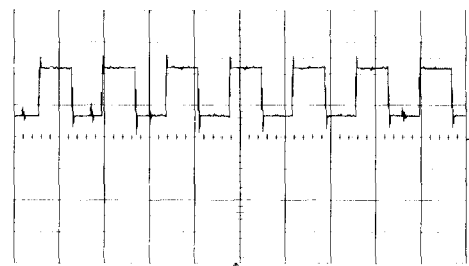
(b)  $v_{d1}$



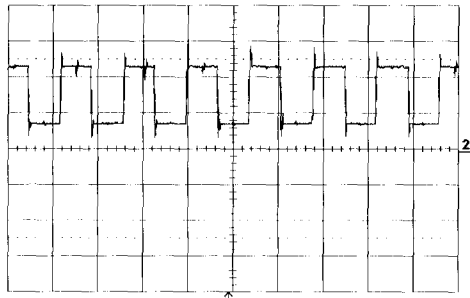
(c)  $v_{d1b1}$



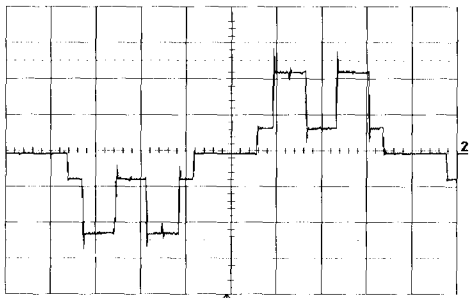
(a)  $v_{m1}$



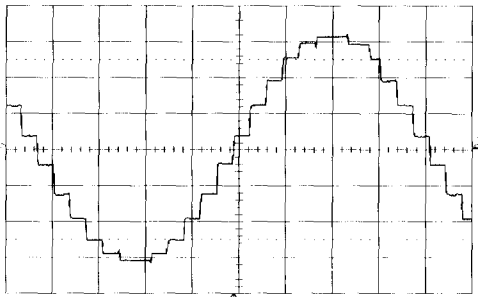
(b)  $v_{d1}$



(c)  $v_{a2}$



(d)  $v_{a1b1}$



(e)  $v_{ab}$

그림 6 제안하는 24-스텝 인버터의 실험 결과  
(종축:50V/Div., 횡축:2ms/Div.)

Fig. 6 Experimental Results of the Proposed 24-Step Inverter  
(Vertical: 50V/Div., Horizontal: 2ms/Div.)

### 5. 결론

본 논문에서는 전압형 인버터의 출력전압 파형을 개선하기 위한 새로운 멀티스텝 인버터를 제안하였다. 제안하는 방식으로 14개(16개)의 스위칭 소자를 사용하여 24-스텝(36-스텝) 인버터를 구현할 수 있고 보조회로에 추가된 단권변압기의 용량도 부하용량의 약 2.4%로 매우 낮다.

제안한 24-스텝 인버터를 제작하여 실험한 결과 분석과 일치하였고 1개의 양방향 스위칭 소자를 추가한 36-스텝의 인버터는 시뮬레이션으로 타당성을 입증하였다. 제안하는 인버터는 PWM방식을 사용할 수 없는 중용량의 SVC등에 적용하면 가격절감에 효과적이다.

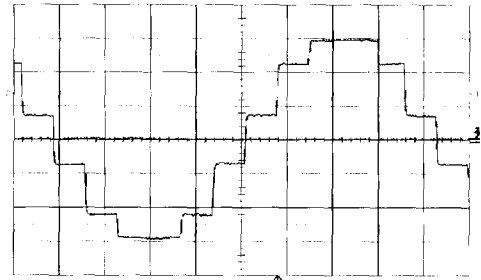


그림 7 기존의 12-스텝 인버터의 실험 결과  
(종축:50V/Div., 횡축:2ms/Div.)

Fig. 7 Experimental Results of the Conventional 12-Step Inverter (Vertical: 50V/Div., Horizontal: 2ms/Div.)

본 연구(관리번호 98-중-03)는 한국 전력공사의 지원에 의하여 기초전력공학 공동연구소 주관으로 수행되었음

### 참고 문헌

- [1] A. Nabae, I. Takahashi, and H. Akagi, "A new Neutral-Point-Clamped PWM Inverters," IEEE Trans. Ind. Appl, vol. IA-17, pp.518-523, 1981.
- [2] Pradeep Bhagwat, V.R Stefanovic, "Generalized Structure of a Multilevel PWM Inverter," IEEE IAS Conf. Rec. pp. 791-803, 1980.
- [3] K. Oguchi, H. Hama, T. Kubota, "Multilevel Current - Source and Voltage-Source Converter Systems Coupled with Harmonic Canceling Reactors," IEEE IAS Conf. Rec. pp. 1300-1308, 1997.
- [4] S. Iida, S. Masukawa, J. Shimomura, and S. Miyairi, "A New Method for Improving Output Voltages in Double Connected Inverter by Means of Dividing DC Voltage Source," Trans. Inst. Elec. Eng., Japan, vol. 110-D, no. 5. pp. 467-476, May 1990 (Japanese).
- [5] Masukawa, S. Iida, "A Method for Reducing Harmonics in Output Voltages of a Double-Connected Inverter," IEEE Trans. on power electronics, vol. 9. no. 5, pp. 543-550, sep. 1994.

## 저 자 소개



### 양승욱(梁承旭)

1972년 10월 1일생. 1999년 호서대학교 전기공학과 졸업(학사). 1999년~현재 서울산업대 제어계측공학과 대학원 석사과정.



### 최세완(崔世琬)

1963년 3월 3일생. 1985년 인하대학교 전자공학과 졸업(학사). 1992년 미국 Texas A&M Univ. 전기공학과 졸업(석사). 1995년 동 대학원 졸업(박사). 1985년~1990년 대우중공업 중앙연구소 주임연구원. 1996년~1997년 삼성전기 종합연구소 수석연구원. 1997년~현재 서울산업대 제어계측공학과 조교수. 당학회 편집위원.



### 문건우(文建又)

1966년 10월생. 1990년 한양대학교 공대 전자공학과 졸업. 1992년 2월 한국과학기술원 전기 및 전자공학과 졸업(석사). 1996년 2월 동 대학원 전기 및 전자공학과 졸업(박사). 1996년~1998년 한전 전력연구원 선임연구원. 현재 키테크놀로지

(주) 개발이사.



### 조정구(趙貞九)

1963년 3월 28일생. 1986년 경북대학교 공대 전자공학과 졸업. 1988년 한국과학기술원 전기 및 전자공학과 졸업(공학석사). 1992년 동 기술원 졸업(공학박사). 1992년 3월~1993년 8월 동 기술원 Post Doc. 1993년 9월~1994년 8월 미국 Virginia Polytechnic Institute and State University 교환연구원. 현재 한국전기연구소 선임연구원 및 (주)그린파워 대표.