

미세가공 진동형 자이로스코프의 특성 감지 회로의 설계에 관한 연구

論文

48C - 10 - 2

Design of the Detection Circuitry for the Characteristics of Micromachined Vibrating Gyroscope

禹榮信* · 邊光均** · 徐一源*** · 成萬永§
(Youngshin Woo · Kwang Kyun Byun · Il Won Seo · Man Young Sung)

Abstract - A new technique to measure low level capacitance variations of the gyroscope is proposed and verified by computer simulation. It is based on the new CV(capacitance-voltage) converter circuit biased by dc current source and the peak detector without low pass filter. The CV converter biased by dc current source provides good signal-to-noise ratio and this setup of the detection circuitry without low pass filter makes it possible to provide short settling time, that is, higher speed of measurement and wide operation range if only a few parameters are adjusted. The key parameters that affect the performance of the detection circuitry are illustrated and computer simulation results are presented. The demonstrated detection circuitry shows linear response from 10 fF to 130 fF at 10 kHz and shows good linearity.

Key Words : Gyroscope, CV Converter, Peak Detector, Detection Circuitry

1. 서론

일반적으로 회전 각속도를 측정하는데 이용되는 센서로 기계적 자이로스코프, 링 레이저 자이로스코프나 광섬유 자이로스코프 등이 사용되었는데 이들은 비록 정확도가 매우 높기는 하지만 크기가 크고 복잡하며 가격이 비싸 일반 제품에 적용되기에는 어려움이 있었다. 구조가 간단하고 크기가 작으며 저렴한 미세가공 진동형 자이로스코프(micromachined vibrating gyroscope)의 등장으로 마침내 비디오 카메라와 같은 일반적인 상품에 회전 각속도 측정 소자를 적용하는 것이 가능해졌는데 이와 동시에 간단한 구조의 자이로스코프 측정 회로에 대한 필요성이 대두되기 시작하였다^{[1][2][3]}. 현재 미세가공 진동형 자이로스코프의 커패시턴스 변화를 전기적 신호로 바꾸어 주기 위해서 CV 컨버터(capacitance-voltage converter), 증폭기, 멀티플라이어(multiplier), 로패스 필터(low pass filter)가 복합적으로 결합된 회로가 일반적으로 쓰이고 있는데^[3] 이러한 회로에는 필터가 필요한 회로 구조상의 복잡성으로 인해 회로의 측정시간이 길어지고 전체 회로를 하나의 IC로 집적화 하는데도 여러 가지 문제점이 있다.

본 논문에서는 미세가공 진동형 자이로스코프의 특성 감지 회로 설계를 목적으로 전류 바이어스와 MOSFET의 기생 커패시턴스를 이용하는 새로운 CV 컨버터, 미세한 전압 출력을

증폭하는 증폭기, 적절한 레벨의 전압으로 조절하는 레벨 쉬프터(level shifter), 피크 전압으로 최종 신호를 출력하는 피크 디텍터(peak detector)로 구성된 새로운 구조의 회로를 제안하였다.

2. 자이로스코프 특성 감지 회로의 설계

본 논문에서 제안한 자이로스코프의 측정 회로 시스템은 그림 1과 같이 구성되어 있다.

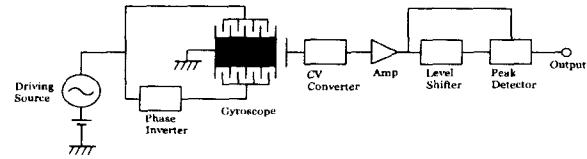


그림 1 자이로스코프 특성 감지 회로의 블록도

Fig. 1 Block diagram of the detection circuitry for the characteristics of gyroscope

교류 전압원과 인버터가 자이로스코프를 진동하게 만들고 이 상태에서 회전 각속도가 인가되면 전압에 의한 진동방향과 수직인 방향으로 자이로스코프가 진동을 하게 되는데 이 진동에 따라서 자이로스코프의 커패시턴스가 변화하게 된다. 자이로스코프의 커패시턴스 변화를 CV 컨버터가 미세한 크기의 정현과 전압으로 변환하고 이를 증폭기가 증폭한 다음 레벨 쉬프터가 피크 디텍터의 입력으로 적절한 레벨의 전압으로 조절한 뒤 최종적으로 피크 디텍터가 최종 출력 전압을

*正會員：高麗大電氣工學科博士修了

**正會員：大宇電子研究員

***正會員：三星電子研究員

§正會員：高麗大電氣工學科教授·工博

接受日字：1999年 5月 14日

最終完了：1999年 9月 17日

내보내게 된다. 피크 디텍터가 사용할 클락은 증폭기의 정현파 출력 신호를 여러 개의 인버터를 통해 펄스로 변환하여 만들었다. 회로의 각 부분별 설계조건과 구성에 대해 기술하면 다음과 같다.

2.1 CV 컨버터, 증폭부와 레벨 쉬프터의 설계

CV 컨버터, 증폭부, 레벨 쉬프터만을 포함한 회로도와 그 설계 파라메터를 그림 2와 표 1에 각각 나타내었다.

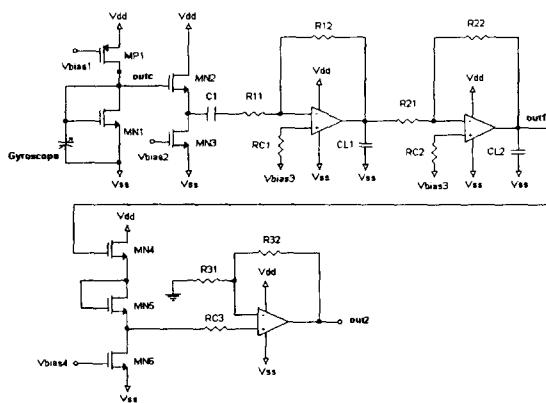


그림 2 CV 컨버터, 증폭기, 레벨 쉬프터의 회로도

Fig. 2 Circuit diagram of CV converter, amplifier and level shifter

표 1 CV 컨버터, 증폭기, 레벨 쉬프터의 설계 파라메터 값
Table 1 Design parameter value of CV converter, amplifier and level shifter

| 소자 | 파라메터 값 | 소자 | 파라메터 값 |
|--------|----------------------------|-----|--------------|
| MN | $W = 4\mu m$ $L = 2\mu m$ | R11 | $10k\Omega$ |
| MP | $W = 90\mu m$ $L = 2\mu m$ | R12 | $30M\Omega$ |
| MN1 | $W = 40\mu m$ $L = 2\mu m$ | RC1 | $10k\Omega$ |
| MN2 | $W = 40\mu m$ $L = 2\mu m$ | R21 | $10k\Omega$ |
| MN3 | $W = 17\mu m$ $L = 2\mu m$ | R22 | $30M\Omega$ |
| MN4 | $W = 10\mu m$ $L = 2\mu m$ | R1 | $100k\Omega$ |
| MN5 | $W = 50\mu m$ $L = 2\mu m$ | R2 | $100k\Omega$ |
| Vdd | 5V | RC3 | $50k\Omega$ |
| Vss | 0V | C1 | $1nF$ |
| Vbias1 | V | CL1 | $20pF$ |
| Vbias2 | 1V | CL2 | $20pF$ |
| Vbias3 | 2.5V | | |
| Vbias4 | 0.8V | | |

자이로스코프의 동작 주파수는 10 kHz, 평균 커페시턴스는 0.53 pF이고 커페시턴스의 최대 변화량은 130 fF 정도로 아주 작은 양이므로 본 논문에서는 MOSFET의 미세한 기생 커페시턴스를 이용하는 CV 컨버터 구조를 제안하였다. MN1

과 MP1으로 구성된 회로가 미세한 커페시턴스 변화를 전압 변화로 바꾸어 주는 CV 컨버터이다. MP1은 바이어스용 전류원 구성을 하는 트랜지스터로 일정한 전류를 흐르게 해서 MN1이 그 전류를 흐르게 할 수 있도록 MN1의 게이트-소스 간의 기생 커페시턴스 C_{gs} 를 적절한 전압 V_{gs} 으로 충전시킨다. 각속도가 변하면 MN1의 C_{gs} 와 병렬로 연결되어 있는 자이로스코프의 커페시턴스의 값이 변하게 되어 CV 컨버터의 출력전압은 순간적으로 변하게 되고 이는 출력 노드인 $outc$ 의 전압 변화로 나타나게 된다. 본 논문에서 제안한 CV 컨버터는 바이어스 전류를 인가해 놓고 동작시키기 때문에 기존의 CV 컨버터^[3]에 비해 노이즈에 강하고 안정적으로 동작하게 되며 트랜지스터의 사이즈 조정만으로 증폭율 및 출력 전압의 DC 레벨 조정이 가능하고 MOSFET의 기생 커페시턴스를 사용하였기 때문에 펜토 단위의 미세 커페시턴스 변화를 측정할 수 있다는 장점이 있다.

MN2, MN3으로 구성된 소스 팔로워는 출력 임피던스를 줄이고 출력 전압을 원하는 레벨로 쉬프트 시키는 구성을 한다. CV 컨버터의 출력 전압은 센서의 커페시턴스 변화량이 수십 펜토 정도로 미소하므로 수백 μV 정도의 진폭을 가진 정현파가 출력되는데 이 미세한 진폭의 정현파를 증폭할 증폭부로 OP-Amp를 이용한 반전 증폭기 2개를 연결한 구조를 사용하였다. 증폭부의 출력노드 $out1$ 의 정현파로 피크 디텍터의 클락 및 각종 컨트롤 신호를 만들어야 하므로 증폭기의 각 단에 커페시터 C_{L1} 과 C_{L2} 를 삽입하여 노드 $out1$ 에 발생할 수 있는 노이즈를 제거하였다. 출력전압을 적절한 전압 레벨로 변환시켜 주기 위해선 레벨 쉬프터와 별도의 증폭기가 필요하게 된다. 그림 2의 MN4, MN5, MN6이 소스 팔로워 형태의 레벨 쉬프터를 구성하고 있는 트랜지스터인데 MN5는 쉬프트할 전압의 레벨을 조절하기 위해 삽입한 트랜지스터이고 오른쪽의 비반전 증폭기 구조는 출력 전압을 쉬프트한 뒤 0 V에서 5 V로 출력 전압의 범위를 조정하기 위한 증폭기이다.

본 논문에서 제안한 증폭부 및 레벨 쉬프터 구조는 각 증폭기의 증폭율과 쉬프트할 전압값을 조절함으로써 각속도에 따라 변화하는 미세한 커페시턴스의 변화량을 설계자가 원하는 레벨의 출력전압으로 손쉽게 변환 가능하다는 장점이 있다.

2.2 제어 펄스 발생기 및 피크 디텍터의 설계

CV 컨버터가 출력하는 정현파는 각속도의 크기에 따라 진폭이 변하게 되는데 이 진폭에 비례하는 전압값을 출력하기 위해 기존의 회로는 멀티플라이어와 로패스 필터를 이용해 동기화된 디모듈레이션 과정을 거쳐 적절한 전압을 출력하였다^{[1][3][4][5][6]}. 이러한 방식은 회로가 복잡할 뿐만 아니라 세틀링 타임 때문에 빠른 동작 특성을 제공할 수 있는데 본 논문에서는 멀티플라이어와 로패스 필터를 사용하지 않고 CV 컨버터의 출력 전압을 증폭한 뒤 그 피크값을 출력값으로 유지하는 그림 3과 같은 간단한 구조의 피크 디텍터를 제안하였다. 제안된 피크 디텍터 회로는 CV 컨버터의 출력을 증폭한 뒤 이 신호를 이용하여 클락 펄스를 만들고 이 클락 펄스를 이용하여 정현파의 피크값을 매주기마다 한번씩 유지하여 DC 전압값으로 출력한다. 따라서 본 논문에서 제안한 피크

디텍터는 클락 펄스 발생기와 피크 디텍터에서 사용되는 스위치들을 제어하기 위한 제어 펄스 발생기 및 피크 검출 회로로 구성되어 있다.

그림 3의 피크 검출회로를 동작시키기 위해선 P1, P2, P1_bar, P2_bar 같은 여러 가지 콘트롤 펄스를 사용해야 되는데 이러한 콘트롤 펄스를 만들기 위해선 기본 클락 펄스가 필요하다. 그림 4의 펄스 발생기는 증폭기의 정현파 출력노드 out1의 전압을 입력으로 이용하여 기본 클락 펄스 clk, clk_bar를 만드는 회로이다. 인버터를 거치며 발생하는 딜레이는 입력 신호의 주파수가 10 kHz 정도로 작으므로 무시할 수 있다. 그림 5는 clk, clk_bar를 이용하여 주기가 clk, clk_bar의 두 배인 펄스 D_clk, D_clk_bar를 만드는 회로이다. 이러한 펄스들을 입력으로 하는 그림 6의 회로를 이용하면 P1, P2, P1_bar, P2_bar와 같은 콘트롤 펄스를 만들어낼 수 있다. 표 2은 그림 6 회로의 입출력 조합을 나타낸 것이고 그림 7은 그림 4, 그림 5, 그림 6의 회로에 의해 만들어진 펄스의 타이밍 다이어그램을 나타낸 것이다.

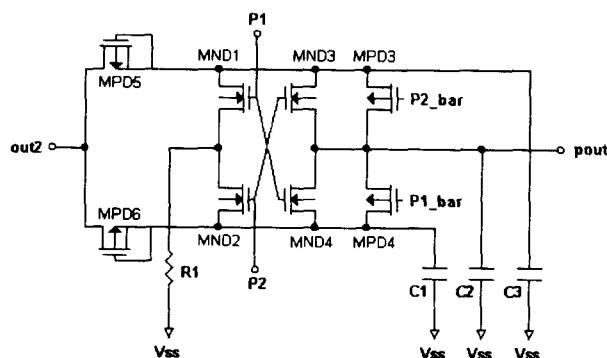


그림 3 피크 디텍터의 회로도

Fig. 3 Circuit diagram of peak detector

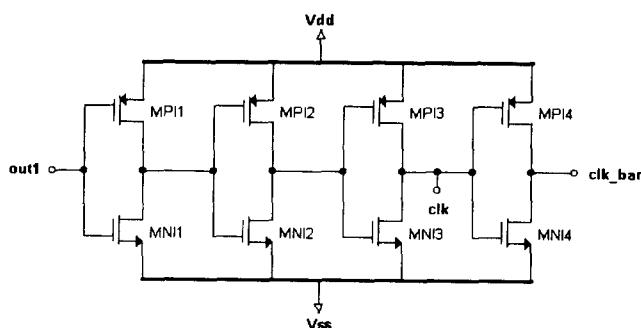


그림 4 클락 펄스 발생기 회로도

Fig. 4 Circuit diagram of clock pulse generator

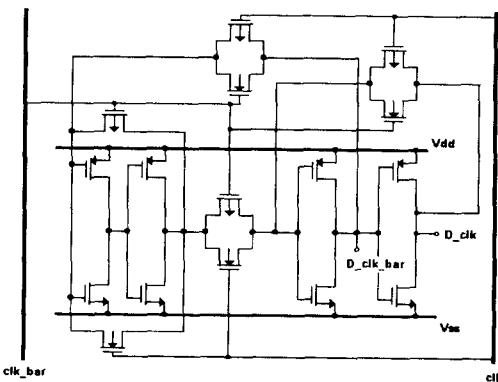


그림 5 2배 주기 클락 펄스 발생기의 회로도

Fig. 5 Circuit diagram of pulse generator which makes the pulse having 2 times longer period than the period of clock pulse

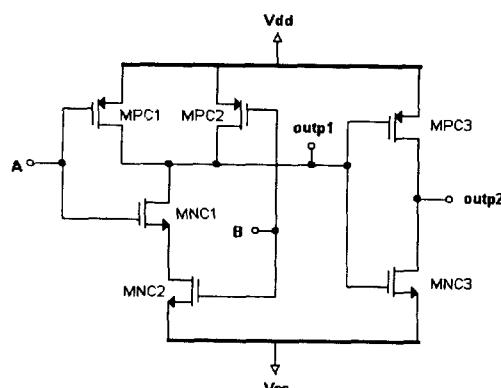


그림 6 콘트롤 펄스 발생기 회로도

Fig. 6 Circuit diagram of control pulse generator

표 2 콘트롤 펄스 발생기의 입출력 조합

Table 2 Input and output combination of control pulse generator

| 입력 | | 출력 | |
|-----|-----------|--------|-------|
| A | B | outp1 | outp2 |
| clk | D_clk_bar | P2_bar | P2 |
| clk | D_clk | P1_bar | P1 |

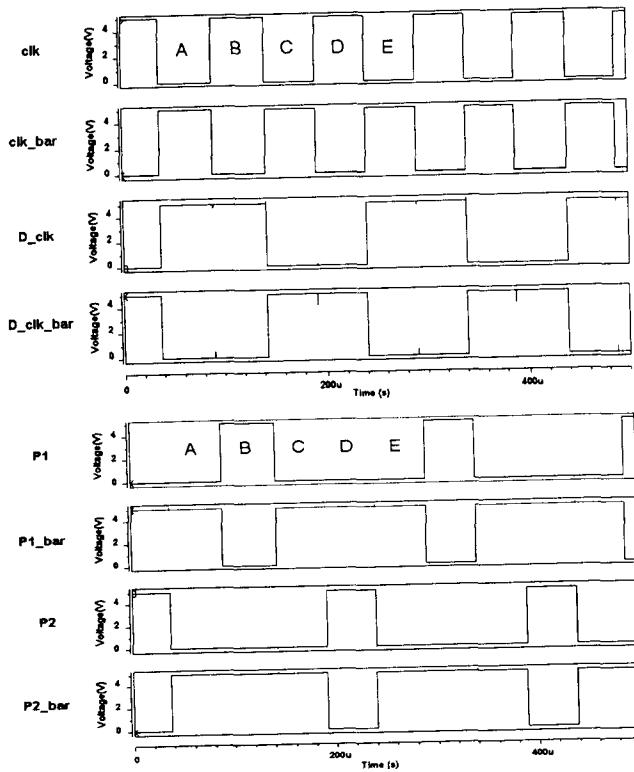


그림 7 콘트롤 펄스 발생기의 출력 파형

Fig. 7 Output signal of control pulse generator

이러한 콘트롤 펄스를 가지고 최종적인 피크값을 출력하는 그림 3의 피크 디텍터의 동작은 다음과 같다. 그림 7의 clk가 A인 상태에서는 노드 out2의 전압이 양의 정현파 형태를 띠고 P1, P2가 모두 "Low"의 상태가 된다. 따라서 MPD6이 터온되어 방전되어 있던 C1에 노드 out2의 정현파 피크값을 충전해 놓고 MND1, MND2, MND3, MPD3, MND4, MPD4가 모두 터오프이므로 출력 노드 pout은 이전 상태의 전압을 유지하게 된다. clk가 B의 상태에선 노드 out2의 전압이 "Low" 상태가 되어 MPD5와 MPD6이 터오프되고 P1은 "High", P2는 "Low"인 상태가 되어 MND1, MND4, MPD4가 터온되어 C3가 MND1에 의해 방전되고 MND4, MPD4에 의해 C1, C2가 병렬 연결 된다. C1과 C3를 C2의 10배 정도로 C2에 비해 큰 값으로 설정하면 병렬 연결한 후에도 C1에 충전되어 있던 전압값을 유지할 수 있게 된다. clk가 C 상태에선 A 상태와 마찬가지가 되어 출력 노드 pout의 전압이 이전 상태를 유지하고 MPD5가 터온 되어 B 상태에 방전되었던 C3에 새로운 피크값이 저장된다. clk가 D의 상태에선 B인 상태와 마찬가지로 MPD5, MPD6이 터어프 되고, P1이 "Low", P2가 "High"가 되어 MND2, MND3, MPD3이 터온 된다. C1이 MND2를 통해서 방전하고 MND3, MPD3를 통해 C2, C3가 병렬 연결 되는데 C3값이 훨씬 크므로 출력은 C3에 충전되어 있던 전압값을 거의 다 유지한다. E인 상태에선 C와 같은 상태가 되어 D 상태에서 방전했던 C1에 새로운 피크값을 저장하게 되고 출력 노드 pout의 전압은 이전 상태를 유지하게 된다.

결국 출력은 A 상태에 C₁에 저장하는 피크값을 B, C 상태

동안 유지하고 B 상태에 방전시켰던 C₃에 새로운 피크값을 C 상태에 충전해 놓은 뒤 그 피크값을 D, E 상태동안 유지하게 된다. E 상태에선 다시 C₁에 새로운 피크값이 충전되고 그 이후에도 C₁과 C₃가 교대로 충방전을 계속하게 된다. C₂와 C₁, C₃를 병렬 연결해 주는 스위치로 하나의 트랜지스터가 아닌 트랜스미션 케이트를 쓴 이유는 노드 out2의 피크값이 V_{dd}나 V_{ss}에 가까울 경우에도 정확한 피크값을 유지할 수 있게 하기 위함이다.

C₁, C₃의 값이 C₂에 비해 너무 작으면 C₂와 병렬 연결될 때 출력전압이 떨어지게 되고 너무 크게 하면 충전하는데 많은 시간이 걸리게 되므로 트랜지스터의 누설전류 성분 때문에 피크전압이 떨어지는 것을 막아주기 위해 커패시터 C₁, C₂, C₃값을 크게 하는 대신 저항 R₁을 삽입하였는데 이 값이 너무 작으면 누설전류 때문에 출력전압이 떨어지고 너무 크면 C₁과 C₃가 방전할 때 충분히 방전하지 못해 동작 주파수에 비해 센서의 커패시턴스 성분이 크게 변할 때 잔류전압이 남아 있을 수 있으므로 이 저항값 역시 동작 주파수를 고려해 적절한 값으로 설정하여야 한다. 사이로스코프의 동작 주파수가 10 kHz일 경우 C₁과 C₃는 300 pF, C₂는 50 pF, R₁은 60 kΩ로 설정하였으나 C₁, C₂, C₃ 값과 저항 R₁을 조절하면 어떤 동작 주파수에서 동작 가능하도록 수정 가능하고 커패시턴스 변화량 범위가 바뀌어도 증폭율과 쉬프트 시킬 전압을 조절함으로써 출력 전압을 원하는 범위의 값으로 간단히 변화할 수 있다.

3. 시뮬레이션 결과 및 고찰

2항에서 기술한 각 회로의 구성과 파라미터에 따른 특성 변화 양상을 시뮬레이션 하였으며 그 결과를 본 항에서 검토하였다. 각속도가 감소하여 센서의 커패시턴스 값 변화가 시간에 따라 지수 함수적으로 감소할 경우 시간에 따른 CV 컨버터 출력 전압 시뮬레이션 결과를 그림 8에 나타내었다. 출

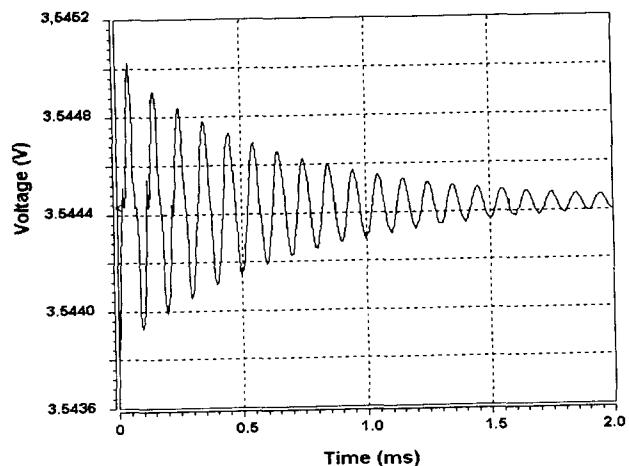


그림 8 커패시턴스 변화가 시간에 따라 지수함수적으로 감소 할 때 시간에 따른 CV 컨버터의 출력 파형

Fig. 8 Output signal of CV converter as a function of the time when the capacitance variation of gyroscope decreases exponentially with time

력의 DC 전압 레벨과 진폭은 트랜지스터의 사이즈 변화로 조절이 가능하고 CV 컨버터의 출력에 발생할 수 있는 노이즈는 그림 2의 증폭부에 커패시터 C_{11} 와 C_{12} 를 삽입하면 필터링 효과에 의해 제거되어 노이즈가 없는 정현파가 만들어진다. 자이로스코프의 커패시턴스 변화값에 따른 CV 컨버터 출력 전압의 진폭 변화를 시뮬레이션한 결과를 그림 9에 나타내었다. 100 fF의 커패시턴스 변화에 대해 0.636 mV의 출력 진폭을 나타내었고 센서의 커패시턴스 변화가 130 fF 이내의 경우 선형성이 잘 보장됨을 알 수 있다.

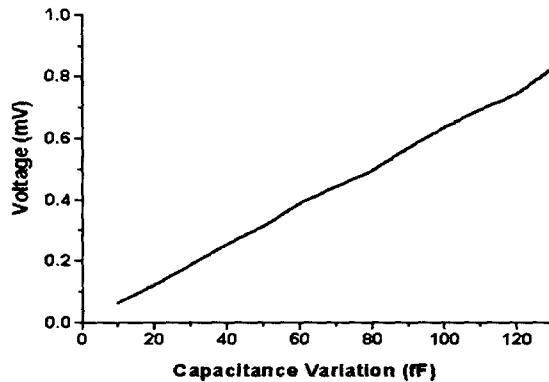


그림 9 센서의 커패시턴스 값 변화에 따른 CV 컨버터의 출력 peak to peak 값

Fig. 9 Peak to peak value of output signal of CV converter as a function of capacitance variation of gyroscope

센서의 커패시턴스 값 변화가 시간에 따라 지수 함수적으로 작아질 경우 시간에 따른 피크 디텍터의 출력 변화를 그림 10에 나타내었다. 피크 디텍터 내부에 다이오드를 이용하기 때문에 증폭된 신호의 피크값이 다이오드를 터온하기 위한 전압만큼 감소하게 된다. 초기조건으로 C_1 , C_2 , C_3 가 완전

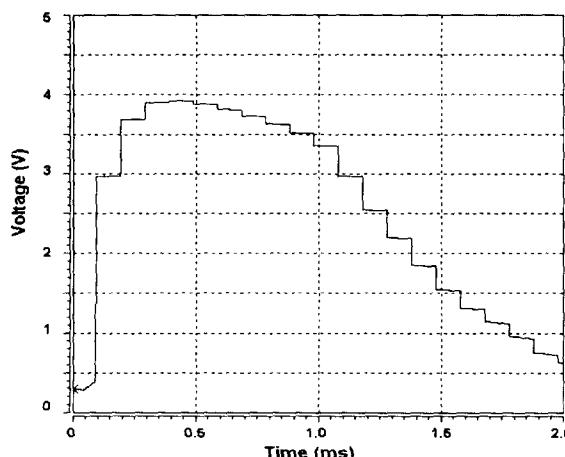


그림 10 커패시턴스 변화가 시간에 따라 지수함수적으로 감소할 때에 시간에 따른 피크 디텍터의 출력 전압 변화

Fig. 10 Output signal of peak detector as a function of the time when the capacitance variation of gyroscope decreases exponentially with time

히 방전되어 있다고 가정하면 피크 디텍터의 출력 전압이 0V에서 최종 전압값으로 바로 도달하지 못하고 피크 디텍터의 부하 커패시턴스 C_1 과 C_3 을 충전하는데 $250 \mu s$ 정도의 시간이 걸리게 되는데 C_1 과 C_3 값을 작게 설정하면 이 시간을 줄일 수 있으나 C_1 , C_3 값을 작게 설정할 경우 누설전류 때문에 피크값을 유지할 수 있는 시간이 짧아지므로 피크 디텍터 내부 클락 주기 동안은 피크값을 유지하고 있을 정도의 값으로 C_1 , C_3 , R_1 값을 설정하면 된다. 자이로스코프의 커패시턴스 변화값에 따른 피크 디텍터의 출력 전압의 시뮬레이션 결과를 그림 11에 나타내었으며 이 결과 역시 CV 컨버터와 마찬가지로 선형성이 잘 보장됨을 알 수 있다. 피크 디텍터도 센서의 최대 커패시턴스 변화량 130 fF에 맞도록 설계하였으나 증폭율과 쉬프트펄 전압값 같은 회로의 설계 파라메터를 조절하면 그 이상의 커패시턴스 변화량 범위에서도 선형성을 보장할 수 있도록 회로적으로 쉽게 조절이 가능하고 출력 전압 변화의 범위 역시 같은 회로 파라메터 조절로 변환이 가능하다.

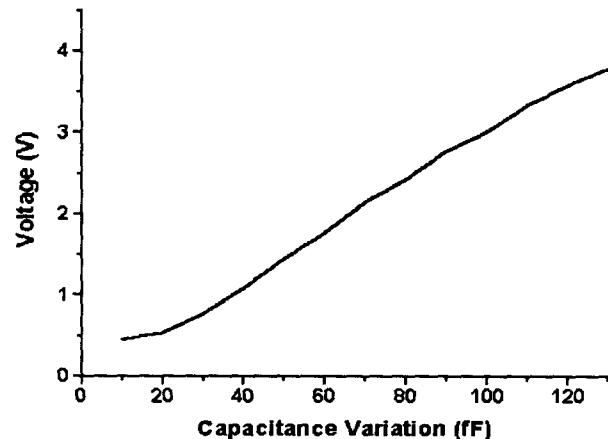


그림 11 센서의 커패시턴스 값 변화에 대한 피크 디텍터의 출력 전압

Fig. 11 Output signal of peak detector as a function of capacitance variation of gyroscope

4. 결론

본 논문에서는 미세가공 진동형 자이로스코프에 사용될 수 있는 간단한 구조의 새로운 감지 회로를 제안하였다. 제안된 CV 컨버터는 전류 바이어스를 이용하여 기존의 CV 컨버터^{[3][7]}에 비해 노이즈에 강하고 MOSFET의 기생 커패시턴스를 이용하여 수십 펜토 단위의 미세 커패시턴스 변화를 측정할 수 있다는 장점이 있고 디텍터 구조도 멀티 플라이어와 로파스 필터를 사용하지 않고 피크 디텍터를 사용하기 때문에 회로적으로 간단할 뿐만 아니라 측정 속도가 빠르고 증폭율을 결정하는 저항값과 커패시턴스 값과 같은 몇 가지 회로 파라메타 조절만으로도 출력 전압의 범위 조절이 용이하고 필터를 사용하지 않기 때문에 간단한 구조로 실현 가능하여 집적화 하기에도 용이하다는 장점이 있다. 시뮬레이션 결과 동작 주파수가 10 kHz이고 센서의 커패시턴스 변화량이 10

fF~130 fF인 경우 출력 전압을 0.5 V에서 4 V 범위로 만들 수 있음을 입증하였고 동작 주파수가 빠른 경우 커패시터 값을 감소시켜 ASIC화를 통해 센서를 감지 회로와 함께 동일 칩 상에 제작하여 전체 시스템의 단일칩화를 실현할 수 있으리라 생각된다.

참 고 문 헌

- [1] K. Tanaka, Y. Mochida, M. Sugimoto, K. Moriya, T. Hasegawa, K. Atsushi, K. Ohwada, A micromachined vibrating gyroscope, Sensors and Actuators, A 50, pp.111-115, 1995.
- [2] Jan Söderkvist, Micromachined gyroscope, Sensors and Actuators, A 43, pp.65-71, 1994.
- [3] K. Maenaka, T. Shiozawa, A study of silicon angular rate sensors using anisotropic etching technology, Sensors and Actuators A 43, pp.72-77, 1994.
- [4] Christos S. Koukourlis, Vassilios K. Trigonidis, John N. Sahalos, Differential synchronous demodulation for small signal amplitude estimation, IEEE Transactions on Instrumentation and Measurement, Vol. 42, No.5, Oct. 1993.
- [5] J.C. Lötters, W. Olthuis, P.H. Veltink, P. Bergveld, Design, realization and characterization of a symmetrical triaxial capacitive accelerometer for medical applications, Sensors and Actuator A 61, pp.303-308, 1997.
- [6] Wolfgang Kuehnel, Steven Sherman, A surface micromachined silicon accelerometer with on-chip detection circuitry, Sensors and Actuators A 45, pp.7-16, 1994.
- [7] Kurt E. Petersen, Anne Shartel, Norman F. Raley, Micromechanical accelerometer integrated with MOS detection circuitry, IEEE Transactions on Electron Devices, Vol. Ed-29, No.1, Jan. 1982.

저 자 소 개



우 영 신 (禹榮信)

1969년 10월 25일생. 1993년 고려대 공대 전기공학과 졸업. 1995년 동 대학원 전기 공학과 졸업(석사). 1997년 고려대 대학원 전기공학과 박사과정 수료.

Tel : 016-759-9426

E-mail : capy@chollian.net



서 일 원 (徐一源)

1973년 7월 28일생. 1997년 고려대 전기공학과 졸업. 1999년 고려대학교 대학원 전기공학과 졸업(석사). 1999년 삼성전자 입사.

Tel : 2213-4339

E-mail : capnice@hanmail.net



변 광 귄 (邊光均)

1974년 6월 5일생. 1997년 서울 시립대 반도체공학과 졸업. 1999년 고려대학교 대학원 전기공학과 졸업(석사). 1999년 대우전자반도체 사업부 입사.

Tel : 818-9811

E-mail : kkbyun0@hanmail.net

성 만 영 (成萬永)

전기학회논문지 제48권 제5호 참조

Tel : 3290-3221

E-mail : semicad@kuccnx.korea.ac.kr