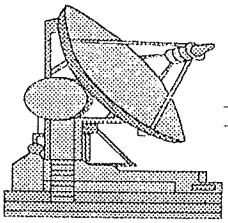


기술동향

고속 PCB 설계·기술동향 분석

요 약

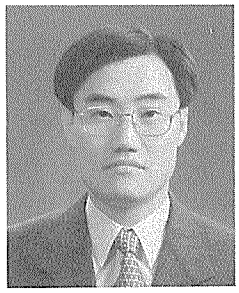
본 고에서는 컴퓨터, 통신기기를 비롯한 많은 전자 기기들에 널리 사용되는 인쇄회로기판(PCB) 설계시 고려할 기술 항목들을 간략히 고찰하기 위한 것이다.

전자 기기들이 고속화되어 감에 따라 이들의 실장 기반이 되는 PCB 설계 또한 다양한 기술적 문제들을 만나게 되었다.

즉 저속 동작시에는 배선도, 실장 밀도 등만을 주로 고려하면 되었으나 고속 동작을 위해서는 PCB상에서 신호 왜곡을 방치하기 위한 기술적 고려가 필수적이 된 것이다.

PCB상에서 신호 전달 경로를 간단히 분석하고 전송선 분석, 특성 임피던스 영향, 누화 분석 등에 관하여 살펴본다.

끝으로 이들을 고려한 일반적 배선 규칙 고려 사항들을 살펴보고 결론을 맺는다.



한 우 종

한국전자통신연구원책임연구원

제 1 장 개요

최근 10년동안 트랜지스터 크기가 1㎛이내로 줄어들고 고속화 됨에 따라 이들을 사용하는 통신기기 등 시스템들이 구현상 새로운 문제에 직면하게 되었다. 즉, 소자간을 연결하는 도선 영향이 성능 향상에 큰 문제로 등장한 것이다.

일반적으로 전자 기기들은 다수의 집적회로 소자들을 PCB상에서 연결하는 형태로 구현된다. 저속 회로에서는 각 소자들의 지연 시간이 동작 속도를 결정하는 주된 요소가 되나 고속 회로를 실장하는 경우에는 신호전달 경로, 즉 PCB상의 신호선이 주된 요소가 된다.

최근에는 50MHz 이상 고속으로 동작하는 회로들이 늘고 있으며 이러한 회로를 실장하는 PCB는 신호전달 특성을 세심하게 분석하여 설계하지 않으면 안된다.

고속 신호 전달용 PCB 트레이스는 전송선(Transmission Line) 특성을 가지며 누화 특성, 특성 임피던스, 전원 잡음 등이 관점에서도 분석, 검증을 거치지 않으면 짧은 시간에 개발을 완료하여 정상 동작 시키기 어렵다.

최근에는 다양한 수준의 CAD들이 개발 보급되고 있고, 신호 분석을 위한 라이브러리도 SPICE 외에 IBIS 등 표준 모델들이 개

발, 확산되고 있으므로 PCB를 제작하기 전에 상세한 검증을 수행할 수 있다.

본고에서는 이러한 시뮬레이션의 주요 대상이 되는 특성 임피던스 영향, 전송선 특성, 누화 특성 등에 대해서 고찰하며 일반적인 배선 규칙들을 예시할 것이다.

제 2 장 신호전달 기술

1. 신호전달 경로

PCB상에서 신호전달 경로는 일반적으로 그림 1과 같이 나타낼 수 있다. 그림 1은 간략화 시키기 위해서 소자용 소켓이나 커넥터, VIA등은 생략한 것이다. PCB 제작 대상은 엄밀히 말하면 그림 1에서도 신호선 부분만 이라고 할 수 있으나 소자의 구동기(Driver)와 수신기(Receiver)에 직접 연결되므로 이들과 연계하여 분석하지 않으면 안된다.

구동기 및 수신기와 PCB간의 주요 설계분석 변수는 특성 임피던스가 된다. PCB의 특성 임피던스에 따라 신호 왜곡, 잡음 여유도, 전압 수준 및 지연시간까지도 영향을 받는다.

PCB 신호선 부분에서는 누화 특성과 전원 잡음 특성 등이 중요한 변수가 된다. 그림 1(b)는 실제 백플레인 PCB상에서 측정한 신호 파형을 예시하고 있으며 구동기 측에서 본 신호와 수신기측에서 본 신호를 동시에 나타낸 것이다.

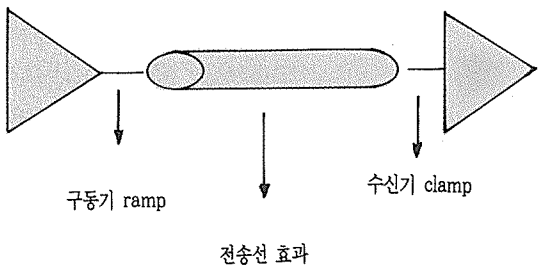
이 그림에 나타난 바와 같이 잘 설계된 PCB라도 신호 전달 경로가 이상적일 수는 없으므로 신호가 정방형이 아니고 왜곡을 나타내는 것을 알 수 있다.

고속 PCB 설계는 이러한 왜곡을 허용 가능한 범위내로 제한하도록 신호 전달 경로를 분석, 설계하는 과정이라고 볼 수 있다.

그림 1과 같은 신호전달 경로에서 전달 지연 시간은 소자 지연 시간과 신호선 지연 시간의 합으로 표시된다.

그림 2에서 나타나는 바와 같이 구동기를 강화하면 전달 시간을 줄일 수 있으나 어느 정도선에 이르면 거의 줄지 않는다. 즉 이 부분 부터는 신호선 지연 시간이 더 중요한 요소가 되는 것이다.

따라서, 신호선을 잘 설계하는 것은 불 필요하게 강력한 구동기 사용을 억제할 수 있으므로 전력 소모와 잡음 특성 측면에서도 중요하다.



(a) 신호전달 모델

(b) 전달 신호 파형

그림 1 신호 전달 경로

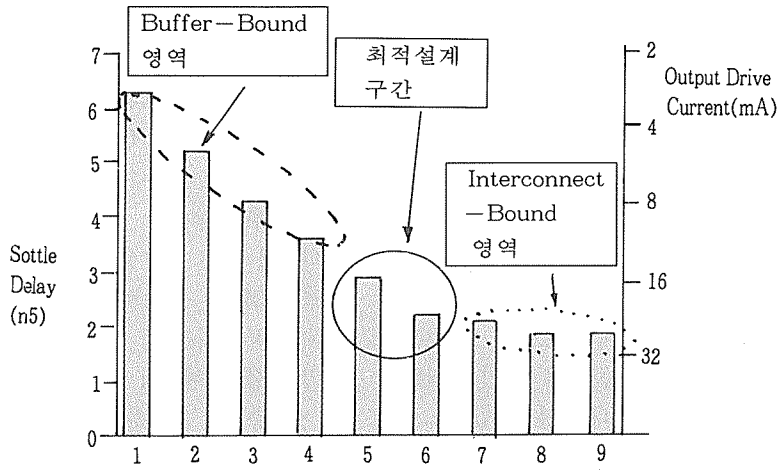


그림 2 구동기 크기와 신호선(interconnect)이 지연시간에 미치는 영향

2. 소자와 PCB 특성간 관계

이론적으로 도체에 의한 단위 길이당 전달 지연시간은 유전율에 의하여 결정된다.

그러나 실제 상황에서는 특성 임피던스에 따라 지연시간이 변화한다. 이것은 신호 전달 구간 중 임피던스가 변하는 부분에서 정전용량(capacitance)이 추가되는 효과가 나타나는 것 때문이다.

이 현상은 버스 형태의 배선에서 특히 심각한 고려사항이 된다. 즉, 버스 형태의 신호선은 부하(load)가 분산되어 걸리므로 전체 신호선의 특성 임피던스는 낮아지며 해당 유전율에 의한 지연 시간보다 길어 진다.

이러한 경우 신호선 자체외에도 신호선에 걸리는 부하, 즉 구동기와 수신기를 세심하게 선택함으로써 지연 영향을 줄일 수 있다.

특성 임피던스 값은 구동기와 수신기 전압 규격과 밀접한 관계를 갖게 된다. 이것은 신호선의 특성 임피던스와 구동기 임피던스 사이에 전압 분배 효과 때문이며 특성 임피던스 값이 낮을수록 구동기의 초기 출력 전압이 낮아지는 결과를 초래한다.

이 초기 전압이 수신기 문턱전압(Threshold voltage)을 넘지 못할 경우 전달 지연시간은 증가하며 심할 경우 정상적인 신호 전달을 보장할 수 없게 된다.

이 현상은 수신단의 잡음 여유에도 영향을 미친다. 또한 특성 임피던스가 낮으면 구동기가 더 많은 전류를 구동하게 되고 이것은 스위칭 잡음을 증가시킨다. 동시에 스위칭하는 소자가 많은 경우 이점은 매우 중요하다.

그러나 특성 임피던스가 높을수록 좋은 것은 아니다. 특성 임피던스가 높으면 누화(cosstalk) 특성이 나빠진다. 또한 PCB 신호선의 특성 임피던스는 유전율과 strip line과 같은 물리 구조에 따라 결정되므로 한계가 있다. 구조에 따라 다르나 일반적으로 특성 임피던스를 높이기 위해서는 PCB 두께가 두꺼워 져야 하고 이것은 via 크기와 관련되어 생산성을 떨어뜨린다.

3. 전송선 분석

전달 신호가 고속이 되면 PCB 상의 신호선은 전송선(transmission line)과 같은 효과를 나타내기 시작한다.

여기서 고속이라 함은 동작 속도, 즉 신호의 상승/하강 시간 규격과 전달 상호성 길이간 관계에 따라 규정된다. 즉, 신호가 산호선을 왕복하는 시간(round trip delay)이 신호의 상승/하강 시간보다 크면 전송선 특성을 나타낸다.

전송선 분석에서 가장 중요한 것은 반사파의 영향이다. 수신단에서 되돌아 오는 반사파는 신호를 왜곡시키며 오버슈트나 언더슈트를 증가시키거나 문턱전압을 통과하는 전달 지연시간을 증가시킨다. 수신단의 임피던스가 신호선의 특성 임피던스와 다를 때 OHM의 법칙에 따라 수신단에서 되돌아 오는 반사파가 발생한다.

송신단의 임피던스도 특성 임피던스와 다르다면 다시 반사파가 수신단으로 돌아가며 이 현상은 신호선의 저항 성분에 의해 반사파가 자연 소멸될 때까지 계속 반

복된다.

따라서 고속 동작을 유지하면서 전송선 효과에 따른 부작용을 없애려면 특성 임피던스가 구동기 및 수신기 임피던스와 같아 지도록 재질과 구조를 설계해야 한다. 재질과 구조만으로 임피던스 매칭을 유지하기는 어려운 경우 신호선에 임피던스 매칭용 부하를 달게 되는데 이것이 터미네이션이다.

터미네이션 방법에는 직렬 방식, 병렬 방식외에도 분할 터미네이션, AC 터미네이션 등 기법이 사용되고 있다.

버스 형태를 갖는 신호선은 특성 임피던스를 조심스럽게 설계하더라도 분산된 많은 부하가 있으므로 임피던스 불연속을 피할 수 없다.

즉, 첫번째 부하에서 보는 임피던스와 두번째 부하에서 보는 임피던스가 다르므로 모든 부하에 대해 임피던스 매칭을 유지하기는 매우 어렵다. 이러한 이유로 고속 신호 전달이 필요할수록 점대점(point-to-point) 연결 방식을 선호하게 되는 것이다.

4. 누화 분석

반사파 효과는 단일 신호선에서 발생하는 현상인 반면 누화는 복수 신호선간에 발생하는 현상이다. 두개 이상의 신호선이 서로 인접해 있을 때 한 신호선에서 신호 상태가 바뀌는 스위칭이 있으면 다른 신호선에 그 영향이 전달되어 신호상태가 바뀌는 현상이 나타날 수 있다.

전계 및 자계에 의한 간섭(coupling)에 모두 영향을 받으며 신호선 간격, 인접해 있는 길이에 따라 달라지며 일반적으로 전달 신호가 고속이 될수록 심화된다. 최근의 고속 회로들은 전압이 낮아지는 추세에 있으므로 다 적은 누화에도 오동작 할 수 있는 위험이 커지고 있다고 볼 수 있다.

정밀한 누화 분석을 위해서는 전송선의 RLC 모델을 이용하여 시뮬레이션을 하여야 하지만 여기서는 개략적으로 누화를 다루는 방법만을 기술한다.

누화를 줄이기 위해서는 특성 임피던스가 낮은 것이 유리하나 특성 임피던스는 다른 변수에도 관계되므로 임의로 낮출 수는 없다. 따라서 누화 영향을 줄이는 가장 좋은 방법은 인접 신호선간 간격을 넓히는 것이다. 그러나 이 또한 실제 설계에서는 한계가 있다.

즉 신호선 간격을 늘리면 전체 PCB 크기가 늘어나고 이러한 신호가 많아지면 PCB가 비 정상적으로 커지게 되어 생산성과 가격면에서 의미를 잃게 될 수 있다.

누화 영향이 큰 신호, 클럭 신호등, 는 전원층으로 격리 시키는 것이 바람직하며 버스 신호선과 같이 인접 트레이스를 피하기 어려운 것은 시간축상에서 윈도우 개념을 이용하여야 한다.

즉 같은 시간에 동기되어 천이하는 신호들은 서로 영향을 주기 어려우므로 인접 배치 여유도가 증가할 수 있다. 또 다른 방법은 인접 배선층을 직교하게 하는 것이다. 최근의 다층 PCB들은 인접 신호선 간격보다 층간 간격이 더 작은 경우가 많다.

따라서 같은 평면상의 인접 신호선 누화안을 고려하면 층간 누화에 따른 불규칙한 오동작을 일으키기 쉽다. 현실적으로 모든 층을 전원층으로 격리하기는 구조상 어려우므로 인접층을 지나는 신호선들은 서로 직교하는 방향으로 배치하여 누화를 줄일 수 있다.

배선 여유가 없어 직교되지도 않고 충분한 간격도 유지할 수 없는 경우 적정한 길이마다 신호선을 우회시킴으로써 누화 영향을 줄일 수도 있다. 이 개념을 그림 3에 나타내었다.

5. 배선 규칙

특상 임피던스외에 일반적인 배선 규칙이 되는 변수들은 표 1과 같이 요약할 수 있다. 배선 단계에서 이들을 고려하여 배선 규칙을 정하여야 하며 1차 배선 후 시뮬레이션 등을 통하여 검증하여야 한다.

검증 결과 적정한 신호 규격을 만족하지 못할 경우 해당 신호선을 중심으로 재 배선을 하고 검증 과정을 반복하여야 한다. 설계 단계에서 표 1에 나타난 변수들에 대하여 세심하게 고려하고 시뮬레이션과 배선을 반복하는 것이 고속 PCB 구현에 있어서 시간과

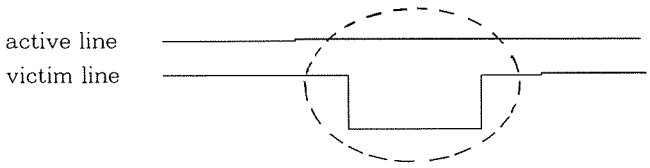


그림 3 우회를 통한 누화 감소 방법

표 1 일반적 배선 규칙

구분	물리 규격	전기 규격
변수	최소 선폭	최대 누화치(역방향)
	트레이스 및 소자 핀 간격	최대 오버슈트 및 언더슈트
	Via 구조, 개수 및 간격	최대 연결선 지연시간
	최대 stub 길이	최대 신호 상승 및 하강 시간
	최대 인접선 평행거리	최대 신호간 스큐

비용을 가장 절약하는 길이다.

배선 규칙외에도 신호 전달 각 과정에서 잡음 허용치를 배분하여야 한다. 잡음 허용치를 배분하여야 하는 주요 잡음원으로는 접지 바운스(ground bounce), 전송선 반사, 누화, 그리고 온도 변화 등이 있다.

제 3 장 맺음말

지금까지 각종 고속 전자 기기들의 구현성과 성능에 큰 영향을 미치는 고속 PCB 설계에 관한 기술들을 살펴보았다.

PCB에서 고속 신호를 왜곡없이 전송하기 위해서는 신호 전달 경로 각 부분에 대한 세심한 분석과 시뮬레이션을 하여야 한다.

고속 신호선은 PCB상에서도 전송성 효과를 나타내므로 반사파들에 유의하여야 하며 특성 임피던스에 따른 구동기 및 수신기와 관계도 조심하여 선택하여야 한다.

PCB크기가 작아지는 추세에 따라 누화에 따른 왜곡 위험도 증가하므로 누화를 피하기 위한 적층 구조 및 배선 규칙을 선장하여야 한다.

특성 임피던스는 구동기 및 수신기와 되도록 일치시켜야 하며 구조 및 누화 특성이 허용하는 한계내에서 큰 것이 유리하다. 누화를 피하기 위해서 병렬 배선을 되도록 피해야 하며 신호간 그룹, 우회 배선 등을 활용하여야 한다.

여러가지 배선 변수들과 제한된 PCB 크기 및 적층 구조내에서 고속 신호 전송을 구현하기 위해서는 적절한 모델과 이를 이용한 시뮬레이션이 매우 중요하다.

《참고문헌》

[1] H.Johnson, High-Speed Digital Design : A Handbook of Black Magic, Prentice-Hall, New Jersey, 1993.

[2] 심원세, 한우종, "고속 인터컨넥션 설계", 주간기술동향, 한국전자통신연구원, pp. 1-9, 1997. 12.

[3] 박홍준, 김찬경, 박종훈, 손영수, "도선 모델링 기술", 대한전자공학회 학회지, 제24권 12호, pp. 52-67, 1997. 12.

[4] 최성훈, 최철용, 김용언, "GTL+인터페이스 로직의 신호 검증", 한국정보과학회 논문지, 1997. 4.

[5] CADENCE, DF/SigNoise User Guide, CADENCE, Feb. 1995.

[6] http://www.eia.org/eig/ibis/faq.htm