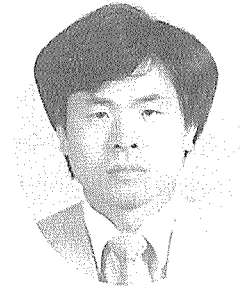


## 박막인덕터의 기술현황



한국전기연구소  
전기재료연구부  
책임연구원 송재성

### 1. 기술의 개요

최근 전자기기의 소형화, 박형화 및 경량화가 급격히 추진되어 이동통신기와 8mm 비디오 카메라 등의 고기능 전자기기가 보급되어 인덕터와 변압기로 대표되는 자기소자도 소형, 박형화 되어 가고 있다.

자기소자를 포함한 전자회로를 집적화하려면, 당연히 자기소자도 소형화 되어야 한다. 그러나 종래의 벌크형 소자는 크기를 줄일수록 성능이 감소되고 고주파화(1MHz 이상)에 따른 자기손실이 급격히 커져서 사용이 어렵다. 최근 일본을 중심으로 이 문제점을 해결하고자 하는 연구가 진행되어 자기회로 소자, 자속제어 소자를 박막제조기술 및 미세가공기술을 이용하여 소형화, 평면화, 수 MHz-GHz의 고주파에서의 저손실화가 실현 가능함을 보여 주었다. 현재는 자기소자의 기초로서 박막 인덕터, 박막 변압기등 박막에 의한 수동소자의 개발과 더불어 디바이스화가 추진되고 있으며, 응용분야로는 마이크로 전원, LC filter, 박막 센서 등이 유망하다. 박막 인덕터의 경우 수MHz

구동 마이크로 전원용 고성능 박막 인덕터가 개발되어 2W급 마이크로 스위칭 전원에 응용되어 80% 이상의 주회로 효율을 얻었다. 일반적으로 평면구조를 유지하는 인덕터로서는 마이크로파 영역에서 meander코일과 spiral코일 등으로 공심코일이 집중 정수 회로소자로서 이용되고 있다. 자심 마이크로 자기소자로서는 ferrite 칩인덕터가 대표적인데, 자심의 단위체적당 인덕턴스는 박막인덕터의 경우가 가장 크다. 이는 마이크로 자기소자가 고주파 기기에서의 응용 잠재력이 있음을 보여주는 것이며, 자심코어의 경우 성능지수 Q를 10 이상으로 증가시키는 것이 가능하여 공심코어보다 효율을 크게 높일 수 있다.

현재까지 국외에서의 박막 자기소자의 연구는 수 MHz 이상의 마이크로 전원용 dc/dc 컨버터의 평활 코일 또는 주 트랜스로써의 사용을 목적으로 하고 있으며, 여러가지 형태의 소자가 제안되어 그 중 일부는 시험 제작의 단계에서 실용화에 대한 검토 단계로 옮겨가고 있다. 국내에서는 한국전기연구소, 한국과학기술연구원 등을 중심으로 기초연구를 수행하고 있다.

## 2. 개발기술의 당면과제 및 애로기술

현재 마이크로 자기디바이스는 수MHz로 부터 1GHz 정도까지의 주파수를 대상으로 하고 있으며 적용을 위해서는 자성박막재료, 미세가공기술, 소자구성 등에 있어서의 여러 가지 문제점을 해결해야 한다. 현재, 마이크로 자기 소자의 성능을 제한하는 큰 요인은 자성막의 와전류 손실이다. 인덕터의 Q는 자성막의  $\mu/\mu''$ 의 값에 비례하기 때문에  $\mu''$ 가 크다면, 큰 Q값을 기대할 수 없다. 일본 연구자들은 자성막의 복소투자율의 주파수 특성을 와전류와 자연 공명을 고려하여 계산하였고, 저손실화를 실현하기 위해서는 이방성 자계의 증대와 포화자화의 감소를 동반해야 됨을 지적하였다.

재료에 대해서는 대상과 사용 주파수 전영역에 미치는 저손실, 고투자율성을 보유하는 것이 바람직하다. 그러나, 현재 이것을 만족시키는 재료로 개발된 퍼말로이 또는 Co-기 비정질 박막의 다층화, 절연재료인 YIG막 등이 있다.

미세가공기술에 관해서는 소자의 소형화, 고성능화를 위해서는 코일의 간격을 수  $\mu\text{m}$  이하까지 접근시키는 것이 바람직하지만, 일반적으로 코일 도체 두께는 직류저항을 줄이기 때문에 수  $\mu\text{m}$ ~10수  $\mu\text{m}$ 의 두께, 또한 자성층도 수  $\mu\text{m}$  두께로 실현될 경우, 자성막의 가공열화를 방지하면서 높은 aspect ratio가 얻어지는 새로운 가공기술, 평탄화 처리법의 확립이 요망된다.

또한, 소자구조에 관해서는 도체중에 자속을 집중시키고, 漂遊容量을 작게 억제시키기 위해 코일 pattern과 자성막의 배치에서 형상등이 큰 문제이고, 유한요소법등에 기초를 둔 상세한 설계가 강하게 요구되는 부분이 있다. 이외에 콘덴서 등은 반도체 소자와의 집적화 방법, 실장기술등도 해결

해야만 될 문제라고 거론 된다.

그러나, 이러한 문제들은 많은 연구자에 의해 이미 충분히 인식되어진 것이고, 또한 그것을 해결시키기 위한 연구가 현재 활발히 진행되고 있기 때문에 가까운 장래에 해결책이 보여지게 될 것이라고 사료되고, 마이크로 자기소자는 보다 현실적으로 될 것이라고 생각된다.

### 가. 고주파 구동의 문제

고주파 구동의 문제는 주로 10MHz~100MHz 이상의 대역에서 고려된다. Cu의 skin depth는 10 $\mu\text{m}$  정도이므로 코일의 막두께와 미세가공기술이 주요 과제이다. 자성박막의 skin depth는 1 $\mu\text{m}$  이하까지 얇아야 한다. 이점을 무시하면 저주파영역에 대해서 인덕턴스를 증대하려는 목적으로 박막두께가  $\mu\text{m}$  정도의 자성박을 이용하면 10MHz 이상에서는 자성막의 와전류손이 증가하여 소자 성능이 열화되는 문제점이 나타난다.

따라서 고주파화에 대하여 인덕턴스는 감소하고 직류저항 특성이 증가하는 불리함은 있지만 Q에 대한 평가는 식에서 보듯이 주파수와 상관없이 일정한 값을 나타낸다. 그러나 실제로는 자기막의 두께가 감소하면 자성막의 자기저항이 증가하여 특성과  $\lambda$ 가 감소하기 때문에 전반적으로 누설자속이 증가하여 인덕턴스의 저하와 와전류손의 증가를 초래하게 된다. 그러므로 자성막의 두께는 코일의 간격을 좁히는 것만큼 줄일 수 있다. 그러나 자성막과 도체막간의 절연체에 의한 공간이 상대적으로 증대해지는 요인도 나타난다. 수 mm의 박막 인덕터, 변압기에는 수 pF~수십 pF의 표유용량이 발생되므로 소자 본래의 특수한 인덕턴스와 병렬공진을 일으킨다. 공진주파수는 100MHz-

1GHz 대역에 있는 경우가 많으므로 인덕턴스의 변화와 저항의 증가는 수십 MHz대에서는 주요 문제점이다.

재료면에서는 100MHz 이상의 대역에서 투자율이 주파수에 대해서 큰 변동이 나타나는 문제점이 보고되고 있다. 이는 자벽의 현진동과 스핀파의 공명 등의 원인인 것으로 고려되고 있다.

#### 나. 저손실 박막의 개발

자성막의 와전류손실이 가장 큰 문제인데 이를 해결하기 위해서는 고투자율의 자성박막을 개발하여 고주파에 대해서도 skin depth가 나타나는 상태를 실현하고 그의 역으로 skin depth 정도까지 자성막과 얇은 절연막과의 적층구조로서 디바이스에 필요한 자속량을 보유하고 다시 디바이스설계 상 허용되는 범위내에서 투자율을 높여야 한다.

### 3. 국내외 관련기술의 현황

#### 가. 국내의 경우

우리나라에서는 기존의 자기부품산업이 벌크형을 중심으로 구성되어 있고 표면실장에 대응한 칩형부품 개발에 착수하고 있는 단계이다. 박막 인덕터에 관한 연구는 한국전기연구소, 한국과학기술연구원 등의 정부출연연구소와 KAIST, 홍익대, 부경대 등을 중심으로 활발히 이루어지고 있다.

#### 나. 국외의 경우

마이크로 자기소자에 대한 연구는 거의 대부분 가장 활발히 진행되고 있으며 대부분의 웨라이트

칩을 생산하고 있다.

마이크로 자기소자는 사용되는 핵심 자성체의 종류에 따라서 크게 웨라이트칩 소자, 비정질 와이어 cloth 소자, 비정질 박대 플래너 소자 및 박막 자기 소자로 구분된다. 이 중 전자부품의 표면실장화에 대응하여 가장 먼저 실용화된 소자는 웨라이트칩으로 1980년 일본 TDK사는 NiCuZn계 웨라이트와 은 페이스트를 스크린하여 제작하였다. 이 칩인덕터는 초기에 박형 라디오에 실용화되었으며 LC 칩과 반도체가 결합된 적층혼성 집적자기소자로 발전되어 고밀도실장을 필요로 하는 각종 퍼스널, 이동형 전자기기(캠코더, 노트북 PC, 이동기기)들에 응용되었다. 이 소자는 현재 마이크로 자기소자중 가장 응용범위가 넓으며 전자기기의 발전 추세를 보면 당분간 소형 고성능의 첨단기기들에 지속적인 응용이 확대될 것으로 예상된다. 비정질 와이어 cloth 소자는 1985년 그 원리가 보고된 이후에 1989년도에 2W급의 dc/dc converter가 실험적으로 개발되었고 1992년에는 생산기술이 개발되어 상품화 되었다.

최근에는 두께 0.7mm의 cloth 인덕터를 사용한 IC 카드의 전원 개발을 추진하고 있으며 조만간 제품으로 등장할 것으로 전망된다. 마이크로 자기소자를 응용하려는 분야는 다양하나 가장 관심을 모으는 분야는 스위칭 전원 분야이다. 일본의 Sato 등은 1991년에 비정질 박대와 나선형 코일로 구성된 전력용 planar 인덕터를 제작하였으며 1.7W/cc의 전력밀도를 보유한 dc/dc converter를 제작하였다. 한편 1991년 Yachi 등은 박막변압기를 이용하여 32MHz dc/dc converter를 제작하였고, Mino 등은 1993년 정류용 다이오드와 박막 변압기를 집적화한 dc/dc converter를 시험·제작하였다. 이러한 결과는 일본에서도 스위칭 전

원에 있어서 자기-반도체의 집적화에 관한 첫 단계로 주목받고 있다. 또한 Kimura 등은 1990년에 박막 광전 변압기를 제작하여 8mW, 3MHz 이상의 광조사에 대해 30mV의 전압을 얻었다. 또한, 신호처리계통에의 응용으로서는 LC filter가 있으며 1991년 Nishikawa는 850MHz대역용의 다층박막 공심필터를 실용화 하였고, 1993년 Yamaguchi에 의해 자성박막 인덕터를 사용한 LC filter의 기본 특성이 보고 되었다.

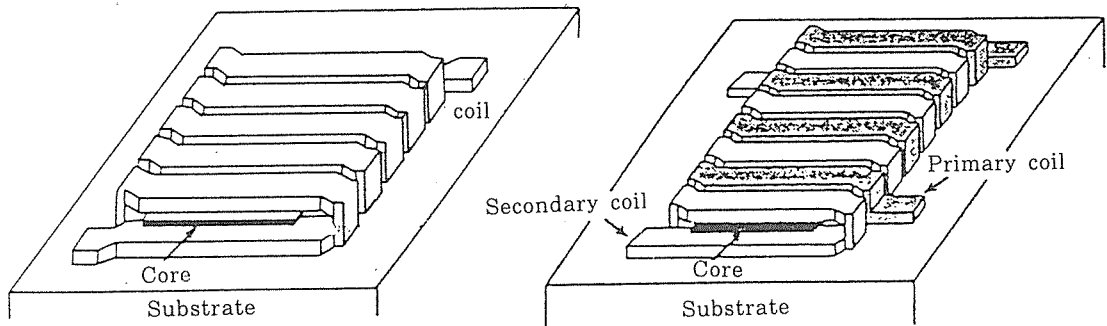
소자의 기술 방향은 고주파화, 소형 박형화, 하이브리드화로 가고 있으며 1989년 이후 일본 기업들도 활발히 참여하여 많은 응용 연구가 진행되고 있다. TDK, 무라다제작소, 토킨 등을 비롯하여 도시바, 후지쯔, 일본전기, 신일본제철등 여러 기업들이 인덕터, 변압기, 코일등의 마이크로 자기 소자에 관한 기술 개발에 참여하여 그 결과들을 특허화 하고 있다. 또한, 가장 먼저 연구를 시작한 동북대, 오사카대 등과 유니티카, 도시바, NTT 등의 기업들이 컨소시움을 형성한 아몰퍼스 전자 디바이스연구소 등에서 활발히 연구 논문들이 발표되고 있으며, 주로 자성박막은 Co계 비정질 박

막이 가장 많이 연구되고 있고, permalloy, YIG, ferrite 및 혼합상들도 많은 연구가 진행되고 있다.

#### 4. 박막 자기소자의 설계 기술

##### 가. 코 일

코일 구성의 기본은 먼저 효율을 가장 좋게 여 자시킬 수 있도록 구성하는 경우에는 일반적으로 평면 구성을 할 때 코일 형상은 meander와 spiral 형태가 바람직하다. meander형은 전류방향이 서로 코일 사이에서 역방향이 되기 때문에 인덕턴스는 작아진다. 그에 비해 spiral 형태는 모든 코일의 여자 방향이 동일하게 되지 않기 때문에 고 주파 자성 재료의 여자 방법으로써 현시점에서는 난점이 있다. 그러나 코일 자신의 인덕턴스가 큰 특징을 가지고 있다. 또한 쇠교자속은 중심으로 집중하고 코일 중앙부의 면적이 작은 경우에는 자 심이 포화하기 때문에 어느 정도의 크기가 요구 되어진다.



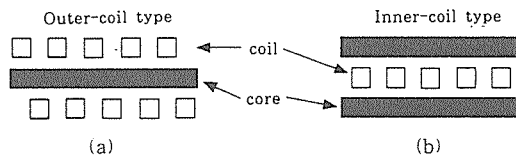
(그림 1) 솔레노이드형 자심(인덕터, 트랜스포머)의 구조

(그림 1)에 솔레노이드형 인덕터 및 트랜스포머의 구조를 나타냈다. 그림에서 코일과 자심 사이의 절연층은 생략하였다. 코일의 두께는 표피효과에 의한 표피두께 이내로 하고 필요한 주파수에 대응하는 두께로 할 필요가 있다. 따라서, 저주파에서의 코일의 저항치를 낮추기 위해서는 막이 두꺼워지더라도 고주파 영역에 있어서는 표피효과로 인해 그다지 효과가 없게 된다.

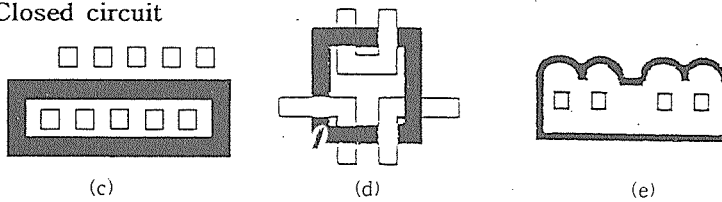
#### 나. 자심 형상

마이크로 인덕터와 트랜스에서 자심과 코일 사이의 배치 관계에 의해 외부 코일과 내부 코일의 형태로 구분 되어지며, (그림 2)에 그 단면 구조를 나타내었다.

#### Open circuit



#### Closed circuit



(그림 2) 자심의 단면구조

(그림 2) (a), (b)는 개자로형(open loop), (그림 2) (c), (d)는 폐자로형(closed loop)이다. spiral형의 트랜스에 있어서 (그림 2) (e)에 나타나는 1차와 2차를 병행시킨 자심을 각 코일 사이에 넣은 것도 검토 되어지고 있다. 자로를 생각하면 자심은 폐자로형으로 하는 것이 바람직하지만, (그림 2) (c)에서 상하의 자심 접합부가 박막 프로세서에서는 얇게 되는 것과 자심의 마이크로화에 의해 투자율이 낮아지기 때문에 폐자로의 효과는 충분히 발휘되지 않게 된다. 이 점이 자심구조 설계에 있어서 벌크 자심을 이용하는 경우와 크게 틀리며, 이와 같은 이유로부터 현 시점에서는 자심의 형상으로써 개자로형이 주류이다. 개자로형

을 이용할 경우에 문제가 되는 것은 반자계이며 마이크로 소자에서는 반자계를 작게 하기 위해 자심을 장방향으로 작게 할 필요가 있다. 반자계만을 고려하면 단지 선풍을 작게하면 좋은 것으로 생각되지만, 그러나 자심폭에 따라 인덕턴스와 Q값이 변화하기 때문에 최적의 자심폭을 선택하여야 한다.

#### 다. 고주파용 마이크로 소자의 자심 구성

개자로형의 자심을 고주파에서 이용하기 위한 검토 결과에 대해서 설명하고자 한다. 이용되는 자심의 특성은 실제 디바이스 사이즈로 제작하여

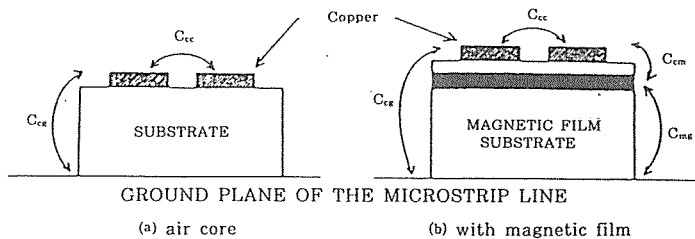
측정 되어져야 하고, 그 측정 방법에 대해 다각적인 검토가 진행중에 있다. 박막 마이크로 자심의 특성은 일반적으로 자심 재료가 평가 되어지고 있는 큰 사이즈에서의 특성보다 일반적으로 나빠진다. 이 문제에 대해서는 디바이스 사이즈에서의 자심의 자구 관찰로부터 검토되어 고주파용 마이크로 자심 형상에서의 자기 특성이 명확하게 되어지고 있다. 고주파대역에서의 자심으로서는 연자성막의 경우로부터 이방성 분산막, 다층막, 고저항막 등이 제안되고 있지만, 여기서 다층막을 마이크로 인덕터의 자심으로써 이용한 경우의 결과와 문제점을 지적하고자 한다. CoNbZr과 AlN의 다층막은 중간층을 Å 단위로 다층화 하는 것에 의해 투자율이 높은 뛰어난 연자기 특성을 나타낸다. 높은  $Q_{max}$  값을 얻기 위해서는  $0.1\mu m$  이상의 중간층 막 두께가 필요하다. 이것은 중간층이 얇은 경우에는 층간 절연이 충분하지 않기 때문이라고 생각되어진다. 한편, 자심의 두께가 얇아짐에 따라  $Q_{max}$  값을 증가시킬 수가 있다. 현 단계에서의 다층막은  $0.1\mu m$  정도의 중간층에 얇은 자성막을 배치하는 구조가 되고 박막 자기소자에 이용되기 위해서는 중간층을 포함하는 다층막 구성의 검토가 필요하다. 그런데 이와 같은 다층막을 인덕티브 소자로서 이용하는 경우, 인덕턴스는 자심의 형상에 따라서 변화하게 된다.

인덕턴스  $Q$ 를 높이기 위해서는 소자의 저항을 낮출 필요가 있다. 코일만의 저항을 생각하면 코일의 폭을 넓게 하는 것도 생각되지만 코일 폭의 증가와 함께 코일과 자심간의 부유용량이 증가하는 것으로 되기 때문에 마이크로화와 주파수의 증가에는 한계가 있다. 여기서 코일의 두께를 표피 효과에 의한 깊이를 고려하여 두껍게 하는 방법이 이용된다. 코일 두께가  $6\mu m$ 과  $12\mu m$ 의 저항은 코일의 두께를 2배로 하더라도  $Q$ 값은 그것에 비례해서 크지는 않는다. 이것은 양자의 저항은 저주파수에서 막 두께에 반비례하고 있지만 고주파 영역에서는 그림에서 파선으로 나타내는 바와 같이 표피 효과가 나타나기 전에 저항이 증가한다. 이것은 고주파 영역에서의 철손 등 저항의 증가가 동손 저항의 증가에 비해서 매우 크기 때문이라고 생각된다. 박막 자기소자에 있어서 고주파화를 생각하는 경우에는 이 자심의 고주파에서의 손실을 저감할 필요가 있다.

#### 마. 부유 용량

박막 자기소자에 있어서 구조상 각종 부유 용량을 생각할 수 있다. (그림 3)의 자심과 코일의 구조에서 각 층간의 부유 용량을 계산으로부터 구한 결과를 <표 1>에 나타내었다.

#### 라. 동손 및 철손의 등가 저항



(그림 3) 박막 인덕터의 부유 용량

〈표 1〉

박막 인덕터 각부의 부유 용량 값

표 시	부유 용량의 위치	영향을 미치는 형태*	계산방법**	근사값
C <sub>CC</sub>	도체-도체	A	A	1~100fF
C <sub>CL</sub>	도체-도입선(스파이럴코일 경우)	A	B	0.5~5pF
C <sub>CM</sub>	도체-자성합금 박막	B	B	1~100pF
C <sub>CG</sub>	도체-대지면	A, B	B	0.1~1pF
C <sub>MG</sub>	자성박막합금-대지면	A	B	0.1~1pF

\* A : 공명주파수의 감소, B : 리액턴스가 낮은 주파수에서 용량을 갖는다.

\*\* A : 등각함수법, B : 평행면 근사법

〈표 1〉로부터 자심과 코일간의 부유 용량이 가장 큰 것을 알 수 있다. 이것은 자심과 코일간의 절연층을 두껍게 하던지, 자심과 코일간의 대향 면적을 작게하는 수단을 취한다.

### 바. 집적화의 가능성

박막 자기소자의 당면 과제는 박막 인덕터, 박막 트랜스의 성능을 실용화 단계까지 향상시킴과 동시에 그 이론적인 성능 한계와 경제성을 명확하게 평가하는 것이다. 그에 의해 이러한 소자가 자기 수동 부품으로써 종래의 벌크 부품을 바꿀 수 있는가가 명확해진다. 그러나, 이것보다도 더 중요한 것은 마이크로 자기소자의 집적화와 새로운 가능성을 발견해내는 것이다. 이것에 의해 마이크로 소자는 단지 수동 부품으로 부터 박막 자기 디바이스라고 불리는데 알맞은 기능성 디바이스로 변모하리라 기대되어진다. 이미 앞에서 말한 전원의 집적화가 실현되면 퍼스널 전자기기의 소형·경량화가 더욱 강력하게 추진되어질 뿐만 아니라 생체 내부에서 동작하는 전자기기를 비롯한 새로운 응용분야가 생기게 될 것이다.

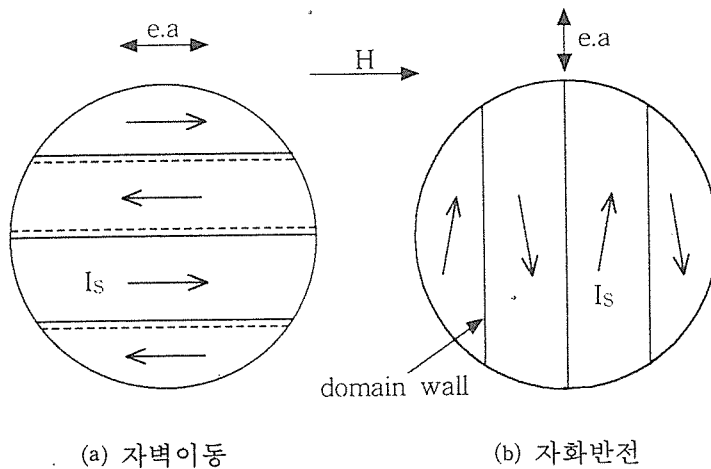
이 경우 전원의 용량에 의해 또, 전원을 단독으로 집적화 할 것인가 혹은 전원의 사용 목적이 되는 주회로와 일괄해서 집적화 시킬 것인가에 의해 개발의 접근방법은 틀릴 것이라 생각된다. 따라서, 전원은 박막 자기소자로서는 큰 전력을 취급하는 부류에 속하는 것으로 허용 용량과 자성막의 포화등의 문제를 검토할 필요가 있다. 또, 전원은 자기소자만으로 구성되어지는 것이 아니고 반도체 회로 기술 등의 종합 기술인 것에 주의가 필요하다.

### 사. 마이크로 자기 디바이스용 자심재료

종래의 자기회로소자의 동작주파수는 스위칭 전원의 경우 수 100kHz, 인덕터는 수 MHz 정도이며, 높은 경우에는 수 100MHz에 도달해 있다. 그러나 반도체를 비롯하여 다른 분야의 집적화 기술의 진전에 대응하기 위하여 고주파에서의 저손실화와 함께 종래의 권선자심의 관념으로 부터 벗어나 2차원적인 형태와 박막제작기술에 의한 소자 집적화가 시도되고 있다. 이와 같은 개발연구는 고

주파 특성에 우수한 비정질박막과 함께, 박막재료, 비정질 화이버 등의 종래의 형상에 얽매이지 않은 새로운 자심재료가 활발하게 연구되고 있다. 초박막의 두께  $d$ 의 하한에 대해서는 명확하지 않으나, 수  $\mu\text{m}$  이하는 스파트링법 등의 박막제조 장치를 이용하면 비교적 용이하게 저손실박막을 얻을 수가 있다. 그러나, 생산성이 떨어지기 때문에 10MHz 이상의 고주파 영역에서 작은 크기의 코어

로 이용할 수 있다고 생각된다. 이 고주파 영역에서는 자벽이동에 의한 자화반전은 손실을 크게 증가시키기 때문에 박막재료는 열처리에 의해 가능한 한 균일한 일축자기방성을 부여하고 곧란축 방향의 자화회전을 이용하는 것이 보통이다. 그 모양을 (그림 4)에 나타내었다. (그림 4) (a)는 자벽이동에 의한 자화거동을 (그림 4) (b)는 자화회전에 의한 자화거동을 나타내었다.



(그림 4) 자화 반전 기구

박막의 자화회전에 의한 투자율의 주파수 의존성은 미세자계여자에서는 (초투자율)의 범위에서는 이론적인 예측이 가능하다. 그리고 박막내에서 균일한 투자율은 다층이나 정할 수 있기 때문에 와전류의 크기도 계산할 수 있다. 10MHz 이상에서 와전류에 의한 손실( $\mu'$ 의 저하와  $\mu''$ 의 증대)이 일어나고, 100MHz 이상에서는 자연공명이 일어난다. 따라서 고투자율을 나타내는 금속박막 재료에서는 두꺼워지면 10MHz 이상에서 상당히 손실이 커지게 된다. 이와 같은 손실을 감소시키기 위하여 다음과 같은 두가지 방법이 있다. 즉 와전류를 억제하기 위하여 전기저항을 증가시키든지

아니면  $1\mu\text{m}$  정도의 박막에 절연물을 가운데 삽입하여 적층하는 두가지 방법이 있다.

전기저항과 투자율의 주파수 특성과의 관련을 계산한 예를 보면, 100MHz에서의 투자율 평가결과  $10\mu\Omega\text{m}$  이상에서 손실 특성이 현저히 개선되는 것을 알 수 있지만, 현재까지 얻어지는 고투자율 박막은 비정질 또는 다결정고속 박막이며 비정질 박막에서는 고유저항이  $1\sim 1.5\mu\Omega\text{m}$  정도이다. 그러나 복합의 비정질상을 만들면 고유저항을 높일 수가 있다.

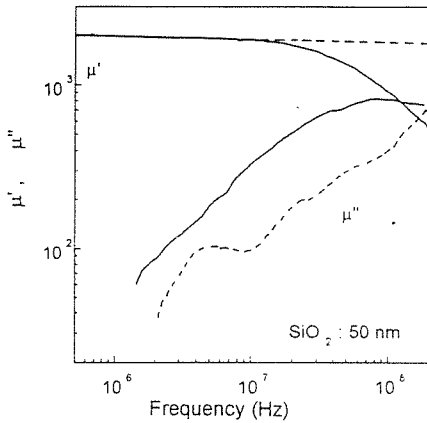
적층박막의 효과는 오래전부터 permalloy 증착막에 대해서 많이 알려져 있고 자벽구조의 변화에



의해  $H_c$ 의 저하가 일어난다. 최근은 비정질박막에 대하여 적층구조와 고주파 손실의 관련에 대해서 연구되고 있다.

적층구조의 이점은

- 1) 절연물층에 의해 와전류를 억제할 수 있고,
- 2) 소자를 미소화하면 자기에너지내에 누설자속



(반자계)이 가지는 자유에너지를 무시할 수 없게 되고, 자구의 혼란이 발생하는 것으로 절연물층의 효과에 대해서 실험적으로 조사한 바에 따르면 왜 두꺼운 절연층이 필요한 것을 알 수 있는데, (그림 5)에 한 예를 나타내었다.

점선은  $1\mu\text{m}$ 의 CoNbZr의 비정질단층막, 실선

실선 : CoNbZr적층막( $1\mu\text{m} \times 4$ , 중간막 :  $\text{SiO}_2$  50nm)  
 파선 : 단층막( $1\mu\text{m}$ )

(그림 5) 투자율의 주파수 의존성

은 50nm의  $\text{SiO}_2$ 를 절연층으로 사용하여 4층 적층한 것이다. 그림으로 부터 알 수 있듯이 적층막에서는 단층막의 주파수 특성이 얻어지지 않는다. 그러나  $4\mu\text{m}$ 의 단층막과 비교하면 개선되어 있는 것을 알 수가 있다. 이 결과는  $\text{SiO}_2$ 에 절연파괴가 일어나고 있는 가능성과 자성막간의 전기용량에 의한 변위전류의 가능성을 지적할 수 있다. 후자에 대해서는 막의 크기를 작게하면 변위전류는 감소하며 단층막의 주파수 특성에 접근할 수 있다는 보고도 나와 있다. 이 변위전류의 분포에 대해서는 이론적인 해석이 행해지고 있지 않기 때문에 소자 크기의 의존성에 대한 예측은 불가능하지만 하여튼 소자의 미소화에 의해 변위전류는 감소할 것이라 생각된다. 자성막간의 결합에너지를 강화시키기 위해서는 얇은 절연막층(비자성막)이 요

구되는데, 투자율, 보자력, 자벽구조에 대한 연구 결과 Fe-Si 또는 Co-Zr과  $\text{SiO}_2$ 를 조합한 적층 구조에서는  $\text{SiO}_2$ 가 약 20Å까지 유효한 것으로 여겨지며, 적층구조의 유효성은 고주파화, 미소화가 급속히 진행되고 있는 자기헤드에의 응용으로 실증되고 있다.

이상은 0.1-수 A/m의 여진자계의 초투자율 범위에서의 적층의 효과이지만, 대진폭의 자화반전에 대한 효과에 대해서는 거의 알려져 있지 않다. 박막의 고속자화반전을 정도있게 측정하는 것은 자기계측 기술에 있어서 미개척 분야이고, 최근 겨우 10MHz 이상의 영역에서 초투자율의 고정밀 측정이 가능하게 되었다. 마이크로 자기디바이스용 재료로서는 대진폭에 저손실 재료여야 한다. 그와 더불어 측정기술의 발달이 대단히 중요

하다.

마이크로 자기 디바이스용 자기재료는 현재 수 10MHz 부근에서 사용할 수 있으며, 박막의 자체 특성 이외에 여러가지 처방이 따라야 한다고 생각한다. 그리고 여기에 소재로서 우수한 특성을 가지는 박막의 최근의 발전 상황에 대해 간단히 기술하고자 한다.

- 1) permalloy 박막 : 가장 많은 연구가 되어 왔으며 안정한 고투자율이 얻어진다. 포화자화는 0.7~1T, 고유저항은  $0.5\mu\Omega\text{m}$  이하이다.
- 2) Co-(Nb, Zr, Ta)계 비정질 박막 : 자기이방성 등의 자기적성질의 마이크로나 균일성이 높고, 대단히 투자율이 높다. 적층구조에 대한 연구도 많다. 포화자화는 약 1T이고, 고유저항은  $1.2\mu\Omega\text{m}$ 이다. 또한 polyimide 필름위에 박막을 형성시켜, 저손실 재료를 얻은 연구도 있다.

3) Fe-(Zr, Ta)-(N, O)박막 : 수 100Å 이하의  $\alpha$ 철 미립자를 석출시켜, 고투자율을 나타내기 때문에 열심히 연구가 진행되고 있다. 포화자화는 2T 전후로 큰 것도 있다. 다결정 금속이기 때문에 고유저항이 낮다.

4) 비정질복합박막 : 앞에서 언급한 비정질 금속상과 절연물과의 복합체이며, (Fe-B)-(B-N) 이외에 (Fe-B)-(B-C), (Fe-Co-B)-(Si-O) 등이 있다. 포화자화는 약 1.7T이며, 고유저항은 2~수  $10\mu\Omega\text{m}$ 이다.

고투자율을 나타내는 박막재료는 마이크로 자기 디바이스용 재료로서 본 경우에는 마이크로 인덕터, 트랜스 등의 각각의 소자에 대한 내식성, 열안정성, 가공성, 생산성 등을 고려하여야 할 점이 많으며, 여기에선 가장 중요한 고주파 저손실 특성에 한하여 논하였다.

