

# 高耐壓 · 大容量 GCT 사이리스터와 그 응용

대용량 파워일렉트로닉스기기의 보다 대용량화·소형경량화 및 저손실화 요구에 응하기 위하여 阻止電壓 4.5kV, 可制御電流 4kA의 고내압·대용량 GCT(Gate Commutated Turn-Off : 게이트 轉流形 턴오프) 사이리스터를 개발하여 상품화하였다.

GCT사이리스터는 대용량 파워일렉트로닉스기기의 키파트로서 폭넓게 사용되고 있는 GTO(Gate Turn-Off) 사이리스터와 Turn-On 동작이 같고 GTO사이리스터의 이점인 低On電壓特性을 그대로 갖는 한편 턴오프동작은 "턴오프 게인이 1"인 새로운 원리에 기초하고 있으며 턴오프특성에서는 GTO 사이리스터에 비해 다음과 같은 특징을 갖고 있다.

- (1) GTO 사이리스터응용에서 턴오프시  $dv/dt$ 를 억제하기 위하여 필요한 스나버회로가 없어도 턴오프동작이 가능하다.
- (2) 축적시간을 종래 GTO 사이리스터의 약 1/10로 저감할 수 있다.
- (3) 게이트축적전하를 종래의 GTO 사이리스터의 약 1/2로 저감할 수 있다.

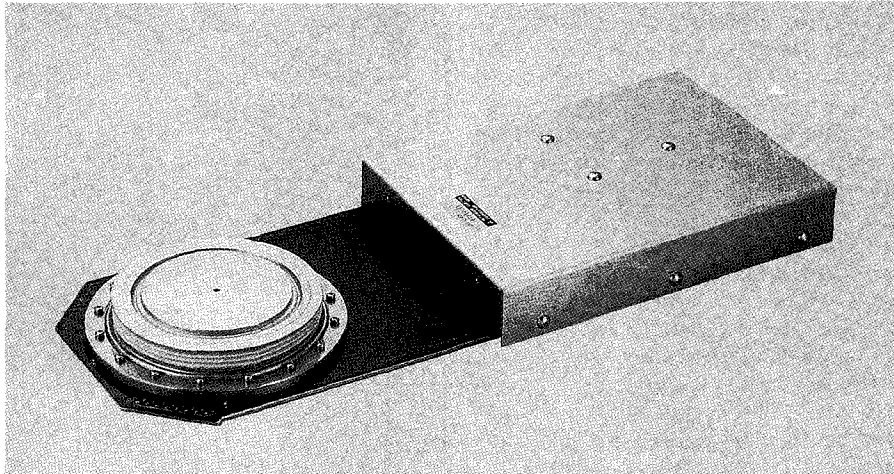
이러한 턴오프특성에 의하여 GCT 사이리스터는 대용량 파워일렉트로닉스기기에 스나버회로 손실발생의 억제에 의한 손실의 저감, 고속동작화, 직병렬접속 응용에 의한 대용량화의 용이성, 게이트구동회로의 용량을 반감하는 등 많은 메리트를 가져다 준다.

## 1. 머리말

GTO 사이리스터는 현재 대용량 파워일렉트로닉스장치의 키파트로서 폭넓게 사용되고 있으며, 응용장치의 대용량화에 수반하여 개발이 진전되어 내압 6kV, 제어전류 6kA의 GTO 사이리스터가 양산화되고 있다.

그럼에도 불구하고 GTO 사이리스터는 게이트에 턴오프신호를 주고나서 실제로 턴오프동작을 개시할 때까지의 시간(축적시간)에 수십 $\mu$ s를 요하기 때문에 이것이 GTO 사이리스터의 스위칭속도를 제약하고 또한 직렬접속응용 또는 병렬접속 응용을 곤란하게 하고 있었다. 더욱이 GTO 사이리스터의 응용면에서는 GTO 사이리스터를 보호하기 위하여 병렬로 스나버회로를 부가할 필요가 있으며 스나버회로가 장치의 소형화·저코스트화를 저해하는 요인이 되고 있었다.

고내압·대용량 GCT 사이리스터는 GTO 사이리스터의 이러한 문제점을 개선할 수 있고 또



게이트드라이버와 접속한 GCT사이리스터

패키지 外周部에 링 모양의 게이트전극을 설치, 게이트회로와의 접속을 적층 기판으로 함으로써 게이트회로의 인덕턴스를 대폭적으로 저감하고, 수천A/μs의 게이트전류 句配를 실현함과 동시에 웨이퍼의 少數라이프 타임制御의 최적화를 도모함으로써 dv/dt억제용 스나버회로가 없어도 종래의 GTO 사이리스터와 동등레벨의 손실로 4kA의 전류를 제어할 수가 있다.

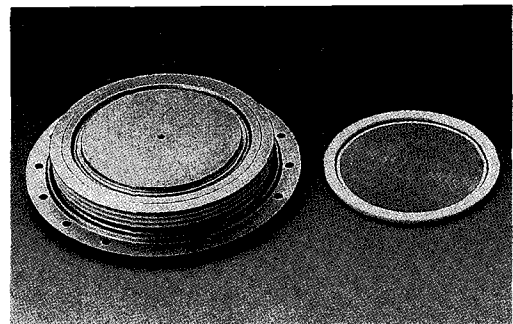
기본의 웨이퍼구조가 GTO사이리스터와 동일한 점에서 고내압화·대전류화를 용이하게 기할 수 있는 신형의 대용량 파워디바이스이다. 이제부터 개발한 阻止電壓 4.5kV, 제어전류 4kA의 고내압·대용량 GCT 사이리스터의 구조, 동작 및 특징, 그리고 세트로 사용하는 다이오드 및 게이트드라이버, GCT 사이리스터의 응용에 대하여 기술하기로 한다.

그림 1에 GCT 사이리스터의 패키지 및 웨이퍼의 외관을 표시한다. GCT 사이리스터는 패키지의 외주부에 링모양의 게이트전극을 설치하고 또한 게이트드라이브 회로와의 접속을 적층기판으로 함으로써 종래의 GTO 사이리스터에 비하여 게이트드라이브회로의 인덕턴스를 약 1/100로 저감하고 있으며, 이에 의하여 게이트드라이브 회로의 전원전압을 변경하지 않고 수천 A/μs의 게이트전류구배(di<sub>CR</sub>/dt)를 가능케 하고 있다.

## 2. GCT사이리스터의 構造와 특징

### 2.1 GCT 사이리스터의 構造

종래의 GTO 사이리스터는 同軸狀의 게이트리드線을 통하여 게이트드라이브回路와 접속하는 구조가 사용되고 있었기 때문에 소자를 포함한 게이트회로의 인덕턴스를 저감하기가 곤란하였다. 이로 인해 실사용시에 턴 오프시의 게이트전류구배(di<sub>CR</sub>/dt)는 수십 A/μs로 제한되고 있었다.



〈그림 1〉 GCT 사이리스터의 패키지 및 웨이퍼의 외관

GCT 사이리스터의 웨이퍼구조는 종래의 GTO 사이리스터의 웨이퍼구조와 마찬가지로 수천개의 시그먼트(미소한 단위사이리스터)가 同心円 모양으로 8단구성으로 병렬로 배치되어 있으며 그 최외주부에 게이트 전극영역을 배치하고 있다.

## 2.2 GCT 사이리스터의 原理

그림 2에 종래의 GTO 사이리스터와 GCT 사이리스터의 동작원리를 비교하였다.

GTO 사이리스터인 경우, 주전류를 게이트회로에 수십A/ $\mu$ s의 구배를 갖는 게이트 전류로 分流하여 주전류가 흐르고 있는 영역을 서서히 좁혀서 턴오프시키게 되는데 턴오프게인(주전류와 턴오프게이트전류의 피크치의 비)은 약 3~5인데 대하여 GCT 사이리스터인 경우에는 주전류를 모두 수천A/ $\mu$ s 구배의 게이트전류로 순시에 게이트회로에 轉流시켜 턴오프시키기 때문에 턴오프게인은 1이 된다. 이 새로운 턴오프동작원리에서 GCT 사이리스터라고 명명하였다.

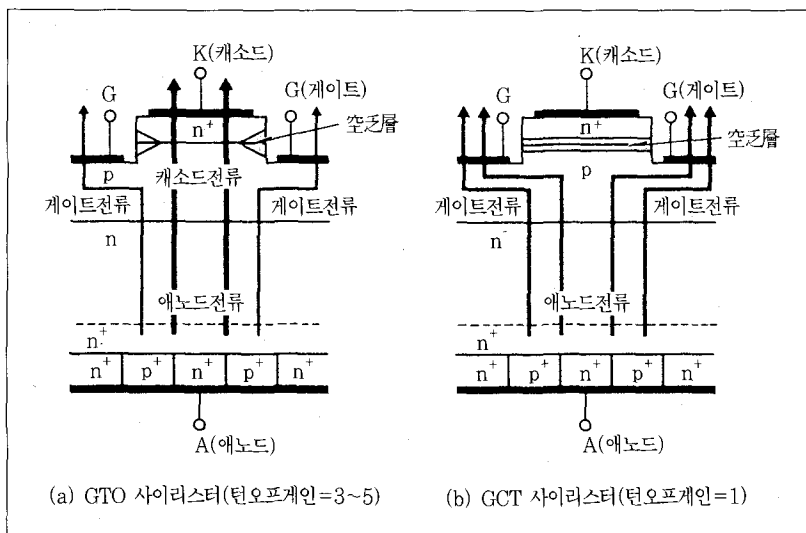
4kA급의 GTO 사이리스터와 GCT 사이리스터로

3kA차단하였을 때의 턴오프동작을 시뮬레이션한 결과를 그림 3에 표시한다. 8단구성의 각단의 시그먼트의 전류밀도변화도 함께 표시하고 있다.

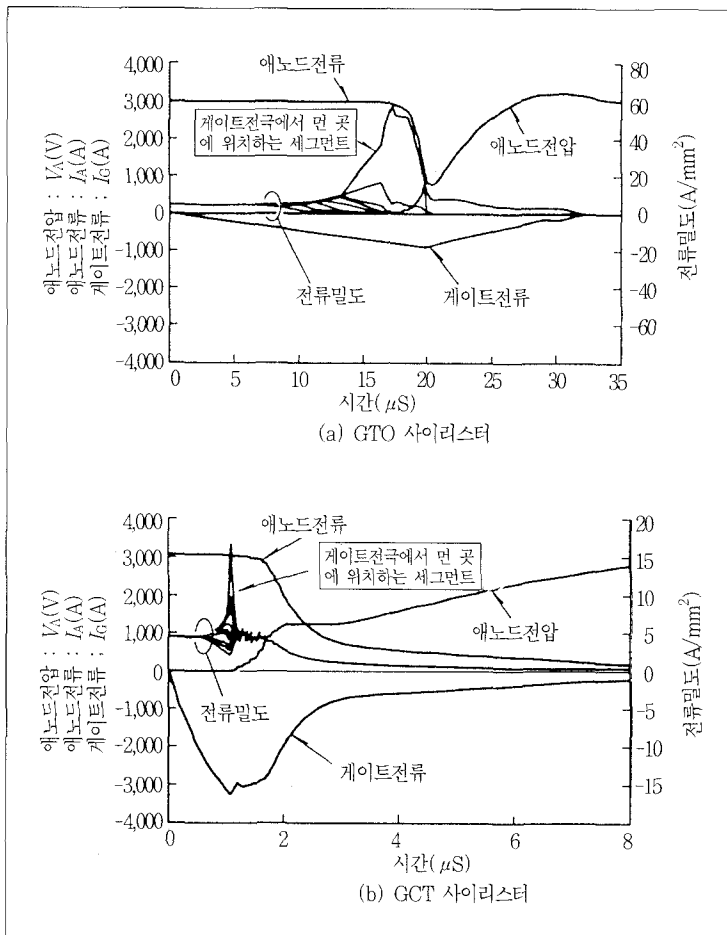
종래의 4kA급 GTO 사이리스터에서는 수십 $\mu$ s의 축적시간을 요하고 또한 턴오프의 과정에서 최종적으로 주전류가 게이트에서 먼 시그먼트에 집중한다. 한편 4kA급 GCT 사이리스터의 경우에는 턴오프게인은 적으나 턴오프에 필요한 게이트전하량은 GTO 사이리스터의 약 반으로 저감되고 축적시간이 수 $\mu$ s로 GTO 사이리스터에 비하여 1단위 짧아 진다는 것과 또한 전류가 집중하는 시간 및 전류치가 대폭으로 저감되고 있는 것을 알 수 있다. 전류의 집중이 완화됨으로써 GCT 사이리스터는 GTO 사이리스터에 비하여 큰 전류제어능력을 가질 수 있고 이에 의하여 GTO 사이리스터가 필요로 했던 스나버회로의 생략(스나버레스)을 가능케 하고 있다.

## 2.3 GCT 사이리스터의 특징

GCT 사이리스터를 스나버레스로 동작할 경우 종래



〈그림 2〉 턴오프 동작원리의 비교



〈그림 3〉 턴오프 동작의 시뮬레이션 결과

의 GTO 사이리스터 응용에서 스나버회로가 부담했던 손실을 GCT 사이리스터 자체에서 부담하지 않으면 안되며, 턴오프 손실이 GTO 사이리스터 자체의 턴오프 손실에 비하여 1.5배 이상이 된다. 턴오프 손실 증가로 GCT 사이리스터의 메리트인 고속동작성은 손상받게 되기 때문에 턴오프 손실 증가의 억제에 스나버레스 GCT 사이리스터 개발의 중요과제였다. 이 과제 해결을 위하여

- 웨이퍼의 소수캐리어 라이프타임 제어의 최적화
- 편구조의 채용 및 구조의 최적화

에 의한 베이스층 축적캐리어의 최적제어를 도모하여 GCT 사이리스터의 턴오프 손실을 종래의 GTO 사이리스터의 그것과 동등레벨로 억제하였다.

스나버레스 GCT 사이리스터의 다른 특징을 GTO 사이리스터와 비교정리하면 다음과 같다.

- ① 축적시간을 종래의 GTO 사이리스터의 약 1/10로 저감할 수 있어, GTO 사이리스터에 비하여 보다 고속화를 기할 수 있다. 또 축적 시간의 들쭉날쭉이 적어지기 때문에 턴오프 시의 GCT 사이리스터 소자간의 언밸런스를 억제할 수 있어 직병렬 접속이 용이하게 된다.
- ② 종래의 GTO 사이리스터에 비하여 턴오프 시의 게이트 드라이브 전류의 피크치는 커지지만(계인=1), 토탈의 게이트 전하량은 약 반으로 저감할 수 있어 게이트 회로의 입력과워를 저감할 수 있다.
- ③ 外周링 게이트 구조로 턴오프 시의 전류집

〈표 1〉 GTO 사이리스터와 GCT 사이리스터의 손실비교

항 목		GTO 사이리스터	GCT 사이리스터
素子 (GTO 사이리스터 또는 GCT 사이리스터)	정상 손실	0.12	0.11
	턴오프 스위칭	0.05	0.05
	턴오프 스위칭	0.12	0.15
素子の 손실		0.29	0.31
외 부 회 로	스나버 손실	0.47	0.05
	아노드 리어	0.25	0.08
토탈 손실(소자+외부회로)		1	0.44

주1 GTO 사이리스터의 토탈 손실을 로하했을때의 비율을 표시

주2 계산조건 ( $I_T=3kV$ ,  $V_D=2.250V$ ,  $f=500Hz$ ,  $Duty=50%$ )

GTO :  $di/dt=300A/\mu s$ ,  $C_S=4\mu F$ ,  $R_S=5\Omega$ ,  $L=7\mu H$

GCT :  $di/dt=1,000A/\mu s$ ,  $C_C=4\mu f$ ,  $L=2.2\mu H$

〈표 2〉 GCT 사이리스터의 주요 정격 및 특성

항 목	기 호	정격 또는 특성치
반복 오프 전압	$V_{DRM}$	4,500V
可制御 온전류	$I_{TQM}$	4,000A/0 $\mu$ F $di_{GQ}/dt=6,000A/\mu s$
축 적 시 간	$t_s$	3.0 $\mu s$ at $I_T=4,000A$ $di_{GQ}/dt=6,000A/\mu s$
臨界 온전류 상승률	$di/dt$	1,000A/ $\mu s$ $I_{GM}=200A, di_G/dt=100A/\mu s$
턴 온 시 간	$t_{ge}$	3.0 $\mu s$ at $V_D=2,250V$ $di/dt=1,000A/\mu s$
온 전 압	$V_{TM}$	4.0V at 4,000A
게이트트리거전류	$I_{GT}$	4.0A at $T_J=25^\circ C$
열 저 항	$R_{th(G-D)}$	0.011 $^\circ C/W$

중의 경감을 도모할 수 있고 임계On전류상승률  $di/dt$ 을 종래의 2배 이상으로 할 수가 있어 턴On 스위칭손실 및  $di/dt$ 억제용의 애노드 리액터를 저감할 수 있다.

- ④ 종래의 4kA급 GTO 사이리스터와 동일전극 徑의 평형패키지에 넣어 GTO 사이리스터와 치환할 수 있다.

GTO 사이리스터와 GCT 사이리스터의 토털로스의 비교례를 표 1에 표시한다. GCT 사이리스터의 경우에는 스나버레스동작이 가능한 것과 높은  $di/dt$ 내량을 갖게 되기 때문에 스나버회로 및 애노드 리액터에 의한 발생로스를 대폭 억제할 수가 있어, 소자, 스나버회로 및 애노드 리액터를 포함한 토털손실은 GTO 사이리스터를 사용한 시스템의 약 45%로 저감할 수 있는 커다란 메리트가 있다.

이번에 개발한 4.5kV/4kA 고내압·대용량 스나버레스 GCT 사이리스터의 주요특성을 표 2에 표시한다. 종래의 4kA급 GTO 사이리스터와 치환할 수 있도록 온전압과 게이트트리거전류 등의 靜的特性値는 종래의 GTO 사이리스터와 同等値이다.

〈표 3〉 GCT 사이리스터용 게이트드라이버의 주요 정격 및 특성

항 목	기 호	정격 또는 특성치
전 원(正)	+V <sub>C</sub>	5 $\pm$ 0.5V
전 원(負)	-V <sub>C</sub>	20 $\pm$ 1V
제어입력신호	—	광파이버
사용 주파수	$f$	500Hz
최소 온 시간	$t_{on}(min.)$	30 $\mu s$
최소 오프 시간	$t_{off}(min.)$	5 $\mu s$
오프게이트 전류 상승률	$di_{GQ}/dt$	6,000A/ $\mu s$
최대 듀티	D <sub>max</sub>	50%

### 3. GCT 사이리스터용 게이트 드라이버

이번에 개발한 스나버레스 4kA GCT 사이리스터는 게이트조건이  $di_{GQ}/dt=3,000A/\mu s$ 에서는 GCT턴오프 동작, 바꾸어 말하면 턴오프게인=1의 동작을 충분히 만족할 수 없게 된다. 이 때문에 게이트전류를 공급하는 게이트드라이버는 GCT 사이리스터에 있어서 대단히 중요하게 된다.

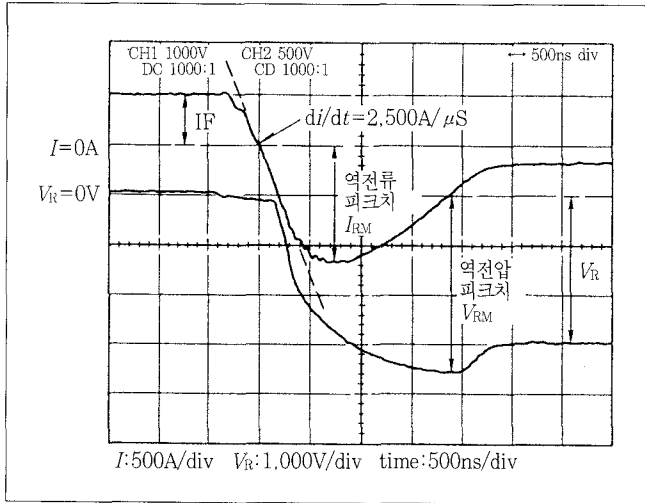
게이트드라이버는 전원부와 배선부로 이루어진다. 전원부는 單體의 MOSFET 수십개를 병렬로 접속하고 콘덴서를 같은 모양으로 여러개 병렬접속시킨 구조를 채용하여 인피던스의 저감을 도모하고 있다. 배선부는 평행평판구조의 다층적층기판을 사용하여 인덕턴스적 저감을 도모하고 있다.

게이트드라이버의 이러한 개선으로 GCT 사이리스터를 포함한 게이트회로의 토털인덕턴스를 약 3nH까지 저감시켜 6,000A/ $\mu s$ 의  $di_{GR}/dt$ 를 실현하고 있다.

표 3에 게이트드라이버의 주요특성을 표시한다.

### 4. 플라이휠 및 크랩프 다이오드

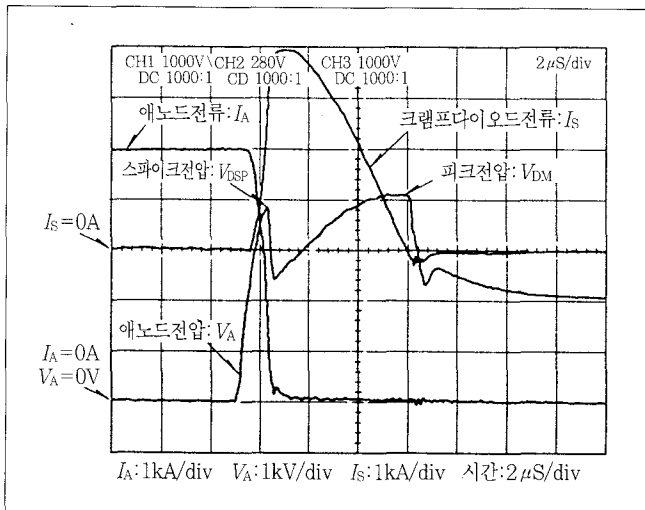
스나버레스 GCT 사이리스터와 세트로 사용하는 플라이휠 및 크랩프다이오드에서는 GTO 사이리스터용의



〈그림 4〉 GCT 사이리스터용 다이오드의 리커버리 파형

다이오드에 비하여 보다 고속성(역회복시의 高 di/dt 내량)이 요구되며 또한 고속동작에 따른 전압진동억제기능(소프트리커버리 특성)이 요구된다.

이들의 특성을 실현하기 위하여 전함 깊이의 최적화와 웨이퍼의 종방향(깊이 방향)의 小數 캐리어 라이프



〈그림 5〉 GCT 사이리스터의 5,000A 차단시 전류, 전압파형 및 다이오드의 전류파형  
(GCT 사이리스터용으로 개발한 다이오드 사용시)

타임분포의 최적화를 도모하였다. 그림 4는 새로 개발한 阻止電壓 4.5kV의 크랩프다이오드의 리커버리 특성을 나타내는 전압, 전류파형이다. 전압온도 T<sub>J</sub>를 125℃로 하고 500A의 順電流 I<sub>F</sub>를 통전후 3,000V의 역전압 V<sub>R</sub>을 인가하고 있다. 종래 GTO 사이리스터용의 阻止電壓 4.5kV 다이오드의 역회복시의 di/dt 내량은 1,000A/μs 내량은 1,000A/μs 이하인데 대하여 GCT 사이리스터용으로 이번에 개발한 4.5kV 다이오드는 2,500A/μs의 di/dt내량을 실현하고 있다. 또 소프트리커버리 특성의 비유를 나타내는 패러미터(tb/ta)비는 1.5이며 종래의 GTO 사이리스터용 다이오드의 (tb/ta)비의 약 2배이다.

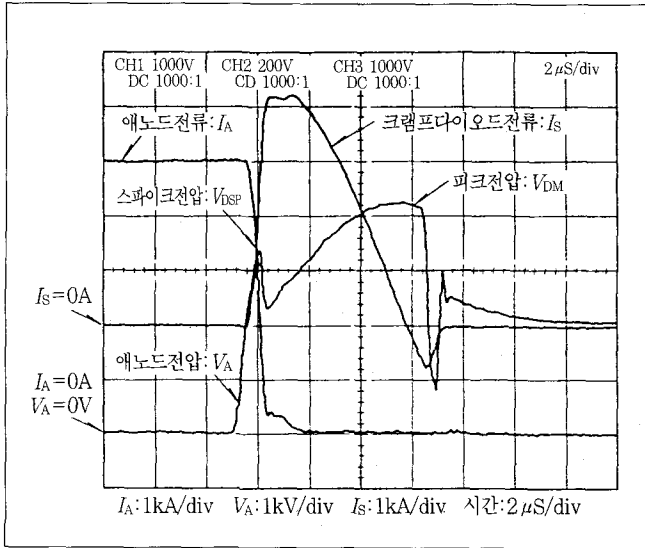
이렇게 새로 개발한 다이오드를 GCT 사이리스터의 크랩프회로에 사용한 5,000A 차단시의 GCT 사이리스터 전류, 전압파형 및 다이오드의 전류파형을 그림 5에, 종래의 GTO용 다이오드를 사용하였을 때와 같은 모양의 전류, 전압파형을 그림 6에 표시하였다.

이번에 개발한 소프트 리커버리다이오드를 사용하였을 때는 애노드전압이 피크 전압 V<sub>DM</sub>에 이른 직후의 전압진폭이 극히 작게 억제되고 또한 원활하게 정상 전압치로 회복되어 가는 것을 알 수 있다.

4.5kV 스나버레스 GCT 사이리스터용으로 개발한 크랩프용 및 플라이휠용의 2종류 다이오드의 주요특성을 표 4에 표시한다.

## 5. GCT 사이리스터의 적용 사례와 응용

(1) GCT 사이리스터의 적용사례로서는 ABB Industrie AG사가 독일(프레멘)의 주파수변환장치에 적용하고 있으며 1996년 9월부터 가동하고 있다. 주파수 변환장치는 주파수가 다른 전력계통(이 경우는 50Hz와 16·2/3Hz의 전력계통) 간의 전력의



〈그림 6〉 GCT 사이리스터의 5,000A 차단시 전류, 전압파형 및 다이오드의 전류파형  
(GTO 사이리스터용의 종래 다이오드 사용시)

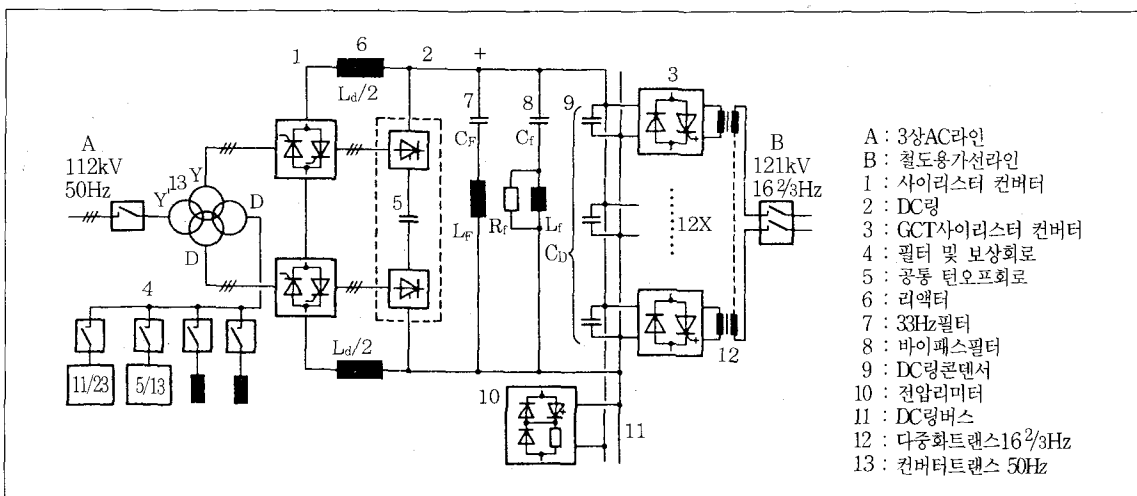
용통을 위한 장치로 용량은 세계최대의 100MW이다. 회로구성은 그림7과 같고 16·2/3Hz측에 GCT 사이리스터가 사용되고 있으며, GCT사이리스터는 6직렬접속 되고 단상 12단 인버터의 구성이다. 그림8에 6직렬

〈표 4〉 GCT 사이리스터용 다이오드의 주요정격 및 특성

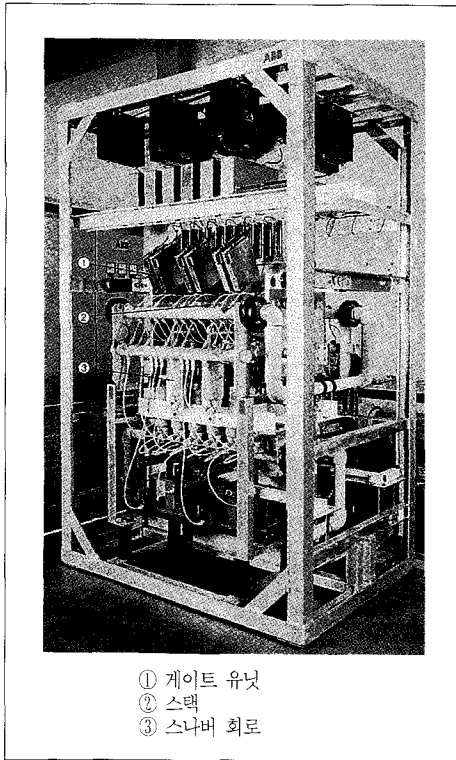
항 목	기 호	정격 또는 특성치	
		크랩프용 다이오드	플라이휠용 다이오드
반복역전압	$V_{RRM}$	4,500V	4,500V
평균순전류	$I_{F(AV)}$	500A	1,500V
순전압강하	$V_{FM}$	3.5V at 1,570A	3.5V at 3,400A
역회복전하	$Q_{tr}$	1,500 $\mu$ C at $I_F=500A$ $di/dt=1,000A/\mu s$	3,600 $\mu$ C at $I_F=1,500A$ $di/dt=1,000A/\mu s$
역회복내량	$di/dt$	2,000A/ $\mu s$ $I_F=500A, V_R=2,250V$	2,000A/ $\mu s$ $I_F=1,500A, V_R=2,250V$
열저항	$R_{th(j-f)}$	0.027 $^{\circ}C/W$	0.011 $^{\circ}C/W$

접속의 1상분의 유닛을 표시한다. GCT 사이리스터를 사용함으로써 직렬접속이 극히 용이하게 되어 고효율·고신뢰성의 확보와 유지보수가 쉽게 되는 큰 효과를 얻고 있다.

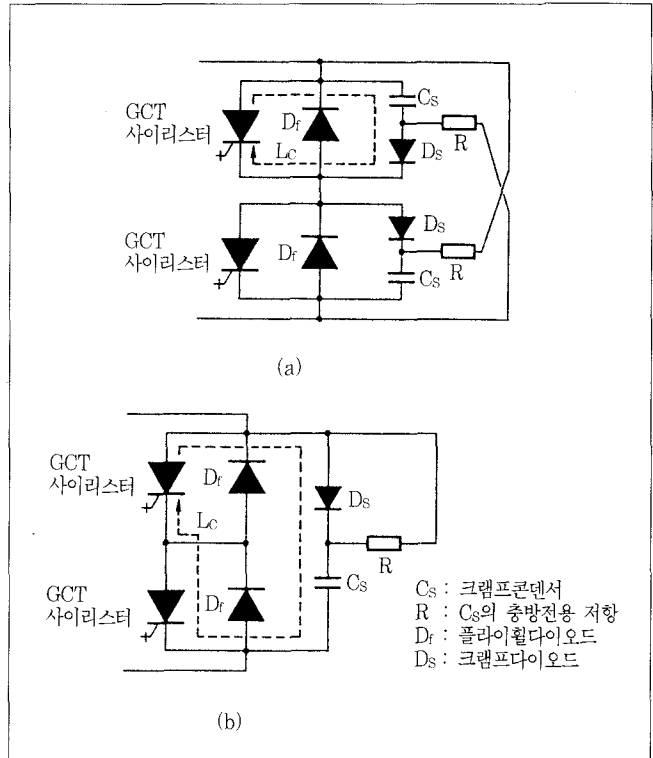
(2) GCT 사이리스터의 애노드 캐소드간에 걸리는 과전압을 억제하기 위하여 크랩프회로를 접속하 필요가 있다. 또 턴오프시의 스파이크전압  $V_{DSP}$ 가 소자의 내압을 초과하지 않도록 하기 위하여 크랩프회로의 인덕턴스  $L_C$ 를 0.2 $\mu$ H 이하로 할 필요가 있다.



〈그림 7〉 Stadtwerke Bremen AG의 주파수변환장치의 회로구성



〈그림 8〉 GCT 사이리스터유닛



〈그림 9〉 GCT 사이리스터의 응용회로

GCT 사이리스터를 2직렬 접속하였을 경우의 2종류의 응용회로를 그림 9에 표시한다. 그림(a)는 각각의 GCT 사이리스터에 크램프회로를 접속한 회로이며 낮은 LC를 쉽게 실현할 수 있는 메리트가 있다. 그림(b)는 하나의 크램프 회로로 2직렬접속한 GCT 사이리스터를 일괄 크램프한 회로로 부품점수의 삭감을 실현할 수 있는 메리트가 있다.

가 된다. SVG(Static Var Generator: 무효전력발생장치), BTB(Back to Back) 장치, 주파수변환장치 등의 전력응용, 철강압연기를 비롯하여 공업용 대용량인버터 응용 등에 적용이 예상되며 앞으로 응용범위가 비약적으로 확대될 것이 기대된다. ■

## 6. 맺음말

스나버레스 GCT 사이리스터는 대용량 파워일렉트로닉스기기의 고성능화 요구에 응하는 신형의 대전력소자로서 축적시간이 짧고 직병렬 접속이 용이한 메리트가 있기 때문에 특히 3,000~4,000A 이상의 대용량장치

이 원고는 일본 三菱電機技報에서 번역, 전재한 것입니다. 본고의 저작권은 三菱電機(株)에 있고 번역책임은 대한전기협회에 있습니다.