

HgCdTe를 이용한 Infrared Detector의 제조와 특성

Fabrication and Its Characteristics of HgCdTe Infrared Detector

김재목*, 서상희**, 이희철***, 한석룡****

* 국방과학연구소, ** 한국과학기술연구원, *** 한국과학기술원, **** 한국전자(주)

Abstract

HgCdTe is the most versatile material for the developing infrared devices. Not like III-V compound semiconductors or silicon-based photo-detecting materials, HgCdTe has unique characteristics such as adjustable bandgap, very high electron mobility, and large difference between electron and hole mobilities. Many research groups have been interested in this material since early 70's, but mainly due to its thermodynamic difficulties for preparing materials, no single growth technique is appreciated as a standard growth technique in this research field. Solid state recrystallization(SSR), travelling heater method(THM), and Bridgman growth are major techniques used to grow bulk HgCdTe material. Materials with high quality and purity can be grown using these bulk growth techniques, however, due to the large separation between solidus and liquidus line on the phase diagram, it is very difficult to grow large materials with minimum defects. Various epitaxial growth techniques were adopted to get large area HgCdTe and among them liquid phase epitaxy(LPE), metal organic chemical vapor deposition(MOCVD), and molecular beam epitaxy(MBE) are most frequently used techniques. There are also various types of photo-detectors utilizing HgCdTe materials, and photovoltaic and photoconductive devices are most interested types of detectors up to these days. For the larger array detectors, photovoltaic devices have some advantages over power-requiring photoconductive devices.

In this paper we reported the main results on the HgCdTe growing and characterization including LPE and MOCVD, device fabrication and its characteristics such as single element and linear array(8×1 PC, 128×1 PV and 120×1 PC). Also we included the results of the dewar manufacturing, assembling, and optical and environmental test of the detectors.

Key Words : HgCdTe, Infrared(적외선), Detector(검출기)

1. 서론

Hg_{1-x}Cd_xTe는 적외선 센서로 사용되는 재료 중에서 가장 유용하게 그리고 광범위하게 사용되

고 있다. III-V족 화합물 반도체 또는 Si계통의 광탐지 재료와는 달리 Hg_{1-x}Cd_xTe는 x값(Cd의 조성)을 변화시켜 energy bandgap을 0 eV에서 1.6 eV까지 임의로 조절할 수 있으며, 높은 전자 이동도, 짧은 응답시간, 그리고 높은 감지도

(detectivity)등의 많은 장점 등을 가지고 있다. 1950년대에 영국의 L. D. Lawson이 이 재료를 발명한 이후 1970년에 들어서서 미국, 영국, 불란서, 이스라엘, 러시아 등의 선진국들이 이 재료의 성장방법에 관하여 많은 연구를 하였다. 주로 열역학적인 이유 때문에 어떤 특정한 방법이 가장 탁월하다고 결론 지을 수 없는 실정이나, 먼저 bulk 재료를 얻는 방법으로는 solid state recrystallization(SSR), travelling heater method(THM) 그리고 Bridgman growth 방법 등이 있다. 이 방법들은 고순도의 재료를 얻을 수 있다는 장점이 있으나 상태도 상에서 액상점과 고상점 사이의 separation이 매우 커서, defect가 적고 device를 만들기에 충분한 크기의 재료를 만들기에 매우 어려운 단점도 있다. 특히 256×256의 2D detector array를 만들기 위해서는 defect density가 적고, uniformity가 높은 wafer가 요구되고 있다. 한편 25×25 mm² 이상의 크기를 갖는 wafer를 얻기 위하여 epitaxial growth technique도 많이 발전되어 있는데 liquid phase epitaxy(LPE), metal organic chemical vapor deposition(MOCVD) 및 molecular beam epitaxy(MBE) 등이 여기에 속한다. 이 방법들은 각각 나름대로의 장단점을 가지고 있으므로, 주로 요구되는 device의 특성 등에 따라 재료의 성장방법 등이 결정된다. 또한 양질의 epitaxial layer를 얻기 위한 중요한 내용은 양질의 기판(substrate)이 필요하다는 것이다. 이 기판의 중요한 요구조건으로는 dislocation density가 적고(보통 5×10⁴/cm² 이하) lattice matching이 Hg_{1-x}Cd_xTe에 가까워야 한다는 것이다. 현재 CdTe 또는 CdZnTe가 널리 사용되고 있다. Hg_{1-x}Cd_xTe를 이용한 적외선 센서는 크게 광전압형(photovoltaic)과 광전도형(photoconductive)의 두 가지가 있는데 광전압형은

power를 요구하는 광전도형에 비하여 비교적 많은 장점을 가지고 있는 것으로 알려져 있다. 또한 element의 배열방법에 따라 단소자(single element), 선형다소자(linear array, 1×8, 1×64, 1×120, 1×1024 등) 및 초점면 배열소자(focal plane array, 4×288, 4×480, 320×240, 256×256, 512×512) 등으로 나눌 수 있다.

본 논문에서는 HgCdTe wafer의 성장과 특성 평가, 소자제작과 특성평가 및 dewar의 제작과 성능시험 등을 중심으로 기술하였다.

2. HgCdTe wafer의 성장과 특성

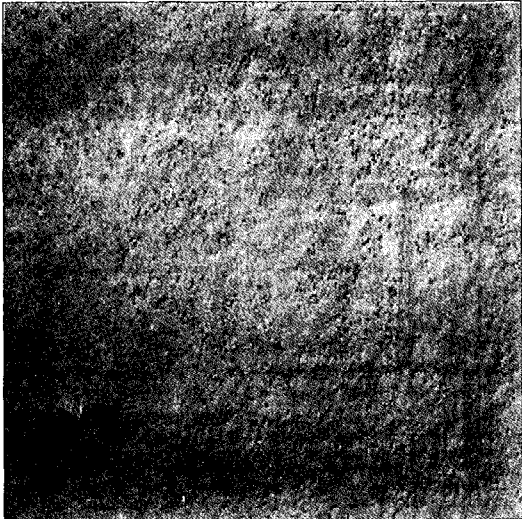
2.1 기판의 성장과 특성평가

epitaxial layer의 Hg_{1-x}Cd_xTe를 얻기 위해서는 주로 CdTe 또는 CdZnTe의 기판이 사용되고 있다. 이 두 가지 모두 3 zone vertical Bridgman법으로 성장하였는데 성장조건을 확정 짓기 위하여 simulation을 하였다.^[1] Fig. 1에 이 방법에 의하여 성장된 CdTe와 CdZnTe의 전형적인 etch pit density(EPD)를 보여주고 있다.^[2] Fig. 1에서 알 수 있는바와 같이 CdZnTe의 EPD는 104/cm² 그리고 CdTe의 EPD는 105/cm²으로 CdZnTe는 CdTe에 비하여 한 차수(one order) 낮은 EPD를 보여주고 있다. 또한 double crystal rocking curve를 얻은 결과 CdTe는 full width half maximum(FWHM)이 약 50 arcsec 그리고 CdZnTe인 경우는 FWHM이 약 30 arcsec 정도를 나타내고 있다.^[2]

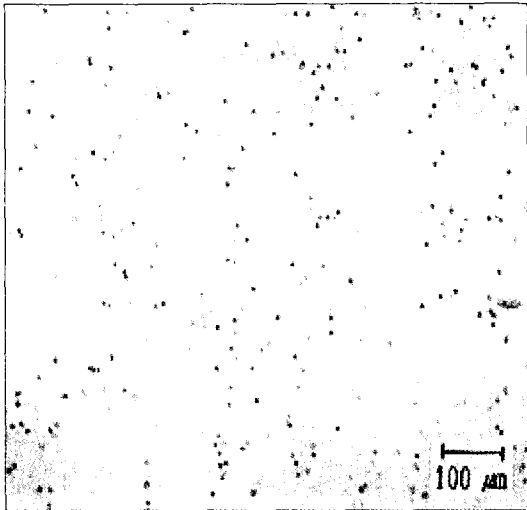
적외선 투과도는 결정 내부의 Te 석출물과 결정립 경계(grain boundary)에 의해 감소되기 때문에 이는 CdTe와 CdZnTe 결정의 질을 평가하는 중요한 척도가 된다. 측정 시 웨이퍼의 표면 상태가 투과도에 크게 영향을 미치므로 표면이

오염되지 않도록 주의하여야 한다.

측정한 웨이퍼의 두께는 약 800 μm , 측정온도는 상온이었으며, 수증기나 CO₂에 의한 흡수를 막기 위해 N₂ 분위기를 유지하였다. Fig. 2에서 알 수 있는 바와 같이 측정한 투과도는 2.5~25 μm 파장영역에 걸쳐 거의 60% 이상이었다.



(a)



(b)

Fig. 1. Etch pits on CdTe(a) and CdZnTe(b)

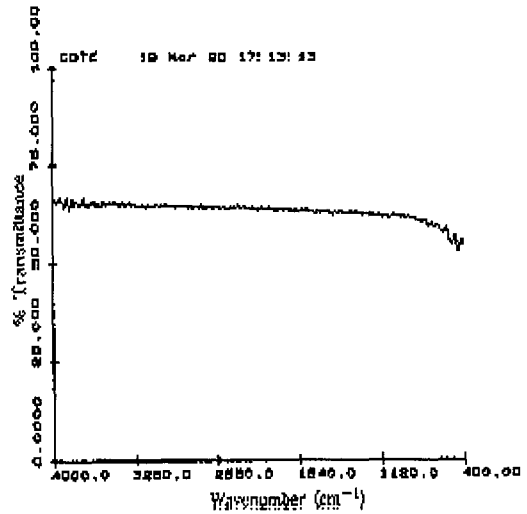


Fig. 2. IR transmission spectrum of CdTe

2.2 LPE에 의한 epilayer의 성장 및 특성 평가

epilayer를 얻기 위하여 graphite slider boat를 이용한 LPE법을 사용하였다. 이렇게 얻어진 epilayer는 surface morphology의 관찰을 위하여 Normal-ski interference microscope를 사용하였으며, 화학조성 측정을 위하여는 Fourier transform IR spectroscopy(FT-IR)를 사용하였다. 그리고 van der Pauw method를 이용하여 77K에서의 Hall 이동도와 운반자 농도를 측정하였다. 전형적인 Hall 이동도는 105cm²/V·sec정도이며, 운반자 농도는 1014/cm³ 정도이었다.

기판과 epilayer간의 misfit dislocation을 관찰하기 위하여 투과전자현미경(TEM)을 사용하였으며, 그 결과가 Fig. 3에 나타나 있다.^[3]

Fig. 3에서 알 수 있는 바와 같이 epilayer안에서의 dislocation density는 기판의 dislocation density 및 기판과 epilayer간의 misfit양에 크게 좌우됨을 알 수 있다.

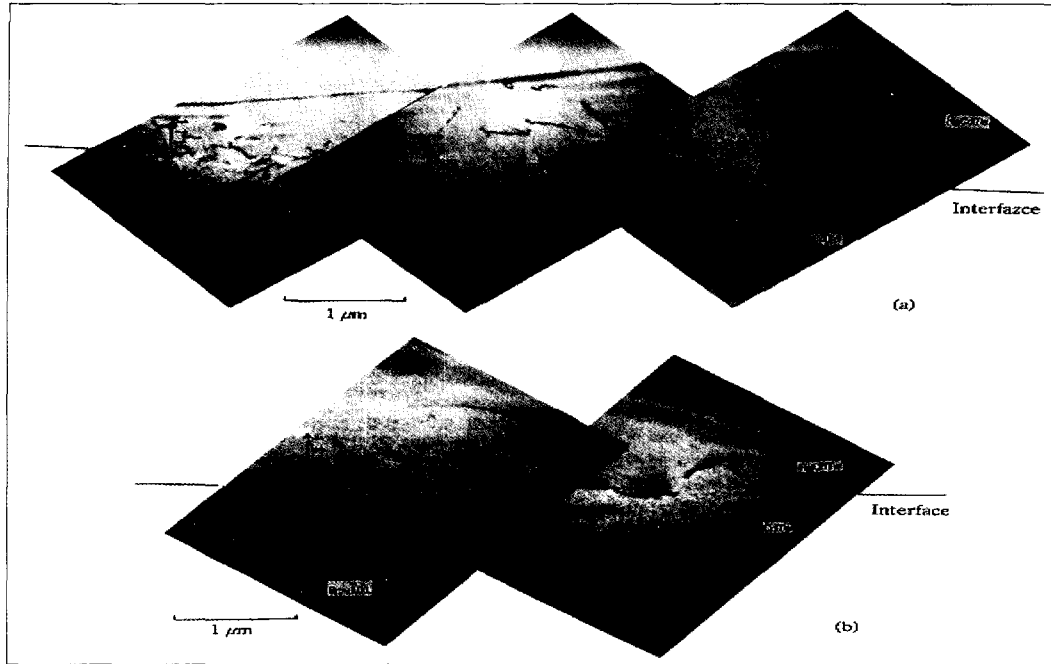
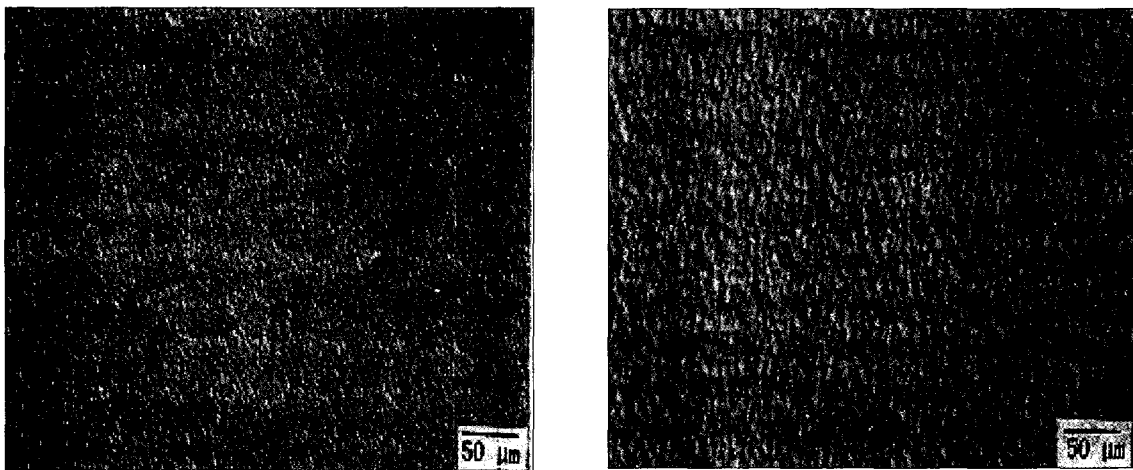


Fig. 3 Misfit dislocation at the interface of $\text{Hg}_{0.7}\text{Cd}_{0.3}\text{Te}$ and CdTe ;
 (a) substrate having higher dislocation density
 (b) substrate having lower dislocation density

2.3 MOVPE에 의한 HgCdTe 박막의 성장
 과 특성

(100)GaAs를 기판으로 HgCdTe 박막을
 MOVPE 방법으로 성장시켰다. 기판의 방위 이탈



(a) (b)
 Fig. 4. Surface morphology of (a) $\text{CdTe}(3 \mu\text{m})$ and
 (b) $\text{HgCdTe}(12 \mu\text{m})/\text{CdTe}(2 \mu\text{m})$ by MOVPE

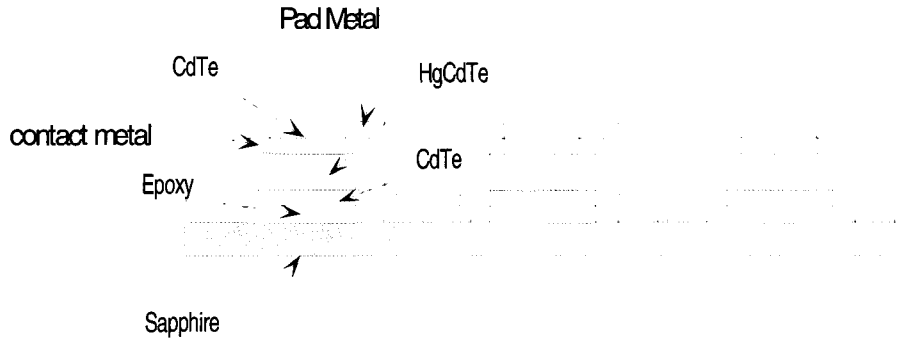


Fig. 5. Cross-sectional view of 8×1 PC after metallization

각(2o, 4o, 10o)과 CdTe 완충층의 두께가 HgCdTe 박막의 표면형상에 미치는 영향을 살펴 보았다. 박막표면에는 102-104/cm² 정도의 hillock 이 형성되었으며, CdTe 완충층의 두께가 0.8 μm 일 경우에 방위 이탈각이 클수록 hillock의 크기가 작아질 뿐만 아니라 그 밀도도 줄어들었다. 기판을 600 °C로 10분간 가열한 후 성장한 경우가 Fig. 4에서 보는 바와 같이 hillock 밀도가 한 차수 감소하였다.^[4]

3. 소자제작 및 특성평가

3.1 단소자(single element)

LPE에 의하여 얻어진 epilayer(x=0.3, 3~5 μm)를 가지고 junction area가 5.3×10⁻²cm²인 photodiode를 만들었다. ZnS를 insulator로 사용하였으며, In과 Au가 각각 n과 p contact metal로 사용되었다. 이때 얻어진 RoA는 1.2×10⁴ Ω cm²이었으며, 측정된 검지도(detectivity, D*)는 1.7×10¹¹cmHz^{1/2}/2W⁻¹이었다.

3.2 선형다소자(linear array)

travelling heater method(THM) 또는 solid state recrystallization(SSR) 방법으로 성장된 Hg_{0.79}Cd_{0.21}Te wafer를 가지고 8×1 광전도형

(photoconductive, PC)소자를 만들었다. 사용된 n-type HgCdTe의 운반자 농도와 이동도는 각각 5×10¹⁵cm⁻³ 및 5×10⁴cm²/V·sec 이었다.

제조된 8×1 PC array의 단면이 Fig. 5에 나타나 있으며, top view가 Fig. 6에 나타나 있다.

신호전압, 노이즈전압, 응답도 및 검지도 등의 광학적 특성을 측정할 수 있는 장치가 Fig. 7에 나타나 있으며, 전형적인 측정값이 Table 1에 요약되어 있다.

128×1 광전압형(photovoltaic, PV) 다소자는 LPE wafer를 사용하여 제조되었으며, Fig. 8에 나타나 있다. each diode의 RoA는 105.Ωcm²이었

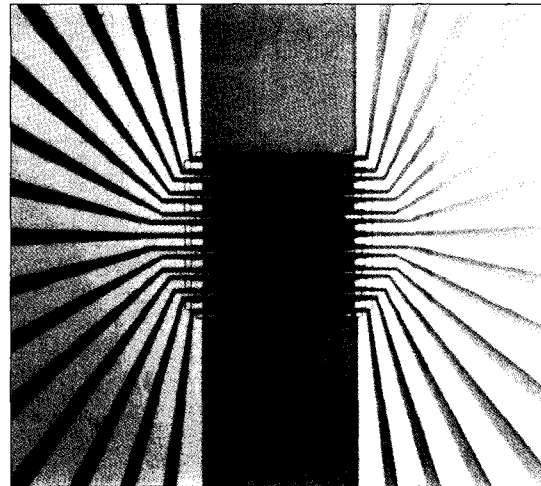


Fig. 6. Top view of 8×1 PC array

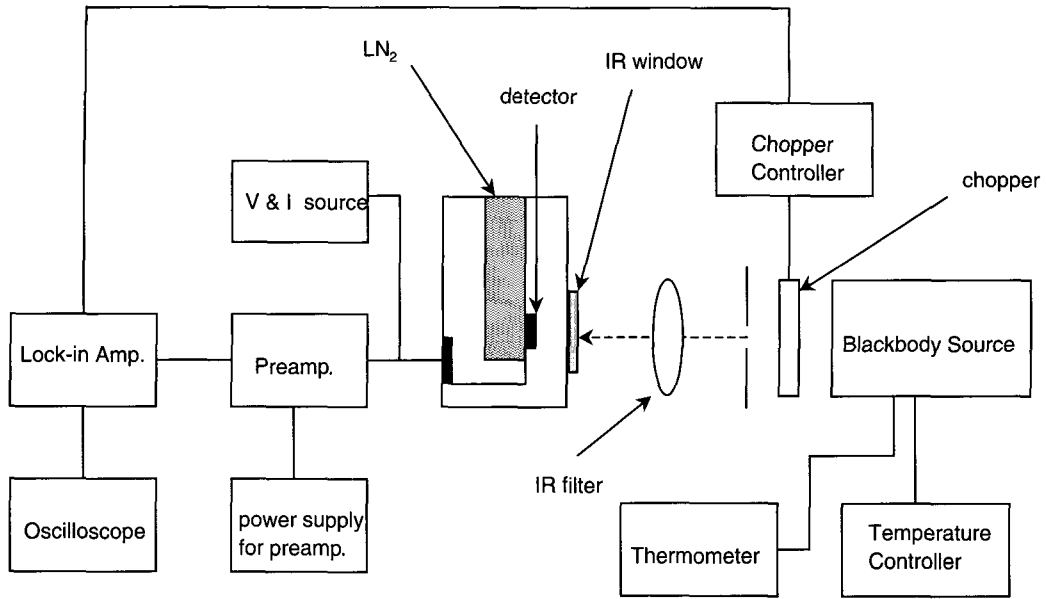


Fig. 7. Optical measurement set-up for infrared detector

Table 1. Typical properties of 8×1 PC detector

Resistivity		Responsivity (500K, 800Hz)	Detectivity (500K, 20KHz, 1)	Cut-off wavelength
RT	80K			
<500Ω	200~700Ω	300,000~400,000 V/W	$>8 \times 10^{10} \text{cmHz}^{1/2}\text{W}^{-1}$	10.5~12.5 μm



Fig. 8. Fabricated 128×1 PV junction diode

으며, 이 값의 균일도는 10%이내이었다.

diode array의 전기적 신호를 읽기 위한 Si read-out circuit은 buffered direct injection 설계를 이용하였으며, fabrication은 1.2 μm CMOS silicon technology를 활용하였다. diode array와 Si read-out circuit은 In reflow process를 사용하여 hybridization 되었으며, Fig. 9에 hybridized chip 상태에서 측정된 output signal이 나타나 있다.

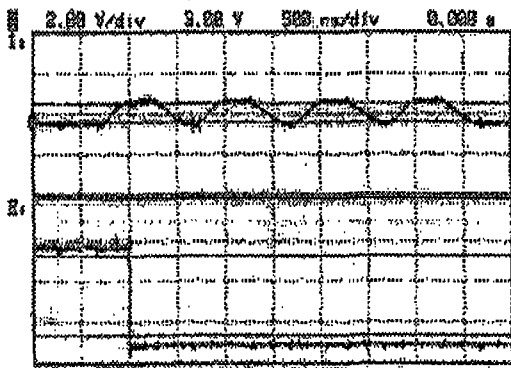


Fig. 9. Output signals from the 128x1 PV hybridized chip

120x1 광전도형(photoconductive, PC) 선형다소자는 element의 size가 12x20 μm^2 이고, 일렬로 배열되어 있다. SSR로 성장된 Hg0.8Cd0.2Te wafer를 사용하였으며, 특히 pattern 구현을 위해 electron cyclotron resonance(ECR) plasma etching을 사용하였다.

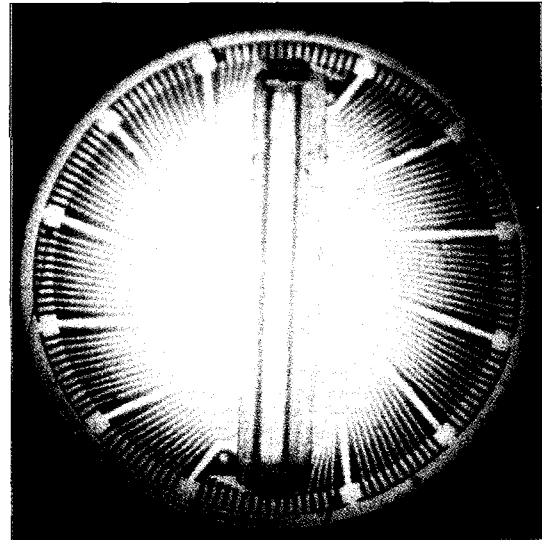


Fig. 11. Fabricated 120x1 PC array

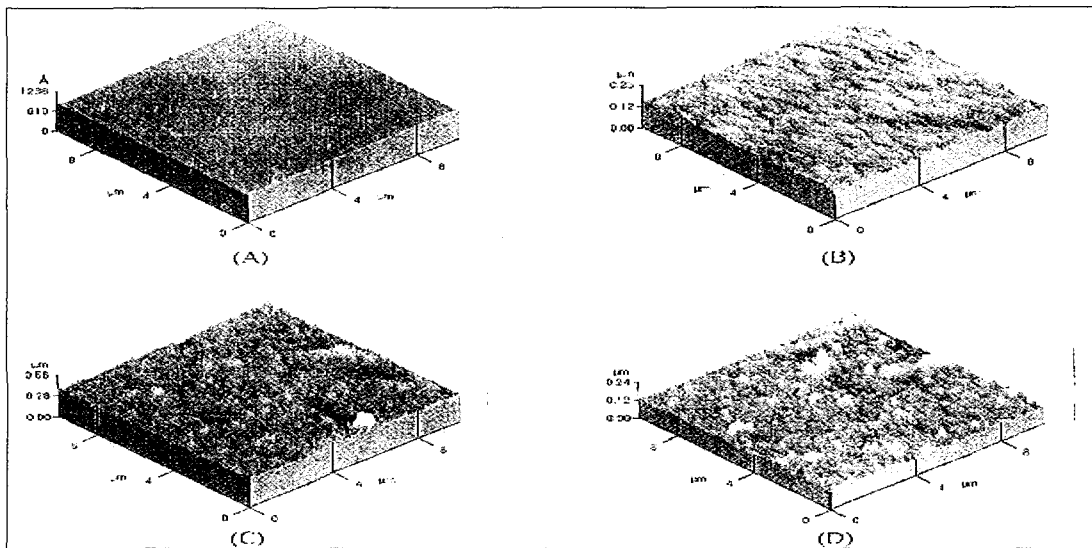


Fig. 10. AFM image of etched HgCdTe in (A) bare. (B) 25% (C) 50% and (D) 63% CH4

Table 2. Electrical properties of ECR plasma etched HgCdTe

Sample	Resistivity (Ωcm)	Mobility ($\text{cm}^2/\text{V} \cdot \text{sec}$)	Carrier Concentration (cm^{-3})
Bare HgCdTe	0.104	6.0×10^4	9.9E14
Etched HgCdTe	0.079	5.8×10^4	1.4E15

Fig. 10은 ECR plasma etching 하였을 때의 HgCdTe의 표면을 atomic force microscope (AFM)로 관찰한 사진이다.

25% CH₄인 경우가 가장 smooth한 surface를 나타내고 있었으며, 이때의 root mean square(rms)는 91.5 Å 정도로 device 제작이 용이한 정도이었다. 또한 etching 하기 전후의 HgCdTe의 전기적 특성의 변화는 거의 없었으며, Table 2 에서 보는 바와 같다.^[5]

통상적인 PC technology를 사용하여 120×1 PC 다소자를 제조하였으며, Fig. 11에 그림이 나타나 있다. 또한 제조 된 120×1 PC의 광학적, 특성을 측정한 결과 (2-4)×10¹⁰cmHz^{1/2}W⁻¹의 detectivity를 가진 우수한 광특성을 얻을 수 있었다.

4. dewar 제작, 조립 및 검출기

성능시험

4.1 dewar 제작 및 조립

저온용기(dewar)란 일반적으로 원하는 부분을 저온으로 보관 또는 유지하기 위한 부품을 말한다. 적외선 검출기의 저온용기의 주요 역할은 탑재 될 소자(chip)의 고검지도(detectivity) 동작을 위한 저온환경(80K) 유지 및 소자로부터 외부로의 전기적 신호 연결기능이다. 적외선 검출기용 저온용기의 종류는 외부 벽(outer flask)의 재

질에 따라 크게 glass dewar와 metal dewar로 구분된다. 8×1 PC detector와 같은 metal dewar의 경우에는 외부로부터의 열전도를 최소화하기 위하여 내부 벽(inner flask)은 경질유리 재질로써 제작되는 반면에 외부 벽은 탈 가스(outgas) 발생이 작고 강도와 기계가공성이 우수한 금속이 사용되고 있다. Fig. 12는 제작 된 8×1 PC detector용의 저온용기의 inner flask와 outer flask를 보여주고 있다. 이러한 dewar 부품을 제작하기 위해서는 각종 기계가공, 코팅, 유리가공, laser scribing 등의 기술이 필요하며, 특히 진공유지를 위한 joining 즉 brazing, welding, soldering, pinch-off 기술 등이 필요하다. 또한 wire bonding 및 feed-thru 제작 기술

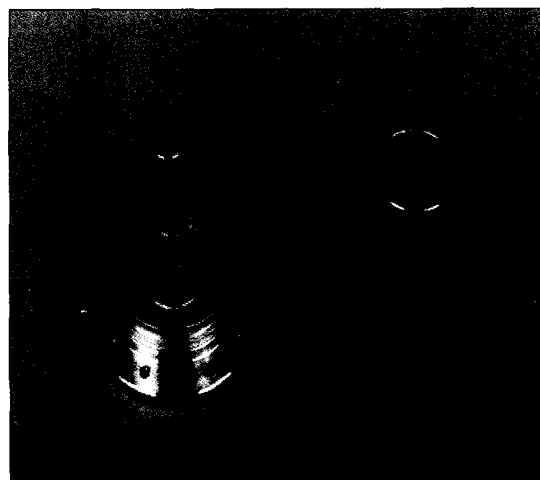


Fig. 12. Inner flask(left) and out flask(right) of 8×1 PC detector

그리고 leak detecting 등의 주변 기술도 필요하다.

4.2 성능시험

소자(device)와 저온용기(dewar)가 조립된 결합체를 우리는 검출기(detector)라고 부르며, Fig. 13에 완성 조립된 8×1 PC 검출기의 사진이 나

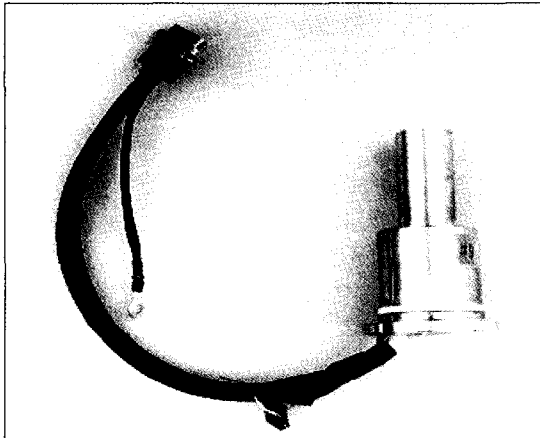


Fig. 13. 8×1 PC infrared detector fabricated

타나 있다.

이 검출기는 system에 응용하기에 적합한가를 확인하기 위하여 열영상시험, 진공도 유지시험, 냉각성능시험, 환경시험 등을 거치게 되어 있다.

열영상시험은 보통 제작된 적외선 검출기를 열

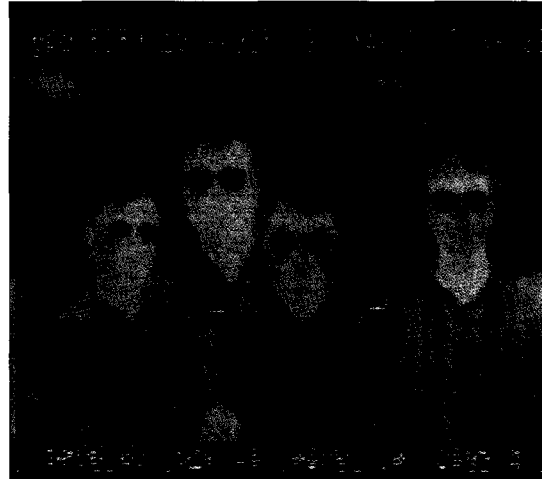


Fig. 14. Typical thermal image of TAS970K by using of 8×1 PC IR detector fabricated in Korea

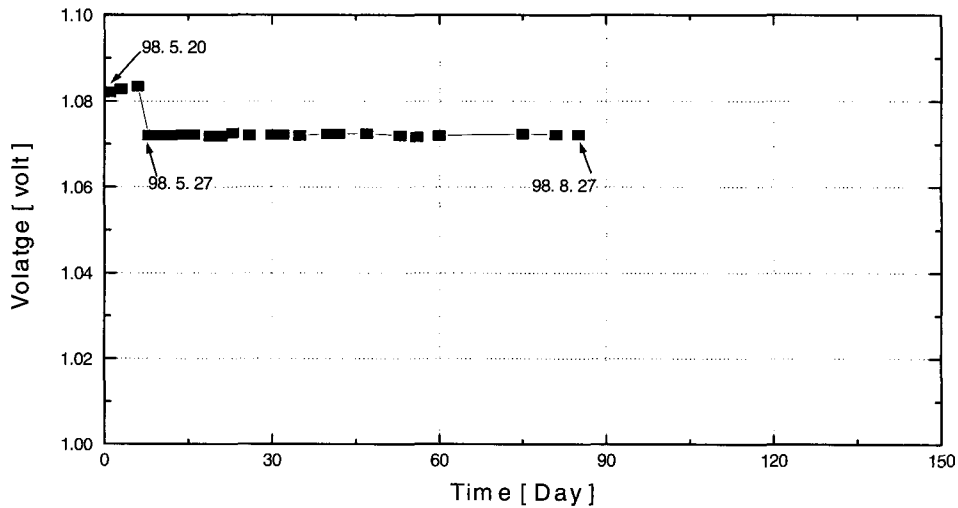


Fig. 15. Measurement of vacuum level after sealing

영상장비(TAS 970K)에 조립하여 얻은 thermal image를 가지고 평가하게 되어 있는데, Fig. 14에 전형적인 열영상 image의 사진이 나타나 있다.

진공유지시험은 제작된 IR detector를 소요기간(보통 5년)동안 쓸 수 있는가를 판단하는 매우 중요한 시험이다. 그 이유는 dewar 내부의 진공도가 소요기간동안 10⁻⁵~10⁻⁶ Torr 정도 유지되어야만 소자의 열화(degrading)없이 사용할 수 있으며, 또한 소요온도(80K)까지 빠른 시간 내에 냉각시킬 수 있기 때문이다. Fig. 15는 진동도 유지시험을 한 전형적인 data를 보여주고 있다.

이러한 모든 시험을 마친 detector는 최종적으로 환경시험을 거치게 되어 있는데, 주로 진동시험, 충격시험 및 온도충격시험 등을 행하게 되어 있다. 8×1 PC 검출기인 경우 진동시험은 5~500 Hz에서 2g의 힘으로 진동을 가하고, 500~5 Hz까지 변화시키면서 12분 동안 5번 되풀이하여 진동을 가한다. 시험 후 변형, 뒤틀림 등이 발견되지 않았으며, 검출기의 전기적·광학적 특성의 변

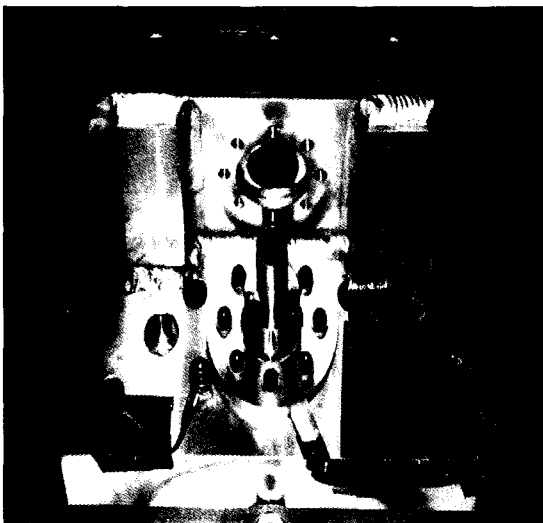


Fig. 16. 8×1 PC detector mounted on the vibration test fixture

화는 전혀 없었다. Fig. 16은 진동시험 치구에 장착된 8×1 PC detector를 보여주고 있다.

충격시험은 6 msec동안 20g를 half sine 모양으로 3축 방향에 대하여 1번씩 가하게 되어 있으며, 시험 후 변형, 뒤틀림, 균열 등이 발견되지 않았으며, 검출기의 전기적·광학적 특성의 변화는 전혀 없었다. Fig. 17은 충격시험에 사용된 장비를 보여주고 있다.

온도충격시험은 Fig. 18에서 보는 바와 같이

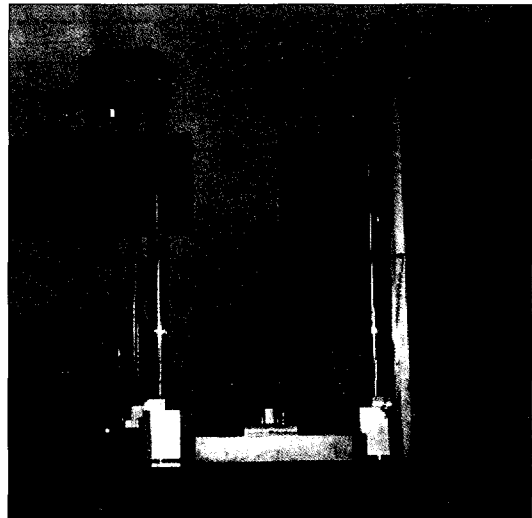


Fig. 17. Overall view of the shock test set-up for the infrared detector

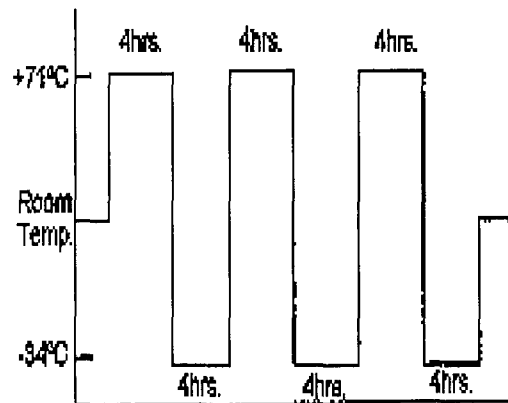


Fig. 18. Temperature shock test conditions

-34°C에서 +71°C 사이의 온도 범위 내에서 급격한 온도변화에 따른 외관의 변화와 성능의 저하 여부를 확인하는 시험으로 총 3번의 온도충격을 가한 후 확인한 결과 문제 발생이 발견되지 않았다.

5. 결론 및 요약

HgCdTe를 이용한 infrared detector를 연구개발하여 prototype을 만들어 특성을 측정 및 평가한 결과 다음과 같은 결론을 얻을 수 있었다.

- (1) LPE, SSR 및 THM으로 성장된 HgCdTe wafer의 특성을 Hall 측정, FTIR, DCRC 등으로 측정한 결과 단소자 및 다소자의 특성을 만족시킬 수 있는 wafer임을 확인할 수 있었다.
- (2) 단소자(single element) 및 선형다소자(linear array)의 반도체 단위공정을 확립하고, process integration을 한 결과, detectivity가 PC소자인 경우 1010cmHz^{1/2}/2W⁻¹ 이상 그리고 PV 소자인 경우 1011cmHz^{1/2}/2W⁻¹ 이상의 우수한 광특성을 얻을 수 있었다.
- (3) prototype의 소자와 dewar를 조립하여 열영상시험, 진공도 유지시험 및 환경시험(진동, 충격 및 온도충격시험)을 실시한 결과, system에서 요구하는 특성들을 만족하는 결과를 얻을 수 있었다.

참고문헌

- (1) 이태석, 김홍국, 김재묵, 1992, 'CdTe 결정성장을 위한 수직형 Bridgman-Stockbarger 방법의 수치 시뮬레이션', 응용물리지, Vol. 5, No. 2, pp. 198 - 204
- (2) 이태석, 정용택, 김홍국, 김재묵, 1991, '수직형 Bridgman-Stockbarger 방법에 의한 CdTe와 CdZnTe의 성장 및 특성', 응용물리지, Vol. 4, No. 3, pp. 375-379
- (3) 임성욱, 광노정, 최인훈, 김재묵, 김진상, 금동화, 서상희, 1992, 'LPE법으로 성장된 Hg_{1-x}CdxTe/CdTe(Cd_{0.97}Zn_{0.03}Te) 계면에 존재하는 부정합 전위의 분포 및 생성원인에 관한 단면 TEM 조사', 새물리, Vol. 32, No. 3, pp. 347-353
- (4) 서상희, 임성욱, 송종형, 박만장, 김홍국, 김재묵, 1994, 'MOVPE 방법으로 (100) GaAs위에 성장된 Hg_{1-x}CdxTe 박막 단결정의 표면형상과 성장속도', 응용물리지, Vol. 7, No. 5, pp. 372-378
- (5) K. H. Song, T. H. Yoon, S. R. Hahn, E. T. Kim, J. H. Kwon, S. G. Lee, T. S. Hwang, Y. S. Lee and J. M. Kim, 1998, 'Changes in surface characteristics of HgCdTe by dry etching', SPIE's 43rd Annual Meeting, San Diego, U.S.A.