한국학교수학회논문집 제 1 권, 제 1 호
Journal of the Korean School Mathematics Society
Volume 1, Number 1, 29-34, 1998

논리회로를 이용한 추론지도

박기석 · 이덕호[1)]

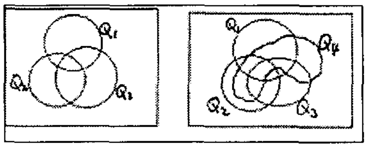
I. 서 론

집합대수와 명제대수가 본질적으로 같다는 것은 잘 알려진 사실이다. 조건 또는 명제함수에 진리집합을 대응시킴으로서 논리의 문제를 집합의 포함관계 또는 합집합, 교집합, 여집합의 문제로 바꾸어 생각할 수 있다. 주어진 조건하에서 논리적 추론을 할 때 조건들을 대응되는 진리집합으로 바꾸어 벤 다이어그램을 그려놓고 생각하면 논리를 전개하는 데 큰 도움을 받는다. 주어진 조건이 P 이고 Q가 다른 임의의 조건이라 할 때 P를

$$P=(P\wedge Q)\vee(P\wedge \sim Q)$$

와 같이 논리합으로 분해할 수 있다. 이 때 조건 $P\wedge Q$나 $P\wedge \sim Q$는 보다 더 특수화 된 조건이기때문에 이로부터 어떤 결론에 도달하기가 쉬워진다. 이렇게 주어진 조건 P를 다른 여러 명제함수를 이용하여 최대한 진리집합을 작게 분해하는 경우가 P 의 진리집합의 원소를 하나하나 고찰하는 것이 될 것이다.

P 를 논리합으로 분해하는 과정을 벤 다이어그램을 이용하여 표현하려고 할 때 분해과정에서 쓰인 조건 $Q_1, Q_2\cdots, Q_n$의 개수가 작을 때는 단순하고 쉽게 알아 볼 수 있게 그릴 수 있지만 [그림 1.1]에서 보듯이 $n\geq 4$이면 그림이 간단치 않아 논리전개에 별 도움을 주지 못한다.



[그림 1.1]

이제 논리회로를 생각해 보자. [그림 1.2(1)]과 같이 두 조건 P,Q 의 논리곱 $P\wedge Q$

(1) $P\wedge Q$: —P—Q—

(2) $P\vee Q$: P

Q

(3) $P\to Q$: ~P

Q

[그림1.2]

를 전기스위치를 직렬로 연결하는 것으로 표현하고 논리합 $P\vee Q$를 (2)와 같이 또 $P\to Q$는 $\sim P\vee Q$와 같으므로 (3)과 같이 표현한다.

1) 공주대학교 수학교육과

$P_1, P_2, \cdots, P_n$ 이 유한개의 조건이고 이들이 $\vee, \wedge, \sim$로 연결되어 새로운 조건 R 을 만들 때 이 R을 논리회로로 표현할 수 있다. 이렇게 논리회로로 표현하면 벤다이어그램보다 훨씬 더 많은 조건들을 평면에 표현할 수 있다.

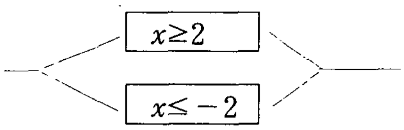
본 고에서는 논리회로를 이용하여 주어진 조건으로부터 결론을 이끌어 내는 방법과 실제수학문제의 예를 들어 추론하는 과정을 보여주고 이 방법의 장단점에 대하여 논의하고자 한다.

Ⅱ. 논리회로를 이용한 추론

임의의 조건 P는 하나의 논리회로로 표현할 수 있다. 예를 들어 $P \equiv (|x| \geq 2)$ 라 하면

$$P \equiv (x \geq 2) \vee (x \leq -2)$$

이고 P를 [그림 2.1]과 같이 표현할 수 있다.



[그림 2.1] $P \equiv (|x| \geq 2)$

또 어떤 조건은 더 기본적인 조건으로 분해할 수 없을 수도 있다. 이제 조건을 논리회로와 동일시 하기로 한다.

P, Q가 조건일 때 $P \wedge Q \equiv P$ 일 필요충분조건은 $P \rightarrow Q$ 가 참인 것이다. 따라서 $P \Rightarrow Q$임을 보이기 위하여 $P \wedge Q \equiv P$ 임을 보이면 된다.

— P —①   — P – Q —

(1)   (2)

[그림 2.2]

이것을 논리회로로 바꾸어 말하면 회로 P에 Q 를 직렬로 연결하여 회로 R 을 얻었을 때 R과 P가 동치일 필요충분조건은 $P \rightarrow Q$ 가 참이 되는 것이다. 따라서 다음 정의를 해두면 편리하다.

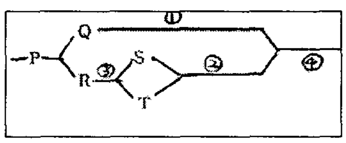
(정의) 논리회로 P의 어떤 부분에 회로 Q를 삽입할 수 있다는 것은 그 부분에 Q를 삽입하여 새로운 회로 R을 얻었을 때 P와 R이 동치인 것을 말한다.

위에서 살펴 본 바와 같이 회로 P에 Q 를 직렬로 연결할 수 있으면 (위 정의에 의하면 [그림 2.2]의 (1)에서 회로 P의 ① 부분에 Q를 삽입할 수 있다는 것을 의미함) 조건 P로부터 Q 를 추론할 수 있다는 것을 의미한다.

그리하여 주어진 논리회로 P에 $Q_1, Q_2, \cdots, Q_n$ 을 차례로 삽입해 가는 것을 논리적 추론의 한 모델로 할 수 있다. T 가 참 명제라 하면 T는 주어진 회로의 어떤 부분에도 삽입할 수 있다는 것은 명백하다.

따라서 Q를 임의의 조건이라 할 때 $\sim Q \vee Q$는 참이므로 $\sim Q \vee Q$ 는 논리회로의 어느 곳에도 삽입할 수 있다. 또 논리회로 P의 일부분 Q가 있을 때 $Q \Rightarrow R$ 임을 알고 있으면 R을 Q와 인접하여 직렬로 연결할 수 있다는 것을 쉽게 알 수 있다.

예를 들어 다음의 [그림 2.3]의 ①, ②, ③, 또는 ④ 에 " $0=0$ "을 삽입할 수 있다.



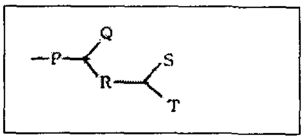
[그림 2.3]

논리회로를 이용하여 논리를 전개할 때 회로의 일부를 절단하고 그 곳에 다른 조건을 삽입하는 과정을 되풀이하는데 이렇게 하면 이미 그어져 있는 선을 지워야 하기 때문에 불

편하다. 이 불편함을 일부 해소하기 위하여 다음 규칙을 정하기로 한다.

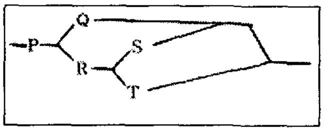
(규칙) 병렬회로의 어느 한 쪽이 다른 조건 스위치와 연결되어 있지 않을 때 연결되어 있지 않은 어느 한 쪽의 선을 생략할 수 있다.

[그림 2.3]의 회로에서 Q, S, T 의 오른쪽 부분을 생략하여 [그림 2.4]와같이 나타내기로 한다.



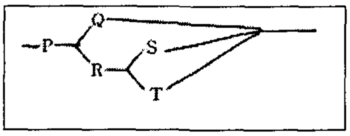
[그림2.4]

[그림 2.3]에서 생략된 부분을 복원하는 문제를 생각할 때 다소 혼란스러운 느낌을 갖는다. [그림 2.4]과 같이 복원해야 하는지 아니면 [그림 2.5] 또는 [그림 2.6]로 복원해야 하는지 혼란스럽다. 그러나 논리합 $\vee$는 결합법칙을 만족하고 $\wedge$에 대하여 배분법칙을 만족하므로 모두 동치이다.



[그림 2.5]

논리전개 과정에서 새로운 문자나 용어를 정의해야 할 경우가 있다. 이럴 때 정의를 어떻게 삽입하느냐 하는 문제가 생긴다. 예를 들어 "N 을 자연수 전체 집합이라 하자"라든가 "점 P의 임의의 근방에 집합 A의 원소 중에서 P 아닌 점이 존재할 때 P를 A의 집적점이라 한다." 등이다.

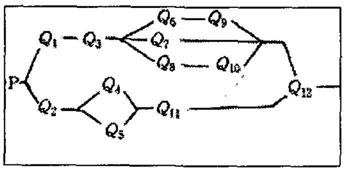


[그림 2.6]

논리회로에 조건을 삽입할 때 모든 정의는 참명제로 간주할 수 있다. 그러므로 정의는 논리회로의 어느 곳에도 삽입할 수 있는 것으로 한다. 이상을 종합하여 추론의 과정을 요약하면 다음과 같다.

(추론과정) P 가 주어진 논리회로 일 때 조건 Q_1을 P 의 삽입할 수 있는 곳에 삽입하여 회로 P_1을 만들고 P_1의 삽입할 수 있는 곳에 삽입할 수 있는 회로 Q_2를 삽입하여 회로 P_2를 만들고 이런 과정을 계속하여 $Q_3, Q_4, \cdots$ 를 삽입하여 $P_3, P_4, \cdots$ 를 만든다.

이제 논리회로를 이용한 추론의 결과를 해석해 보기로 하자. [그림 2.7]이 논리회로 -P-에서 출발한 것이라 할 때 내릴 수 있는 결론 중에 세 가지만 열거하면 다음과 같다.



[그림 2.7]

(1) $P \Rightarrow Q_{12}$

(2) $P \Rightarrow Q_1 \vee Q_{11}$

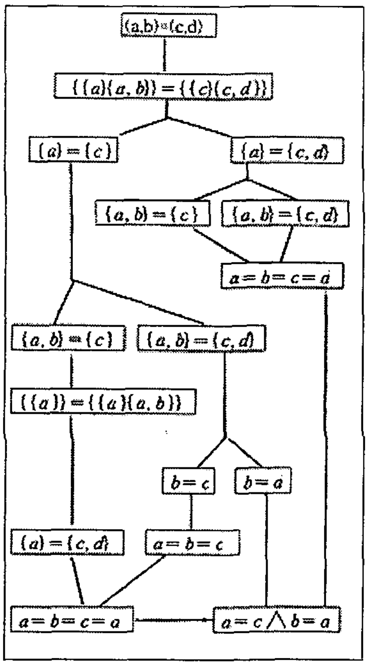
(3) $P \wedge (\sim Q_1) \Rightarrow Q_{11}$

(예) 순서쌍 (x, y)를

$$(x, y) = \{\{x\}, \{x, y\}\}$$

로 정의하면 $(a, b) = (c, d)$일 때 $a = c$이고 $b = d$임을 증명해 보자.

[증명]



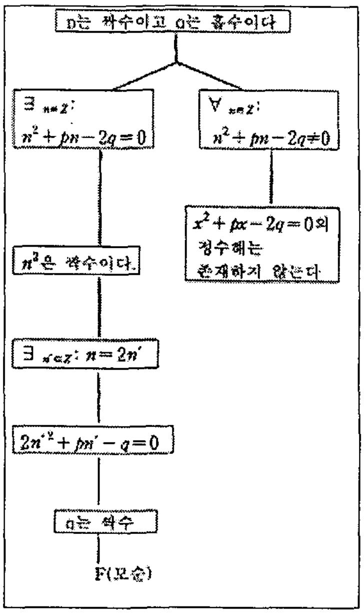
※주의: 위의 추론과정에서는 주로 pairing의 정의

$$\{a, b\} = \{x \mid x = a \vee x = b\}$$

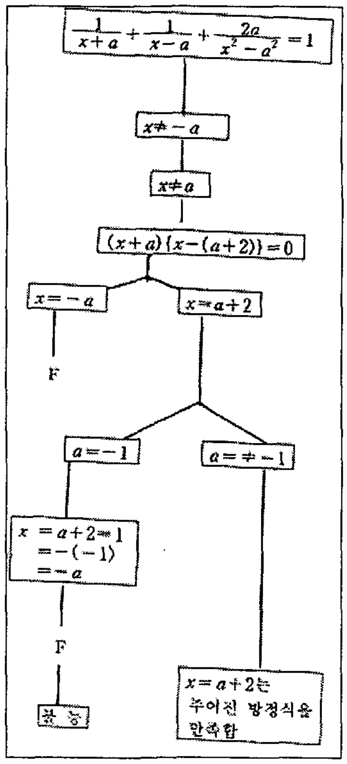
를 이용했다.

(예제) p가 짝수, q가 홀수일 때 방정식 $X^2 + pX - 2q = 0$ 의 정수해가 존재하지 않음을 증명하여라.

[증명]



(예제) 다음 방정식을 풀어라



Ⅲ. 결 론

논리회로를 이용하여 앞의 Ⅱ장과 같이 추론하는 방식은 다음과 같은 특성을 지닌다.

(1) 주어진 조건하에서 추론할 때 조건을 구체화시켜서 귀납적 사고에 의하여 추론하는 것이 보통인데 논리회로를 이용한 방식은 다른 조건들을 이용하여 조건을 세분 할 수 있으므로 문제를 해결하기 위하여 보통 행하여지는 귀납적 사고가 잘 표현된다.

(2) 벤다이아그램에서는 불가능한 많은 명제함수를 일목요연하게 표현할 수 있다.

(3) 하나의 수학적 대상에 여러가지 정의나 조건들을 차례로 부과함으로서 정리의 증명뿐 아니라 일반적인 수학의 논리전개에 도움을 줄 수 있다.

(4) 보통 부분적으로 "⇒"를 이용하여 전개과정을 표현하는데

$(p \to q) \Rightarrow r$과 $p \to (q \to r)$

이 동치가 아니기 때문에 논리전개 과정을 "⇒" 로 표현하는 데는 무리가 있으나 논리회로 표현방식은 이런 제약없이 논리전개의 처음부터 끝까지 애매함이 없이 표현할 수 있다.

이상의 특성을 살려 논리전개과정을 논리회로로 표현하면 복잡한 정리의 증명을 계획할 때나 어떤 수학적 대상을 연구할 때 큰 도움이 될 것이다.

참 고 문 헌

You-Feng Lin, & Shwu-yeng T. Lin(1974), Set Theory: An Intuitive Approach, Houghton Miffin Company

유원희(1995), 이산수학, 경문사, 서울

On Teaching of the Logical Inference using Logic Network

Kee-Suck Park, Deok-Ho Lee[1)]

Abstract

We proposed the teaching method about the logical inference in highschool using Logic Network. This method that we proposed is better than Vendiagram method because that is able to represent the more conditions in plane.

The contents of this paper explained the method that conclusion is drived from given conditions using Logic Network. And we gave some examples of the process of logical inference.

1) Department of Mathematics Education Kongju National University , ChungNam, 314-701, Korea