

論文98-35D-11-9

고온, 고전압 Ni/4H-SiC 및 Ni/6H-SiC Schottky 다이오드의 제작 및 전기적 특성 연구

(Fabrications and Characterization of High Temperature,
High Voltage Ni/6H-SiC and Ni/4H-SiC Schottky Barrier
Diodes)

李浩丞*, 李祥旭*, 申東赫*, 朴炫昶**, 鄭雄***

(Ho Seung Lee, Sang Wuk Lee, Dong Hyuk Shin, Hyun Chang Park,
and Woong Jung)

요 약

본 논문에서는 nickel/silicon carbide(Ni/SiC) 접합에 의한 Schottky 다이오드를 제작하고, 그 전기적 특성을 조사하였다. Ni/4H-SiC의 경우, 산화막 모서리 단락을 하였을 때 상온에서 973V의 역방향 항복전압이 측정되었으며 이는 모서리 단락되지 않은 Schottky 다이오드의 역방향 항복전압 430V에 비해 매우 높았다. Ni/6H-SiC Schottky 다이오드의 경우, 산화막으로 모서리 단락시켰을 때와 시키지 않았을 때의 역방향 항복전압은 각각, 920V와 160V였다. 고온에서의 소자 특성도 매우 좋아서 Ni/4H-SiC Schottky 다이오드와 Ni/6H-SiC Schottky 다이오드 모두 300°C까지 전류 특성의 변화가 거의 없었으며 550°C에서도 양호한 정류 특성을 보였다. 상온에서의 Schottky barrier height와 이상인자(ideality factor) 및 specific on-resistance는 Ni/4H-SiC의 경우는 1.55eV, 1.3, $3.6 \times 10^{-2} \Omega \cdot \text{cm}^2$ 이었으며 Ni/6H-SiC Schottky 다이오드의 경우에 1.24eV, 1.2, $2.6 \times 10^{-2} \Omega \cdot \text{cm}^2$ 로 나타났다. 실험 결과 Ni/4H-SiC 및 Ni/6H-SiC Schottky 다이오드 모두 고온, 고전압 소자로서 우수한 특성을 나타냄이 입증되었다.

Abstract

Ni/SiC Schottky diodes have been fabricated using epitaxial 4H-SiC and 6H-SiC wafers. The epitaxial n-type layers were grown on n⁺ substrates, with a doping density of $4.0 \times 10^{16} \text{cm}^{-3}$ and a thickness of 10 μm . Oxide-termination has been adopted in order to obtain high breakdown voltage and low leakage current. The fabricated Ni/4H-SiC and Ni/6H-SiC Schottky barrier diodes show excellent rectifying characteristics up to the measured temperature range of 550°C. In case of oxide-terminated Schottky barrier diodes, breakdown voltage of 973V(Ni/4H-SiC) and 920V(Ni/6H-SiC), and a very low leakage current of less than 1nA at -800V has been observed at room temperature. On non-terminated Schottky barrier diodes, breakdown voltages were 430V(Ni/4H-SiC) and 160V(Ni/6H-SiC). At room temperature, SBH(Schottky Barrier Height), ideality factor and specific on-resistance were 1.55eV, 1.3, $3.6 \times 10^{-2} \Omega \cdot \text{cm}^2$ for Ni/4H-SiC Schottky barrier diodes, and 1.24eV, 1.2, $2.6 \times 10^{-2} \Omega \cdot \text{cm}^2$ for Ni/6H-SiC Schottky barrier diodes, respectively. These results show that both Ni/4H-SiC and Ni/6H-SiC Schottky barrier diodes are very promising for high-temperature and high power applications.

* 正會員, 東國大學校 物理學科

(Department of Physics, Dongguk University)

** 正會員, 東國大學校 電子工學科

(Department of Electronic Engineering, Dongguk University)

*** 正會員, 東國大學校 半導體科學科

(Department of Semiconductor Sciences, Dongguk

University)

※ 본 연구는 1997년도 과학기술부 전력용 반도체기술 개발사업(PS-02-A-02) 및 서울대학교 반도체공동 연구소의 교육부 반도체 분야 학술연구조성비(과제 번호 : ISRC 97-E-1103)에 의해 수행되었습니다.

接受日字:1998年9月7日, 수정완료일:1998年10月22日

I. 서론

고온, 고전압, 고주파수와 같은 극한 상황에서 작동할 수 있는 전력소자에 대한 요구가 커지고, 실리콘 전력소자가 근본적인 물성의 한계에 접근함에 따라 실리콘을 대체할 수 있는 전력소자용 물질에 대한 연구가 활발히 진행되고 있다. 실리콘 카바이드(SiC)는 큰 밴드갭 에너지, 높은 전자 포화속도, 높은 열전도도와 큰 항복전계 등 고온, 고출력 소자로서 적합한 물성을 갖고 있는 물질로서 최근 많은 연구 성과가 보고되고 있다^[1]. 이와 같은 우수한 물성으로 인해 SiC를 이용하여 Si이나 GaAs에 비해 더욱 낮은 전력손실 및 높은 동작주파수를 갖는 대용량의 power MOSFET, 고전압용 정류소자 등을 제작할 수 있으며, 이러한 SiC 소자들은 일반적으로 300-500°C 이상의 고온에서도 작동할 수 있는 장점을 갖는다^[2, 3]. 4H-SiC와 6H-SiC는 실리콘 카바이드의 많은 polytype 중의 일부로 각각 3.4eV와 3.0eV의 밴드갭과, $1 \times 10^{16} \text{cm}^{-3}$ 에서 $3 \times 10^{19} \text{cm}^{-3}$ 의 도핑 범위 내에서 $443 \text{ cm}^2/\text{V} \cdot \text{s}$ 와 $320 \text{ cm}^2 / \text{V} \cdot \text{s}$ 의 상온 전자 이동도를 갖는다^[4, 5]. 최근에는 modified sublimation 방법에 의해 비교적 큰 구경의 단결정이 성장되고 CVD 방법으로 양질의 동종접합 에피 성장에 이루어지고 있다. 따라서 단결정 웨이퍼뿐만 아니라 에피 웨이퍼가 상용화되어 있으며 이를 이용한 전력소자의 개발 및 실용화가 기대를 모으고 있다^[2]. 금속-반도체 접합을 이용한 Schottky 다이오드는 다수 캐리어 소자로서 소수 캐리어에 의한 storage 효과가 없어 switching 속도가 빠르고, switching 시 전력 소모가 매우 작으므로 고주파 소자로서 응용되고 있다^[6]. 전력 전자 응용분야에서, 더 높은 작동 주파수에 대한 요구가 커지고 있는데 그것은 효율적이고 간결한 회로의 구성을 가능하게 해주기 때문이다. 전력회로에서 높은 작동 주파수 영역을 갖기 위해서는 향상된 switching 성능을 발휘하는 전력 다이오드의 사용이 필수적이다^[7].

본 연구에서는 n^+ 의 4H-SiC와 6H-SiC 기판위에 n형 4H-SiC 및 6H-SiC 층이 각각 성장된 에피 웨이퍼를 이용하여 Ni/4H-SiC Schottky 다이오드와 Ni/6H-SiC Schottky 다이오드를 제작하고 그 전기적 특성을 조사하였다. 실험에서 사용된 금속 접합 주위의 산화막 모서리 단락(edge termination)은 역방향 누설전류를 줄이고 높은 항복전압을 얻기 위한 과

정이다. 모서리 단락으로 사용되는 산화막은 일반적으로 3000Å 이상의 두께로 성장시키는데, 1000Å 이상의 산화막을 성장시킬 때는 대부분 시간이 적게 들고 비교적 간단한 공정과정을 갖는 sputter에 의한 산화법을 이용한다. 그러나 sputter에 의해 성장된 산화막은 SiC의 노출된 면 위에 적층되기 때문에 열산화법으로 표면 안으로까지 들어가 성장된 산화막에 비해 계면 특성이 좋지 않으므로 고전압에서 충분한 절연 효과를 기대할 수 없다^[8]. 따라서 본 실험에서는 항복전압을 높이고 누설전류를 줄일 수 있도록 습식 열산화법만으로 양질의 산화막을 성장시켜 고전압에서도 충분한 절연 효과를 얻을 수 있도록 하였다. 또한 제작된 Schottky 다이오드의 고온 동작 특성을 조사하기 위해 온도를 상온에서부터 50°C씩 올려가며 각각의 온도에서의 전기적 특성을 조사하였다.

II. 실험 방법

실험에 사용된 기판은 Cree Research Inc.에서 제작한 4H-SiC와 6H-SiC로서 n^+ 기판의 doping 농도가 각각 8.6×10^{18} 과 $1.4 \times 10^{18} \text{cm}^{-3}$ 이고, (0001) 방향에서 3.5° 및 8° 기울어진 Si 면을 갖으며, 두께 10 μm의 n층이 성장된 에피 웨이퍼이다. 항복전압을 높이기 위해서 에피층의 도핑농도는 $4.0 \times 10^{16} \text{cm}^{-3}$ 의 비교적 낮은 값을 택하였다. 공정은 1)세척, 2)산화막 형성, 3) 뒷면의 산화막 제거 및 ohmic 접합 형성, 4)표면 산화막 창 형성, 5)Ni 증착 및 패드(pad) 형성, 6)wire bonding의 순서로 행하였다. 금속-반도체 경계면의 자연 산화막 또는 불순물은 소자의 특성을 저하시키는 주요 요인으로 작용하기 때문에 Schottky 다이오드의 제작에 있어서 wafer 표면의 세척은 매우 중요하다. 본 실험에서는 wafer 표면에 형성된 자연산화막과 불순물을 완전히 제거하기 위하여 변형된 RCA 방법을 사용하였다^[9].

기판의 세척이 끝난 후 산화막을 성장하였다. 산화막은 금속 접합의 모서리 부분에서의 높은 전기장 분포에 의한 항복전압의 저하 및 누설전류의 증가를 방지하기 위하여 모서리 단락을 만드는데 사용된다. 일반적으로 전력소자의 모서리 단락은 산화막에 의한 방법, LOCOS(local oxidation of silicon)에 의한 방법, 이온 주입에 의해 guard ring을 만드는 방법 등이 많이 사용되고 있다. 본 실험에서는 산화막에 의한

방법을 택하였으며, 습식 산화법으로 4H-SiC의 경우는 1350°C에서 10시간, 6H-SiC의 경우에는 1300°C에서 6시간 동안 열산화하여 산화막을 성장하여 산화막의 두께가 2000Å이 되도록 하였다^[10]. 4H-SiC에 대한 산화막의 연구는 거의 보고되고 있지 않으나 본 실험실에서는 위와 같이 4H-SiC의 경우에 6H-SiC보다 산화막의 형성속도가 더 느린 것으로 나타났다. 산화막의 두께는 Ellipsometer로 측정하였다.

기판의 뒷면에 ohmic 접합을 형성하기 위해 우선 에피층이 있는 면을 photoresist로 코팅하여 보호한 다음 10% HF 용액에 2분간 담궈 뒷면 산화막을 제거한 후 Au를 증착하였다. $1 \times 10^{18} \text{cm}^{-3}$ 이상의 도핑 농도를 갖는 n형의 SiC에 증착된 Au는 600°C 이상의 온도에서 열처리할 경우 비교적 낮은 접촉저항을 갖는 ohmic 접합을 형성하는 것으로 알려져 있다^[11]. 진공증착기 안에서 증발된 Au가 기판의 앞면에 닿지 않도록 에피층 위의 산화막을 보호한 다음, 뒷면에 2000Å의 Au를 증착하였고 ohmic 접합 형성을 위해 720°C에서 15분 동안 열처리하였다.

기판 앞면에 Schottky 접합을 형성하기 위해 10% HF 용액을 사용하여 산화막 창을 형성하였다. 산화막 창은 모서리 단락된 경우에는 photolithography 방법으로 $80 \times 80 \mu\text{m}^2$, $180 \times 180 \mu\text{m}^2$, $280 \times 280 \mu\text{m}^2$ 의 세 가지 크기의 정사각형으로 제작하였으며, 모서리 단락되지 않은 경우는 shadow mask를 이용하여 지름 $300 \mu\text{m}$ 의 원형으로 제작하였다. 산화막 창을 통하여 금속과 반도체가 직접 접촉되므로 열려진 창을 산화막을 완전히 제거하는 것이 중요하다. 또 너무 과하게 되면 주변 산화막이 식각되어 모서리 단락의 역할을 효과적으로 수행할 수 없게 된다. 10% HF 용액에 수차례 담그기를 반복하며 현미경으로 확인하면서 산화막을 제거하였다. 산화막 창을 형성한 후에는 표면의 오염 및 산화를 방지하기 위해 웨이퍼를 methanol 용액 속에서 보관하였다가 가능한 한 빨리 진공증착기에 장착하여 Ni를 증착하였다. Ni는 열증착기를 사용하여 $8.7 \times 10^{-7} \text{Torr}$ 의 압력에서 2000Å의 두께로 증착하였다. 증착된 Ni에 lithography 방법으로 산화막 창보다 $20 \mu\text{m}$ 더 크게 pattern을 형성하여 금속과 산화막이 모서리 부분에서 $10 \mu\text{m}$ 씩 겹치도록 한 다음, 여백의 Ni은 Ni 식각용액($\text{HNO}_3 : \text{CH}_3\text{COOH} : \text{H}_2\text{SO}_4 : \text{H}_2\text{O} = 5 : 5 : 2 : 10$)으로 제거하였다. 그림 1은 제작된 Ni/SiC Schottky 다이오드의 단면구조를 나타

낸 것이다.

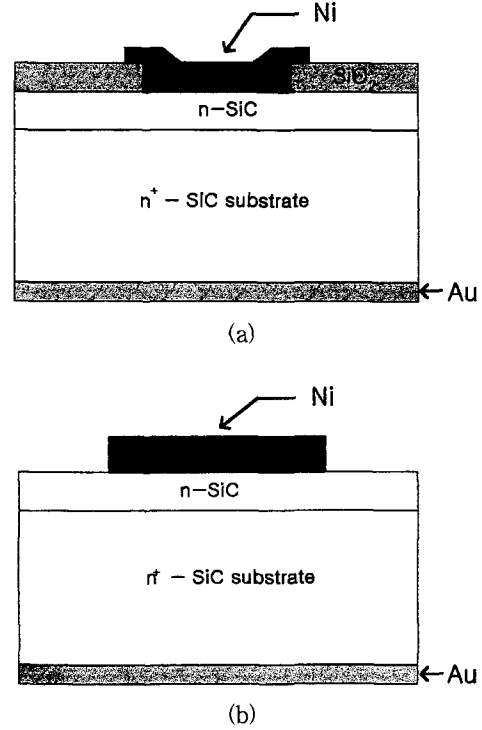


그림 1. Ni/SiC Schottky 다이오드의 단면도
(a) 산화막으로 모서리 단락된 경우의 구조
(b) 모서리 단락되지 않은 경우의 구조

Fig. 1. Schematic cross-section of Ni/SiC Schottky barrier diodes.

(a) Oxide terminated structure. (b) Non-terminated structure.

SBH를 구하기 위해서는 I-V에 의한 방법, C-V에 의한 방법, XPS에 의한 방법 등이 사용되는데 본 실험에서는 I-V와 C-V에 의한 방법을 사용하였으며, 아래의 식들을 이용하여 실험값으로부터 이상인자(n)와 SBH 그리고 항복전압(V_{BR})을 구하였다. 먼저 I-V 방법에 의하여 SBH와 항복전압 등을 다음과 같이 구할 수 있다^[12].

$$V_{BR} \approx \left(\frac{E_{CR}^2 \epsilon_s}{2q} \right) \frac{1}{N_d} \quad (1)$$

$$J = J_0 \left[\exp \left(\frac{qV_F}{nkT} \right) - 1 \right] \quad (2)$$

$$J_0 = A^* T^2 \exp \left(-\frac{q\Phi_B}{kT} \right) \quad (3)$$

여기서 E_{CR} 은 최대 항복전계, ϵ_s 는 반도체의 유전상

수, q 는 전자의 전하량, N_a 는 도핑농도, J_o 는 역방향 포화전류밀도, V_F 는 순방향 전압, n 은 이상인자 (ideality factor), k 는 Boltzmann 상수, T 는 절대 온도(K), A^* 는 유효 Richardson 상수, ϕ_B 는 Schottky barrier height이다. $n \approx 1$ 일 때는 diffusion current가 지배적이고, $n \approx 2$ 일 때는 recombination current가 지배적이며 $1 < n < 2$ 일 때에는 금속과 반도체 경계면에 충분히 제거되지 않은 산화막 또는 자연적으로 형성된 불순물들이 존재하는 것으로 생각할 수 있다^[13]. 6H-SiC의 경우 전자의 유효 질량(m^*)은 (0001)방향에서 주축에 수직인 경우와 수평한 경우에 각각 $0.25 m_o$ 와 $1.2 m_o$ 이며, 이 때의 유효 Richardson 상수는 각각 $72A/cm^2K^2$ 와 $360A/cm^2K^2$ 이다^[14, 15, 16, 17]. 실험에 사용된 6H-SiC wafer는 (0001)방향으로부터 3.5° 기울어 있으므로 근사적으로 유효질량이 $1.2 m_o$ 인 경우에 해당하는 유효 Richardson 상수값 $360A/cm^2K^2$ 을 계산식에 사용하였다. 4H-SiC의 경우에도 (0001)방향으로부터 8° 기울어진 조건이므로 근사적으로 $360A/cm^2K^2$ 의 Richardson 상수값을 사용하였다. 최대 항복전계(E_{CR})의 값은 3×10^6 V/cm을 사용하였다^[2]. Specific on-resistance (R_{on})는 반도체 내의 총 직렬저항으로 순방향 전류밀도(J_F)와 역방향 포화전류밀도(J_o)로부터 다음과 같이 구할 수 있다.

$$V_F = \frac{kT}{q} \ln\left(\frac{J_F}{J_o}\right) + R_{on}J_F \quad (4)$$

C-V 방법에 의하여 SBH와 도핑 농도를 다음과 같이 구할 수 있다^[12].

$$\frac{1}{C^2} = \frac{2(V_{bi} + V_R)}{q\epsilon_s N_a a^2} \quad (5)$$

$$\phi_B = V_n + V_{bi} + \frac{kT}{q} - \Delta\phi \quad (6)$$

여기에서 V_{bi} 는 built-in potential, V_n 은 Fermi 준위와 E_c 사이의 전위차, $\Delta\phi$ 는 image force에 의한 장벽 높이의 감소이며, a 는 다이오드의 면적이다.

III. 결과 및 고찰

그림 2는 산화막으로 모서리 단락된 Ni/4H-SiC

Schottky 다이오드의 상온에서의 I-V 특성이다. 항복 전압은 973V로 모서리 단락되지 않은 경우의 항복전압 430V(그림 3)에 비해 훨씬 커서 산화막에 의한 모서리 단락이 항복전압을 증가시키는데 매우 효과적이었음을 입증하였다. C-V 측정으로부터 구한 도핑 농도($N_a \approx 4.3 \times 10^{16} \text{ cm}^{-3}$)를 사용하여 식(1)로부터 계산된 최대 항복전압은 약 1100V로, 제작된 Schottky 다이오드의 항복전압이 이론치에 근접함을 알 수 있다. 산화막으로 모서리 단락된 경우 I-V 방법으로 구한 상온에서의 이상인자 n 은 1.3, SBH는 1.55eV였다.

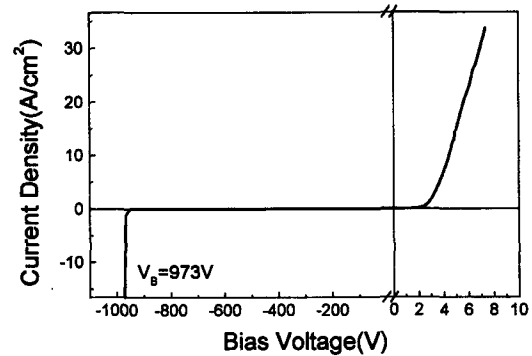


그림 2. 산화막 모서리 단락된 경우, 상온에서의 Ni/4H-SiC Schottky 다이오드의 I-V 특성.

Fig. 2. I-V characteristics of oxide-terminated Ni/4H-SiC Schottky diode at room temperature.

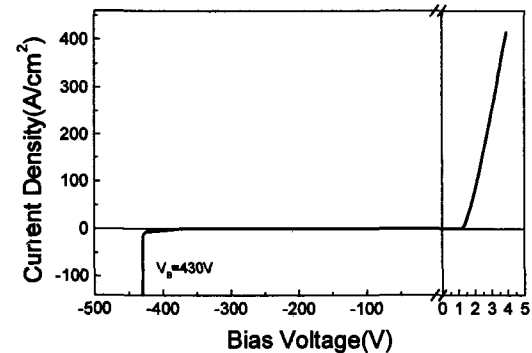


그림 3. 상온에서의 모서리 단락되지 않은 Ni/4H-SiC Schottky 다이오드의 I-V 특성

Fig. 3. I-V characteristics of Ni/4H-SiC Schottky diode without oxide termination at room temperature.

그림 4는 산화막으로 모서리 단락되지 않은 Schottky 다이오드의 온도증가에 따른 순방향 특성의 변화를 나타낸 것이다. 300°C까지 다이오드의 정류 특

성에는 큰 변화가 없었다. 그림 5는 모서리 단락되지 않은 Ni/4H-SiC Schottky 다이오드의 C-V 측정 결과이다. (6)식을 이용하여 계산한 SBH는 1.81eV로서 I-V에 의한 SBH값보다 약간 큰데 이러한 경향은 Itoh 등에 의해 보고된 바 있다^[18]. 이것은 image force에 의한 장벽 높이의 감소를 무시하였기 때문으로 추정된다. 그러나 본 실험에서 측정된 값들은 Itoh 등에 의해 발표된 I-V, C-V SBH값과 잘 일치하였다^[18]. specific on-resistance는 $0.0056 \Omega \cdot \text{cm}^2$, 4V에서의 전류밀도는 $400 \text{A}/\text{cm}^2$ 로 측정되었다.

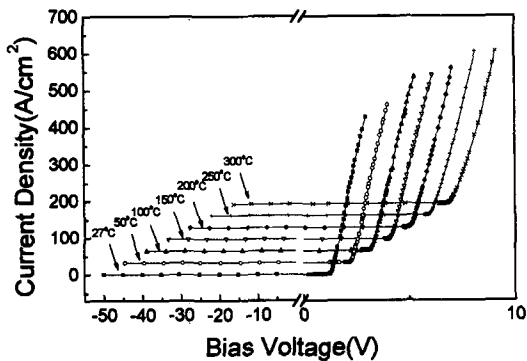


그림 4. 산화막으로 단락되지 않은 Ni/4H-SiC Schottky 다이오드를 온도를 증가시켜가며 측정된 I-V 특성

Fig. 4. I-V characteristics of Ni/4H-SiC Schottky diode without oxide termination at elevated temperatures.

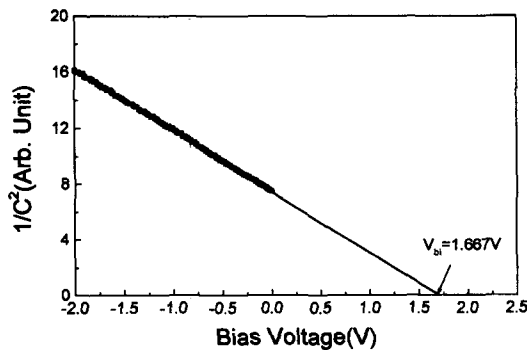


그림 5. 산화막 단락되지 않은 Ni/4H-SiC Schottky 다이오드의 C-V 특성

Fig. 5. C-V characteristics of Ni/4H-SiC Schottky diode without oxide termination.

그림 6은 산화막으로 모서리 단락된 Ni/6H-SiC Schottky 다이오드의 I-V 특성을 상온에서 측정된 결과로, 최대 항복전압은 920V였으며, 800V까지 1nA

이하의 매우 낮은 누설전류 특성을 보였다. 산화막으로 모서리 단락되지 않은 경우의 역방향 항복전압 160V와 비교하면, Ni/4H-SiC Schottky 다이오드의 경우와 마찬가지로 산화막에 의한 모서리 단락이 모서리 부분에서의 누설전류를 효과적으로 줄이고, 결과적으로 최대 역방향 항복전압을 증가시켰음을 알 수 있다. Specific on-resistance는 $0.026 \Omega \cdot \text{cm}^2$, 4V에서의 전류밀도는 $30 \text{A}/\text{cm}^2$ 이었으며 n 은 1.2, SBH는 1.24eV였다. 이 SBH값은 Waldrop 등에 의해 보고된 1.27eV 및 Lang 등에 의해 보고된 1.17eV와 거의 일치하였다^[14, 16]. 산화막으로 모서리 단락시키지 않은 Ni/6H-SiC Schottky 다이오드의 경우 specific on-resistance가 $0.006 \Omega \cdot \text{cm}^2$ 이고 4V에서의 전류밀도는 $400 \text{A}/\text{cm}^2$ 로 산화막 단락시킨 경우보다 순방향 특성이 더욱 좋았는데, 이는 모서리 단락된 소자의 경우 산화막 창 형성시 충분히 제거되지 못한 산화막의 잔유물로 인해 금속-반도체 경계면에서 접촉저항이 증가되었기 때문으로 추측된다.

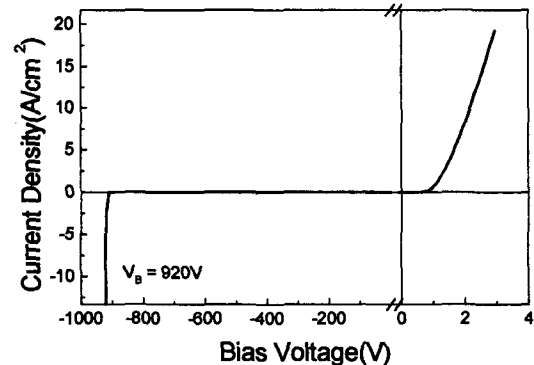


그림 6. 산화막으로 단락된 Ni/6H-SiC Schottky 다이오드의 상온에서의 I-V 특성

Fig. 6. I-V characteristics of oxide-terminated Ni/6H-SiC Schottky diode at room temperature.

그림 7은 모서리 단락된 Ni/6H-SiC Schottky 다이오드에 대하여 300°C까지 온도를 증가시키면서 측정된 순방향 I-V 특성 곡선이다. 온도가 상승함에 따라 SBH가 증가함이 관측되었는데 이러한 경향은 Reddy 등에 의해서도 보고된 바 있다^[17, 19]. 온도 증가에 따른 역방향 특성은 누설전류가 다소 증가하는 것 이외에는 큰 변화가 없었다. 그림 8은 산화막으로 모서리 단락되지 않은 Ni/6H-SiC Schottky 다이오

드의 순방향 온도특성을 나타낸 것으로 550°C에서도 정류특성의 변화가 거의 없었다. 표 1에 이상의 실험 결과를 요약하였다.

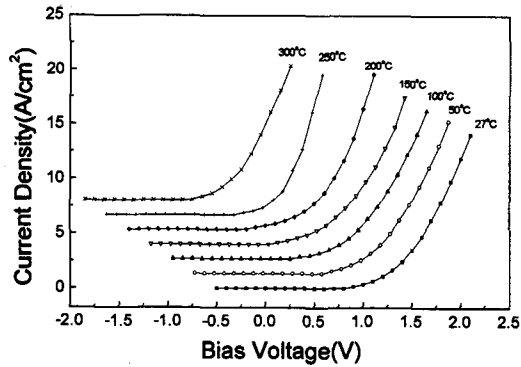


그림 7. 산화막으로 단락된 Ni/6H-SiC Schottky 다이오드의 온도 증가에 따른 I-V 특성

Fig. 7. I-V characteristics of oxide-terminated Ni/6H-SiC Schottky diode at elevated temperatures.

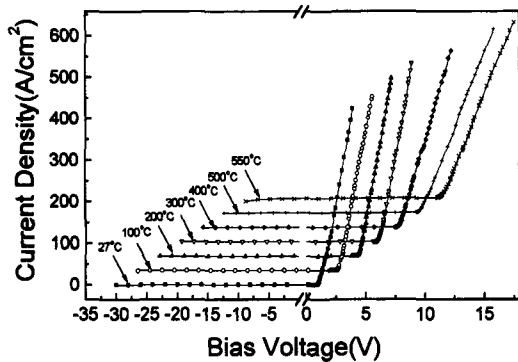


그림 8. 산화막으로 단락되지 않은 Ni/6H-SiC Schottky 다이오드의 온도에 따른 I-V 특성

Fig. 8. I-V characteristics of Ni/6H-SiC Schottky diode without oxide termination at elevated temperatures.

4H-SiC와 6H-SiC는 모두 밴드갭 에너지와 전자 이동도가 높으므로 고효율 소자 제작에 있어서 Si를 대체할 수 있는 가장 우수한 물질이다. 실험결과에 나타난 바와 같이 두 polytype 모두 그 소자특성이 우수함을 보여주었으며 550°C에서도 좋은 정류특성을 나타내었다. 이 두 물질 중에서 이동도와 에너지 밴드갭이 조금 더 큰 Ni/4H-SiC Schottky 다이오드가 Ni/6H-SiC Schottky 다이오드보다 항복전압과 누설 전류, 순방향 전류 밀도에서 조금 더 좋은 소자 특성을 나타내었다.

을 나타내었다.

표 1. Ni/SiC Schottky 다이오드의 전기적 특성 요약

Table 1. Summary of characteristics of Ni/SiC Schottky diodes.

	Ni/4H-SiC		Ni/6H-SiC	
	w/o Termination	Oxide Termination	w/o Termination	Oxide Termination
Breakdown Voltage(V)	430	973	160	920
Schottky Barrier Height(eV)	1.59, 1.81(CV)	1.55	1.22	1.24
Ideality Factor	1.08	1.3	1.24	1.2
Turn-on Voltage(V)	1.3	1.5	1.1	1.1
$R_m(\text{ohm cm}^2)$	0.0056	0.036	0.006	0.026

IV. 결론

본 연구에서 제작된 Ni/SiC Schottky barrier 다이오드는 550°C 이상의 동작온도, 973V의 높은 역방향 항복전압, 그리고 400A/cm² 이상의 높은 순방향 전류 밀도 특성을 가져 고온, 고전압 소자로서 매우 적합함을 보였다. 산화막에 의한 모서리 단락은 역방향에서의 누설전류를 효과적으로 줄여 모서리 단락되지 않은 경우보다 2배에서 7배정도의 높은 역방향 항복전압을 얻을 수 있게 하였다. 본 실험에서는 산화막에 의한 모서리 단락이 순방향 특성을 저하시키는 것으로 나타났는데 이는 공정 중에 금속과 반도체 경계면에 생긴 산화막과 불순물을 효과적으로 제거하지 못하였기 때문으로 추정되며, 공정방법이 개선되면 모서리 단락된 경우에 순방향 특성의 회생을 최소로 하고도 역방향 특성을 향상시킬 수 있으리라 기대된다. 상온에서의 이상인자는 1.08~1.30이었으며 SBH는 Ni/6H-SiC Schottky 다이오드가 1.24eV, Ni/4H-SiC Schottky 다이오드는 1.55eV이었다.

참고 문헌

[1] H. Morkoç, S. Strite and G. B. Gao, "Large-band-gap SiC, III-V nitride, and II-VI ZnSe-based semiconductor device technologies", *J. Appl. Phys.*, 76, 3, pp. 1363-1398, 1994.

- [2] Wolfgang J. Choyke, *Materials for High-Temperature Semiconductor Devices*, National Academy Press Washington, D. C. p. 15, 1995.
- [3] 이호승, 이상욱, 광미영, 최영순, 신동혁, 박현창, 정웅, “산화막으로 모서리 단락된 Ni/6H-SiC Schottky Barrier 다이오드의 제작 및 특성”, *응용물리*, 11, 4, pp. 504-508, 1998
- [4] C. J. Scozzie, F. B. McLean, and J. M. McGarrity, “Modeling the temperature response of 4H silicon carbide junction field-effect transistors”, *J. Appl. Phys.*, 81, 11, pp. 7687-7689, 1997.
- [5] F. B. McLean, C. W. Tipton, J. M. McGarrity, and C. J. Scozzie, “Modeling the electrical characteristics of n-channel 6H-SiC junction-field-effect transistors as a function of temperature”, *J. Appl. Phys.*, 79, 1, pp. 545-552 (1996).
- [6] J. R. Waldrop, “Schottky barrier height of metal contacts to p-type alpha 6H-SiC”, *J. Appl. Phys.*, 75, 9, pp. 4548-4550, 1994.
- [7] B. J. Baliga, *Power Semiconductor Devices*, PWS Pub. Company. p. 128, 1996.
- [8] W. R. Runyan. K. E. Bean, *Semiconductor Integrated Circuit Processing Technology*, Addison-Wesley Pub. Com., p. 53, 1990.
- [9] J. N. Shenoy, G. L. Chindalore, M. R. Melloch, “Characterization and Optimization of the SiO₂/SiC Metal-Oxide Semiconductor Interface”, *J. Elec. Mat.*, 24, 4, pp. 303-309, 1995.
- [10] 송정은, 김태호, 김석규, 신동혁, “열산화공정에 의한 6H-SiC의 산화막 연구”, *응용물리*, 8, 4, pp. 346-350, 1995
- [11] Jung Eun Song, Tea Ho Kim, Dong Hyuk Shin, “Plasma Etching of Silicon Carbide Using SF₆/O₂ Gas Mixture and Its Application to the Fabrication of 6H-SiC pn junction Diodes”, *J. Kor. Phys. Soc.*, 30, pp. S239-S244, 1997.
- [12] Sze, *Physics of Semiconductor Devices*, JOHN WILLY & SONS Pub. 2nd ed. p. 245, 1981.
- [13] Donald A. Neamen, *Semiconductor Physics and Devices*, IRWIN Pub. p. 273, 1997)
- [14] J. R. Waldrop and R. W. Grant, “Metal Schottky barrier contacts to alpha 6H-SiC”, *J. Appl. Phys.*, 72, 10, pp. 4757-4760, 1992.
- [15] Y. G. Zhang, X. L. Li, A. Z. Li, A. G. Milnes, *Silicon Carbide and Related Materials 1995*, S. Nakashima, H. Matsunami, S. Yoshida, and H. Harima eds. (Institute of Physics Publishing, Bristol and Philadelphia 1995), Institute of Physics Conference Series Number 142, p. 665.
- [16] M. Lang, T. Isaac-Smith, C. C. Tin, J. R. Williams, *Silicon Carbide and Related Materials 1995*, S. Nakashima, H. Matsunami, S. Yoshida, and H. Harima eds. (Institute of Physics Publishing, Bristol and Philadelphia 1995), Institute of Physics Conference Series Number 142, p. 681.
- [17] C. V. Reddy and S. Fung, *Silicon Carbide and Related Materials 1995*, S. Nakashima, H. Matsunami, S. Yoshida, and H. Harima eds. (Institute of Physics Publishing, Bristol and Philadelphia 1995), Institute of Physics Conference Series Number 142, p. 669.
- [18] Akira Itoh, Osamu Takemura, Tsunenobu, Kimoto, and Hiroyuki Matsunami, *Silicon Carbide and Related Materials 1995*, S. Nakashima, H. Matsunami, S. Yoshida, and H. Harima eds. (Institute of Physics Publishing, Bristol and Philadelphia 1995), Institute of Physics Conference Series Number 142, p. 685.
- [19] Nils Lundberg, Per Tagtstrom, Ulf Jansson, Mikael Ostling, *Silicon Carbide and Related Materials 1995*, S. Nakashima, H. Matsunami, S. Yoshida, and H. Harima eds. (Institute of Physics Publishing, Bristol and Philadelphia 1995), Institute of Physics Conference Series Number 142, p. 677.

저 자 소 개



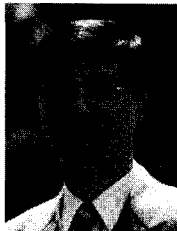
李浩丞(正會員)

1970년 12월 26일생. 1997년 동국대학교 물리학과 졸업(이학사). 1998년 8월 동국대학교 물리학과 석사과정 수료. 주관심분야는 실리콘 카바이드 고온, 고전력 소자 개발을 위한 물성 및 공정



李祥旭(正會員)

1970년 8월 12일생. 1996년 동국대학교 물리학과 졸업(이학사). 1998년 동국대학교 물리학과 대학원 졸업(석사). 현 동국대학교 물리학과 박사과정 재학. 주관심분야는 나노크리스탈 실리콘 카바이드 성장 및 소자응용



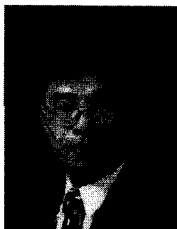
申東赫(正會員)

1958년 3월 13일생. 1981년 2월 서울대학교 물리학과 졸업(이학사). 1983년 2월 한국과학기술원 물리학과 졸업(석사). 1991년 8월 코넬대학교 응용물리학과 졸업(Ph. D). 1983년 3월 ~ 1986년 2월 한국 전자통신 연구원. 1991년 8월 ~ 1992년 8월 위스콘신 대학교 연구원. 1992년 9월 ~ 현재 동국대학교 물리·반도체 학부 부교수. 주관심분야는 실리콘 카바이드 반도체 물성 및 전력소자 개발, 비정질 반도체, 전기발광소자(electroluminescence) 등



朴炫昶(正會員)

1986년 2월 서울대학교 공과대학 전자공학과 학사. 1989년 1월 미국 Cornell Univ. 전자공학과 석사. 1993년 1월 미국 Cornell Univ. 전자공학과 박사. 1992년 9월 ~ 1995년 8월 미국 Univ. of Virginia Research Associate. 1995년 9월 ~ 현재 동국대학교 공과대학 전자공학과 조교수. 주관심분야는 반도체 소자 개발 및 집적회로 설계 등임



鄭 雄(正會員)

1960년 1월 30일생. 1983년 서울대학교 전자공학과 졸업(학사). 1985년 KAIST 전기전자공학과 졸업(석사). 1991년 KAIST 전기전자공학과 졸업(박사). 1989년 1월 ~ 1996년 2월 국제상사 전자 사업부에서 GaAs MESFET, Pseudomorphic HEMT, AlGaAs/GaAs HBT 등의 화합물 반도체 소자 및 집적회로 개발 및 사 용화. 1996년 3월 ~ 현재 동국대학교 물리·반도체 학부 조교수. 주관심분야는 RF소자 및 회로설계, 디스플레이 시스템