

직접시퀀스 대역 확산 방식을 이용한 실내 무선 모뎀의 구현

정회원 박 병 훈*, 김 호 준*, 황 금 찬*

Implementation of an Indoor Wireless Modem Using Direct Sequence Spread Spectrum Technology

B. H. Park*, H. J. Kim*, K. C. Whang* *Regular Members*

요 약

본 논문에서는 ISM 밴드 규정에 의한 미약 전파를 사용하여 신뢰성 있는 데이터 전송을 할 수 있는 실내용 무선 모뎀을 설계하고 구현하였다. 동기식 BPSK 및 QPSK 변복조 방식에 의한 DS-SS(직접시퀀스대역확산) 신호 방식과 길쌈 부호 및 비터비 복호 방식을 사용하였다. RF 링크는 900 MHz 대역에서 FDD(Frequency Devision Duplexing) 방식에 의한 변복조를 하였고 디지털 신호처리 회로는 ASIC화가 가능하도록 FPGA로 구현하였다. 자체 설계한 디지털 정합 필터와 결정 로직(decision logic)으로 구성된 새로운 구조의 동기 포착 및 추적 회로의 성능을 실험을 통해 확인하였으며, 이 모뎀을 PC의 RS-232C 포트에 접속한 전체 시스템을 실내 환경에서 운영하여 파일 전송이 가능함을 확인하였다.

ABSTRACT

In this paper, we design and implement an indoor wireless modem using small signal of ISM band regulation, which can tranceive reliable data streams. We use Direct Sequence Spead Spectrum (DS-SS) signaling with synchronous BPSK and QPSK modulation, convolutional coding with Viterbi decoding. The Radio Frequency module uses Frequency Devision Duplexing in 900 MHz band, and the digital module is implemented with FPGAs for the purpose of ASIC design. The performance of our own acquisition and tracking circuit consisting digital matched filter and decision logic is proved by experiments, and the possibility of file transfer at indoor environment with the entire system that the modem is connected the PC through RS-232C port is verified.

I. 서 론

정보 사회의 발전에 따라 음성 및 데이터 정보 전

송의 필요성이 대두되고 있으며, 이를 위한 고성능의 모뎀이 요구되고 있다. 또한 설치, 이동 및 확장이 편리한 모뎀의 필요성이 높아지고 있다. 이에따라 전송 선로가 필요 없는 무선 접속이 필연적이다. 그리고 지속 데이터(1 Mbps 이하)로부터 고속 데이터(1 Mbps 이상)까지의 다양한 요구가 있으며, LAN과 같은 프로

* 연세대학교 전기공학과
論文番號 : 98063-0216
接受日字 : 1998年 2月 16日

토콜과의 접속이 가능한 것을 필요로 한다[1].

한편 FCC(Federal Communications Commission)는 902~928 MHz 대역을 민간인 용도로 발표하였고, 아울러 특별 FCC 규정에서 무면허 서비스의 문호를 개방하였다[2][6]. 현재 면허없이 운영할 수 있는 주파수 대역은 902~928 MHz, 2,400~2,483.5 MHz, 5,725~5,850 MHz에 위치한 산업, 과학, 의학 분야의 대역(ISM)으로 한정하고 있다[3][6].

국내에서는 허가 또는 신고 없이 설치할 수 있는 자가 전기 통신설비, 무선국, 그리고 형식 승인을 얻지 아니하는 전기 통신 기자재를 규정하고 있으며[4], 국내의 구내무선국용 무선 LAN 주파수대가 확정되었다[5]. 미국, 유럽, 일본 등에서는 데이터 전송용 무선 모뎀이 실용화되고 있으며, 공장 자동화, 사무 자동화 등의 분야로 확산 일로에 있다. 미국은 대역 확산 통신 방식을 이용한 무선 LAN의 상품화에 주력하고 있고, 일본에서는 400MHz 대역에서 허가 없이 사용할 수 있는 특정소전력 무선 설비가 시판되고 있다.

이상에서 본 바와 같이 낮은 허용 전력 하에서 정보의 보안성이 유지되며 전송오류가 낮은(일반적으로 10^{-6} 이하) 무선 모뎀을 설계하기 위해서는 대역 확산(spread spectrum) 신호 방식이 불가피하며 실내의 전파 환경에 알맞은 변조, 복조 방식에 대한 연구가 필요하다.

본 논문은 저속 데이터 전송을 필요로 하는 사설 무선 접속 시스템에의 응용을 목표로 산업과학의료(Industrial Science and Medical)용 대역에서 직접 시퀀스 대역확산(Direct Sequence Spread Spectrum)통신 방식에 의한 무선 접속이 되고 데이터 단말 장비(Data Terminal Equipment)와의 접속은 RS-232C를 지원하는 실내 무선 모뎀을 설계하고 FPGA로 구현하여 실내 환경에서의 동작 특성을 파악하고자 한다.

본 논문의 제2장에서는 시스템 설계를 위한 검토 및 설계 사양을 제시하고 제3장에서는 시스템의 구현 방법과 실험 결과를 보이며 마지막으로 제4장에서는 본 논문의 결론을 맺는다.

II. 시스템 설계

2.1 대역 확산 통신 방식

대역 확산(Spread Spectrum) 통신이란 전송 신호의 주파수 대역을 정보 신호의 주파수 대역보다 훨씬 넓

게 확산시켜 정보를 전송하는 통신 방식이다[6]. 대역 확산 통신 방식의 이점은 S/N 비가 나쁘더라도 정보 전송에 사용하는 반송 주파수대역폭을 증가 시키면 오차가 적은 전송이 가능해지게 된다[6]. 대역 확산 통신 시스템은 송신 전력이 낮아 타 시스템에 영향이 적고, 한 개의 채널에서 다중 접속이 가능하며, 신호의 보안성이 높은 장점이 있는 대신 신호의 역확산 과정에서 불가피하게 부호의 동기 포착과 추적의 과정이 필요하다. 부호 초기 동기 포착(code acquisition) 과정 및 부호 동기추적(code tracking) 과정을 간단히 그림 2.1과 같은 블럭도로 나타낼 수 있다.

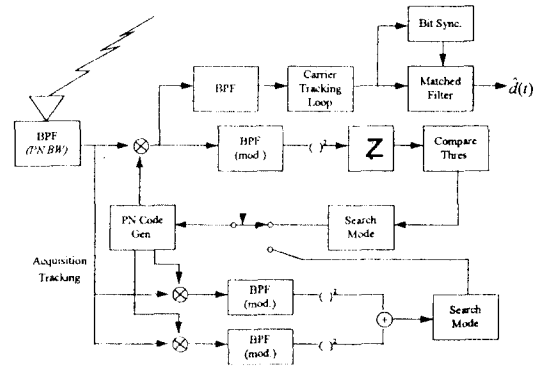


그림 2.1 부호 동기 시스템 블럭도
Fig. 2.1 The block diagram of code synchronization system

초기동기 포착 과정은 수신신호의 시간 위상을 PN 부호의 1/2 칩 주기내로 맞추어주는 과정으로, 동작 원리에 따라 직렬, 병렬, 순차 탐색 방법 등이 있다 [7]. 초기 동기 포착 성능은 검출 확률, 오보 확률, 평균 초기 동기 시간으로 표현할 수 있으며, 오보 확률이 높을 경우 한 번의 검출로는 평균 초기동기 시간이 길어지는 문제점이 있으므로 검출 횟수가 기준 이상이 되는지를 확인하는 코인시던스 확인 과정이 필요하며 이 횟수가 시스템의 성능에 영향을 미친다. 동기 추적 과정은 부호 초기동기 포착 과정 1/2 칩 내로 동기가 맞은 수신 신호를 이용하여 더욱 정확하게 동기를 맞추어 주는 과정으로 코히어런트 방식과 논코히어런트 동기 추적 방식, Tau-Dither 동기 추적 방식 등이 있다[7].

2.2 실내 무선 채널의 특성

신호의 다중 경로 현상의 정도를 나타내는 채널 파라미터로서 RMS 확산이 있으며 이는 전력 지연 프로파일의 분산의 1/2승 값으로 정의된다. 직접파(line of sight) 경로가 있는 경우와 없는 경우에 따라서, 그리고 건물의 크기와 종류에 따라 다른 결과를 나타내고 있으며, 송신 및 수신 안테나 간의 거리에도 영향을 받음을 알 수 있다[9]. 실측 데이터를 보면, 대체로 10~50 나노초정도이며, 평균 20~30 나노초, 표준편차가 3~4 나노초 정도이다. 그리고, 통계적으로 정규분포를 이루며, 안테나간 거리가 멀어질수록 평균이 증가한다. 또한 인접한 신호와 아주 밀접한 관계가 있으며, 경로 손실과도 선형적으로 비례한다[9].

본 논문의 시스템 설계를 위한 실내 무선 채널 환경을 검토해 보면, 실내와 같이 좁은 공간에서는 그 평균 지연 확산이 10~15 나노초이고, 최대로 지연되어 수신되는 신호도 100 나노초를 넘지 않으므로, 실내 무선 채널 환경의 코히어런스 대역폭은 10 MHz 이상이 된다. 반면, 본 논문의 RF 신호대역은 1.2288 MHz여서, 다중 경로에 의한 영향은 매우 작으므로 신호간 간섭(InterSymbol Interference)은 무시될 수 있다. 즉, '주파수 비선택적 채널'로 규정할 수 있으므로 레이크(RAKE) 수신기 적용이 필요 없다[10].

2.3 시스템 설계

무허가 무선 데이터 시스템을 사용하기 위해서는 10 mW/MHz 이하의 미약 전파를 사용해야 하는 전파법을 준수하면서 고신뢰의 데이터 전송을 하기위해 직접 시퀀스 대역확산 방식(DS/SS)을 사용한다. 이때 확산 부호 처리 방식은 자기상관(autocorrelation) 특성과 부분주기 상관(partial-period correlation) 특성이 우수한 m-시퀀스를 사용한다. 역확산 과정에서는 디지털 정합필터를 사용하였으며, 이때 입력 신호 데이터 비트 수를 3비트로 사용하는 소프트 디시전 방식을 적용한다.

본 논문에서 제작하고자하는 시스템의 사양을 고려해 볼 때, 데이터 전송율은 BPSK 변조시 최대 4,800 bps이고, QPSK 변조시 최대 9,600 bps이고, 대역 확산 칩 주기가 128이며, 길쌈 부호의 부호율이 1/2이므로, RF 신호로의 전송시 필요한 대역폭은 1.2288 MHz가 된다.

RF 링크 듀플렉싱 방식은 송신 및 수신을 동시에

실시할 수 있으며 시스템의 운용이 수월해지는 장점이 있는 주파수 분할 듀플렉싱(FDD) 방식을 채택한다. 이때 상향 주파수 대역은 902 MHz~904 MHz, 하향 주파수 대역은 926 MHz~928 MHz를 사용한다. 상향 대역과 하향 대역을 분리하기 위한 듀플렉서는 국내 생산 제품 중 표 2.1의 사양에 가장 가까운 것을 선정하여 사용한다. 전력 제어(power control) 방식은 채널 환경을 고려하여 신호의 전력을 4가지 레벨 중 한가지를 선택하는 방안을 사용한다. 오류 정정 부호(error control coding) 방식은 무선 채널에서 우수한 성능을 보이는 길쌈 부호를 적용하여 성능의 향상을 얻고자 한다[11]. 이와 같은 고려하에 표 2.2와 같은 사양의 시스템을 설계 제작 하고자 한다. RF

표 2.1 듀플렉서의 전기적 사양

Table 2.1 Electrical specification of a duplexer

항목	Tx	Rx
중심 주파수	903 MHz	927 MHz
대역폭	15 MHz min	15 MHz min
삽입 손실	2.2 dB max	2.5 dB max
VSWR	2.0 max	2.0 max
감쇄도	15 dB min @927 MHz	15 dB min @903 MHz
임피던스	50 Ohm	50 Ohm

표 2.2 목표 시스템의 사양

Table 2.2 The specifications of the target system

사 양	내 용
데이터 전송율	4,800 bps(BPSK)/9,600 bps(QPSK)
변조방식	BPSK/QPSK
신호처리방식	직접대역확산
데이터당 확산부호칩수	128 chips/bit
칩 발생율	1.2288 MHz
사용주파수	ISM band(903 MHz, 927 MHz)
점유대역폭	1.2288 MHz/chanel
오류정정부호 방식	Convolutional Coding/ Viterbi Decoding
지원 프로토콜	RS-232-C
전송 거리	실내에서 최고직선거리 100 m
송신 출력	10 mW/MHz
전송 오류	10 ⁻⁵ 이하

변조 방식을 BPSK 또는 QPSK 방식을 사용함으로써 최대 데이터 전송율은 4,800 bps 또는 9,600 bps이 되도록 한다. 확산 부호 칩 수는 상용 FPGA IC로 구현이 가능한 최대의 사양으로 선정하고 대역폭 제한의 범위 내에서 결정한다. 오류 정정 부호 방식으로 길쌈 부호 복호를 위해 상용 비터비 디코더 IC를 사용한다.

III. 시스템 제작 및 실험 결과

3.1 시스템 구현

본 논문에서 제작하고자 하는 시스템의 전체 구성도는 그림 3.1과 같으며 크게 디지털 처리부와 RF 처리부 및 F/W 처리부의 세 부분으로 나눌 수 있다. 디지털 처리부는 A/D 변환기와 비터비 디코더를 제외한 모든 구성을 FPGA로 구현한 베이스 밴드 송수신 처리 부분이고, RF 처리부는 독립적으로 설계된 아날로그 변 복조 블록이다. 한편 이 두 모듈을 감시하고 제어하며 외부 직렬 포트와의 통신 및 제어 신호 처리를 수행하는 마이크로 콘트롤러와 그곳에 탑재된 프로그램으로 구성된 F/W 처리부가 있다.

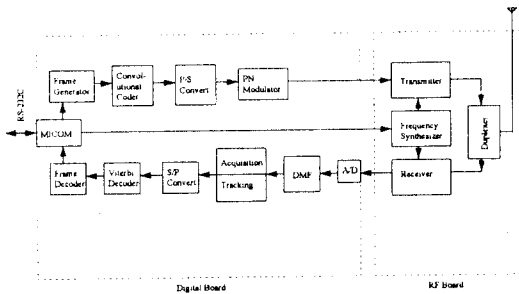


그림 3.1 전체 시스템 구성도
Fig. 3.1 The configuration of the entire system

3.1.1 디지털 처리부

마이크로 콘트롤러는 PC와의 직렬 통신, 각 하드웨어 세트의 기본 파라미터 설정, 초기 접속 동작의 지시 등을 수행한다. 데이터 전송 프레임화부는 8비트 단위의 정보를 10 비트의 프레임으로 재 구성하여 전송하는 부분이다. 전송할 데이터가 있는 경우에는 다섯 번째 비트와 열 번째 비트를 '0'으로 채우고 정보 비트를 니블 단위로 4 비트씩 채운 D_FRAME을 전

송하고 전송할 데이터가 없는 경우나 RS-232C 제어 비트 전송이 필요할 경우에는 (7E)HEX의 플래그 비트 열과 RTS, DTR 전달 비트로 구성된 F_FRAME을 전송한다. 이의 구분은 PC에서 전송할 데이터가 있는 경우에는 마이크로콘트롤러가 플래그 신호를 '1'로 설정하여 전송할 프레임의 형태를 선택할 수 있게 그림 3.2와 같이 구성한다. 길쌈 부호(convolutional code) 발생기는 구속장(constraint length)이 7이며, 부호화율 1/2인 길쌈 부호를 사용하며, 다항식은 $G_1 = (171)_8$, $G_2 = (133)_8$ 를 사용한다.

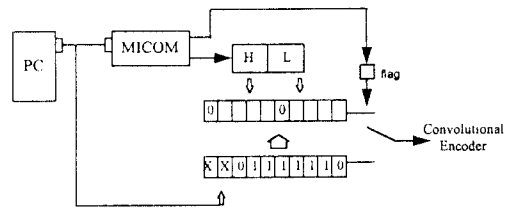


그림 3.2 프레임 발생 블록도
Fig. 3.2 The block diagram of frame generation

의사 잡음(PN)부호로는 127 칩 주기의 m-시퀀스를 사용하되 연속적인 '0'의 갯수가 6이 되는 시점에 '0'을 한번 더 발생시키는 방식으로 128 칩을 사용하였다. 이 PN부호는 8 종류가 존재하나, 시간 반전된 시퀀스도 사용하면 16 종류의 부호를 발생시킬 수 있다 [7]. 이 16 종류의 m-시퀀스를 발생 시키기 위한 탭 설정은 표 3.1과 같다.

디지털 정합 필터는 8 레벨 연판정 방식이 경판정 방식보다 3dB 이상의 이득을 얻을 수 있으므로 연판정(Soft-decision) 방식을 사용한다. 신호 입력이 3 비트이므로 8 레벨의 신호가 가능하지만, 덧셈기의 구조를 간단히 하기 위한 방안으로 2 진보수 패턴으로 변경하여 7 레벨 만을 사용한다.

그림 3.3은 정합 필터부로서 32 탭 DMF(Digital Matched Filter)를 구현한 FPGA IC 4개를 연결하여 256 탭 DMF를 구성하였다. 덧셈기에서의 전달 지연은 40 나노초로 PN부호 한 칩의 주기(781 나노초)에 비해 작기 때문에 리플 덧셈기를 사용한다.

표 3.1 128 칩 m 시퀀스 확산 부호의 탭 커넥션
Table 3.1 The tap connection of 128 chip m-sequence spreading code

DT [0:3]	PN CODE ID	TAP CONNECTIONS [0:6]								Tap connection Informations
		0	1	2	3	4	5	6	7	
0	0	1	0	0	0	0	0	0	1	1,7
1	1	0	0	1	0	0	0	0	1	3,7
2	2	1	1	1	0	0	0	0	1	1,2,3,7
3	3	0	1	1	1	0	0	0	1	2,3,4,7
4	4	0	1	0	1	0	0	0	1	2,4,6,7
5	5	1	0	1	0	0	0	1	1	1,3,6,7
6	6	0	1	0	0	1	1	1	1	2,5,6,7
7	7	1	1	1	1	1	0	0	1	1,2,3,4,5,7
8	8	0	0	0	0	0	0	1	1	6,7
9	9	0	0	0	1	0	0	0	1	4,7
A	10	0	0	0	1	1	1	1	1	4,5,6,7
B	11	0	0	1	1	1	0	0	1	1,3,5,7
C	12	1	0	1	0	1	0	0	1	3,4,5,7
D	13	1	0	0	1	0	1	1	1	1,4,6,7
E	14	1	1	0	0	1	0	0	1	1,2,5,7
F	15	0	1	1	1	1	1	1	1	2,3,4,5,6,7

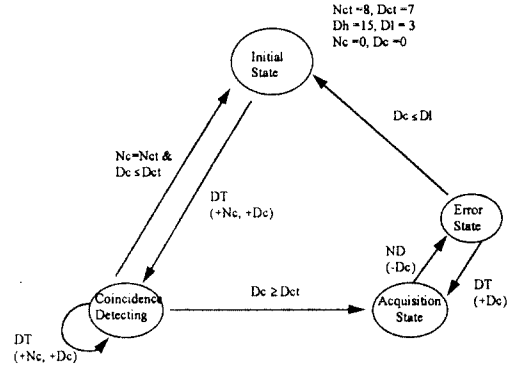


그림 3.4 동기 포착 과정의 상태 천이도
Fig. 3.4 The state transient diagram of acquisition processing

Initial state는 링크가 이루어지지 않은 초기 상태 또는 초기동기 포착을 잃어버린 상태이고 coincidence detecting 상태는 처음 상관함수의 최대값을 검출하고 동일 시점에서 연속적으로 상관 함수의 피크가 발생하는 지를 확인하는 상태이며, acquisition state는 일치 횟수 임계값(D_{ct}) 이상 검출된 후 동기 포착이 이루어진 상태이다. 또한 error state는 동기 포착이 이루어진 후 채널 상태가 열악하거나 또는 동기 추적 실패 등의 이유로 상관 함수의 피크가 발생하지 않는 경우가 길어질 경우, initial state로 천이해 동기 포착을 재시도하도록 하는 상태이다.

이때 상태 변수와 상수는 다음과 같다. N_c 는 동기 포착 확인 구간을 세는 상태 변수이고, D_c 는 일치 검출 횟수를 세는 상태 변수이며, N_{ct} 와 D_{ct} 는 각각 동기 포착 확인 구간 임계값, 일치 검출 횟수 임계값을 나타내는 상수이다. 또한 D_L 과 D_H 는 동기 포착 이후 일치 검출 누적 횟수의 하한과 상한을 나타내는 상수로 D_L 이하이면 동기 이탈로 판단하고 초기화하면, D_c 가 D_H 를 넘지 않도록 변수 증가를 제한시킨다. 본 논문에서는 $N_{ct} = 8, D_{ct} = 7, D_L = 3, D_H = 15$ 로 설정하였다. 코드 동기 추적 처리부는 PN부호 정합 필터만을 사용하는 코드 동기유지 방법을 사용하였으며 이의 구성도는 그림 3.5와 같다.

동기 추적은 PN 정합 필터의 순시 크기 값의 평균 값을 이용해 Early 또는 Late를 결정하여 클럭 위상을 보정한다. Magnitude Generator는 동기 포착시 사용

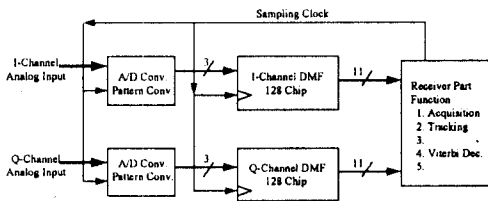


그림 3.3 정합 필터부의 블럭도
Fig. 3.3 The block diagram of matched filter

본 논문에서는 채택한 부호 동기 포착(Acquisition) 방식은 정합 필터 방식을 사용하여 128 칩 디지털 정합 필터를 사용하였고 SNR(Signal-to-Noise Ratio)이 낮은 환경에서는 동기 포착 성능이 나빠지는 단점을 보완하기 위해 일치 검출(coincidence detector)을 이용하여 몇 번의 확인 과정을 거침으로써 성능을 개선하는 방식을 사용한다. 동기 포착 과정의 상태 천이도는 그림 3.4와 같다.

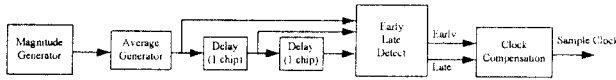


그림 3.5 동기 추적 처리부의 구성동
Fig. 3.5 The configuration of tracking processing

된 회로이고 Average Generator는 2 개의 Correlation 크기값을 연속적으로 더해서 1/2을 취한다. 이때 한 chip 주기의 지연이 발생한다. 이 평균값 3 샘플을 이용해 Early 또는 Late를 결정하여 클럭 위상을 보정한다. 이때 샘플 클럭의 1/16 시간 만큼을 빠르게 하거나 느리게 하는 과정을 데이터 주기의 2배 주기 마다 처리함으로써 동기 유지를 한다. 이상적으로 동기가 유지된 경우의 correlation peak 주변의 correlation 값은 그림 3.6의 첫 번째 그림과 같다. 그리고 2단 running average를 취하면 correlation peak 값은 2배로 넓은 분포를 갖게 되며 최대 피크 크기의 절반인 값이 연이어 나타나는 그림 3.6의 두 번째 그림과 같아진다. 만일 국부 샘플링 클럭이 늦어지면 추정 피크 위치의 값이 정상 값보다 작아지고 바로 전 값이 정상값보다 커진다. 이에따라 2단 running average 값은 추정 피크 위치와 그 다음 값이 불균형을 이루어 값이 감소하는 형태를 나타낸다. 반대로 국부 샘플링 클럭이 빨라지면 추정 피크 위치의 값이 정상값 보다 작아지고 바로 다음 값이 정상보다 커지고, 2단 running average 값은 추정 피크 위치와 그 다음 값이 증가하는

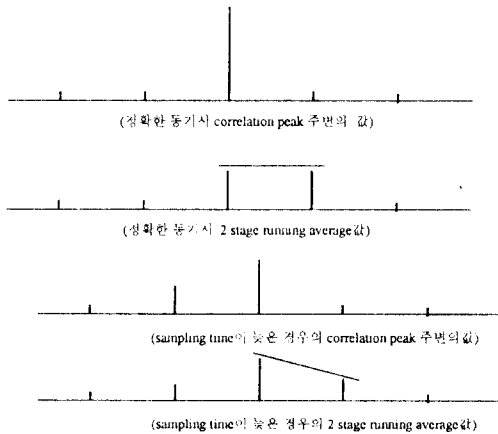


그림 3.6 여러가지 동기 상태에 따른 코릴레이션 값의 변화
Fig. 3.6 The variation of correlation at various synchronization states

형태를 나타낸다. 이 정보에의해 early 또는 late 신호를 발생하여 국부 샘플링 클럭을 보정하는데 사용한다.

비터비 복호 과정은 Stanford사의 STEL-5269 칩을 사용하였으며, 프레임 해체부에서는 비터비 복호 과정에서 나오는 이진 신호를 10 비트 쉬프트 레지스터에 저장한다. 이 쉬프트 레지스터에 저장된 값이 그림 3.7과 같이 D_FRAME의 형태를 가지면 2 비트의 '0'을 제거하고 8 비트의 데이터로 바꾸어 마이크로 컨트롤러에 넘겨준다. F_FRAME을 수신하면 상위 2 비트는 RTS와 DTR 신호로서 PC에 전달하게 된다. 이 때 D_FRAME이 발생되면 플래그 신호를 설정시켜 마이콤이 데이터를 읽어가도록 한다.

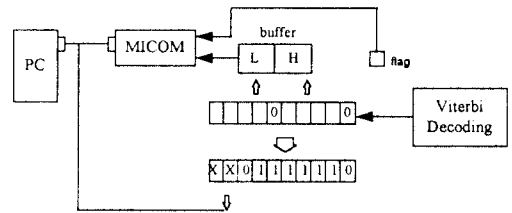


그림 3.7 프레임 해체부 블록도
Fig. 3.7 The block diagram of frame detection

3.1.2 RF 처리부

본 논문에서 설계한 RF 회로의 구성 블록도는 그림 3.8과 같다. 송신부에서는 먼저 디지털 회로로부터 입력되는 속도가 1.2288MHz인 데이터와 국부 발진기인 PLL3으로부터 송신 윗셋 주파수 134 MHz(master) 또는 86 MHz(slave)가 QPSK 변조하는 변조기, 그 신호를 PLL1의 국부 발진 주파수인 793 MHz(master) 또는 817 MHz(slave)와 혼합하여 최종 RF 주파수로 상향 변환하는 주파수 혼합기, 주파수 혼합기 출력 신호의 불요 신호를 제거하는 고주파 대역통과 필터, 그리고 목적하는 전력으로 증폭하는 전력 증폭기로 구성되며 코트 분할 다중방식을 사용하므로 원단 문제(near-far problem)를 해결하기 위해서 출력 전력을 조절할 수 있는 증폭기를 사용한다. 수신부에서는 공중으로부터 안테나와 듀플렉서를 통과한 미약한 RF 신호를 증폭하는 저잡음지수 특성을 갖는 저잡음 증폭기, 불요 주파수를 제거하는 고주파 대역통과 필터, 증폭된 수신 신호를 PLL1의 국부 발진 주파수인 793 MHz(master)

또는 817 MHz(slave)와 혼합하여 1차 중간주파수인 110 MHz로 주파수 하향 변환 하는 1차 주파수 혼합기와 그 신호의 불요 신호를 제거하는 1차 중간 주파 대역 통과 필터 그리고 이 필터의 임피던스 정합을 용이하게 하고 이득을 얻기 위한 버퍼 증폭기와 이 신호를 PLL2로부터 2차 국부 발진 주파수인 104.88 MHz와 혼합하여 2차 중간 주파수 5.12 MHz로 주파수 하향 변환 하는 2차 주파수 혼합기 그리고 저역통과 필터와 디지털 회로부로 일정한 크기의 신호로 증폭하기 위한 자동이득조절(AGC) 증폭기로 구성된다.

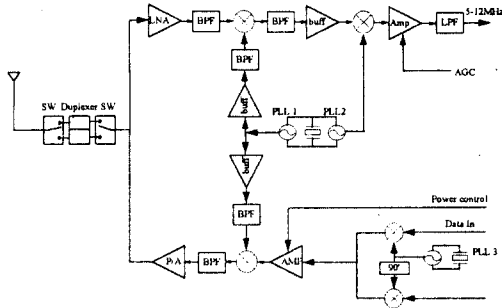


그림 3.8 RF 회로부 구성 블럭도
Fig. 3.8 The configuration block diagram of RF circuits

3.1.3 F/W 및 PC 관리 프로그램

모뎀은 그림 3.9와 같이 각 모드에서 적절한 임무를 수행하기 위하여 상대측 단말이나 PC와 다양한 응답을 주고받는 기능과 각 시스템 구성 요소를 제어하기 위한 F/W를 갖는다.

모뎀은 통신 단계에 따라 크게 세 가지의 모드 중 하나에 머물게 된다. 모뎀의 기본 모드는 커맨드 모드이며 파워-온 시에 기본으로 이 모드에 있게 된다. 커맨드 모드는 PC가 RS-232C 통신 규약에 따라서 모뎀과 통신하여 모뎀의 기본 환경을 설정하고 통신을 위한 명령을 내릴 수 있는 모드이다. 모뎀은 커맨드 모드에서 PC로부터 접속 명령을 받거나 상대측 단말로부터 전송된 신호에 의해 acquisition을 검출하면 커넥션 모드로 이행한다. 커넥션 모드에서 접속을 시도하는 모뎀은 connection request 프레임에 자신의 수신 PN 코드를 실어서 전송하며, 이를 접수한 수신측 모뎀은 송신 전력을 출력하여 F-프레임을 전송함으로써 이에 답한다. 이에 실패할 경우 모뎀은 접속

실패를 PC에 알리고 커맨드 모드로 돌아간다. 양측 단말이 접속에 성공하면, 모뎀은 커넥션 모드에서 링크 모드로 이행한다. 링크 모드에서 모뎀은 PC에서 RS-232C 규약에 따라 수신한 데이터를 예정된 프레임으로 변환하여 상대측으로 송신하며 상대측 단말로부터 수신한 데이터를 RS-232C 규약에 맞게 변환하여 PC로 송신한다. 모뎀이 상대측 단말에서 전송되는 신호의 acquisition을 일정 시간 이상 잃거나 PC로부터 접속 중단 명령을 받으면 커맨드 모드로 이행한다. 이러한 과정을 위해 PC와 모뎀 사이에 주고 받는 프로토콜을 정리한 것이 표 3.2이다.

표 3.2 PC와 모뎀 사이의 명령과 응답
Table 3.2 Command and response between PC and modem

모드	방향	이름	코드	내용
커맨드	PC to modem	INFO	'I'+0000XXXXb	지정 코드의 송신 상태 요구
		BAUD	'B'+000000XXb	보오 레이트 설정
		RxPN	'P'+0000XXXXb	수신 코드 설정
		THRESH	'T'+1byte	코드 복구용 문턱값 설정
		CONN	'C'+0000XXXXb	커넥션 요구
커넥션	modem to PC	ACK	','	커맨드에 대한 응답
		INFO_ACK	000000XXb +1byte+ ','	지정 코드의 송신 상태 전달
		CONN_ACK	'C'+ ','	커넥션 수립 확인
링크	modem to PC	CONN_NAK	'F'+ ','	커넥션 실패 확인
		CONN_IND	'C'+0000XXXXb + ','	상대측 단말로부터의 커넥션 전달
링크	modem to modem	CONN_REQ	0000XXXXb	상대측 단말로 커넥션 요청
		CONN_RES	F-frame	상대측 단말로 커넥션 응답
링크	PC to modem	DCONN	break	커넥션 중단 요구
		modem to PC	DCONN_IN D	break

모뎀 사용자는 모뎀에 연결된 PC를 이용해 존재하는 모든 단말기들의 송신 상태를 조사할 수 있으며 모뎀의 수신 PN 부호, 보오 레이트, 문턱값을 결정할 수 있다. 또, 모뎀에 특정 코드를 사용하는 다른 단말과의 접속을 요청할 수 있다, 이는 모뎀이 커맨드 모드에 있을 때 가능하며 다른 모뎀과 접속이 성공되었을 경우

PC 프로그램은 링크 모드의 통신 상태로 넘어간다.

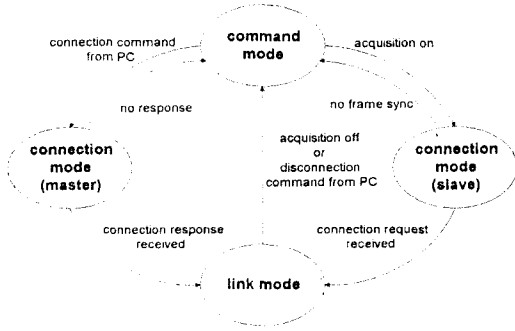


그림 3.9 모뎀의 상태 천이도
Fig. 3.9 The state transient diagram of the modem

3.2 실험 결과

그림 3.10은 송신단에서 중심 주파수 927 Mhz로 변조한 신호의 스펙트럼이다. 스펙트럼이 대칭성이고 중심 주파수가 허용 오차 10 ppm 이내이며, 스펙트럼 널의 위치가 PN 칩 주기의 역수인 것을 알 수 있다.

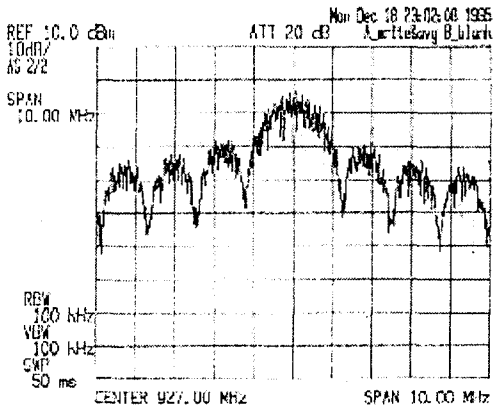


그림 3.10 RF 변조된 신호의 스펙트럼
Fig. 3.10 The spectrum of RF modulated signal

그림 3.11은 제 1 중간 주파수에서 측정된 수신 신호의 스펙트럼으로서 감쇄가 60 dB 정도인데, 측정 시 저항성 매칭을 했으므로 그에 따른 측정 감쇄가 약 20 dB 정도이다.

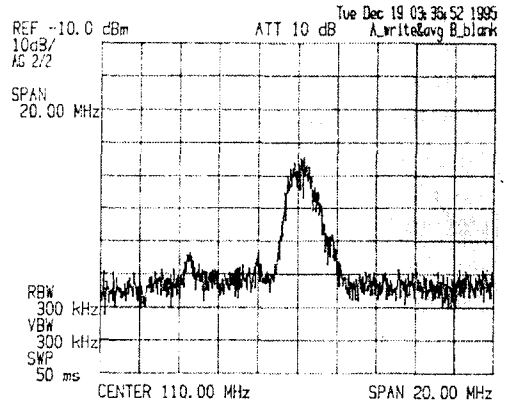


그림 3.11 수신신호의 1st IF 스펙트럼
Fig. 3.11 The spectrum of the received signal at 1st IF

디지털 PN 부호 정합 필터(DMF)에 의한 PN 부호 동기 포착 과정은 다음과 같다.

역확산을 위해서는 각 PN 주기에서의 코릴레이션 피크를 찾는 것 만으로는 완전하지 않으며 그 위치가 모든 PN 주기에 걸쳐서 안정된 것 인지를 확인하여야 한다. 그림 3.12에서 보이는 ACQSED 신호는 LATCHB가 포착한 샘플링 지점이 7개의 PN 주기에 있어서 유효한지 여부를 결정하는 신호이다. 그림 3.12에서 7회 이상 같은 샘플링 지점에서 LATCHB가 유효한 시점에서 ACQSED 신호가 올라가고 있으며 이때부터 확산 부호에 대한 동기를 잡음 것으로 간주한다.

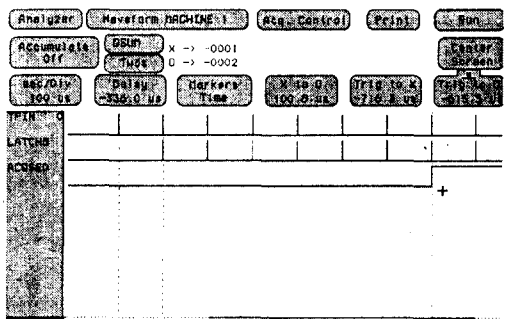


그림 3.12 PN 부호 동기 포착
Fig. 3.12 The acquisition of PN code synchronization

그림 3.13에서는 LATCHB 신호의 발생 지점이 어느

순간 제 주기를 놓치고 있다. 이 경우 ACQSED 신호는 동기를 놓친 것으로 간주하고 떨어지며 다시 7개의 LATCHB 활성화 지점을 찾기 위한 과정이 반복된다.

정합 필터 출력의 피크를 포착하여 동기를 잡은 경우에도 정확한 코릴레이션 피크의 위치는 안정되지 않은 상태이다. 이 때문에 수신단에서는 일단 결정된 피크 지점에서 코릴레이션 피크를 잃은 경우 샘플링 클럭의 발생 위치를 조금씩 조정하면서 계속하여 피크를 찾게 된다. 샘플링 클럭은 수신단 내부의 기본 카운터 출력을 분조하여 이루어지며 클럭의 미세한 조정은 이 카운터의 동작을 잠시 비활성화 시킴으로써 이룰 수 있다. 동기 유지시 메인 클럭에 의해 구동되는 4비트 카운터는 0에서 15까지의 값을 순환한다. 이 4비트 카운터의 전 주기가 PN 샘플 클럭에 해당된다. 동기가 어긋나기 시작하면 early 또는 late의 판단 결과에 따라 PN 샘플링 클럭을 보정해 주어야 한

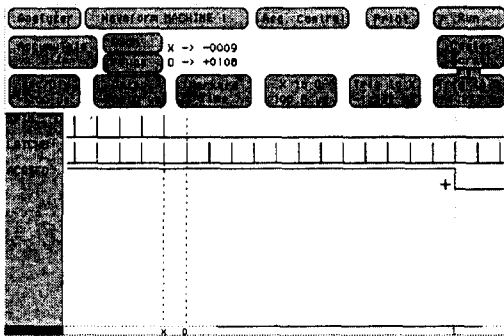


그림 3.13 PN 부호 동기 상실
Fig. 3.13 The loss of PN code synchronisation

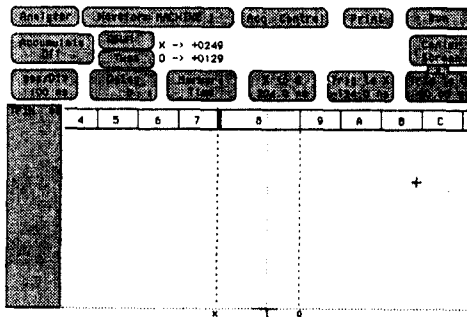


그림 3.14 클럭 지연을 위한 카운터 값
Fig. 3.14 The counting value for delaying clock

다. 그림 3.14는 코릴레이션 피크를 추적하기 위하여 샘플링 클럭을 1주기 지연시키는 모습이다. 카운터는 출력값 8에서 한 메인 클럭 주기 동안 동작이 정지되며 이 순간 샘플링 클럭은 1/16 주기만큼 지연된다.

본 논문의 시스템에서 사용한 프로그램의 화면 모양은 그림 3.15와 같다. 화면에 나타나는 창은 크게 코드 정보 창과 모뎀 정보 창, 메시지 창, 통신 창의 네가지로 나뉜다. 코드 정보 창에는 16개의 사용 가능한 코드에 대하여 다음의 정보가 수시로 갱신되면서 표시된다.

- 각 코드에 대한 acquisition 여부
- 각 코드에 대한 프레임 싱크 여부
- 각 코드에 대한 정합 필터의 코릴레이션 값

다른 모뎀과 접속을 시도할 경우 코드 정보 창으로 커서를 움직여서 접속을 위한 코드를 선택한다. 접속에 성공하였을 경우 메시지 창에 성공 메시지가 나타나며 통신 창이 활성화 된다.

모뎀 정보 창에는 PC에 연결된 모뎀에 대하여 다음의 정보가 표시된다.

- 링크 시에 사용할 보조 레이트(커맨드 모드에서는 보조 레이트는 1200bps로 일정하다)
- 모뎀의 자기 수신 코드 번호
- 코드 복구 및 동기 검출에 사용되는 수신부의 문턱값 설정치

사용자는 모뎀 정보 창에서 커서 키를 이용하여 각 항목을 이동하며 설정값을 바꿀 수 있다.

메시지 창은 현재 모뎀의 모드와 그 밖의 상태 변화를 상황에 따라 표시한다.

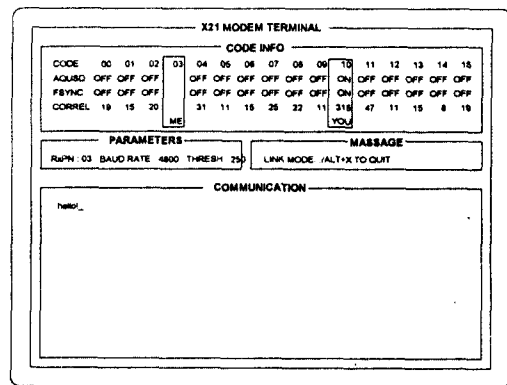


그림 3.15 PC 관리 프로그램 화면
Fig. 3.15 The management program at PC

통신 창은 링크 상태가 아닌 경우는 들어갈 수 없으며, 링크 상태에서는 단순한 터미널 에뮬레이터의 역할을 한다. 통신 창에는 사용자가 입력한 문자와 모뎀이 상대측으로부터 수신한 문자가 나타나며 ALT+X 키로 접속 중단을 요청할 수 있다.

코드 정보 창에는 16개의 사용 가능한 PN 부호에 대하여 동기 포착 여부, 프레임 동기 여부, 정합 필터의 콜리레이션 값이 표시된다. 다른 모뎀과 접속을 시도할 경우 코드 정보 창으로 커서를 움직여서 접속을 원하는 코드를 선택한다. 모뎀 정보창에는 연결된 모뎀의 상태 정보가 표시된다. 그림 3.16는 본 논문에서 제작한 무선 모뎀 시스템 한 쌍의 외형 사진이며, 그림 3.17은 무선 모뎀 세트의 내부 사진으로 디지털 처리부 위에 RF 처리부가 얹어져 있다.

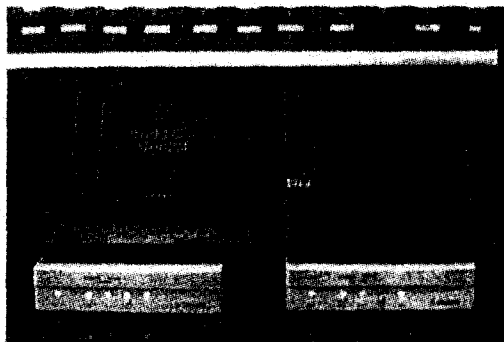


그림 3.16 무선 모뎀 시스템 외장
Fig. 3.16 The out look of the wireless modem

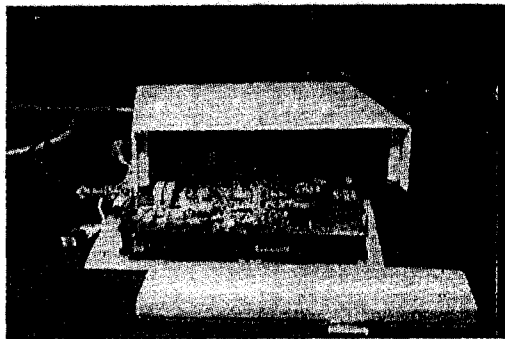


그림 3.17 무선 모뎀 세트의 내부 사진
Fig. 3.17 The inside of the wireless modem

3.3 성능 평가

본 논문에서 제작한 모뎀의 목표 사양에 따른 성능을 파악하기 위해 그림 3.18과 같이 두 쌍의 모뎀 세트를 설치하여 1 Mbyte의 텍스트 파일을 반복적으로 전송하여 수신 후 저장된 파일 데이터와 원본 파일의 데이터를 비교하여 최종 데이터 전송 오율을 측정하였다. 실험은 사람의 통행이 없는 복도(80 m)와 유동인이 있는 실험실에서 실행하였다. QPSK 변복조 방식의 경우 동기 복조 성능이 현저히 열화되어 최소 비트 오율이 10^{-2} 으로 나왔고 이는 동기 포착과 동기 포착 알고리즘의 성능이 떨어졌기 때문이다. BPSK 변복조 방식의 경우 무선 채널 교란이 없는 경우 최소 비트 오율이 10^{-5} 을 만족하였고 교란이 있는 경우 최소 비트 오율이 10^{-3} 로서 전체 비트 오율 성능이 열화 되었다.

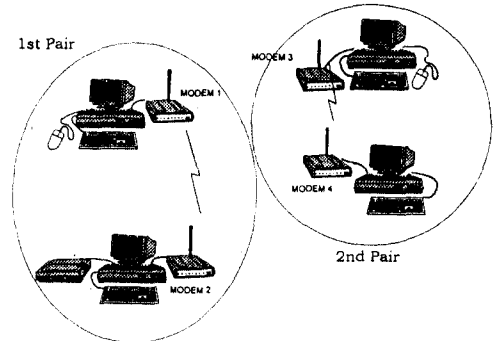


그림 3.18 실험을 위한 모뎀 세트 구성
Fig. 3.18 The configuration of modem sets for experiment.

IV. 결론

본 논문에서는 ISM 대역에서 직접 시퀀스 대역 확산(Direct Sequence Spread Spectrum)통신 방식에 의한 무선 접속이 되고 데이터 단말 장치(DTE)와의 접속은 RS-232C를 지원하는 실내 무선 모뎀을 설계하고 제작하여 실내 환경에서 QPSK 변복조 시 9,600 bps 및 BPSK 변복조 시 4800 bps로 데이터 전송 실험을 하였다.

직접 대역 확산 방식의 역확산을 위해 디지털 정합

필터를 사용하였으며, 이 때 수신 신호의 입력을 7레벨(3 비트)을 적용한 연판정 방법을 택하여 성능 향상을 얻었다. 또한 정합 필터의 출력을 이용하여 새로운 초기 동기 포착 및 동기 추적을 위한 알고리즘 및 회로를 설계하여 프로그램 가능 로직회로(FPGA)로 구현하였다. 자체 설계한 디지털 정합 필터와 결정 로직으로 구성된 새로운 구조의 동기 포착 및 추적 회로는 일치 확인 횟수 $D_{ct} = 7$ 에서 안정된 포착 성능을 보였고, 포착 하한 $D_L = 3$ 에서 재 탐색을 하였을 경우가 가장 안정된 동작을 하였다. 또한 길쌈 부호/비터비복호 방법에 의해 3 비트의 연집 오류를 복구하는 잇점이 있는 반면, 복구된 데이터는 43 비트의 시간 지연을 갖었다. 본 논문에서 사용한 동기 포착 및 추적 알고리즘은 QPSK 변복조 방식에서는 성능이 열악한 반면 BPSK 변복조 방식에서는 좋은 성능을 발휘 하였다.

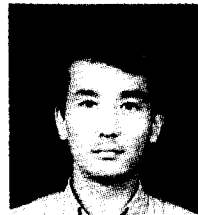
본 논문에서의 RF 모듈과 디지털 모듈 설계 및 구현 기술은 대역 확산 통신 방식을 필요로 하는 무선 시스템 개발시 유용할 것이며 특히, 디지털 정합 필터, 동기 포착 및 추적 모듈은 레지스터와 게이트 레벨의 회로로 설계되고 FPGA로 구현하였으므로 추후 ASIC 설계에 의한 단일 칩화가 가능할 것이며 이를 활용하여 저가형의 저속 무선 모델 응용 분야에서 활용 가능할 것이다.

참 고 문 헌

1. 이서영 외, "무선 데이터 통신 서비스 동향", 전자통신동향 분석, 1991년 10월.
2. S. Mccann, "Mobile Data Communications," IEEE VTC, pp.94-97, 1991.
3. Ira Brodsky, "Wireless Data Networks in the United States," Telecommunica. Alternatives, Apr., 1990.
4. '92 전기통신 전과관계법규집', 1992년 6월.
5. 채신부, "구내무선(LAN) 주파수대 확보," 채신부고시 주파93340-51.
6. Rovert C. Dixon, "Spread Spectrum Systems with Commercial Applications," 1994.
7. Jack. K. Holmes, Coherent Spread Spectrum Systems, 1981.
8. H. Hashemi, "Impulse response modeling of indoor

radio propagation channels," IEEE J-Selected Area in Communications, Sep. 1993.

9. H. Hashemi and D. Tholl, "Analysis of the rms delay spread of indoor radio propagation channels," in ICC '92, Chicago, Ill., pp. 875-881, Jun., 1992.
10. G.L. Turin, "Introduction to spread-spectrum anti-multipath techniques and their application to urban digital radio," Proc. IEEE, vol. 68, pp. 328-353, Mar. 1980.
11. A. J. Viterbi and J. K. Omura, Principles of Digital Communications and Coding, New York : McGraw-Hill, 1979.



박 병 훈(Byeong-Hoon Park) 정회원
 1986년 2월:연세대학교 전기공학과 졸업(공학사)
 1988년 2월:연세대학교 대학원 전기공학과(공학석사)
 1988년 3월~1994년 2월:삼성전자 선임연구원
 1994년 3월~현재:연세대학교 대학원 전기공학과 박사과정

*주관심분야:이동통신, 통신 프로토콜, 멀티미디어 네트워크



김 호 준(Ho-Joon Kim) 정회원
 1963년 6월 6일생
 1986년 2월:연세대학교 전기공학과 졸업(공학사)
 1988년 2월:연세대학교 본대학원 전기공학과 졸업(석사)
 1988년 3월~1993년 4월:삼성전자 근무

1998년 8월:연세대학교 본대학원 전기공학과 졸업(공학박사)

*주관심분야:멀티미디어 네트워크, 이동통신시스템, 디지털 신호처리

황 금 찬(Keum-Chan Whang)

정회원

1944년 7월 18일생

1967년 2월:연세대학교 전기공학과 졸업(공학사)

1979년 6월:Polytechnic Institute of New York Electrical Eng. (Ph.D)

1980년 9월~현재:연세대학교 전기공학과 교수

※주관심분야:이동무선통신, 대역확산 통신, 무선 패킷망, 광대역 통신망, 탄성표면파 소자 및 그 응용 분야