

GA-HDTV에서의 포맷 변환기에 관한 연구

正會員 李 鎬 雄*, 李 文 基**, 姜 哲 豪***

A Study on the Format Converter of GA-HDTV

Ho-Woong Lee*, Moon-Ky Lee**, Chul-Ho Kang*** *Regular Members*

요 약

본 논문은 기존의 포맷 변환기를 개선한 것으로 GA-HDTV 시스템으로부터 압축된 디지털 데이터의 녹화 및 재생을 하기 위해 사용되는 3 종류의 인터페이스 시스템에 대해 연구한 것이다. 첫번째 인터페이스는 GA-HDTV에서 HDVCR로, 두번째 인터페이스는 GA-HDTV를 D3 VTR로, 세번째 인터페이스는 HDVCR에서 D3 VTR로 압축된 데이터를 녹화 및 재생하기 위한 것이다. 이 인터페이스는 8 VSB와 16 VSB 모드에서도 사용될 수 있도록 설계하였다. 이 논문은 TV 스튜디오, 케이블 헤드엔드 및 일반 가정에 압축된 HDTV를 녹화하고자할 때 매우 유용하게 사용될 것으로 기대된다.

ABSTRACT

This paper is a study on the improved version of the conventional format converter. This paper describes three interface systems used to record and play back the compressed digital data from the Grand Alliance(GA) HDTV system. The first interface is for recording the compressed data from the GA-HDTV to the HDVCR system, the second is for the GA-HDTV to the D3 VTR and the third is for the HDVCR to D3 VTR.

This interface is also designed to accept both 8 VSB and 16 VSB modes. It is expected that this paper to be valuable in bringing the compressed HDTV recording technology into television studios, cable head ends and consumer homes.

I. 서 론

보다 우수한 화질을 제공하기 위하여 탄생한 HDTV는 완전 디지털 방식으로 지상방송 전송을 하기 위한

8VSB와 케이블 전송을 하기 위한 16VSB 변조 방식이 사용된다. 전송방식으로 VSB방식과 끝까지 경쟁을 하였던 QAM방식은 전송 효율이 매우 뛰어난 방식으로 신호가 2차원적으로 표현되므로 신호간 거리가 상대적으로 멀어 전송 효율을 높일 수 있다는 장점이 있으나, 신호 자체가 복소수로 표현되므로 하드웨어 비용이 상대적으로 증가하는 단점이 있다. 반면, VSB 방식은 여러 가지 제안된 방식으로부터 표준안을 만들기 위한 노력의 일환으로 미국의 ACATS(Advisory

* 동원대학 정보통신과

** LG전자(주) 시카고연구소

*** 광운대학교 전자통신공학과

論文番號 : 97473-1227

接受日字 : 1997年 12月 27日

Committee on Advanced Television Services) 전문가 모임에서 발표한 GA(Grand Alliance) HDTV 시스템의 변조 방식으로^[1], QAM방식과는 달리, 신호가 1차원 constellation을 가지므로 데이터를 처리하기 위한 하드웨어는 간단하나 신호간 거리가 짧아 심벌 오류이 커지고 상대적으로 변복조 시스템이 복잡하다는 단점이 있다^[2].

HDTV신호와 디지털 데이터의 녹화는 방송사업자 뿐만 아니라 소비자에게도 중요하다. GA(Grand Alliance)가 발표된 후, 송·수신기와 전송에서의 데이터 포맷은 MPEG2 전송 포맷에 맞게 변화되었다^{[3][4]}. 아울러 GA-HDTV에서 권고한 압축된 비디오, 오디오, 부가적인 데이터를 위한 데이터 클럭 비율은 8VSB인 경우는 19.4 Mbps이고, 16VSB인 경우는 38.79 Mbps를 사용하였다.

본 논문에서 사용되는 3가지 인터페이스는 아래와 같다. 첫번째 인터페이스는 GA-HDTV (Grand Alliance High Definition Television)와 HDVCR과의 관계이고, 두번째 인터페이스는 GA-HDTV와 D3 VTR과의 관계이며, 세번째는 HDVCR과 D3 VTR과의 관계이다. 실제 데이터를 재생하고자 할 때 테이프에서 생기는 에러는 다른 영역으로 확장되는 것 같지는 않았고, 데이터를 복사하여 기록하고 재생하는 방법을 사용하여 구현하였다. 종래에는 8VSB와 16VSB에서 에러 정정부를 하드웨어로 구현하고자 할 때 AHA 4010을 사용하였지만 하드웨어 가격이 비싸진다는 단점이 있어 LSI Logic에서 만든 인코더 및 디코더 칩(chip)을 사용하여 하드웨어를 구현하였다.

본 논문은 8VSB인 경우는 GA데이터를 D3 프레임에 4번 반복하여 기록하고, 이때 RS는 4 바이트($t=2$)를 사용하고, 16VSB인 경우는 D3 프레임 영역의 제한으로 인해서 D3 프레임에 2번 반복하여 기록하며 RS는 4바이트($t=2$)를 사용하는 방법을 제안하고자 한다. 이와같이 하드웨어로 구현할 때 8VSB와 16VSB에서 에러정정을 위한 RS 패리티(parity)에 4바이트를 사용하면 디코더에서 같은 칩으로 공유할 수 있다는 장점이 있으며, 8VSB인 경우는 4번 복사를 함으로써 종래의 방식에 비해 에러 성능을 개선할 수 있을 것으로 생각된다. 복사된 데이터는 1 프레임 이상 거리를 두고 기록한 뒤, 재생할 때에는 RS 디코딩하여 복사된 데이터의 에러를 수정하고, 복사된 에러 플래그를 검사한 후, 세그먼트 단위로 라인 스위칭하여 에러가

없는 세그먼트를 선택하여 출력시키기 위한 것이다. 데이터의 복사는 각각의 세그먼트 데이터 내에 RS (Reed Solomon) 패리티 바이트로 인코드 되며, 재생 단에서 에러를 발견하면 에러를 정정하는 역할을 한다. 에러플러그 신호는 좋은 복사를 선택하는 기준신호로 사용할 수 있으며, 에러 정정부는 메모리를 갖고 있어 만약에 양쪽 모두 좋은 데이터로 판단이 되면 하드웨어는 전에 결정된 좋은 데이터를 갖고 있는 영역으로부터 복사한 것을 선택하여 전 상태의 값으로 출력한다.

이 인터페이스의 응용은 방송, 케이블 전송 테스트 뿐만 아니라 HDTV 및 HDVCR 등에 유용하게 쓰일 것으로 생각된다.

II. 본 론

그림 1은 GA-HDTV 시스템을 녹화 및 재생하기 위한 전송시스템에 관한 것이다. D3 인터페이스와 D3 VTR은 디지털 TV 방송 장비개념으로 전송 포맷 인코더와 VSB 송신기 사이에 사용된다. HDVCR 및 HDVCR 인터페이스는 VSB 수신기와 전송 포맷 디코더 사이에 사용되어짐을 보여준 것이다.

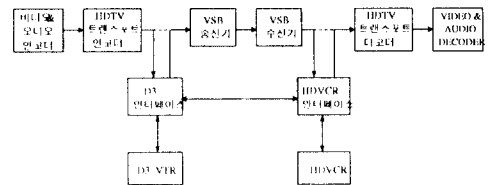


그림 1. HDTV 전송 시스템
Fig. 1 HDTV transmission system

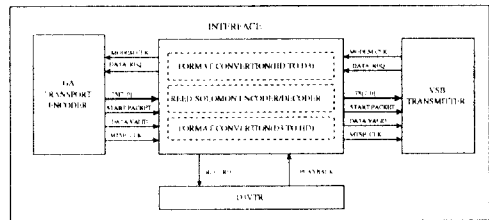


그림 2. D3 인터페이스 그림
Fig. 2 D3 interface diagram

그림 2는 송신기에서의 D3 인터페이스 역할을 나타낸 것이고, HDTV 트랜스포트의 출력 신호를 D3 VTR에 녹화 및 재생하는데 사용되며, 이 D3 인터페이스와 D3 VTR은 수신기에도 사용되어질 수 있다.

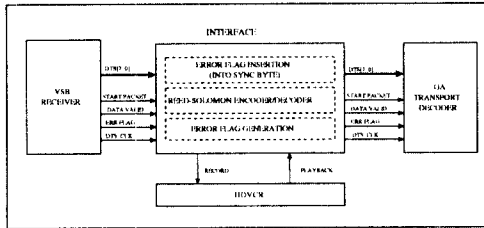


그림 3. HD-VCR 인터페이스 그림
Fig. 3 HD-VCR interface diagram

그림 3은 수신기에서의 HD-VCR 인터페이스를 보여준 것이다. VSB 수신기 데이터는 HDVCR에 녹화 및 재생하는데 사용되고, 이 데이터는 트랜스포트 디코더로 보내게 된다.

1. 데이터 포맷 변환부
가. VSB 데이터 프레임

그림 4는 GA-HDTV 시스템에서 데이터 전송을 하기 위한 VSB 프레임을 보여준 것이다. 데이터 프레임은 2개의 데이터 필드로 구성되며, 한 필드는 313 데이터 세그먼트로 구성된다. 첫번째 데이터 세그먼트는 동기신호(데이터 필드 sync)에 사용되는 신호이며, 데이터는 남아있는 312 데이터 세그먼트를 사용한다. 각각의 데이터 세그먼트는 188 바이트 트랜스포트 패킷과 에러 정정을 위한 20 바이트로 구성되며, 이들은 832 심볼을 갖는다. 처음 4개의 심볼은 2진 형태로 전송되며, 세그먼트 동기신호(데이터 세그먼트 sync)로 사용된다. 나머지 각 데이터 세그먼트의 828 심볼은 두 개의 영역으로 나누어진다. 먼저 187 바이트에는 비디오, 오디오, 부가적인 데이터 등으로 구성되며, 마지막 20 바이트는 에러 정정을 위한 RS패리티(parity)를 위한 것이다.

나. GA 트랜스포트 데이터 포맷

그림 5는 GA 트랜스포트 데이터 포맷을 나타낸 것으로 지상방송 포맷을 위한 8VSB와 케이블전송 포맷

을 위한 16VSB를 나타낸 것이다. 8VSB는 한 프레임에 312세그먼트를 갖고, 각 세그먼트는 626클럭 사이클을 갖으며, 2개의 영역으로 나누어질 수 있다. 이때 처음 188바이트만 사용하고 나머지 438바이트는 사용하지 않는 영역이다. 16VSB는 8VSB의 2배 데이터로 구성되며, 2개의 188바이트 데이터 영역과 2개의 사용되지 않는 125바이트로 구성된다. 이들 각각의 데이터 클럭은 513H(8.07MHz)을 사용하여 구성하였다.

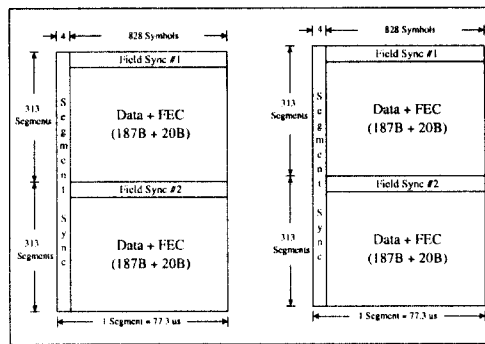


그림 4. VSB 데이터 프레임
Fig. 4 VSB data frame

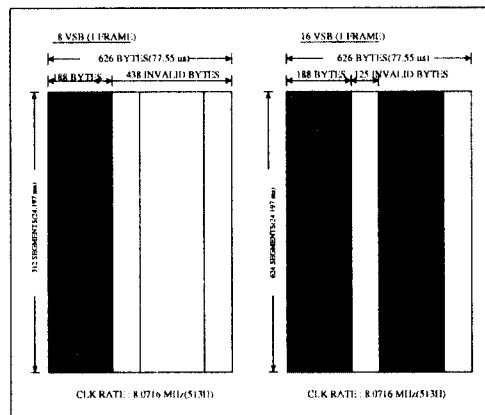


그림 5. 트랜스포트 데이터 포맷
Fig. 5 Transport data format

2. GA-HDTV에서 D3로 데이터 포맷 변환
이 논문은 GA-HDTV로 부터 D3 VTR과 HDVCR로 디지털 데이터를 녹화 및 재생하기 위한 인터페이스

스 시스템을 보여준 것이다. 방송용 장비인 D3 VTR은 1/2인치 디지털 스튜디오 비디오 테이프 레코더로 최대 데이터 비율은 94Mbps이다. 이 D3 VTR은 압축된 데이터가 188바이트에 RS 에러 정정부 20바이트를 더한 통합 시스템 전송단으로부터 나온 압축된 디지털 데이터를 녹화하는데 사용된다. 송신기 및 D3 포맷 변환기는 압축된 데이터 포맷에서 D3 디지털 데이터 포맷으로 변환하는데 사용되며, 전송단에 사용되는 클럭은 171H이고, 이때 H는 NTSC 수평 주파수인 15.7KHz이다. 입력 데이터 클럭과 수직 동기 신호는 D3 VTR에서 필요한 타이밍을 만드는데 사용된다. D3 VTR의 출력 데이터 클럭은 4fsc이고, 여기서 fsc는 NTSC의 컬러버스트(burst) 주파수로 3.58MHz이다. 처음 20라인은 필드에서 수직 blanking과 동기신호로 사용된다. 그림 6은 D3 데이터 라인 구조를 보여준 것이다^[5].

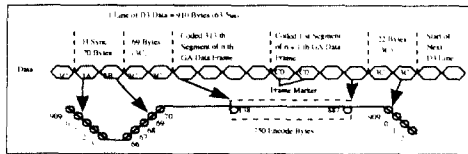


그림 6. D3 데이터 라인
Fig. 6 D3 data line

HD 데이터 필드를 각각 262세그먼트 및 263세그먼트로 2개의 D3 데이터 필드로 녹화하는 것은 에러 성능을 증가하고 녹화 능력을 향상시키기 위함이다. D3 VTR은 인터리빙 기능을 수행하면서 테이프에서 생길 수 있는 에러를 제거한다. 이것은 긴 버스트(burst) 에러를 매우 작은 버스트 에러로 변환시키는 것으로 RS 코드와 같은 버스트 정정코드 및 본 논문에서 제안한 복사(copy) 개념을 도입하면 쉽게 정정되어질 수 있다.

D3 포맷 변환기의 에러검출 및 정정회로는 테이프에 긴 먼지등에서 발생할 수 있는 에러를 세그먼트당 바이트 에러로 RS(t=2) 처리에 의해 정정되어질 수 있으며, HDTV의 RS 하드웨어를 위해 "erasures" 신호를 발생한다.

D3 VTR로부터 버스트(burst) 에러 출력을 관찰해 본 결과 이 에러는 대부분 D3 VTR내에 사용되는 인터리버(interleave)에 기인한 단일 필드로 제한된다는

것을 실험을 통해 알수 있었다.

III. 하드웨어 구현

1. GA-HDTV데이터를 D3VTR에 녹화

그림 7(a)는 녹화를 하기 위한 것으로, GA 트랜스포트 인코더 데이터를 D3 VTR에 녹화할 때 D3 인터페이스는 bypass 모드이고, 513H 모뎀 클럭과 데이터 REQ는 VSB 송신기로 부터 받는다.

입력 데이터와 클럭은 에러 모니터링을 위해 RS로 보내고, RS 다중 채널은 데이터 신호원(HDTV 송신기 또는 수신기)과 RS중 한 개를 선택한다. RS에서 데이터는 인코더 또는 디코더 중 한 개를 선택하며, RS 지연기는 데이터와 입력 수직동기의 타이밍으로 제어한다.

트랜스포트 인코더는 모뎀클럭과 데이터 REQ에 의해 동기되고, 513H 클럭에 맞게 데이터를 보내게 된다. 14.3MHz PLL은 513H클럭에 의해 동기되고, D3 VTR에 사용되는 14.3MHz를 발생하기 위한 PLL이다. RS 인코더는 GA 포맷 데이터를 RS 인코딩 하기 위한것으로 패리티 비트를 만들며, 사용되는 용도에 따라 8 VSB와 16 VSB로 나누어 진다. NTSC 동기 발생기는 입력되는 513H 클럭에 의하여 NTSC 프레임 및 수평동기신호를 만들며, 14.3MHz PLL의 입력 기준신호를 만든다. REC Fifo는 513H 클럭의 GA 포맷 데이터를 D3 포맷 형태로 변환하기 위한 Fifo로 513H 클럭으로 RS 인코딩된 데이터를 쓰고(write), 14.3MHz의 D3클럭을 이용하여 데이터를 읽는다(read). D3 Formatter는 D3 VTR의 제한된 영역인 동기 레벨의 데이터를 피하기 위하여 7 to 8 변환이 필요하며, 또한 1바이트의 GA-HDTV 데이터를 니블(Nibble)하여 2바이트로 만들고, 각 니블을 (7,4)해밍 코딩(Hamming Coding)하여 7비트의 데이터를 만든 후, MSB(8번째 비트)는 7번째 비트를 inversion한다. 결과적으로 1바이트의 데이터를 2바이트의 D3 데이터로 변환한 것으로 이것은 재생 모드에서 데이터의 에러 검출을 위한 것으로, 매우 중요한 비트인 d7은 D3 포맷을 제어하는 비트이고, 다음 비트인 d6와는 보수관계이다. 여기서 8비트 데이터의 영역은 D3 포맷 변환기에 의한 출력 신호로 0100 0000을 1011 1111로 바꾸어주는 2진법을 사용한다. 이것은 10진법으로 64에서 191에 부합되며, D3 VTR의 유효한 데이터 영역에 있다.

D3 VTR은 NTSC 동기신호와 같은 입력 데이터를 필요로하며, 수직, 수평동기신호와 컬러 버스트(burst) 패턴 등을 포함한 동기 데이터 ROM은 D3 VTR에 의해 얻어진다. ROM 제어신호는 D3 VTR을 위한 NTSC 동기신호를 D3 인터페이스에서 발생시켜 주어야 하는데 이 동기 데이터를 ROM에 미리 입력시켜 놓고, 이를 제어하기 위한 것이다. 동기 삽입부(Sync Insertion)의 입력신호로 D3 포맷된 데이터와 동기 데이터 ROM으로부터 입력되는 동기신호를 스위칭하여, D3 데이터 스트림(stream)을 만들어 준다.

2. D3 VTR로부터 재생부

그림 7(b)는 재생모드를 보여준 것으로, 송신 및 수신 2가지 모드가 있다. 수신 모드인 경우는 D3 VTR로부터 데이터와 클럭을 D3 인터페이스로 받고, 이후 D3 인터페이스는 트랜스포트 디코더로 데이터와 클럭을 포맷하여 보낸다. 송신 모드인 경우는 송신기에서 모뎀 클럭과 데이터 REQ를 D3 인터페이스로 보낸다.

동기검출 및 발생부는 D3 VTR에서 입력되는 데이터로부터 동기신호를 찾아내고, 이 신호를 갖고 재생 하드웨어와 수신기를 위한 수직, 수평 동기신호를 만든다. 이 신호는 64MHz PLL을 제어하기 위한 기준제어신호를 발생시킨다. Deformatter는 8 to 7변환을 수행하며, Deformat된 데이터를 메모리로 보낸 후, 지연된 데이터를 Fifo로 보낸다.

Fifo의 입력데이터는 D3 VTR에서 사용하는 14.3MHz의 클럭을 사용하여 데이터를 쓰고(write), 출력 데이터는 342H 클럭을 사용하여 데이터를 읽는다(read). Fifo에서 복사1, 복사2, 복사3 및 복사4 데이터는 같은 데이터로 GA 타이밍에 맞추어 같은 시간에 출력된다. 이들 각각 복사된 데이터는 다음과같이 구성되었다. 첫번째 필드의 전반부에는 (N)번째 GA 1 프레임 데이터가 위치하고, 후반부에는 (N-1)번째의 GA 1 프레임 데이터가 위치한다. 두번째 필드의 전반부에는 (N-2)번째 GA 1 프레임 데이터가 위치하고, 후반부에는 (N-3)번째의 GA 1 프레임 데이터가 각각 위치한다.

즉, GA 데이터를 D3 프레임에 4번 반복하여 기록하고, 각 복사된 데이터를 1 프레임 이상 거리를 두고 기록한 후, 재생시에 RS 디코딩하여 에러를 정정하고, 에러 플래그를 검사하여 각 세그먼트단위로 라

인 스위칭하여 에러가 없는 세그먼트를 선택하여 출력함으로써 에러성능을 개선하고자 한다. 이들 각각의 데이터에 에러가 없으면 이들 데이터는 같은 데이터이다. 각 복사된 데이터는 매 바이트마다 해밍 디코딩을 하여 에러 상태를 체크하며, 에러가 없는 데이터를 선택한다.

3. RS(Reed Solomon)부⁽⁶⁾

그림 7(c)는 RS모드를 나타낸 것으로, RS부에서는 모드 다중채널은 녹화 또는 재생이나를 선택한다. 녹화 모드에서는 GA 데이터를 D3 데이터 형태로 변환한 후 RS 인코딩하며, 재생 모드에서는 GA 데이터로부터 RS 디코딩한다. 이때 Erasure 데이터는 RS 디코더에서 정정 정보를 만들어 HDVCR 인터페이스를 위해 보내고, 이렇게 함으로써 여러 정정 능력이 매우 향상되어 질 수 있다. 2 random 에러는 RS(192, 188) t=2 코드로 검출되고, 정정되어질 수 있다. RS부에서는 데이터의 에러를 계산하여 디스플레이 하며, 입력 데이터를 인코더 또는 디코더하여 출력된 데이터를 녹

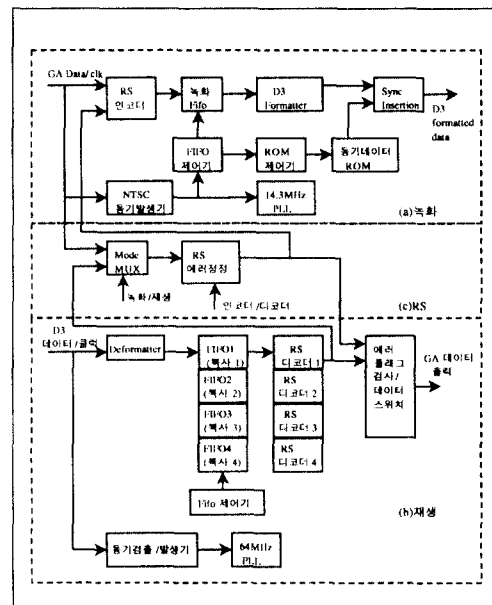


그림 7. 제안된 시스템의 전체 블록도 (a) 녹화부 (b) 재생부 (c) 에러정정부
Fig. 7 (a) Record part (b) Playback part (c) RS part for proposed system diagram

화 및 재생을 하고자 할 때 사용된다. 여러 정정부는 LSI Logic에서 나온 IC를 사용하여 하드웨어를 구성하였다. 종래에는 AHA 4010으로 구현하였지만, 하드웨어 가격이 비싸기 때문에(\$450-500) LSI Logic에서 나온 것으로 구현하였다(\$35-45).

인코더를 구현하기 위한 방법으로는 외부 회로나 마이크로 프로세서 없이도 자체적으로 구현할 수 있는 stand-alone 모드가 있고, 필요한 제어신호(Reset, SOP, Address Bus등의 신호)를 만들어 구현하는 2가지 방법이 있다. 디코더도 stand-alone모드가 있으며 사용되는 클럭은 인코더의 8배되는 직렬클럭(21.5MHz)을 사용하여 구현한다는 특징이 있다. Stand-alone 모드를 사용하면 하드웨어를 매우 쉽게 구현이 가능하다. 인코더와 디코더에 사용되는 SOP 신호는 매 라인의 시작을 알리는 신호이다.

IV. 결 론

이 논문은 GA-HDTV 시스템의 데이터 포맷에 맞게 구성한 것으로, 8VSB 및 16VSB에도 사용될 수 있도록 설계된 것이다. 하드웨어로 구현시 여러 정정을 위한 RS 패리티가 8VSB 및 16VSB에서 4바이트를 사용하기 때문에 디코딩할 때 같은 칩(chip)을 공유할수 있고, 복사(copy) 개념을 도입함으로써 여러 성능이 매우 많이 향상되었다.

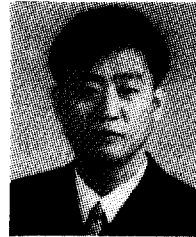
이 논문은 HDTV 시스템에 사용될 수 있을뿐 아니라, 방송, 케이블전송 테스트 및 HDVCR등에 유용하게 쓰여질 것으로 기대된다.

참 고 문 헌

1. Grand Alliance HDTV System Specification, Submitted to the ACATS Technical Subgroup, Fed. 1994.
2. 채승수, 박래홍, "VSB 등화시스템의 하드웨어 구현방법에 관한 연구," 전자공학회논문집, 제 32권, B편, 제 10호, PP. 68 - 79, 1995년 12월.
3. H. W. LEE, M. K. LEE, Paul Snopko, "Revised Record/Playback Interface Systems For GA-HDTV, HD-VCR and D3VTR," IEEE Trans. on Consumer Electronics, Feb. 1996.
4. H. W. LEE, M. K. LEE, Paul Snopko, "Revised

Record/Playback Interface Systems For GA-HDTV, HD-VCR and D3VTR," IEEE International Conference on Consumer Electronics, June. 1995.

5. The Technical Manual of D3 VTR from Panasonic.
6. User's manual of LSI Logic Corporation.



李 鎬 雄(Ho Woong Lee) 정회원

1984년 2월 : 광운대학교 전자통신 공학과 졸업(공학사)

1986년 2월 : 광운대학교 대학원 전자통신공학과 졸업 (공학석사)

1996년 3월 ~ 현재 : 광운대학교 대학원 전자통신공학과 박사과정

1988년 4월 ~ 1996년 2월 : LG전자(주) 영상미디어연구소(선임연구원)

1990년 8월 ~ 1995년 8월 : LG전자(주) 시카고연구소(선임연구원)

1996년 3월 ~ 1997년 2월 : 대전전문대학 전자통신과 전임강사

1997년 3월 ~ 현재 : 동원대학 정보통신과 전임강사

* 주관심분야 : 디지털통신, 신호처리, HDTV

李 文 基(Moon Ky Lee)

정회원

한국통신학회논문지 제21권 제3호 참조

e-mail : hwlee@tongwon.ac.kr

姜 哲 豪(Chul Ho Kang)

정회원

한국통신학회논문지 제21권 제7호 참조