

n형 InGaAs에 형성된 Pd/Ge계 오믹 접촉 특성에 미치는 급속 열처리 온도의 영향

김일호 · 박성호 · 김좌연* · 이종민 · 이태우 · 박문평

한국전자통신연구원 반도체연구단, *호서대학교 재료공학과
(1997년 6월 11일 접수)

Rapid thermal annealing temperature effects on the ohmic behavior of the Pd/Ge-based contact to n-type InGaAs

Il-Ho Kim, Sung Ho Park, Jwayeon Kim*, Jong-Min Lee, Tae-Woo Lee
and Moon Pyung Park

Semiconductor Division, Electronics and Telecommunications Research Institute
161 Kajong-dong, Yusong-gu, Taejon 305-350, Korea

*Department of Materials Engineering, Hoseo University

San 29-1, Sechul-ri, Baebang-myun, Asan, Chungnam 336-795, Korea

(Received June 11, 1997)

요 약 - n형 InGaAs에 대한 Pd/Ge계 오믹 특성을 조사하였다. 급속 열처리 방법에 의해 400°C까지 우수한 오믹 특성을 나타내어 $low-10^{-6} \Omega cm^2$ 의 접촉 비저항을 보였으나, 425°C 이상에서는 오믹 금속과 InGaAs 간의 상호 확산 및 상반응에 의해 오믹 특성이 저하되었다. 350°C 이하에서는 상변화가 발생하지 않았지만, 375°C 부근에서 상변태가 시작되어 425°C 이상에서는 현저한 상변태가 관찰되었다. 425°C에서 열처리한 후에도 오믹 금속과 InGaAs와의 계면이 매우 평탄하였고, 오믹 금속의 표면도 400°C까지 평탄하고 광택 있는 표면을 유지하였다.

Abstract - Pd/Ge ohmic contact system on n-type InGaAs was studied. A good ohmic behavior by rapid thermal annealing was shown up to 400°C, and the specific contact resistance was reduced to $low-10^{-6} \Omega cm^2$. However, above 425°C it was deteriorated by intermixing and phase reaction of ohmic metals and InGaAs substrate. No remarkable phase change was observed below 350°C, but the reaction was initiated at ~375°C and considerable phase change was found above 425°C. Non-spiking and planar interfaces were observed even when annealed at 425°C, and smooth and shiny surface was kept up to 400°C.

1. 서 론

화합물반도체 소자의 여러 장점에도 불구하고 실제 소자의 작동에 있어서 오믹 접촉 저항과 같은 기생 (parasitic) 저항이 소자 동작의 안정성과 재현성에 문제를 발생시킨다. 이는 동작 주파수가 증가할수록 더욱 심각하며, 오믹 접촉 저항이 증가할수록 소자의 최대 주파수 영역이 급격히 감소한다. 따라서 소자 자체의 특성 향상과 더불어 접촉 저항이 작은 오믹 접촉을 개발하는 것이 중요하다. 또한 소자의 집적도가 증가함에 따라 깊

이 방향뿐만 아니라 측면 방향으로의 확산도 억제되면서 고온에서 장시간 열처리 후에도 안정성을 지니는 우수한 오믹 접촉이 요구된다.

Pd/Ge계 오믹 접촉은 열처리 후 확산 거리가 수백 Å 정도로 작고, 접촉 계면과 표면이 평탄하며[1], 열적으로 안정하기 때문에 n형 GaAs에 대한 오믹 재료로 많은 연구가 진행되고 있다[2~8]. GaAs와 접촉한 Pd이 상온에서 Pd₃GaAs의 3원계 화합물을 만들고, 열처리에 의해 이 화합물의 분해 및 Ge과의 반응으로 Pd-Ge계 화합물을 형성한다. 이때 내부로 확산된 Ge원자가 Ga공

공과 치환함에 의해 n형 GaAs의 표면 도핑 농도를 증가시켜 접촉 저항을 감소시키는 것으로 알려져 있으며, 이러한 현상이 n형 InGaAs의 경우에도 일어날 것으로 기대된다. InGaAs는 전자 이동도와 포화 속도가 빠르기 때문에 이중접합 바이폴라 트랜지스터(HBT: hetero-junction bipolar transistor)[9,10]와 고전자 이동도 트랜지스터(HEMT: high electron mobility transistor)[11] 등과 같은 초고주파 소자에 이용되고 있다.

이러한 InGaAs의 특성을 구현하기 위해서는 신뢰성 있는 오믹 접촉의 개발이 진행되어야 한다. In_xGa_{1-x}As에서 x가 0.5이상일 경우 Schottky barrier height가 약 0.2 eV로 작기 때문에 어떠한 급속과도 오믹 접촉 특성을 보이는 것으로 알려져 있다. 그러나 HBT, HEMT 등의 소자 제작 공정에서 300~400°C의 열처리가 불가피하며, 이로 인한 오믹 급속과 InGaAs의 반응 및 확산에 의한 오믹 접촉의 안정성에 문제가 있다. 이러한 관점에서 n형과 p형 InGaAs에 대한 Au/Pt/Ti, Au/SnAu, AuGe/Pd 및 Au/Pt/AuBe계 오믹 특성에 관한 연구가 발표되었고 [12], 또한 n형 InGaAs에 대한 Au/Ni/AuGe, Au/Pd/AuGe, Au/Pt/Ti 및 Au/Pt/Ti/WsI 오믹 접촉에 관한 연구 결과가 발표되었다[10]. 그러나 현재까지 n형 InGaAs에 대한 Pd/Ge계 오믹 특성에 관한 연구가 많지 않기 때문에, 본 연구에서는 Au/Ni/Au/Ge/Pd의 n형 InGaAs에 대한 오믹 특성을 조사하였고, 급속 열처리 온도에 따른 미세구조, 원자 재분포 및 상변화 분석을 병행하고자 하였다.

2. 실험방법

반절연성 GaAs(100) 기판 위에 급속유기 화학증착법(MOCVD: metal organic chemical vapor deposition)으로 800 Å 두께의 n형 In_{0.5}Ga_{0.5}As(이후 InGaAs로 표기함)의 에피층을 형성하였고 InGaAs의 도핑농도는 1×10^{19} Si/cm³이다. 전자선 증착기에 의해 오믹 재료를 Fig. 1과 같이 InGaAs 위에 형성한 후 N₂/H₂ 가스 분위기에서 350~450°C에서 10초 동안 급속 열처리(RTA: rapid thermal annealing)를 하였다. 포토리소그라피(photolithography) 작업을 통해 100×100 μm²의 정사각형 패드(pad)를 5, 10, 15, 20, 30 μm간격으로 배열하여 두 패드 간의 전기 저항을 측정하는, 소위 TLM(transmission line method)으로 접촉 비저항을 측정하였다. 이때 전기저항을 측정하기 위하여 Cascade microprobe station과 HP4145B

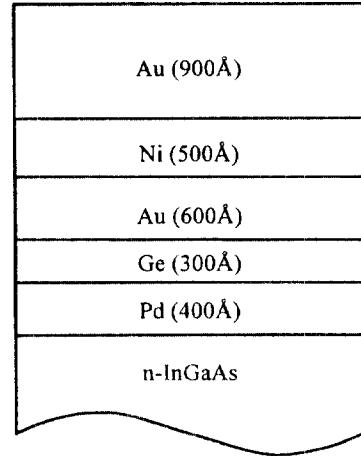


Fig. 1. Schematic cross-sectional view of the Pd/Ge-based ohmic contact to n-InGaAs.

semiconductor parameter analyzer를 이용하였다. 열처리에 의한 상변화 및 원자 재분포를 각각 Rigaku社의 XRD(X-ray diffraction)와 Perkin-Elmer社의 AES(Auger electron spectroscopy)를 이용하여 조사하였다. XRD 분석시 CuK_α target을 사용하였고, 전압 30 kV, 전류 40 mA, scanning 속도 3°/min의 조건으로 분석하였다. 한편 AES 분석시 전자의 가속전압은 10 keV이었고, Ar⁺ (5 keV, 5 mA)를 사용하여 약 60 Å/s의 속도로 깊이 분석을 실시하였다. 이때 각 원소 분석에서 사용된 kinetic energy level은 Pd MNN(320~340 eV), In MNN(395~415 eV), Ni LMM(835~860 eV), Ga LMM(1060~1080 eV), Ge LMM(1130~1160 eV), As LMM(1215~1235 eV), Au NVV(2001~2039 eV)이었다. Philip社의 XTEM(cross-sectional transmission electron microscopy)으로 오믹 급속과 InGaAs의 계면을 관찰하였고, 또한 Hitachi社의 SEM(scanning electron microscopy)을 이용하여 표면 형상을 관찰하였다. XTEM 시편 준비 과정에서 GaAs dummy wafer에 G1 epoxy를 사용하여 분석용 시편을 접착하였고, dimple grinding과 ion milling을 통해 XTEM 분석 시편을 제작하였으며, 가속전압 200 keV 상태에서(110) projection centered beam image 방법으로 분석하였다.

3. 실험 결과 및 고찰

RTA 온도에 오믹 급속의 접촉 비저항의 변화를 Fig. 2에 나타내었다. 열처리 전에도 비교적 낮은 저항(high-

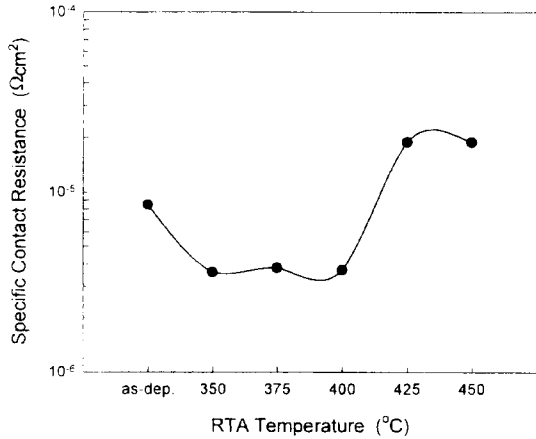


Fig. 2. Variation of specific contact resistance of the Au/Ni/Au/Ge/Pd contact to n-InGaAs with RTA temperature.

$10^{-6} \Omega\text{cm}^2$)을 보였으며, 이는 진술한 바와 같이 InGaAs의 조성이 $\text{In}_{0.5}\text{Ga}_{0.5}\text{As}$ 이며 상온에서 metal/n-InGaAs 접촉의 barrier height가 0.2 eV 정도로 작기 때문이다. 열처리 온도를 400°C까지 상승시킴에 따라 최소 $3.7 \times 10^{-6} \Omega\text{cm}^2$ 감소하여 우수한 오믹 특성을 나타내었다. 그러나 425°C 이상에서는 접촉 비저항이 증가하였으며, 이는 오믹 급속과 InGaAs의 반응 때문으로 사료된다.

RTA에 의한 Au/Ni/Au/Ge/Pd 접촉의 상변태를 XRD로 분석하여 Fig. 3에 나타내었다. 350°C 이하의 온도에서는 상변화가 일어나지 않았지만, 375°C에서 오믹 급속과 또는 오믹 급속과 InGaAs와의 반응이 진행되어 425°C에서 Pd_2Ge , AuGe, Pd_2Ga_2 , AuGa, NiAs 및 AuIn_2 와 같은 상들이 생성되었다. 375°C에서 Pd_2Ge 상이 생성되는 것을 확인하였고 이때 Ge이 InGaAs의 표면에서 성장하여 표면 도핑 농도를 증가시켜 오믹 저항이 감소한 것으로 사료된다. P. H. Hao 등[3]과 E. D. Marshall 등[8]이 n형 GaAs에 대한 Pd/Ge계의 오믹 접촉 기구를 고상 재결정(solid phase regrowth)으로 설명한 바 있다. 상온에서 준안정상인 3원계 화합물 Pd₂GaAs가 GaAs 표면에 수십 Å의 두께로 형성되고, 고온에서의 열처리를 통해 Ge과 반응하여 Pd-Ge계 화합물을 형성하면서 Ge이 도핑된 GaAs 재결정층을 형성한다. 이로 인해 GaAs의 표면 도핑 농도가 증가하여 터널링(tunneling)에 의해 오믹 접촉 저항이 감소하게 된다. 이러한 고상 재결정은 Pd/Ge계뿐만 아니라 Pd/Si계, Pd/Zn계, Pd/In계 등에서도 나타나며, 기관이 GaAs가 아닌 AlGaAs, GaP, InP, InGaAsP 등에서도 나타날 수 있다고 보고하고 있지만,

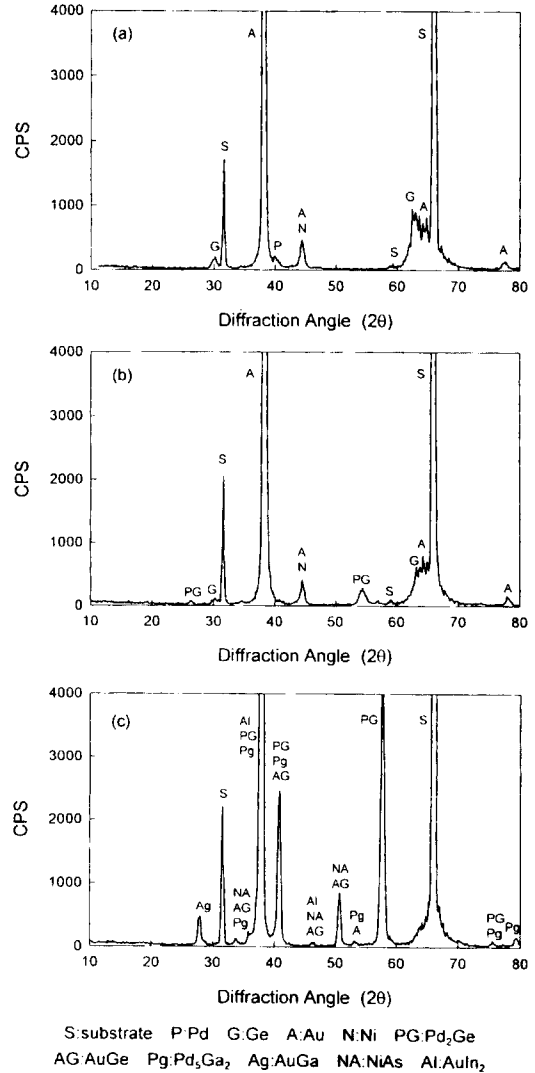


Fig. 3. XRD patterns of the Au/Ni/Au/Ge/Pd contacts to n-InGaAs. (a) as-deposited (b) 375°C/10 s (c) 425°C/10 s

아직 실험적 자료가 많지 않다. 본 논문의 경우, 열처리 전에 이미 n형 InGaAs의 barrier height 자체가 오믹 접촉을 나타낼 만큼 낮은 상태이기 때문에, 375°C에서 오믹 접촉 저항이 더욱 낮아진 이유는 barrier height의 감소에 의한 것이 아니라, Ge이 InGaAs 표면으로 확산하여 표면 도핑 농도를 증가시킴으로써 barrier width가 감소하여 터널링에 의한 것으로 판단된다. 따라서 초기 Pd과 InGaAs의 반응으로 인한 준안정상은 발견할 수 없었지만, 375°C에서 Pd_2Ge 상이 생성되고 접촉 비저항이 감소한 것으로 미루어 InGaAs의 경우도 Pd/Ge계 고

상 재결정에 의한 오믹 접촉이 가능하다고 생각한다. 한편 425°C에서 접촉 비저항이 증가하는 이유는 오믹 금속과 InGaAs가 격렬히 반응하여 Fig. 3(c)와 같이 여러 종류의 화합물을 형성한 것과 관련이 있으며, 그 결과 InGaAs의 화학량론적 조성이 파괴되어 barrier height가 증가한 것에 기인한다.

Fig. 4는 RTA에 의한 원자 재분포를 AES depth profiling으로 조사한 것이다. 375°C에서 Pd/InGaAs 계면으로 Ge의 내부 확산이 발생하였고, Au와 Ge간의 약간의 상호 확산 이외에 다른 원자들의 확산은 관찰되지 않았

다. 그러나 425°C에서 현저한 원자들의 이동이 발생하였고, 특히 In과 Ga는 표면으로까지 외부 확산이 일어났다. Pd는 표면으로 pile-up되려는 경향이 있고, Ni는 내부로 확산하여 상당히 복잡한 원소 분포를 보이고 있다. 열처리 온도에 의한 이러한 원자의 재분포 양상은 오믹 특성과 밀접한 관계가 있고, AES 분석 결과는 접촉 비저항의 측정 결과(Fig. 2) 및 XRD에 의한 상분석(Fig. 3)과 잘 일치한다.

오믹 금속과 InGaAs와의 접촉 계면을 XTEM으로 관찰하여 ED(electron diffraction) pattern과 함께 Fig. 5에 나타내었다. 425°C에서 열처리하여도 매우 평탄한 계면을 유지하였으며, 오믹 금속이 대략 두 층으로 구성되어 있었다. Fig. 5의 A 및 B부분에 대한 ED pattern은 single phase/single grain에 대한 정보가 아니기 때문에 정확한 zone axis 및 상규명은 곤란하지만 A부분이 B부분보다 복잡하고 여러 상들이 존재하는 것으로 판단되며, 이에 대한 보다 깊은 미세구조적 분석이 요망된다.

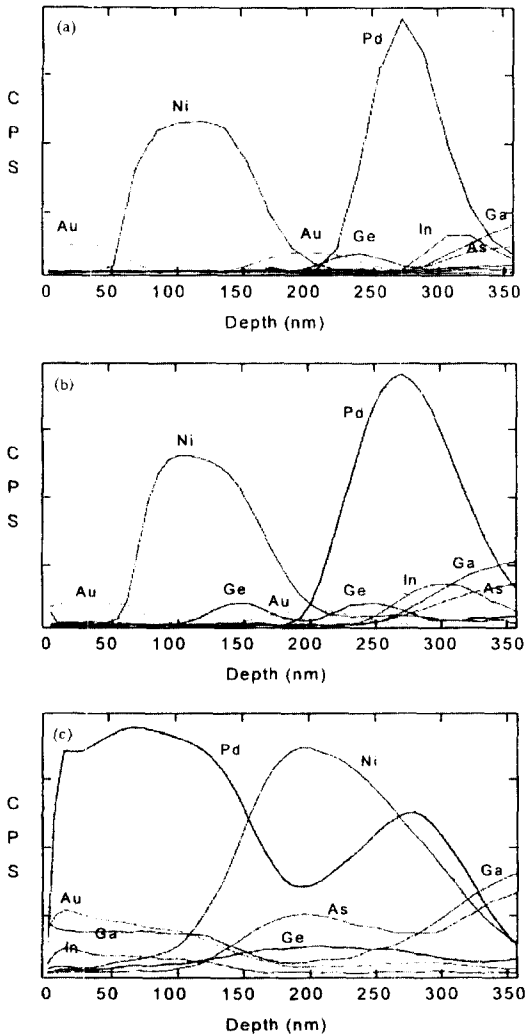


Fig. 4. AES depth profiles of the Au/Ni/Au/Ge/Pd contacts to n-InGaAs. (a) as-deposited (b) 375°C/10 s (c) 425°C/10 s

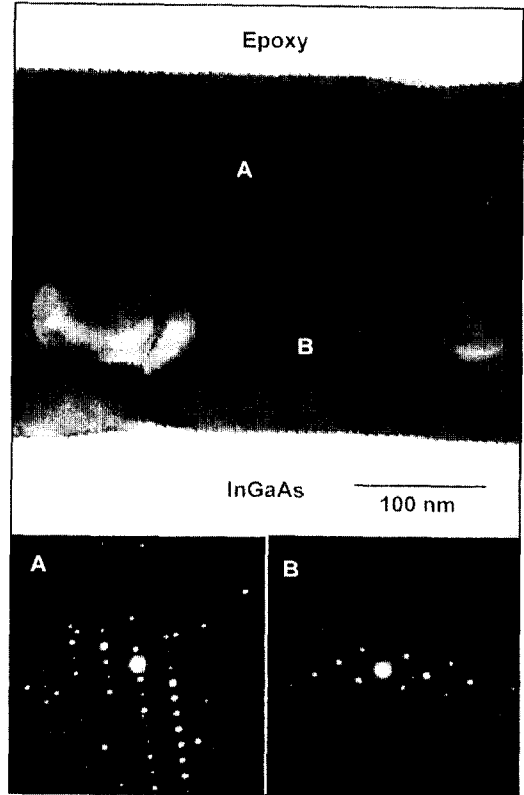


Fig. 5. XTEM micrograph and ED patterns of the Au/Ni/Au/Ge/Pd contact to n-InGaAs annealed at 425°C for 10 s.

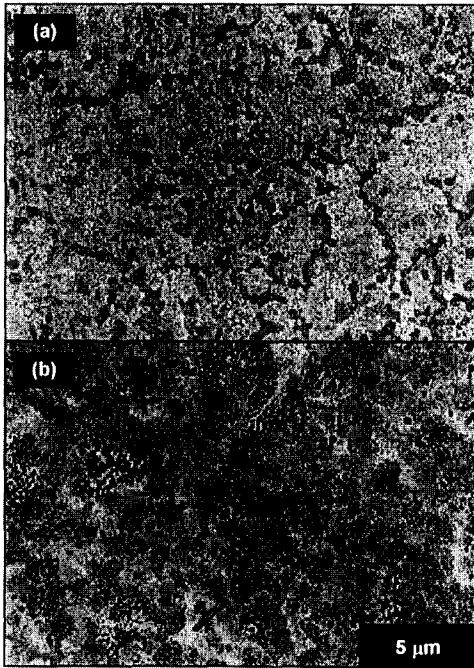


Fig. 6. Surface morphologies of the Au/Ni/Au/Ge/Pd contacts to n-InGaAs annealed at (a) 425°C and (b) 450°C for 10 s.

오믹 금속을 RTA한 후 표면을 SEM으로 관찰한 결과, 400°C까지 표면 형상의 변화가 없었고 증착 상태의 경우와 마찬가지로 매우 평탄하고 광택 있는 표면을 유지하였다. Fig. 6의 (a)와 (b)는 각각 425°C와 450°C에서 10초 동안 RTA한 후 표면을 관찰한 것으로, 오믹 금속의 반응으로 인한 상변화로 표면 형상이 변하였고, 온도가 높을수록 점점 거칠어 지는 것을 확인하였다. 또한 Fig. 6(b)와 같이 pin hole 모양의 결함이 관찰되어 국부적인 편석이 진행됨을 알 수 있었다. 한편, XRD 분석(Fig. 3)으로부터 AuGa의 생성을 확인할 수 있었으나, 이로 인한 ball-up현상은 발견할 수 없었다. 이 현상은 AuGe계 오믹 접촉에서 흔히 발생하는 것으로, 열처리에 의해 Au와 Ga이 반응하여 생성된 AuGa 화합물이 표면으로 부풀어 올라 오믹 접촉 특성을 저하시키는 바람직스럽지 못한 현상이다.

4. 결 론

RTA 온도 변화에 따른 n형 InGaAs에 대한 Pd/Ge 계

오믹 특성을 조사하였다. RTA에 의해 400°C까지 우수한 오믹 특성을 나타내어 접촉 비저항이 최소 $3.7 \times 10^{-6} \Omega \text{cm}^2$ 이었으나, 425°C 이상에서는 구성 원소의 외부 확산 및 반응에 의해 오믹 특성이 저하되었다. 고온에서의 오믹 특성 저하에도 불구하고 매우 평탄한 접촉 계면 및 표면 형상을 유지하였다. n형 InGaAs에 대한 Au/Ni/Au/Ge/Pd 오믹 접촉을 소자 제조 공정에 응용할 경우, 최적의 오믹 특성을 나타내는 RTA 온도는 375~400°C임을 알 수 있었다.

참고문헌

1. W.L. Chen, J.C. Cowles, G.I. Haddad, G.O. Munns, K.W. Eisenbeiser and J.R. East, *J. Vac. Sci. Technol.* **B10**, 2354 (1992).
2. M.W. Cole, W.Y. Han, L.M. Casas, D.W. Eckart and K.A. Jones, *J. Vac. Sci. Technol.* **A12**, 1904 (1994).
3. P.H. Hao, L.C. Wang, Fei Deng, S.S. Lau and J.Y. Cheng, *J. Appl. Phys.* **79**, 4211 (1996).
4. J. Tsuchimoto, S. Shikata and H. Hayashi, *J. Appl. Phys.* **69**, 6556 (1991).
5. P.H. Hao, L.C. Wang and B.J. Wu, *Electron. Lett.* **31**, 1106 (1995).
6. H. Fathollahnejad, R. Rajesh, J. Liu, R. Droopad, G. N. Maracas and R.W. Carpenter, *J. Electron. Mater.* **24**, 35 (1995).
7. L.C. Wang, S.S. Lau, E.K. Hsieh and J.R. Velebir, *Appl. Phys. Lett.* **54**, 2677 (1989).
8. E.D. Marshall, W.X. Chen, C.S. Wu, S.S. Lau and T.F. Keuch, *Appl. Phys. Lett.* **48**, 535 (1985).
9. J.O. Jeong, H.Y. Lee, T.W. Lee, M.P. Park, S.H. Park and K.E. Pyun, *J. Korean Phys. Soc.* **29**, 526 (1996).
10. S.H. Park, M.P. Park, T.W. Lee, K.M. Song, K.E. Pyun and H.M. Park, *the 22nd Int. Symp. Compound Semiconductors*, 295 (1995).
11. J.H. Lee, H.S. Yoon, B.S. Park, C.S. Park, S.S. Choi and K.E. Pyun, *ETRI Journal* **18**, 171 (1996).
12. L.G. Shantharama, H. Schumacher, H.P. Leblanc, R. Esagui, R. Bhat and M. Koza, *Electron. Lett.* **26**, 1127 (1990).