

RF Sputtering으로 제작한 SiO₂ 및 SiO₂/TiN 박막의 R-V 특성

11-10-13

The R-V Characteristics of SiO₂ & SiO₂/TiN Thin Film Fabricated by RF Sputtering

김창석*, 하충기**, 김병인***

(Chang-Suk Kim, Choong-Ki Ha, Byung-In Kim)

Abstract

In this study the thin films with the structure of Si+SiO₂ and Si+SiO₂+TiN are made by RF sputtering method. TiN, which has small diffusion coefficient and low resistivity, is evaporated between SiO₂ and Al layers. It investigates the V-R characteristics depending on the thickness of SiO₂ which is used as insulation layer and researches its effects on voltage stability of thin film and varistor. These films show very small resistance value in negative(-) voltage and large value in positive voltage band, and with the increase of voltage, resistance value is rapidly reduced and the satisfactory characteristic of varistor is shown at +1[V].

It is found that resistance value of TiN thin film is small and also TiN thin film has more current than the thin film which is not evaporated by TiN thin film. When Al electrode is evaporated on SiO₂ thin film, spiking occurs, but the spiking can be prevented with evaporation of TiN between SiO₂ and Al layers and this thin film is made easily because of its good attachment. With the increase of voltage, the resistance is changed into non-linear pattern and the bidirectional varistor characteristic is shown and then its theory can be verified by this experiment.

Accordingly, when TiN is evaporated on Si Wafer(n-100), it obtains better voltage-resistance than thin film which is not evaporated and also when varistor character is used electrically to automatic control element such as elimination of flame, power distribution arrestor and constant voltage compensation, satisfactory reproducibilities are expected.

Key Words(중요용어) : Diffusion coefficient(확산계수), Varistor(바리스터), Resistivity(비저항), Spiking(스파이킹), Power distribution Arrestor(배전 피뢰기)

1. 서 론

최근 반도체 소자를 이용한 전기·전자 장치는 소형화 되어가는 추세이다. 이렇게 반도체막의 집적도의 증가와 더불어 막의 두께가 얇아짐에 따라 저항력 감소 문제가 제기되어 이를 보완한 새로운

게이트 절연막이 요구되고 있다.¹⁾ 따라서 이들 소자들은 유도되나 개폐서지(surge) 같이 순간적으로 침입하는 이상전압에 대한 흡수능력이 상대적으로 감소되어 장치의 비정상적인 동작이나 반복 인가에 따른 열화 또는 절연체통의 절연이 파괴되는 등 심각한 문제로 부각되고 있다.

한편 IC, VLSI용 패키지(package)또는 다층 기판에 SiO₂(silicon dioxide) 결정소자가 널리 사용되고 있는데 SiO₂ 박막은 절연성이 우수하고 제작이 용이하여 반도체 절연 재료로 개발이 활발하게 진행되고 있다.²⁾

* : 조선대 공대 전기공학과

** : 한국전력공사 영광원자력 본부

*** : 송원대학 전기과

(광주시 서구 광천동 199-1, Fax: 062-360-5756)

E-mail : kibyin@songwon.songwon.ac.kr

1998년 3월 16일 접수, 1998년 8월 14일 심사완료

박막 두께가 너무 얇은 경우 전극은 박막을 침투하여 반대편 전극과 단락되어 박막에 치명적인 영향을 준다.^{3), 4)}

본 연구에서는 작은 확산계수와 낮은 비저항을 갖고 있는^{5), 6)} 확산 방벽용 TiN을 SiO₂층과 Al층 사이에 RF 스퍼터링법으로 박막을 제작하여 전압-저항 특성을 고찰하고 박막의 전압 안정성과 바리스터 특성에 미치는 영향을 연구하였다.

2. 이 론

전압 및 전류변화에 따라 저항이 변화되는 소자를 바리스터(Varistor)라 하며 VDR (Voltage dependent resistor)라고도 한다. 이것은 전압, 전류, 저항의 관계가 $V=IR$ 이라는 옴(ohm) 법칙에 따르지 않고 전압 증가에 따라 저항이 급격하게 감소하는 것인데 이 저항 감소는 전하운반자(carrier)의 농도에 기인한다. 저전압 바리스터(<1 Volt)는 사용전압이 불과 0.1볼트에서 이미 저항이 변화되는 것으로서 이때 전압-전류특성은 2개의 다이오드를 다른 방향으로 연결시킨 것과 같은 기능을 나타낸다. 이러한 특성은 제너 다이오드(Zener Diode)의 전압-전류 특성과 유사하다. 0.4~0.5볼트 이상부터 저항이 강하여 저 전압회로에서 서지 흡수기(surge absorber) 또는 스위칭 서지억제(switching surge suppression) 역할을 하여 회로의 보호용으로 이용된다.

전류-전압 함수관계는 Schockly법칙에 의해

$$I = I_0 \left(e^{\frac{eV}{kT}} - 1 \right) \tag{1}$$

$$= I_0 \left(e^{\frac{V}{V_T}} - 1 \right)$$

로 표시한다.

여기서 I_0 는 역방향전류, V_T 는 열전압(thermal voltage)으로써 $T=300K$ 일 때

$$V_T = \frac{kT}{e} = 0.025V \text{ 정도의 값을 갖는다.}$$

바리스터의 등가회로의 전류는 장벽-전류(barrier-current) I_0 를 전제로 할 경우

$$I = I_0 \left(e^{\frac{V}{V_T}} - 1 \right) - I_0 \left(e^{-\frac{V}{V_T}} - 1 \right) \tag{2}$$

$$= 2 I_0 \sinh \left(\frac{V}{V_T} \right)$$

로 나타낸다.

$V < V_T$ 전압에서는 전류는 최소, 저항은 최대값을 갖게 되어

$$R_{max} \cong \frac{V_T}{2 I_0} \tag{3}$$

와 같이 나타낸다.

박막에 전압을 증가시켜 절연과괴 상태가 되면 전도전자는 직접 에너지를 받는 것과 격자 원자계의 에너지 손실과 불평형을 이루게 된다. 따라서 전도전자는 가속되어 속박전자를 충돌전리시켜 전도대로 여기시킨다.

이와 같이 전자사태에 의한 전류는 기체에서의 충돌전리 과정과 마찬가지로 전자의 충돌전리계수를 ϕ 라 하고 박막두께를 t , 음극을 출발한 전자류를 J_0 라 하면 전자사태 전류⁷⁾는

$$J = J_0 \exp[\phi t] \tag{4}$$

로 된다.

여기서 ϕ 는 전압에 의해 크게 의존된다.

한편, 반도체 접합에서의 항복은 인가전압 증가에 따라 전도전자가 격자원자와의 충돌전리를 반복하여 임계치에 도달하면 절연과괴가 발생하는 전자사태과괴인 경우가 많다⁸⁾

박막에 역전압을 가할때 역전류 I_z 는

$$I_z = \frac{I_s}{1 - \left(\frac{V_r}{V_z} \right)} = MI_s \tag{5}$$

이고 전자증가율 M 은 위 식에서

$$M = \frac{1}{1 - \left(\frac{V_r}{V_z} \right)^m} \tag{6}$$

이다. 여기서 V_z 는 항복전압이고, V_r 은 역바이어스 전압, m 은 재료의 종류에 따라 정해지는 정수로써 2.5~6 사이의 값을 갖는다.

3. 실 험

3-1. 박막제작

본 연구에 사용한 Substrate는 Si-wafer(N -100)를, 순도 99.9%(maker:CERAC, 직경 50.8mm)의 Target를 사용하였다. 진공반응로는 Leybold 제품(Model:L560)인 RF 전원 발생기(RF power generator)의 RF-CEN (Mo del, OEM-6A)을 사용하였다.

전기적 특성을 측정하기 위하여 Al을 하부전극으

로 증착하였으며 전극간 거리 50(mm)인 상태에서 SiO₂와 TiN을 Si wafer(n-100)위에 기판온도를 150°C로 하여 3.4Å/sec 속도로 증착하였다. 이때 SiO₂를 기판으로부터 확산되어 들어올 수 있는 불순물에 의한 오염을 방지하고 기판의 절연성을 좋게 하기 위해 저온 기체중에서 금속이 이온 충돌할 원자가 기체 중에 비산해서 부근의 물체면에 부착하는 스퍼터링법으로 증착하였다.

시료의 두께는 증착시간을 조절하여 SiO₂ 두께를 다르게(800Å, 1600Å, 2400Å) SiO₂과 SiO₂+TiN 구조로 각각 3개의 시편을 제작하였다. 상부 전극은 1mm 구멍이 있는 스테인레스 스틸 마스크를 박막 위에 부착시켜 Al을 고주파 스퍼터링법으로 각각 5분간 증착하였다. 이때 치밀한 조직을 가진 넓은 면적의 균일한 박막을 제작하고 박막의 용착력(adhesion)을 증가시키기 위해 작용 가스를 SiO₂와 Al의 경우 아르곤(Ar)을, TiN의 경우는 질소(N₂)를 사용하여 반응로 압력을 10⁻⁴ torr로 유지한 상태에서 박막을 제작하였다.

시편 제작을 위한 실험 과정을 그림 1에, 제작된 시료의 데이터와 두께는 표 1에, 제작된 시료 구조는 그림 2에 각각 나타내었다.

3-2. 측정장치

제작된 박막의 R-V 특성은 미국 Hewlett packard사 Variable analyzer, Semiconductor Parameter analyzer, Plotter[Color pro probe station (4145A)]를 이용하여 상온에서 -10V에서 0.5V 간격으로 10V까지 증가시키면서 측정 되어졌다.

표 1. 두께와 필름의 데이터

Table 1. Data of thin film and thickness

NO	Target			Construction	Measurement sample name
	SiO ₂	Ti N	Al		
1	800 Å	500 Å	500 Å	Al+Si+SiO ₂ +Al	A ₁
2	1600 Å				A ₂
3	2400 Å				A ₃
4	800 Å	500 Å	500 Å	Al+Si+SiO ₂ +TiN+Al	B ₁
5	1600 Å				B ₂
6	2400 Å				B ₃
Gas	Ar	N ₂	Ar		

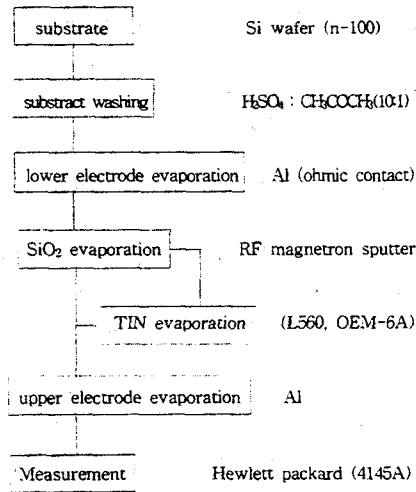
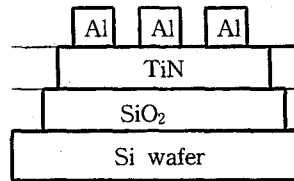
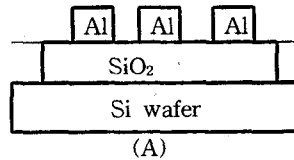


그림 1. 실험 순서 과정도

Fig. 1. Flow chart of experimental procedure



(B) Al(ohmic contact)

그림 2. 제작된 시편의 구조

Fig. 2. The structure of fabricated sample

4. 실험결과 및 분석

그림 3과 그림 4는 절연체 박막 SiO₂와 그 위에 확산장벽 TiN을 증착시킨 박막에 전압을 -10V에서 +10V까지 인가할 때 SiO₂ 두께 800Å, 1600Å, 2400Å 각각의 저항 변화를 나타낸 것으로 음의 법칙에 따르지 않는 비선형 저항 특성을 나타내고 있다.

부(-)전압대에서는 저항값의 변화가 정(+전압대보다 적은 값이 나타나 0V를 기준으로 특성이 비대칭으로 나타나고 있는데 그것은 기판이 n-type인

상태에서 SiO₂가 Si와 접촉되면 전위 장벽이 낮아져 캐리어 이동이 더 쉽게 되기 때문이다. 또한 이와 같은 이유로 부(-)전압대 값이 증가할수록 캐리어 포화현상이 발생하여 저항편차가 줄어든 결과를 초래한다

두께에 의한 저항값은 박막에 전압을 증가시켜 +1V에서 SiO₂만을 증착시킨 800Å 두께의 박막은 0.14MΩ, 1600Å는 0.58MΩ 그리고 가장 두꺼운 2400Å는 0.73MΩ이 나타났으며 SiO₂+TiN의 박막 800Å는 0.29MΩ, 1600Å는 0.42MΩ, 2400Å는 0.54MΩ이 각각 나타났다.

가장 얇은 800Å와 가장 두꺼운 2400Å과의 저항 편차는 +1V에서 SiO₂ 박막은 0.29MΩ 값을, SiO₂/TiN 박막은 0.24MΩ이 나타났고 -1V에서 SiO₂ 박막은 0.28MΩ, SiO₂/TiN 박막은 0.31MΩ이 나타나 +1V 전압대에서의와 거의 같은 값이 나타났다.

다시 말해 두께 편차 1600Å에 대해 정(+) 전압대에서 두 시료의 저항 편차가 0.29MΩ과 0.24MΩ을 나타내고 있음을 알 수 있다. 박막에 전압을 계속 인가해서 +10V에서는 저항 변화는 SiO₂만을 증착한 시료에서 가장 두꺼운 것이 0.33MΩ으로 나타나고 얇은 것이 0.21MΩ으로 나타났다. 전압이 +10V까지 증가함에 따라 두 시료(SiO₂, SiO₂+TiN)의 가장 두꺼운 것과 얇은 것의 저항 증가 편차는 0.40MΩ과 0.22MΩ이 각각 나타났다. 그리고 SiO₂+TiN 박막은 같은 +10V 전압대에서 가장 두꺼운 것이 0.21MΩ, 얇은 것이 0.12MΩ로 나타나고 정(+) 전압 증가에 따른 저항 변화 편차는 두꺼운 것이 0.33MΩ, 얇은 것이 0.17MΩ이 발생했다.

부(-)전압대에서 가장 두꺼운 것과 얇은 것과 편차는 SiO₂ 박막의 경우 0.42MΩ과 0.16MΩ이 나타났으며, SiO₂/TiN 박막은 정(+) 전압대에서는 두꺼운 것은 0.43MΩ과 얇은 것은 0.13MΩ이 나타났으며 +10V에서 두께에 따른 저항 편차는 0.16MΩ이 나타나고 부(-) 전압대에서는 0.43MΩ과 0.13MΩ이 나타나 두께에 의한 저항 편차가 0.03MΩ이 나타났다.

결국 전압 변화에 따라 정(+)전압대에서 더 큰 저항값이 나타나 부(-)전압대보다 더 적은 기울기 값으로 감소하고 같은 전압값에서 비교하면 더 큰 값을 갖음을 알 수 있다.

여기서 절연체막이 두꺼울 수록 전류에 의한 분극 작용이 감소하였다. 이로 인해 전류값이 적어 특정 전압(+1볼트)에서 상전이로 인해 바리스터 특성이 나타났다. 그 이유는 산화물이 입계에 편석한 SiO₂가 고저항이므로 인가전압 대부분이 입계에 가해져 전자사태에 의해 나타난다고 생각된다.

이와 같이 박막이 분극 작용에 의해 절연체로 작용하여 막이 얇을 수록 저항값이 순간적으로 적어져 더 많은 전류가 흐르게 되어 바리스터 특성이 나타났는데 이것은 회로에 병렬로 연결하여 릴레이점접 불꽃제거 및 서미스터 응용 소자로 널리 이용 가능할 것으로 판단된다.

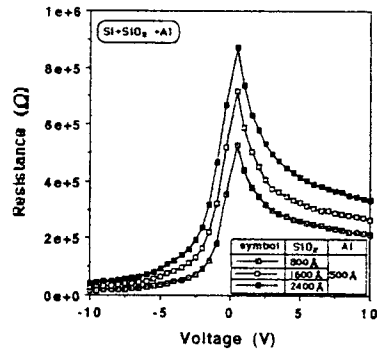


그림 3. 전압 증가에 따른 막(SiO₂+Al)의 저항 특성 (SiO₂ 막 두께=800Å, 1600Å, 2400Å)

Fig. 3. The resistance of (SiO₂+Al) films with increasing voltage (thickness of SiO₂ film=800Å, 1600Å, 2400Å)

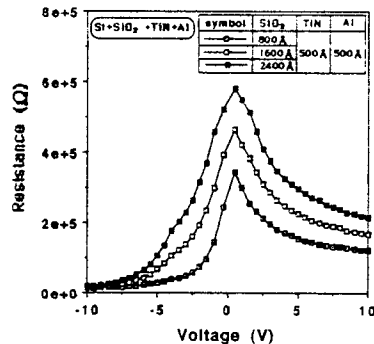


그림 4. 전압 증가에 따른 막(SiO₂+Al과 SiO₂+TiN +Al)의 저항 특성 (SiO₂ 막 두께=800Å, 1600Å, 2400Å)

Fig. 4. The resistance of (SiO₂+Al, SiO₂+TiN+Al) films with increasing voltage (thickness of SiO₂ film=800Å, 1600Å, 2400Å)

그림 5와 그림 6은 두께가 800Å와 2400Å인 SiO₂ 박막에 TiN을 증착한 경우와 하지 않는 경우 전압을 인가하면 바리스터 특성이 나타난 800Å의 +1V에서 TiN이 증착되지 않는 경우는 0.43MΩ이고 증착된 박막은 0.29MΩ이 나타나 같은 두께에서 전압이 +1V때 저항 편차가 0.14MΩ으로 크게 나타났고 2400Å에서도 역시 편차가 0.19MΩ이 나타나 TiN이 증착

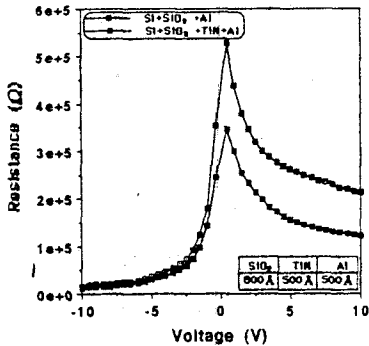


그림 5. 전압 증가에 따른 막(SiO₂+Al)과 SiO₂+TiN+Al)의 저항 특성 (SiO₂ 막 두께 = 800Å)

Fig. 5. The resistance of (SiO₂+Al, SiO₂+TiN+Al) films with increasing voltage (thickness of SiO₂ film=800Å)

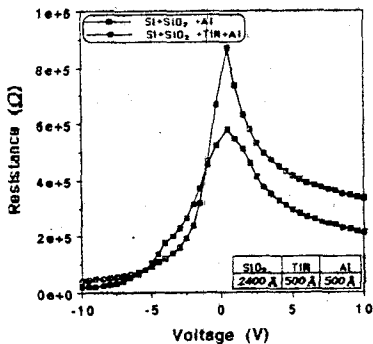


그림 6. 전압 증가에 따른 막(SiO₂+Al)과 SiO₂+TiN+Al)의 저항 특성 (SiO₂ 막 두께 = 2400Å)

Fig. 6. The resistance of (SiO₂+Al, SiO₂+TiN+Al) films with increasing voltage (Thickness of SiO₂=2400Å)

된 박막이 적은 저항값이 나타났는데 이것은 TiN의 용착력을 증가시키기 위해 Si+SiO₂ 박막에 온도를 가하면 박막의 미세조직이 변화하여⁹⁾ 시료 내식성은 저하되나 분극전류값이 증가하고 TiN 증착된 박막은 다결정으로 성장하기 때문으로 생각된다. 그리고 전압-전류특성을 실험적으로 잘 증명해 주고 있다.

그림 7은 SiO₂만 증착한 경우 SiO₂막 두께에 따른 전기전도율을 나타낸 특성곡선으로 정(+) 전압대에서는 거의 같은 값으로 기울기가 완만하게 나타나고 증가하지 않았다. 부(-) 전압대에서는 초기부터 증가하여 큰 기울기를 갖고 SiO₂막이 두꺼울 수록 더 큰 값이 나타났다. +10V와 -10V의 전압대에서 전기전도율의 편차는 각각 1.7μΩ과 4.0μΩ이 나타나고 800Å 경우 -1V와 -10V 간의 편차는 6.4μΩ이고 -10V와 +10V 간의 편차는 3.4μΩ이 나타났다. 이렇게 부(-) 전압대에서 전기전도율이 크게 나타난 이유는 미세결정질 실리콘의 경우 전기전도도는 주로 비정질 영역에 의해 영향을 받으므로 n형의 경우 황화수소가 결정영역에 존재하고 있어 어느정도 결정의 성장을 제한하지만 이 결정의 체적비를 증가시켜 도핑 효율을 증가시키므로서 전기전도도가 커지는 것으로 해석되고 이것이 캐리어 이동을 더욱 활성화시키기 때문이라고 판단된다.

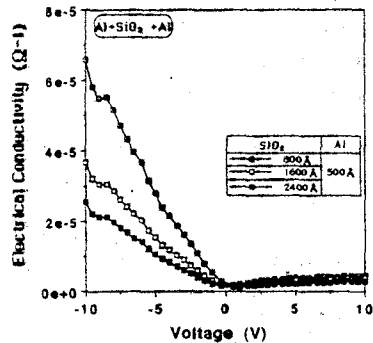


그림 7. 전압 증가에 따른 막(SiO₂+Al)의 전기전도율 (SiO₂ 막 두께=800Å, 1600Å, 2400Å)

Fig. 7. The electrical conductivity of(SiO₂+Al) films with increasing voltage (thickness of SiO₂ film=800Å, 1600Å,2400Å)

그림 8은 SiO₂막 위에 TiN을 증착한 경우로 유사한 특성을 나타냈고 +10V에서 두께가 얇은 800Å가

가장 큰 값 $2.3\mu\Omega$ 이 나타났고 가장 두꺼운 2400Å와는 $3.5\mu\Omega$ 의 편차가 나타났다.

그리고 부(-) 전압대에서는 초기부터 SiO_2 막이 두꺼운 것이 더 큰 값의 전기전도율을 나타내고 큰 기울기를 갖고 증가하여 -10V에서 $2.9\mu\Omega$ 의 편차가 나타났는데 전기전도율은 두께에 의존성을 갖으며 SiO_2+TiN 층이 열평형 상태에서 전압을 가하면 두꺼운 시료일 수록 전위장벽이 높아 확산거리가 길어지기 때문이다.

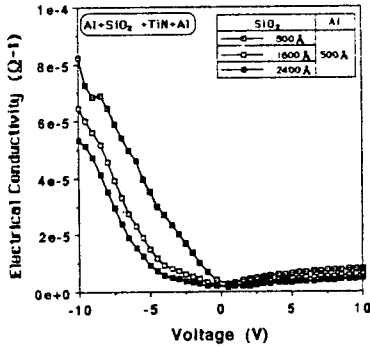


그림 8. 전압 증가에 따른 막(SiO_2+Al 과 $\text{SiO}_2+\text{TiN}+\text{Al}$)의 전기전도율 (SiO_2 막 두께=800Å, 1600Å, 2400Å)

Fig. 8. The electrical conductivity of (SiO_2+Al , $\text{SiO}_2+\text{TiN}+\text{Al}$) films with increasing voltage (thickness of SiO_2 film=800Å, 1600Å, 2400Å)

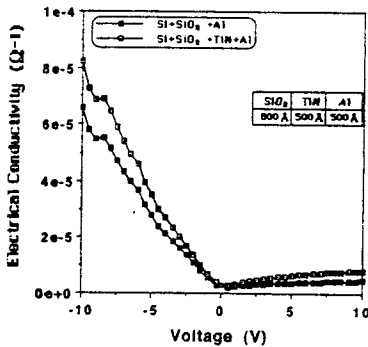


그림 9. 전압 증가에 따른 막(SiO_2+Al 과 $\text{SiO}_2+\text{TiN}+\text{Al}$)의 전기전도율 (SiO_2 막 두께=800Å)

Fig. 9. The electrical conductivity of (SiO_2+Al , $\text{SiO}_2+\text{TiN}+\text{Al}$) films with increasing voltage (thickness of SiO_2 film=800Å)

그림 9와 10은 SiO_2 와 SiO_2+TiN 의 두께에 따른 전기전도율을 나타낸 것으로 SiO_2+TiN 막이 더 큰 값이 나타났는데 그 이유는 TiN이 SiO_2 막 내로 확산되어 접합부위의 벌크와 페르미준위 변화로 인해 전도율이 증가되었기 때문이라고 생각된다.

그리고 그림 3과 7, 그림 4와 8을 연관지어 해석한 결과 이론을 실험적으로 증명 가능하였다.

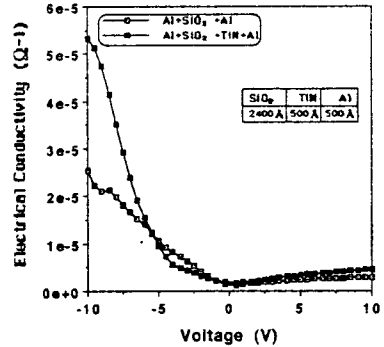


그림 10. 전압 증가에 따른 막(SiO_2+Al 과 $\text{SiO}_2+\text{TiN}+\text{Al}$)의 전기전도율 (SiO_2 막 두께=2400Å)

Fig. 10. The electrical conductivity of (SiO_2+Al , $\text{SiO}_2+\text{TiN}+\text{Al}$) films with increasing voltage (Thickness of SiO_2 =2400Å)

결론

본 연구에서는 SiO_2 와 확산장벽으로 사용되고 있는 TiN을 이용하여 $\text{Al}+\text{SiO}_2+\text{Al}$ 과 $\text{Al}+\text{SiO}_2+\text{TiN}+\text{Al}$ 박막을 제작하여 R-V의 전기적 특성을 측정, 검토한 결과 다음과 같은 결론을 얻었다.

[1]. 박막에 전압을 가하여 증가시켰을 때 저항값은 부(-) 전압에서는 아주 적은 값이 나타났으며 낮은 정(+) 전압대에서 더 큰 값이 나타났지만 전압을 증가시키면 급소함을 보여 +1V에서 양호한 바리스터 특성이 나타났다.

[2]. TiN 박막을 증착시킨 박막의 저항값이 더 적게 나타나 증착하지 않는 박막보다 더 많은 전류를 흐르게 할 수 있었다.

[3]. SiO_2 박막에 Al 전극을 증착시키면 스파크가 발생하여 박막제작이 어려웠으나 TiN을 SiO_2 층과 Al 층 사이에 증착시키면 부착성이 양호하여 박막 제작이 용이하였다. SiO_2+Al 박막제작은 성공률이 약 30% 정도였는데 확산방벽용 TiN을 SiO_2 와 Al 사

이에 증착하면 박막제작이 매우 용이하고 재현성이 좋았다. 앞으로 더욱 얇은 박막을 제작할 경우 TiN을 사용하면 단락현상 없이 재현성이 좋은 박막을 제작할 수 있음을 확인하였다.

[4]. 전압증가에 따라 인가전압 대부분이 임계에 가해져 전자 사태에 의한 전류증폭 작용에 의해 저항이 비선형으로 변하고 비극성 대칭적인 양방향성 바리스터 특성이 나타났으며 이론을 실험적으로 확인하였다.

이와 같이 Si Wafer(n-100) 위에 TiN막을 증착시킨 경우 TiN을 증착시키지 않는 경우보다 좋은 전압-저항특성을 얻을 수 있어 전기적으로 바리스터 특성을 이용한 정전압 보상소자나 자동제어 소자에 적용시 좋은 재현성이 기대된다

감사의 글

이 논문은 1997년도 조선대학교 학술연구비(교비) 지원을 받아 연구되었음.

참 고 문 헌

1. T. Ito, T. Nakamura, and H. Ishikawa, J. Electrochem.Soc., Vol. 129, pp. 184, 1982
2. Werner Kern and Richard S. Rosler, J. Vac. Sci, Technol., Vol. 14, No. 5, pp. 1082, 1977
3. E. H. Nicollan and J. R. Brews, MOS (Metal Oxide Semiconductor) Physics and Technology. John Wiley & Sons, 1982
4. J. S. T. Huang, "Bulk Lifetime Determination Using on MOS Capacitor", Proceedings of the IEEE, pp. 1849-1850, 1970
5. J. P. Coda and D. S. Rickerby, "The Use of titanium nitride as a diffusion barrier for M-Cr-Al-Y coatings", Material Sci. Eng., Vol. 74, pp. 93, 1985
6. A. Erdemir, and C. C. Cheng, "Effect of postdeposition annealing on structure and chemistry of the TiN film/steel substrate interfaces", J. Vac. Sci. Techno., Vol. A9(3), pp. 439, 1991
7. M. S. Tyagi, "Zener and avalanche breakdown in silicon alloyed p-n junctions-II, Effect of temperature on the reverse characteristics and criteria for distinguishing between the two breakdown mechanisms." Solid State Elec., Pergamon Press, Vol. 11. pp. 117, 1986
8. S. M. Sze, "Physics of Semiconductor devices." Wiley Interscience, New York, 1969
9. Y. Igasaki and H. Mitsuhashi : ibid., Vol. 70, pp. 14, 1980