

論文98-35D-7-3

플라스틱 패키징되는 MMIC를 위한 저가격 고품질의 수직형 본딩와이어 인덕터

(Low Cost High-Q Vertical Inductor Using Bondwires for Plastic-packaged MMICs)

李勇九*, 李海英*

(Yong-Goo Lee and Hai-Young Lee)

요 약

플라스틱 패키징되는 저가의 MMIC 제작을 위하여 기존의 안정화된 와이어본딩(Wire bonding) 기술을 이용하는 본딩와이어 인덕터를 제안하고, 그 특성을 완전 수치 해석 방법(Full-wave analysis)인 유한요소법(Finite Element Method : FEM)을 이용하여 광대역 해석 하였으며, 제안된 인덕터의 확대 모델들을 제작하고 측정하여 본딩와이어 인덕터의 우수함을 입증하였다. 제안되어진 본딩와이어 인덕터는 동일 면적에 구현된 기존의 나선형 인덕터에 비하여 높은 Q 값을 가지며, 다층 현가공정을 필요치 않으므로서 저렴한 비용으로 플라스틱 패키징된 인덕터의 제작이 가능함을 확인하였다. 또한 이 본딩와이어 인덕터는 나선형 인덕터에 비하여 좁은 전자장 분포를 가지므로 인접 소자와 낮은 혼신특성을 갖는다.

Abstract

We proposed a novel bondwire inductor buried in plastic package for low cost MMIC and characterized the electrical performance in a wide frequency range using the full-wave analysis of Finite Element Method(FEM), and then we fabricated and measured the scale-up model in order to prove the characteristics. The bondwire inductor has higher quality factor and higher cutoff frequency than the conventional spiral inductor designed in the same area as the bondwire inductor. Since the air-bridge process is not required for the bondwire inductor, it is very suitable for low cost plastic-packaged MMIC production. The bondwire inductor has the field distribution localized around the bondwire inductor and hence is more compatible to the crosstalk problems.

I. 서 론

현대 정보화 사회의 광대역 통신 서비스를 위해서는 전송로의 대용량화와 초고속화가 필요하게 되었으며,

이에 부응하는 고속, 고성능, 고밀도, 고신뢰도 및 저렴한 가격의 전자소자와 패키징(Packaging) 기술의 개발이 요구되고 있다. 이전에는 일반적으로 반도체 소자를 외부환경으로부터 보호하기 위하여 완전히 밀봉(Hermetically Seal) 시키는 세라믹 패키지를 많이 사용하였으나, 이는 높은 제조원가를 유발하므로 현재는 저가격의 플라스틱 패키지를 개발하여 사용하고 있다^[1].

특히, 상용 MMIC(Monolithic Microwave Integrated Circuits) 소자들중 저잡음 증폭기(LNA), 협대역 임피던스 정합(Narrow-band Impedance Ma-

* 正會員, 亞洲大學校 電氣電子工學部

(School of Electrical and Electronics Engineering, Ajou University)

※ 본 연구는 97년도 교육부 학술 연구조성비(과제번호 : 반도체 ISRC 97-E-3023)에 의하여 연구되었음
接受日: 1998년 2월 25일, 수정완료일: 1998년 6월 5일

tching), 고성능의 선형 여파기(Linear Filters) 그리고 저손실 소자 등의 성능 향상은 높은 Quality factor(Q)의 인덕터를 기본적으로 요구하고 있다^[2,3,4]. MMIC 소자에 일반적으로 사용되고 있는 인덕터는 나선형(Spiral) 인덕터로 전체 MMIC 소자에서 상대적으로 매우 큰 면적을 차지하며, 고유한 도체손실 및 유전체 손실로 인하여 상대적으로 낮은 Q 그리고 인덕터 중심부를 연결하기 위한 현가(Air Bridge)공정 때문에 추가의 사진 식각 공정과 금속 공정이 필요하여 제작원가 상승 등의 단점들을 가지고 있다.

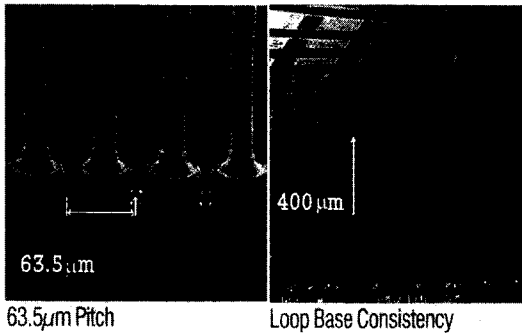


그림 1. 와이어본딩 기술
Fig. 1. Wirebonding technology.

본 논문에서는 상기한 나선형 인덕터의 성능 및 경제적 단점들을 개선하기 위하여 패키징에 가장 많이 사용되는 와이어본딩 기술을 사용하여 추가의 마스크 공정 없이 저가의 높은 Q를 갖는 인덕터를 설계하고 완전 수치 해석법인 유한요소법(Finite Element Method : FEM)을 이용하여 광대역 해석을 하였다. 본 소자에서 사용한 와이어본딩 기술은 현재 자동화 및 상용화된 기술로써 지름이 .25 μ m인 본딩와이어로 패드 피치(Pad Pitch) 55 μ m인 와이어본딩이 가능하다^[5,6]. 그림 1은 높이 400 μ m를 유지하며 63.5 μ m의 패드 피치로 와이어본딩 한 경우이다^[5].

플라스틱으로 패키징된 본딩와이어 인덕터를 10 GHz까지 광대역 해석한 결과, 동일 환경, 동일 면적을 갖는 나선형 인덕터에 비하여 본딩와이어 인덕터가 인덕턴스 6%, 차단주파수 8.5%, Q-factor 160%의 전기적 특성 향상을 가짐을 확인하였다. 또한 고주파 특성 측정에 자주 이용되는 확대 모델 제작 측정기술을 이용하여^[7] 제안된 수직형 본딩와이어 인덕터의 20배 확대 모델을 제작 측정하여 본딩와이어 인덕터의 우수성을 입증하였다.

본 논문을 통하여 처음으로 제안된 플라스틱 패키징된 본딩와이어 인덕터는 크게 개선된 전기적 특성, 제작의 안정성, 그리고 상대적으로 적은 제조원가로 인하여 경제적인 초고주파 소자생산에 효과적으로 이용될 것으로 기대된다.

II. 구조 및 해석 방법

1. 플라스틱 패키징된 MMIC용 수직형 본딩와이어 인덕터 구조

본 논문에서 제안한 본딩와이어를 이용한 플라스틱 패키징된 MMIC용 수직형 인덕터를 그림 2에 보였다. 본딩와이어 인덕터는 2 μ m 두께, 20 μ m 선폭을 갖는 스트립 라인과 직경이 25 μ m인 본딩와이어로 구성되었다. 본딩와이어 인덕터 제조에 사용되는 와이어본딩 기술은 100 μ m GaAs 기판 위에 80 μ m 패드피치(Pad Pitch)로 삼중 와이어본딩한 것이다. 본딩 공정 이후에 플라스틱 패키지를 위하여 본딩와이어는 비유전율 4.3인 FR-4 Composite로 플라스틱 몰딩되는데, 폴리머 계열의 FR-4 Composite은 기계적, 전기적 안정성 및 경제성으로 인하여, 저주파 플라스틱 실장재료(Epoxy Molding Compound : EMC) 및 인쇄회로기판(Printed Circuit Board : PCB)에 널리 사용된다. 제안된 구조는 고탄성 재료의 본딩와이어를 미세 간격(Fine Pitch) 와이어본딩 장비를 이용하여 구현이 가능하며^[5,6,8,9], 패키징시에 사용하는 플라스틱 몰딩에 의하여 안정된 기계적 전기적인 특성을 유지할 수 있다.

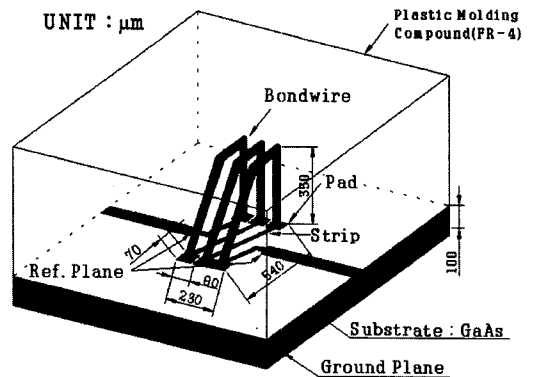


그림 2. 플라스틱 패키징된 수직형 본딩와이어 인덕터
Fig 2. Plastic packaged Vertical bondwire inductor using bondwires.

플라스틱 패키징된 수직형 본딩와이어 인덕터와 기존에 가장 폭넓게 사용되고 있는 나선형 인덕터 간의 상대적 특성 비교를 위하여 수직형 본딩와이어 인덕터의 점유면적(540 μm ×230 μm)과 동일한 면적(350 μm ×350 μm)의 Shih의 나선형 인덕터^[11]를 플라스틱 패키징한 것으로 가정하여 비교 대상으로 선택하였다. Shih의 나선형 인덕터는 수직형 본딩와이어 인덕터와 동일하게 100 μm 인 GaAs기판 위에 도체의 두께가 2 μm 이고, 20 μm 선폭의 스트립을 15 μm 간격으로 4.25회 회전하고 5 μm 높이의 현가공정(Air bridge)을 한 후 플라스틱 패키징된 것이다.

2. 등가회로 및 해석방법

1) 등가회로

본 논문에서 제안한 본딩와이어를 이용한 수직형 인덕터의 유효 인덕턴스, Q-factor 그리고 차단 주파수 등을 기존의 수평 나선형 인덕터 특성과 비교하기 위하여 그림 3의 등가회로를 이용하였다^[10]. 수평 나선형 인덕터의 경우 C_1 , C_2 는 GaAs 기판상의 스트립 라인들의 내부 정전용량(Capacitance)이며, CC 는 스트립 라인간의 상호(Mutual) 결합용량을 의미한다. 그리고 R 과 L 은 스트립 라인의 도체저항 및 인덕턴스에 대응된다.

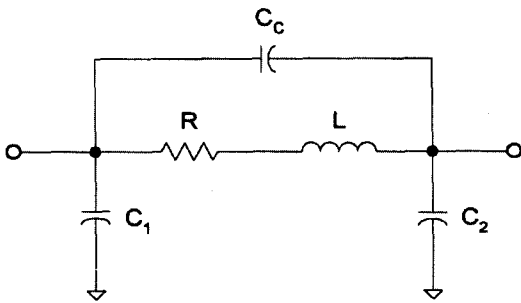


그림 3. 인덕터의 등가회로

Fig. 3. The equivalent circuit of a inductor.

본 논문에서 제안한 수직형 인덕터의 경우, C_1 , C_2 는 각각 스트립 라인과 본딩 패드의 정전용량에 대응되며, CC 는 본딩와이어와 스트립 라인간의 상호(Mutual) 정전용량을 의미한다. R 은 스트립 라인의 도체손실 및 본딩와이어의 도체손실과 방사손실에 의한 저항이며, L 은 스트립 라인과 본딩와이어의 인덕턴스이다. 한편, 등가회로에서 유전체 손실에 의한 컨덕턴스는 도체손실에 비하여 무시하였는데, 이는 S_i 기

판을 이용하는 인덕터의 경우와 달리 GaAs 기판과 FR-4의 손실계수($\tan \delta$)가 매우 작기 때문이다.

2) 해석방법

제안되어진 플라스틱 패키징된 수직형 본딩와이어 인덕터와 기존의 나선형 인덕터는 구조의 복잡성으로 인하여 근사적 정전 및 정자기 해석방법은 부적합하다. 따라서 정확한 광대역 해석을 위하여 이미 광범위한 분야에서 그 정확성이 검증된 바 있는 완전 수치 해석법(Full-wave analysis)인 유한요소법(Finite Element Method : FEM)을 사용하는 상용(HP사 HP85180A)의 고주파 구조 해석 소프트웨어(High-Frequency Structure Simulator : HFSS)를 이용하였다^[7].

FEM을 이용한 구조해석에 있어서 해석결과가 수렴 영역에 대하여 3%의 오차내에 유지되도록 3차원의 유한 요소 메쉬 생성을 반복 수행하였다. 그리고 입력단에 인가된 전장에 의해 생성된 불규칙한 전장과 자장들이 인덕터의 특성을 변화시키지 않도록 50 Ω 의 마이크로스트립 라인을 연장하여 완전 해석한 후, 소자 특성 계산시 연장선을 추출(De-embedding)하여 그림 2의 기준면(Ref. Plane)에서 인덕터의 특성을 측정하여 보다 정확한 결과 값을 얻었다. 입력단과 출력단을 제외한 경계면에서의 작은 방사효과를 고려하기 위하여 인덕터에서 충분히 떨어져 있는 지점에 흡수경계조건(Absorbing Boundary Condition : ABC)을 적용하여 최대한 실제의 현상과 근접한 경계조건을 설정하였다.

III. 결과 해석 및 측정 결과

1. 플라스틱 패키징된 본딩와이어 인덕터와 나선형 인덕터의 전기적 특성 비교

플라스틱 패키징된 본딩와이어 인덕터와 기존의 나선형 인덕터를 1GHz에서 10GHz까지 광대역 FEM 완전 수치해석을 한 후 2단자 회로망의 S-파라미터를 계산하여 그림 4의 Smith Chart에 나타내었다. 그림 4의 계산된 S-파라미터에서 S_{12} 는 S_{21} 과 가역특성에 의하여 같고, S_{11} 은 구조적 대칭성에 의하여 S_{22} 와 매우 근사하므로 S_{11} 과 S_{21} 만 표시하였다.

계산된 인덕터의 S-파라미터를 이용하여 인덕터의 한쪽 단자가 접지 되었을 때 다른 쪽 단자에서 구한 입력 임피던스로부터 인덕턴스를 계산하여 그림 5에

나타내었다. 또한 인덕터의 Q-factor는 무부하시 일반적으로 사용되는 다음 식^[12]을 이용하여 그림 6에 나타내었다.

$$Q = \frac{Im[Z_{in}]}{Re[Z_{in}]}$$

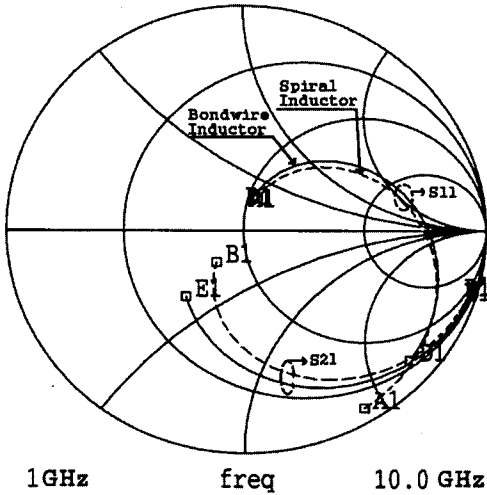


그림 4. 본딩와이어 인덕터와 나선형 인덕터간의 S-파라미터
Fig. 4. S-Parameter of bondwire inductor and spiral inductor.

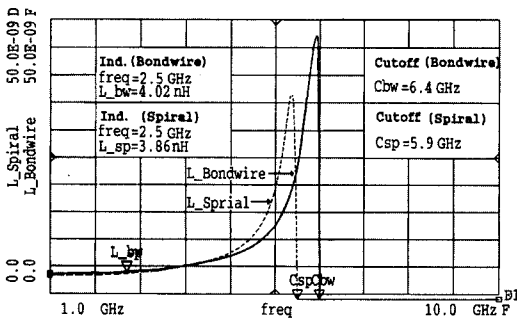


그림 5. 플라스틱 패키징된 본딩와이어 인덕터와 나선형 인덕터간의 유효 인덕턴스 비교
Fig. 5. Comparison between calculated inductances of plastic packaged bondwire inductor and spiral inductor.

본 논문에서 제안한 새로운 형태의 플라스틱 패키징된 본딩와이어 인덕터는 동일 면적에서 구현되었을 경우 나선형 인덕터에 비하여 약 8.5 % 이상의 향상된 차단주파수를 가짐을 그림 5를 통하여 확인하였다. 인덕턴스도 인덕터의 실제사용 가능한 주파수 대역에서 본딩와이어 인덕터가 우수함을 그림 5로부터 알 수 있

다. 그리고 그림 6으로부터, 인덕터 성능의 척도가 되는 Q-factor에서 Shih의 나선형 인덕터에 비해 본딩와이어 인덕터가 2.5배 이상 크게 향상된 성능을 가짐을 확인할 수 있다.

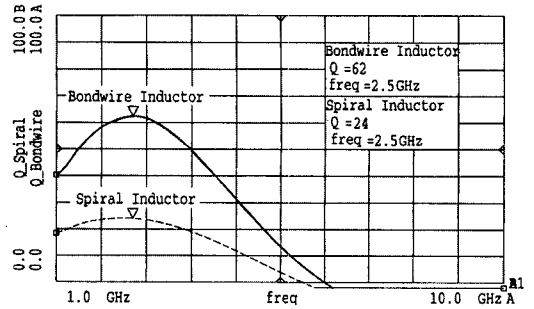


그림 6. 플라스틱 패키징된 본딩와이어 인덕터와 나선형 인덕터간의 Q-factor 비교
Fig. 6. Comparison between calculated Q-factors of plastic packaged bondwire inductor and spiral inductor

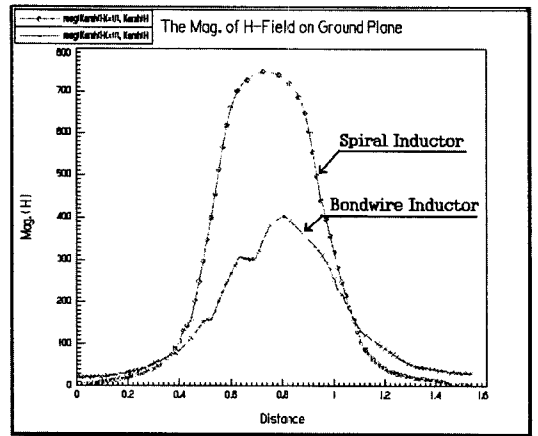


그림 7. 접지평면상의 자장의 세기
Fig. 7. Magnetic field intensity on ground plane

본딩와이어 인덕터의 증가된 인덕턴스는 접지면에 흐르는 자기 차폐전류가 상대적으로 감소하기 때문이다. 그림 7에 인덕터 중앙의 접지평면상에서 접지 표면전류에 비례하는 자장의 세기를 나타내었다. 이로부터 나선 인덕터의 경우가 본딩와이어 인덕터에 비하여 접지평면상에 약 2배정도의 강한 접지 전류밀도가 분포함을 알 수 있다. 따라서 수평 나선형 인덕터는 접지면의 자기 차폐 전류의 증가로 총 자속의 상대적 감소를 갖게 된다^[13].

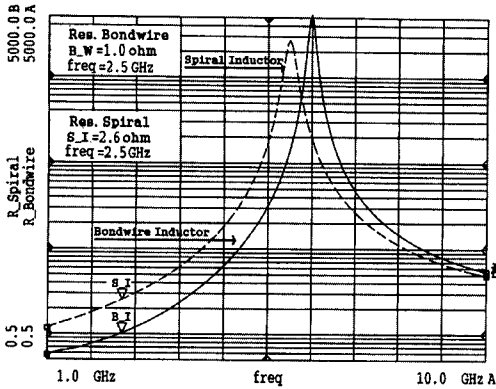


그림 8. 플라스틱 패키징된 본딩와이어 인덕터와 나선형 인덕터간의 도체손실 비교

Fig. 8. Comparison between calculated conduct loss of plastic packaged bondwire inductor and spiral inductor.

인덕터에서 손실되는 에너지의 양에 대한 축적 에너지의 비율인 Q-factor는 본딩와이어 인덕터의 경우 감소된 도체손실에 의하여 증가된다. 그림 8은 무부하시 도체손실 그림으로 공진 주파수 이전에 본딩와이어 인덕터의 저항성분이 나선형 인덕터에 비하여 상대적으로 적은 값을 가짐을 보여주고 있다. 이는 지름이 25 μm 인 본딩와이어를 주된 재료로 사용하는 본딩와이어 인덕터의 저항이 두께 2 μm 인 마이크로스트립으로 만들어진 나선형 인덕터에 비하여 상대적으로 적은 도체 저항을 갖기 때문이다.

계산된 S-파라미터와 등가회로부터 등가회로 변수들을 추출하여 표 1에 정리하였고, 등가회로의 정확성을 그림 9로서 확인하였다. 표 1에서 본딩와이어 인덕터는 Shih의 나선형 인덕터에 비하여 향상된 인덕턴스 감소된 저항을 보였다.

표 1. 플라스틱 패키징된 본딩와이어 인덕터와 나선형 인덕터의 등가변수

Table 1. Equivalent parameters values of plastic packaged bondwire inductor and spiral inductor.

등가변수 \ 인덕터 종류	본딩와이어 인덕터	나선형 인덕터[10]
L (nH)	3.5	3.3
R (Ω)	3.4	5.5
C1 (fF)	172	185
C2 (fF)	170	190
Cc (fF)	4	30

본딩와이어 인덕터는 기판상에 점유되는 도체의 면적이 수평형 나선형 인덕터에 비하여 적으므로 접지평면과 신호 선간의 정전용량(C_1 , C_2)이 비교적 적었다. 또한 차단주파수에 큰 영향을 주는 상호(Mutual) 정전용량(C_c)도 본딩와이어 인덕터의 경우 작으며, 이는 나선형의 인덕터는 마이크로스트립 환간의 간격이 15 μm 로 상호정전용량이 크나 본딩와이어 인덕터는 환간의 간격이 80 μm 로 극히 적은 양의 상호정전용량만이 존재한다. 결과적으로 정전용량의 전반적인 감소에 의하여 본딩와이어 인덕터는 나선형 인덕터에 비하여 높은 차단주파수를 갖게 되고, 또한 낮은 저항 성분에 의하여 크게 향상된 Q-factor의 전기적 특성을 갖는다.

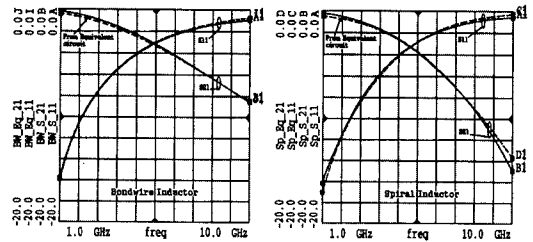
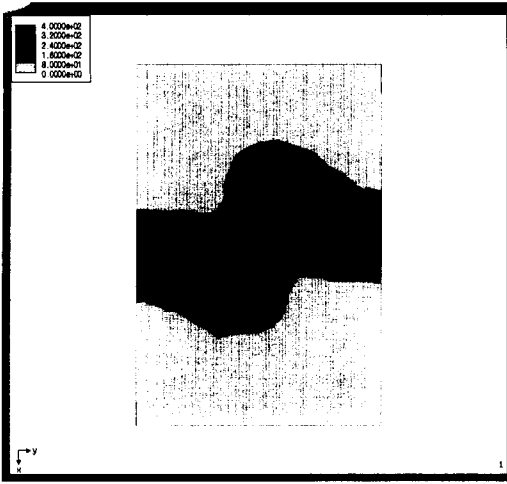


그림 9. 인덕터의 S-파라미터와 등가회로에 의한 S-파라미터간의 비교

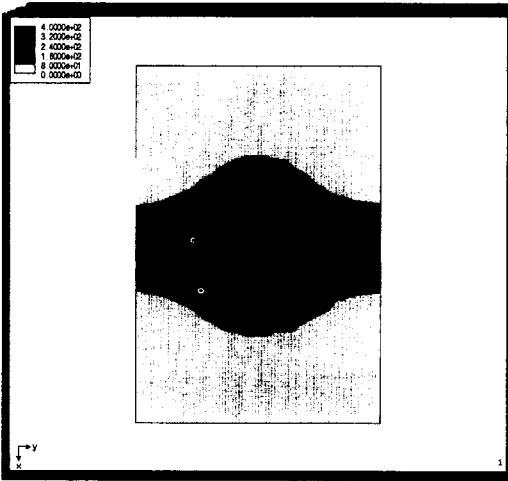
Fig. 9. Comparison between S-parameters of inductors and S-parameters calculated by equivalent circuit.

2. 자장의 분포와 간섭 특성

그림 10(a)와 10(b)는 각각 본딩와이어 인덕터와 나선형 인덕터의 경우 접지평면으로부터 수직 방향 아래로 50 μm 떨어진 GaAs 기판의 중앙 평면상의 자장의 세기 분포도이다. 그림 10(a)의 본딩와이어 인덕터의 경우는 본딩패드와 마이크로스트립 아래쪽으로 길고 약하게 자장이 분포하고 있으나, 그림 10(b)의 나선형 인덕터는 본딩와이어 인덕터에 비하여 400A/m 이상의 자장의 영역이 12배 이상 넓게 분포하고 있고, 자장의 세기 또한 상대적으로 강함을 알 수 있다. 이는 본딩와이어를 이용한 수직형 인덕터의 경우 본딩와이어로 이루어진 다중 환간의 유효 자속 공유면이 GaAs 기판 상단에 수직하게 분포하나, 나선형 인덕터의 경우 스트립으로 이루어진 다중환에 의한 환간의 유효 자속 공유면이 기판면과 평행하며 자기차폐를 하는 접지면에 의하여 자속이 넓게 퍼지기 때문이다. 이로 인하여 현재 폭넓게 사용되는 나선형 인덕터의 경



(a)



(b)

그림 10. (a) 본딩와이어 인덕터 기판 내에서의 자장의 세기 (b) 나선형 인덕터 기판 내에서의 자장의 세기

Fig. 10. (a) Magnetic field intensity in the substrate of bondwire inductor (b) Magnetic field intensity in the substrate of spiral inductor.

우는 기판내의 인접 능동소자와 수동소자에 미치는 간섭량이 크고, 또한 기판내에 자장이 많이 분포함으로 인하여 기판 내에서의 에너지 손실이 증가하며, 이는 다시 기판의 부분적 온도상승을 유발한다. 이러한 수평형 구조의 나선형 인덕터에 비하여 본딩와이어 인덕터는 기판내의 적은 자장의 분포로 인하여 인접 소자 간의 간섭, 기판손실 그리고 열적 환경에서 우수한 성

능을 보인다.

3. 확대 제작된 본딩와이어 인덕터와 나선형 인덕터의 전기적 특성 비교

본 논문에서 제안한 본딩와이어 인덕터와 Shih의 나선형 인덕터를 GaAs와 비유전률이 비슷한 비유전률 10.2의 Duroid 기판에 20배 확대 제작한 두 인덕터를 그림 11에 나타내었다. 두 인덕터의 효과적인 소자특성 비교를 위하여 2회 회전한 본딩와이어 인덕터와 4.25회 회전한 나선형 인덕터의 상대적 전기적 특성을 비교하였다. 2회 회전한 본딩와이어 인덕터의 유효점유면적은 4.25회 회전한 나선형 인덕터의 점유면적의 약 65% 면적에서 구현되었다.

그림 11과 같이 20배 확대 제작된 본딩와이어 인덕터와 나선형 인덕터를 마이크로 측정기에 많이 사용하는 Vector Network Analyzer (HP8510C)로 측정하여 그 결과를 그림 12에 나타내었다. 20배 확대 제작

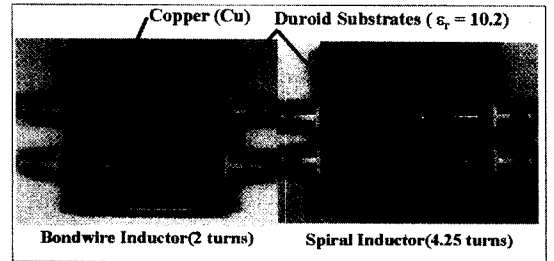


그림 11. 확대 제작된 본딩와이어 인덕터와 나선형 인덕터

Fig. 11. Manufactured scale-up bondwire inductor and spiral inductor.

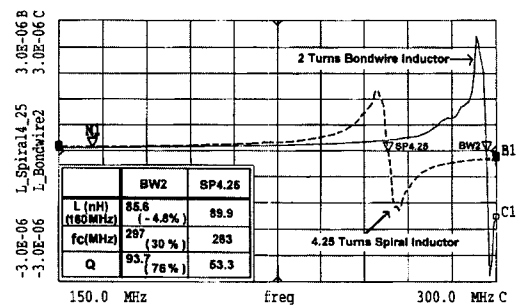


그림 12. 확대 제작된 본딩와이어 인덕터와 나선형 인덕터의 측정된 특성 비교

Fig. 12. Comparison between measured characteristics of scale-up bondwire inductor and spiral inductor.

된 2회전 인덕터가 4.25회 회전한 나선형 인덕터에 비하여 인덕턴스에 있어서는 비슷한 특성을 보이는 반면 차단 주파수와 Q-factor에 있어서는 각각 30%와 76%의 향상된 소자특성을 보였다. 측정된 상대적인 Q-factor의 향상도가 본 논문에서 제안되고 FEM으로 계산되어진 MMIC용 인덕터에 비하여 작은 원인은 확대 제작으로 인한 20배 확대 제작 인덕터의 사용주파수가 상대적으로 낮아져 도체손실 영향을 적게 받기 때문이다.

IV. 결 론

본 논문에서는 기존의 나선형 인덕터의 성능 및 경제적 단점들을 개선하기 위하여 현가(Air Bridge)공정히 필요없는 플라스틱 패키징된 본딩와이어 인덕터를 제안하고, 완전 수치 해석법인 유한요소법을 이용하여 광대역에서 해석하였으며, 제안된 인덕터의 확대 모델을 제작하고 측정하여 본딩와이어 인덕터의 우수성을 입증하였다.

계산 결과 수직형 본딩와이어 인덕터는 집지면에 흐르는 자기 차폐전류가 나선형 인덕터에 비하여 상대적으로 감소하여 인덕턴스가 증가함을 확인하였다. Q-factor는 본딩와이어 인덕터의 경우 감소된 도체손실에 의하여 160 %의 현저히 향상된 전기적 특성을 보였다. 또한 본딩와이어 인덕터가 나선형 인덕터에 비하여 높은 차단주파수를 갖게 됨을 계산된 S-파라미터와 등가회로부터 추출된 등가 정전용량 변수의 전반적인 감소로서 확인하였고, 수직형 본딩와이어 인덕터의 기판내에 분포하는 자장의 세기를 관찰하므로써 본딩와이어 인덕터가 나선형 인덕터에 비하여 인접소자에 주는 간섭이 적음을 확인하였다. 마지막으로 제안된 인덕터의 20배 확대 모델을 제작하고 전기적 특성들을 측정된 결과, 2회 회전한 수직형 본딩와이어 인덕터가 4.25회 회전한 나선형 인덕터에 대하여 비슷한 인덕턴스를 갖는 반면 점유면적 34 %, 차단주파수 30 %, Q-factor 76 %의 전기적 특성 향상을 가짐을 확인하므로써 수직형 본딩와이어 인덕터의 우수성을 입증 할 수 있었다.

본 논문에서 제안한 본딩와이어 인덕터는 제조원가의 최소화와 높은 Q-factor를 필요로 하는 플라스틱 패키징된 상용 MMIC를 위한 기본 수동소자로 폭넓게 활용될 수 있을 것으로 기대된다.

참 고 문 헌

- [1] Robert W and Jackson, "A Circuit Topology for Microwave Modeling of Plastic Surface Mount Package." *IEEE Trans. on Microwave Theory and Tech.*, vol. 44, no. 7, pp. 1140-1146, July 1996.
- [2] Seung Won Paek and Kwang Seok Seo, "Air-Gap Stacked Spiral Inductor," *IEEE Microwave and Guided Wave Letters*, vol. 7, no. 10, pp. 329-331, October 1997.
- [3] S. Chaki, S. Aono, N. Andoh, Y. Sasaki, N. Tanini, and O. Ishihara, "Experimental Study on Spiral Inductors," *IEEE MTT-s Digest*, pp. 753-756, 1995.
- [4] M. Parisot, Y. Archambault, D. Pavlidis, and J. Magarshack, "Highly Accurate Design of Spiral Inductors for MMIC's with Small Size and High Cut-off Frequency Characteristics," *IEEE MTT- s Digest*, pp. 106-110, 1984.
- [5] Ruth DeJule, "High Pincount Packaging." *Semiconductor International*, vol. 20 no. 8 pp. 139-146, July 1997.
- [6] V. K. Jaecklin, S. Arsalane, D. von Flue, H. Egger, and Z. Stossel, "Advanced Ball Bond Processing for BGA Packaging," *IEEE and NIST VLSI Packaging Workshop Digest*, pp. 5-8, Oct. 1995.
- [7] Robert W. Jackson and Ryosuke Ito, "Modeling Millimeter-Wave IC Behavior for Flipped-Chip Mounting Schemes," *IEEE Trans. on Microwave Theory and Tech.*, vol. 45, no. 10, pp. 1919-1925, Oct. 1997.
- [8] T. Becks and I. Wolff, "Analysis of 3-D Metallization Structures by a Full-Wave Spectral Domain Technique," *IEEE Trans. on Microwave Theory and Tech.*, vol. 16, no. 12, pp. 2219-2226, Dec. 1992.

[9] H. Horibe, K. Nakamura, and T. Akiyama, "New Wire Bonding Technology for Fine Pad Pitch," *IEEE and NIST VLSI Packaging Workshop Digest*, pp. 15-17, Dec. 1996.

[10] J. P. Mondal, "Octagonal Spiral Inductor Measurement and Modelling for MMIC Applications," *Int. J. Electronics*, vol. 68, no. 1, pp. 113-125, 1990.

[11] Y. C. Shih, C. K. Pao, and T. Itoh, "A Broadband Parameter Extraction Technique for the Equivalent Circuit of Planar Inductors," *IEEE MTT-s Digest*, pp. 1345-1348, 1992.

[12] Y. Seo and V. Tripathi, "Spiral Inductors in RFIC's and MMIC's," *Proc. of Asia Pacific Microwave Conference*, pp. 454-457, 1995.

[13] I. Wolff and H. Kapusta, "Modeling of Circular Spiral Inductors for MMICs," *IEEE MTT-s Digest*, pp. 123-126, 1987.

저 자 소 개



李 勇 九 (正會員)

1995년 2월 아주대학교 전자공학과 졸업(공학사). 1994년 11월 ~ 1996년 3월 현대정공종합연구소(4급연구원) 재직. 1996년 9월 ~ 현재 아주대학교 대학원 전자공학과 석사과정 재학중. 주관심분야는 초

고속 전자소자 패키지의 최적 설계 및 측정, MMIC 수동소자의 설계/제작 및 측정 등임

李 海 英 (正會員) 第 33卷 A編 第7號 參照

현재 아주대학교 전자공학과 부교수